

# 4 V ~ 16 V 入力 12 A MOSFET 内蔵 1 ch 同期整流 降圧 DC/DC コンバータ

## BD9DA00MF

### 概要

BD9DA00MF は低 ON 抵抗のパワー-MOSFET を内蔵した同期整流降圧 DC/DC コンバータです。本 IC は、出力電流 12 A、出力電圧精度 $\pm 1\%$ です。QuiCur™ 及び固定オンタイム制御技術により、高速負荷応答特性を有しています。軽負荷モード制御により軽負荷での効率改善が可能です。小型パッケージにより高電力密度で実装面積の削減が可能です。

### 特長

- QuiCur™
- Nano Pulse Control™
- 1 ch 同期整流降圧 DC/DC コンバータ
- 固定オンタイム制御
- 軽負荷モード制御 (LLM)
- 可変ソフトスタート機能
- パワーグッド出力
- 選択可能なスイッチング周波数
- 出力電圧リモートセンス
- 可変基準電圧機能
- 出力ディスチャージ機能
- 過電圧保護機能 (OVP)
- 可変過電流保護機能 (OCP)
- 負荷短絡保護機能 (SCP)
- 温度保護機能 (TSD)
- 低入力電圧誤動作防止機能 (UVLO)

### 重要特性

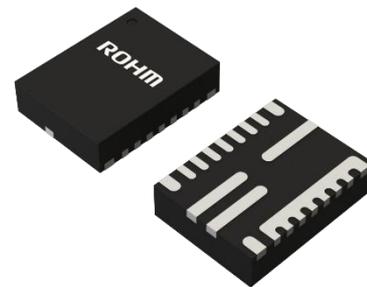
- 入力電圧範囲 : 4 V ~ 16 V
- 入力電圧範囲 (VCC 外部印加時) : 2.7 V ~ 14 V
- 出力電圧範囲 : 0.6 V ~ 5.5 V
- 出力電流 : 12 A (Max)
- スwitching 周波数 : 600 kHz, 800 kHz, 1 MHz (Typ)
- High-Side FET ON 抵抗 : 16 m $\Omega$  (Typ)
- Low-Side FET ON 抵抗 : 4 m $\Omega$  (Typ)
- シャットダウン時回路電流 : 0  $\mu$ A (Typ)

### パッケージ

UFN014V3040

W (Typ) x D (Typ) x H (Max)

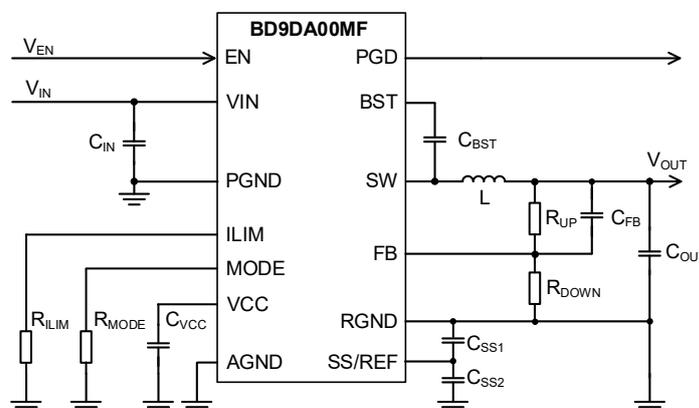
3.0 mm x 4.0 mm x 1.0 mm



### 用途

- SoC、FPGA、マイクロプロセッサなどの降圧電源
- サーバー

### 基本アプリケーション回路



QuiCur™、Nano Pulse Control™ はローム株式会社の商標または登録商標です。

○製品構造：シリコンを主材料とした半導体集積回路 ○耐放射線設計はしていません

www.rohm.co.jp

© 2025 ROHM Co., Ltd. All rights reserved.

TSZ22111・14・001

1/50

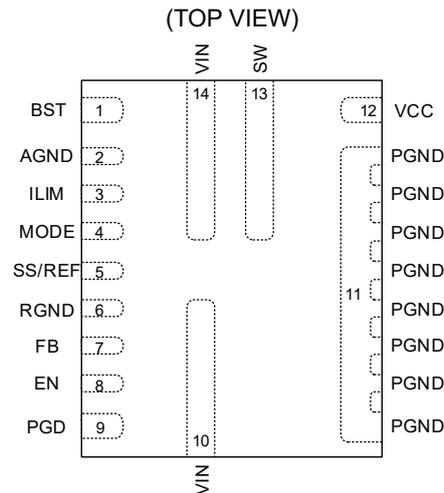
TSZ02201-0J2J0AB01940-1-1

2025.03.18 Rev.001

## 目次

概要	1
特長	1
用途	1
重要特性	1
パッケージ	1
基本アプリケーション回路	1
目次	2
端子配置図	3
端子説明	3
ブロック図	4
各ブロック動作説明	5
絶対最大定格	7
熱抵抗	7
推奨動作条件	8
電気的特性	8
特性データ	10
機能説明	20
1. 基本動作	20
(1) DC/DC コンバータ動作	20
(2) イネーブル制御	20
(3) ソフトスタート	21
(4) パワーグッド	22
(5) 出力電圧トラッキング機能	22
(6) 出力電圧クランプ機能 (OVC)	22
(7) QuiCur™	22
(8) Nano Pulse Control™	22
(9) ブートストラップコンデンサチャージ機能	22
(10) 出力ディスチャージ機能	22
(11) 制御モード選択機能	23
(12) VCC 端子外部印加機能	23
(13) リモートセンス機能	23
2. 保護機能	24
(1) 過電流保護機能 (OCP) / 負荷短絡保護機能 (SCP)	24
(2) Low-Side 逆流過電流保護機能 (ROCP)	25
(3) 低入力電圧誤動作防止機能 (UVLO)	25
(4) 温度保護機能 (TSD)	25
(5) 過電圧保護機能 (OVP)	25
アプリケーション部品選定方法	26
1. 入力コンデンサ	26
2. 出力 LC フィルタ	26
3. 出力電圧設定	28
4. ソフトスタートコンデンサ (ソフトスタート時間設定)	29
5. VCC コンデンサ	30
6. ブートストラップコンデンサ	30
7. 過電流保護設定抵抗	30
8. EN プルアップ抵抗	30
アプリケーション特性データ	31
PCB レイアウト設計について	43
入出力等価回路図	45
使用上の注意	46
発注形名情報	48
標印図	48
外形寸法図と包装・フォーミング仕様	49
改訂履歴	50

## 端子配置図



## 端子説明

端子番号	端子名	機能
1	BST	ブートストラップ用端子です。BST 端子と SW 端子の間にブートストラップコンデンサ 0.1 $\mu\text{F}$ (Typ)を接続してください。このコンデンサの電圧が High-Side FET のゲート駆動電圧になります。
2	AGND	制御回路のグラウンド端子です。
3	ILIM	過電流検出値設定端子です。設定方法は <a href="#">アプリケーション部品選定方法 7. 過電流保護設定抵抗</a> を参照してください。
4	MODE	スイッチング制御モード設定端子です。設定方法は <a href="#">機能説明 1.基本動作 (11) 制御モード選択機能</a> を参照してください。
5	SS/REF	ソフトスタート時間設定端子 / 基準電圧設定端子です。
6	RGND	リモートセンスグラウンド端子です。内部の基準電圧のグラウンドとしても使用されます。リモートセンス機能を使用しない場合は AGND に接続してください。
7	FB	出力電圧フィードバック端子です。出力電圧の設定方法は <a href="#">アプリケーション部品選定方法 3. 出力電圧設定</a> を参照してください。
8	EN	イネーブル端子です。V <sub>EN</sub> を 1.22 V (Typ) 以上にすると、デバイスが起動します。V <sub>EN</sub> を 1.02 V (Typ) 以下にすると、デバイスがシャットダウンします。この端子はオープンのままにしないでください。
9	PGD	パワーグッド端子です。オープンドレイン出力のため、プルアップ抵抗を必要とします。使用しない場合は、フローティング状態もしくはグラウンドに接続してください。
10, 14	VIN	電源入力端子です。
11	PGND	スイッチングレギュレータ出力段のグラウンド端子です。
12	VCC	内部回路用の 3.0 V (Typ) 出力電源端子です。1.0 $\mu\text{F}$ (Typ) のセラミック・コンデンサを接続してください。この端子は MODE 端子と PGD 端子のプルアップ抵抗以外の外部負荷に接続しないでください。また、この端子に電圧を外部印加することも可能です。
13	SW	スイッチング出力端子です。High-Side FET のソース、Low-Side FET のドレインに接続されています。SW 端子と BST 端子間にブートストラップコンデンサ 0.1 $\mu\text{F}$ を接続してください。また、この端子に出力 LC フィルタを接続してください。出力 LC フィルタの設定方法は <a href="#">アプリケーション部品選定方法 2. 出力 LC フィルタ</a> を参照してください。



## 各ブロック動作説明

1. VREF  
内部基準電圧生成回路です。
2. REG  
内部電源電圧生成回路です。3.0 V (Typ) を出力し、制御回路やドライバ回路に電源を供給します。
3. Soft Start  
ソフトスタート回路です。緩やかに出力電圧を立ち上げることで、出力電圧のオーバーシュートを防ぐことができます。ソフトスタート時間は SS/REF 端子にコンデンサを接続することで設定できます。(定数設定方法は[アプリケーション部品選定方法 4. ソフトスタートコンデンサ](#)を参照)。
4. Error Amplifier  
誤差増幅器です。内部基準電圧と FB 端子電圧が等しくなるように、Main Comparator 入力電圧を調整します。
5. Main Comparator  
Error Amplifier 出力電圧と FB 端子電圧 ( $V_{FB}$ ) に Ramp を重畳した電圧を比較するコンパレータです。 $V_{FB}$  が Error Amplifier 出力電圧より低くなると High を出力し、On-Time ブロックに出力電圧が制御電圧よりも下がったことをフィードバックします。
6. On-Time  
On Time を生成するブロックです。Main Comparator 出力が High になると所望の On Time を生成します。入出力電圧が変化しても、周波数が一定になるように On Time を調整します。
7. PGOOD  
パワーグッド制御回路です。
8. OVC  
出力電圧クランプ回路です。FB 端子電圧 ( $V_{FB}$ ) が FB 基準電圧  $V_{REF}$  の 104 % (Typ) 以上になると、Low-Side FET が ON し出力電圧の上昇を抑えます。 $V_{FB}$  が  $V_{REF}$  の 103 % (Typ) 以下になると、通常動作状態に戻ります。
9. OVP  
過電圧保護回路です。FB 端子電圧  $V_{FB}$  が FB 基準電圧  $V_{REF}$  の 116 % (Typ) 以上になると OVP 機能が動作します。OVP 検出後の動作は、デバイスの動作モードにより異なります。[機能説明 2. 保護機能 \(5\) 過電圧保護機能 \(OVP\)](#)をご参照ください。
10. UVLO  
低入力電圧誤動作防止回路です。入力電圧  $V_{IN}$  が 1.85 V (Typ) 以下、もしくは VCC 端子電圧  $V_{CC}$  が 2.5 V (Typ) 以下でシャットダウンします。
11. BSTDET  
BST-SW 間低電圧検出回路です。BST-SW 間電圧  $\Delta V_{BST-SW}$  が 2.1 V (Typ) 以下の時に Low-Side FET を ON し、ブートストラップコンデンサをチャージします。
12. TSD  
温度保護回路です。IC 接合部温度  $T_j$  が 175 °C (Typ) 以上になると、デバイスがシャットダウンします。 $T_j$  が低下すると、25 °C (Typ) のヒステリシスにて、デバイスが再起動します。
13. HOCP  
High-Side FET の過電流保護回路です。High-Side FET に流れる電流が過電流リミット値  $I_{HOCP} = 17.5 A$  (Typ) に達すると、High-Side FET を OFF し、Low-Side FET を ON します。
14. LOCP  
Low-Side FET の過電流保護回路です。Low-Side FET に流れる電流が過電流リミット値を超えている間、Low-Side FET の ON 状態を継続します。
15. SCP  
負荷短絡保護回路です。ソフトスタート開始から 3 ms (Typ) かつ SS/REF 端子電圧  $V_{SSREF}$  が 0.6 V (Typ) に達した後、 $V_{FB}$  が FB 基準電圧  $V_{REF}$  の 80 % (Typ) 以下になるか過電流保護を 31 周期連続で検出すると 117 ms (Typ) 間デバイスがシャットダウンします。117 ms のシャットダウン後、デバイスは再起動します。

## 各ブロック動作説明 — 続き

16. ZX/ROCP  
インダクタ電流をモニタするコンパレータです。Low-Side FET が ON 状態の時に、インダクタ電流が 0 A (Typ) を下回ると、Low-Side FET を OFF します (軽負荷モード)。Low-Side FET に流れる電流が逆流検出電流値に達すると、Low-Side FET を OFF し、High-Side FET を ON します (Forced CCM モード)。
17. Control Logic  
スイッチング動作と保護機能動作を制御する回路です。
18. MODE SELECTOR  
スイッチング周波数、動作モードを制御する回路です。

## 絶対最大定格

項目	記号	定格	単位
入力電圧	$V_{IN}$	-0.3 ~ +18.0	V
SW 端子電圧 (DC)	$V_{SW}$	-0.3 ~ $V_{IN} + 0.3$	V
SW 端子電圧 (AC、3 ns 以下)	$V_{SWAC}$	-5.0 ~ +20.0	V
BST – GND 間電圧	$V_{BST}$	-0.3 ~ +22.5	V
BST – SW 間電圧	$\Delta V_{BST-SW}$	-0.3 ~ +4.5	V
FB 端子電圧	$V_{FB}$	-0.3 ~ +4.5	V
VCC 端子電圧	$V_{CC}$	-0.3 ~ +4.5	V
MODE 端子電圧	$V_{MODE}$	-0.3 ~ +4.5	V
ILIM 端子電圧	$V_{ILIM}$	-0.3 ~ +4.5	V
PGD 端子電圧	$V_{PGD}$	-0.3 ~ +7.0	V
EN 端子電圧	$V_{EN}$	-0.3 ~ +7.0	V
SS/REF 端子電圧	$V_{SSREF}$	-0.3 ~ +4.5	V
RGND 端子電圧	$V_{RGND}$	-0.3 ~ +0.3	V
最大ピークインダクタ電流	$I_{L\_PEAKMAX}$	18	A
最高接合部温度 <sup>(Note 1)</sup>	$T_{jmax}$	125	°C
保存温度範囲	$T_{stg}$	-55 ~ +125	°C

**注意 1:** 印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施していただくようお願いいたします。

**注意 2:** 最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなど、最高接合部温度を超えないよう熱抵抗にご配慮ください。

(Note 1) 最高接合部温度でデバイスが動作し続けると、デバイスの寿命・信頼性が低減する恐れがあります。

熱抵抗<sup>(Note 2)</sup>

項目	記号	熱抵抗(Typ)		単位
		4 層基板 <sup>(Note 4)</sup>	EVK <sup>(Note 5)</sup>	
UFN014V3040				
ジャンクション—周囲温度間熱抵抗	$\theta_{JA}$	52.4	28.7	°C/W
ジャンクション—パッケージ上面中心間熱特性パラメータ <sup>(Note 3)</sup>	$\Psi_{JT}$	4.0	4.0	°C/W

(Note 2) JESD51-2A(Still-Air)に準拠。

(Note 3) ジャンクションからパッケージ（モールド部分）上面中心までの熱特性パラメータ。

(Note 4) JESD51-7 に準拠した基板を使用。

(Note 5) 4 層 80.0 mm x 80.0 mm x 1.6 mm FR-4 全層銅箔厚 70  $\mu$ m の基板を使用。

測定基板	基板材	基板寸法			
4 層	FR-4	114.3 mm x 76.2 mm x 1.6 mm			
1 層目（表面）銅箔		2 層目、3 層目（内層）銅箔		4 層目（裏面）銅箔	
銅箔パターン	銅箔厚	銅箔パターン	銅箔厚	銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70 $\mu$ m	74.2 mm $\square$ （正方形）	35 $\mu$ m	74.2 mm $\square$ （正方形）	70 $\mu$ m

## 推奨動作条件

項目	記号	最小	標準	最大	単位
入力電圧	V <sub>IN</sub>	4	-	16	V
入力電圧 (VCC外部印加時)		2.7	-	14	V
VCC 外部印加電圧	V <sub>CC_EXT</sub>	3.13	-	3.60	V
動作ジャンクション温度	T <sub>j</sub>	-40	-	+125	°C
出力電流 <sup>(Note 1)</sup>	I <sub>OUT</sub>	0	-	12	A
出力電圧設定 <sup>(Note 2)</sup>	V <sub>OUT</sub>	0.6	-	5.5	V

(Note 1) 実動作環境下で T<sub>j</sub> は 125 °C 以下となるようご使用ください。

(Note 2) 低 duty 時は適宜周波数を下げて動作します。また高 duty 時、出力電圧は V<sub>IN</sub> 電圧により制限されることがあります。

[アプリケーション部品選定方法 3. 出力電圧設定](#)の記載式の範囲でご使用ください。

電気的特性 (特に指定のない限り T<sub>j</sub> = -40 °C ~ +125 °C, V<sub>IN</sub> = 12 V, V<sub>EN</sub> = 2 V)

項目	記号	最小	標準	最大	単位	条件
<b>入力電圧</b>						
シャットダウン電流	I <sub>SDN</sub>	-	0	10	μA	V <sub>EN</sub> = 0 V
静止電流	I <sub>Q</sub>	-	600	1200	μA	I <sub>OUT</sub> = 0 A, No switching
<b>イネーブル</b>						
EN スレッシュホールド電圧 High	V <sub>ENH</sub>	1.17	1.22	1.27	V	V <sub>EN</sub> rising
EN スレッシュホールド電圧 Low	V <sub>ENL</sub>	-	1.02	-	V	V <sub>EN</sub> falling
EN ヒステリシス電圧	V <sub>ENHYS</sub>	-	200	-	mV	
EN 流入電流	I <sub>EN</sub>	-	0	2	μA	V <sub>EN</sub> = 2 V
<b>VIN UVLO</b>						
VIN UVLO 検出電圧	V <sub>INUVLO1</sub>	1.55	1.85	2.15	V	V <sub>IN</sub> falling
VIN UVLO 解除電圧	V <sub>INUVLO2</sub>	2.1	2.4	2.7	V	V <sub>IN</sub> rising
<b>VCC</b>						
VCC UVLO 検出電圧	V <sub>CCUVLO1</sub>	2.35	2.50	2.65	V	V <sub>CC</sub> falling
VCC UVLO 解除電圧	V <sub>CCUVLO2</sub>	2.65	2.80	2.95	V	V <sub>CC</sub> rising
VCC 出力電圧	V <sub>CC</sub>	2.88	3.00	3.12	V	
<b>基準電圧、誤差増幅器、ソフトスタート</b>						
FB 基準電圧	V <sub>REF</sub>	0.594	0.600	0.606	V	Forced CCM mode
FB 流入電流	I <sub>FB</sub>	-	-	100	nA	V <sub>FB</sub> = 0.6 V
誤差増幅器オフセット電圧	V <sub>OFFSET</sub>	-3	0	+3	mV	
ソフトスタート時間	t <sub>SS</sub>	0.75	1.00	1.25	ms	C <sub>SS1</sub> + C <sub>SS2</sub> = 0.044 μF
SS/REF ソース電流	I <sub>SS_SO</sub>	-	36	-	μA	V <sub>SS/REF</sub> = 0.2 V
SS/REF シンク電流	I <sub>SS_SI</sub>	-	12	-	μA	V <sub>SS/REF</sub> = 1 V
<b>Control</b>						
On-Time 1	t <sub>ON1</sub>	133	167	200	ns	V <sub>OUT</sub> = 1.2 V, Forced CCM mode, 600 kHz setting
On-Time 2	t <sub>ON2</sub>	100	125	150	ns	V <sub>OUT</sub> = 1.2 V, Forced CCM mode, 800 kHz setting
On-Time 3	t <sub>ON3</sub>	80	100	120	ns	V <sub>OUT</sub> = 1.2 V, Forced CCM mode, 1 MHz setting
Minimum On-Time <sup>(Note 3)</sup>	t <sub>MINON</sub>	-	45	-	ns	
Minimum Off-Time	t <sub>MINOFF</sub>	-	150	-	ns	
<b>SW (MOSFET)</b>						
High-Side FET ON 抵抗	R <sub>ONH</sub>	-	16	-	mΩ	V <sub>BST</sub> - V <sub>SW</sub> = 3 V
Low-Side FET ON 抵抗	R <sub>ONL</sub>	-	4	-	mΩ	V <sub>CC</sub> = 3 V
Discharge FET ON 抵抗	R <sub>ON_DIS</sub>	-	70	150	Ω	V <sub>CC</sub> = 3 V

(Note 3) これは設計値です。量産出荷検査は行っていません。

電气的特性 — 続き (特に指定のない限り  $T_j = -40\text{ }^\circ\text{C} \sim +125\text{ }^\circ\text{C}$ ,  $V_{IN} = 12\text{ V}$ ,  $V_{EN} = 2\text{ V}$ )

項目	記号	最小	標準	最大	単位	条件
<b>パワーグッド</b>						
Power Good Rising 電圧	$V_{PGDTHGR}$	89.5	92.5	95.5	%	$V_{FB}$ rising, $V_{PGDTHGR} = V_{FB} / V_{REF} \times 100$
Power Fault Rising 電圧	$V_{PGDTHFR}$	113	116	119	%	$V_{FB}$ rising, $V_{PGDTHFR} = V_{FB} / V_{REF} \times 100$
Power Fault Falling 電圧	$V_{PGDTHFF}$	77	80	83	%	$V_{FB}$ falling, $V_{PGDTHFF} = V_{FB} / V_{REF} \times 100$
PGD Low to High 遅延時間	$t_{DPGD}$	0.63	0.90	1.17	ms	
PGD 出力リーク電流	$I_{LKPGD}$	-	-	3	$\mu\text{A}$	$V_{PGD} = 3.3\text{ V}$
PGD MOSFET ON 抵抗	$R_{PGD}$	-	15	40	$\Omega$	$V_{CC} = 3\text{ V}$
PGD クランプ電圧 1	$V_{PGDCL1}$	-	600	-	mV	$V_{IN} = 0\text{ V}$ , 100 k $\Omega$ pull up to 3.3 V, $T_j = 25\text{ }^\circ\text{C}$
PGD クランプ電圧 2	$V_{PGDCL2}$	-	700	-	mV	$V_{IN} = 0\text{ V}$ , 10 k $\Omega$ pull up to 3.3 V, $T_j = 25\text{ }^\circ\text{C}$
<b>保護機能</b>						
OVP スレッシュホールド電圧	$V_{OVP}$	113	116	119	%	$V_{OVP} = V_{FB} / V_{REF} \times 100$
SCP スレッシュホールド電圧	$V_{SCP}$	77	80	83	%	$V_{SCP} = V_{FB} / V_{REF} \times 100$
電流制限スレッシュホールド	$V_{LIM}$	1.15	1.20	1.25	V	
$I_{LIM}$ to $I_{OUT}$ 比率 (Note 1)	$I_{LIM}/I_{OUT}$	18.0	20.0	22.0	$\mu\text{A/A}$	$4.7\text{ k}\Omega \leq R_{LIM} \leq 6.2\text{ k}\Omega$
		16.4	20.0	23.2		$6.2\text{ k}\Omega < R_{LIM} \leq 10\text{ k}\Omega$
Low-Side FET 逆流検出電流 (Note 1)	$I_{ROCP}$	-	6.5	-	A	

(Note 1) これは設計値です。量産出荷検査は行っておりません。

特性データ(参考データ)

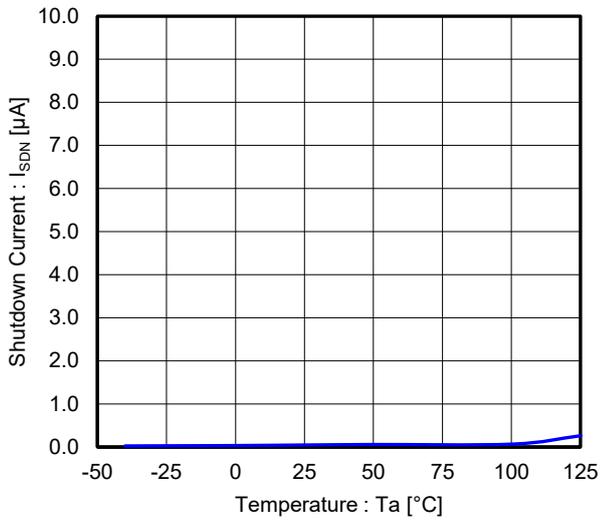


Figure 1. シャットダウン電流 vs 温度  
( $V_{IN} = 12 V$ ,  $V_{EN} = 0 V$ )

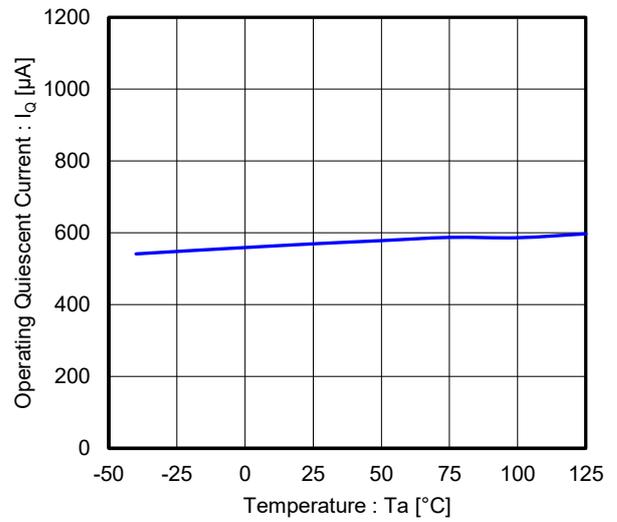


Figure 2. 静止電流 vs 温度  
( $V_{IN} = 12 V$ ,  $V_{EN} = 2 V$ )

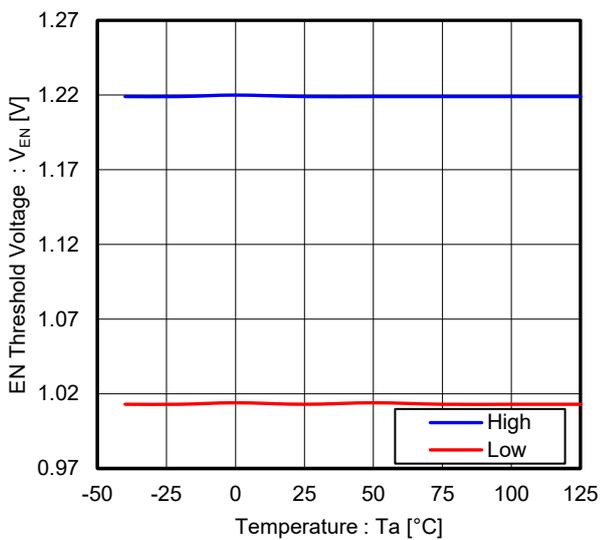


Figure 3. EN スレッシュホールド電圧 vs 温度

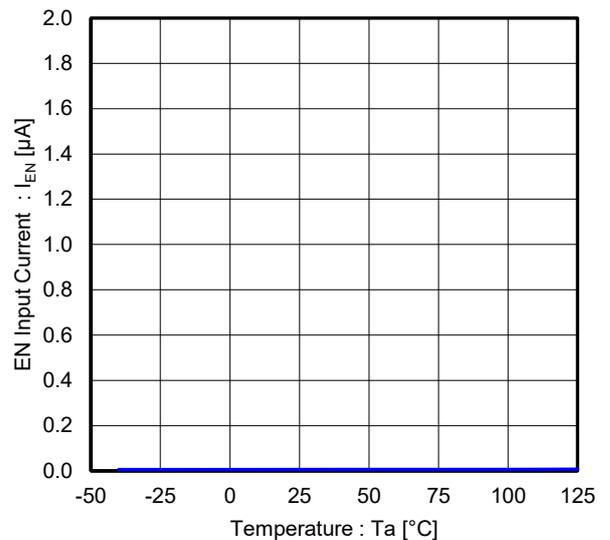


Figure 4. EN 流入電流 vs 温度  
( $V_{EN} = 2 V$ )

特性データ(参考データ) - 続き

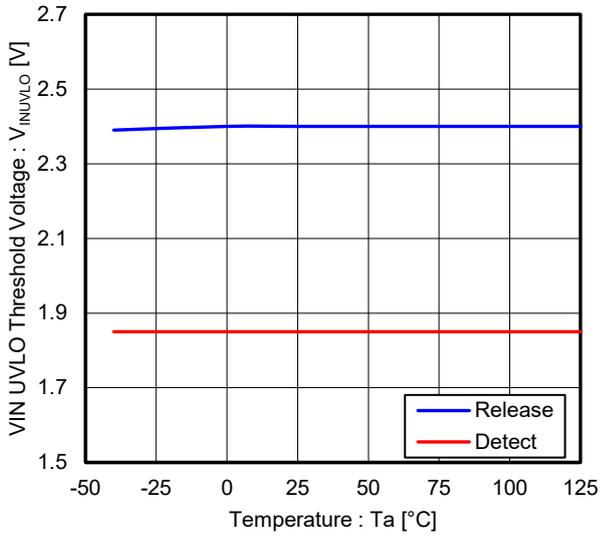


Figure 5. VIN UVLO スレッシュホールド電圧 vs 温度 (V<sub>CC</sub> = 3.3 V)

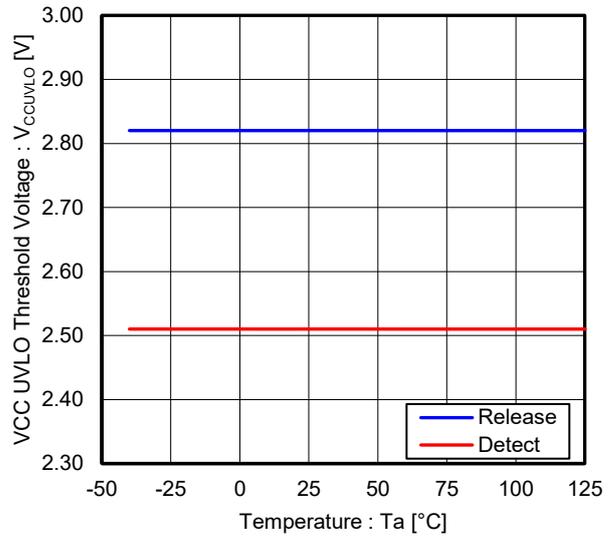


Figure 6. VCC UVLO スレッシュホールド電圧 vs 温度 (V<sub>IN</sub> = 2.7 V)

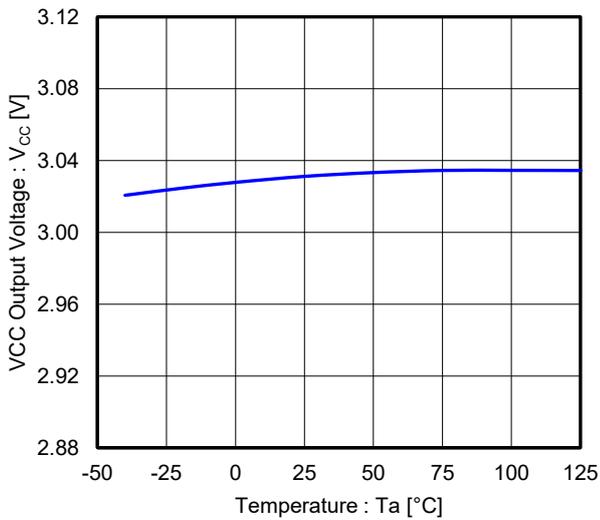


Figure 7. VCC 出力電圧 vs 温度 (V<sub>IN</sub> = 12 V)

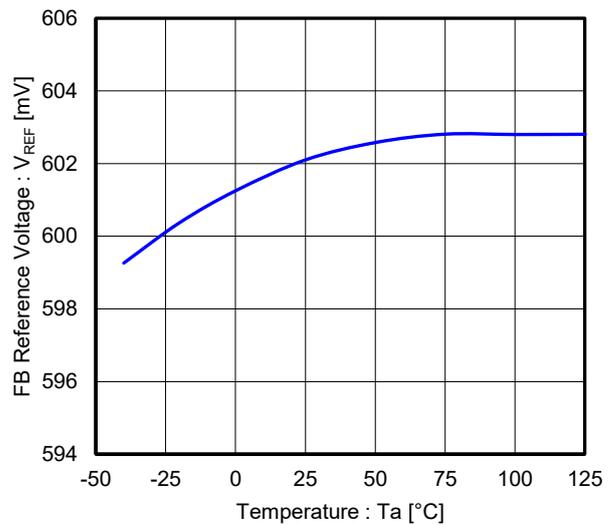


Figure 8. FB 基準電圧 vs 温度

特性データ(参考データ) - 続き

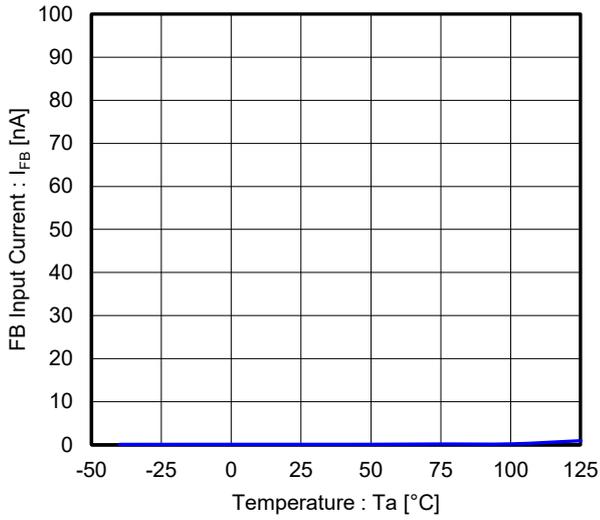


Figure 9. FB 流入電流 vs 温度  
( $V_{FB} = 0.6\text{ V}$ )

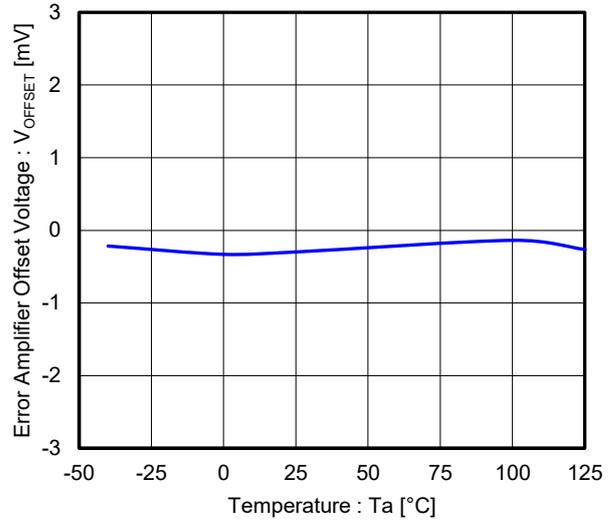


Figure 10. 誤差増幅器オフセット電圧 vs 温度

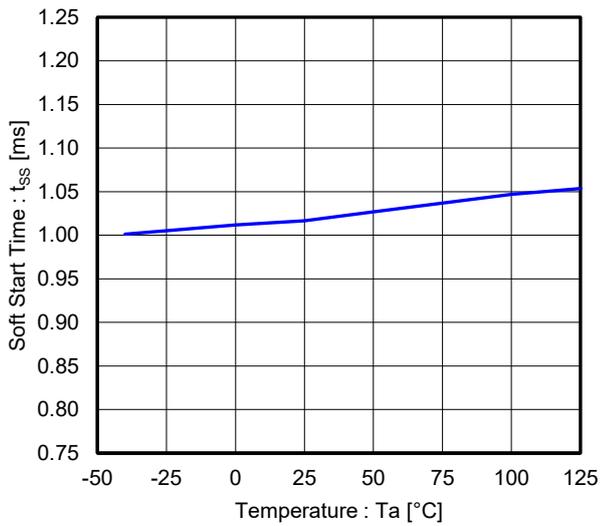


Figure 11. ソフトスタート時間 vs 温度

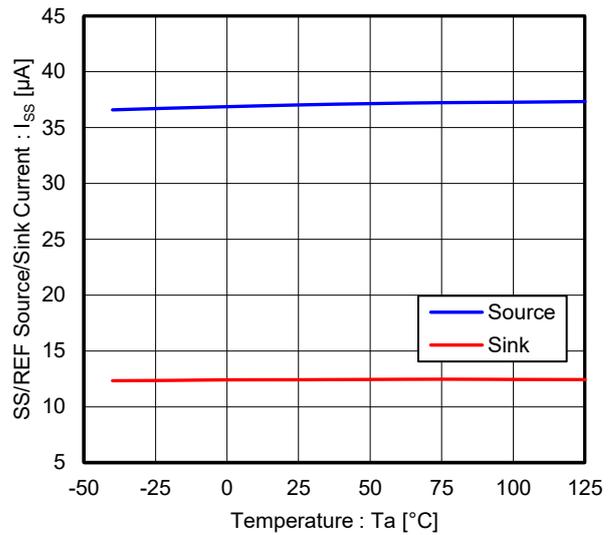


Figure 12. SS/REF ソース / シンク電流 vs 温度

特性データ(参考データ) - 続き

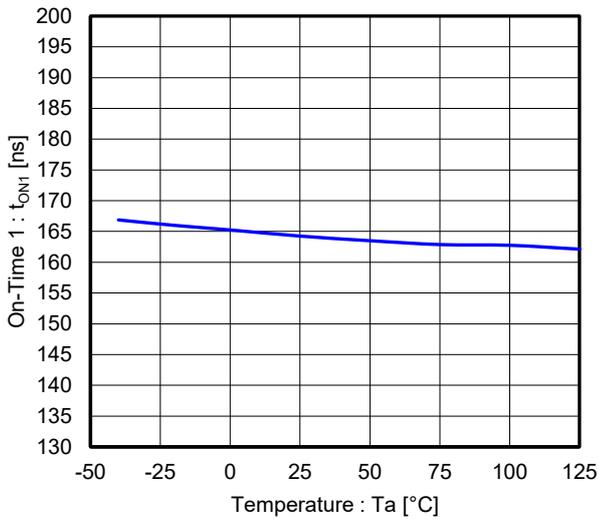


Figure 13. On-Time 1 (600 kHz setting) vs 温度  
(V<sub>IN</sub> = 12 V, V<sub>OUT</sub> = 1.2 V)

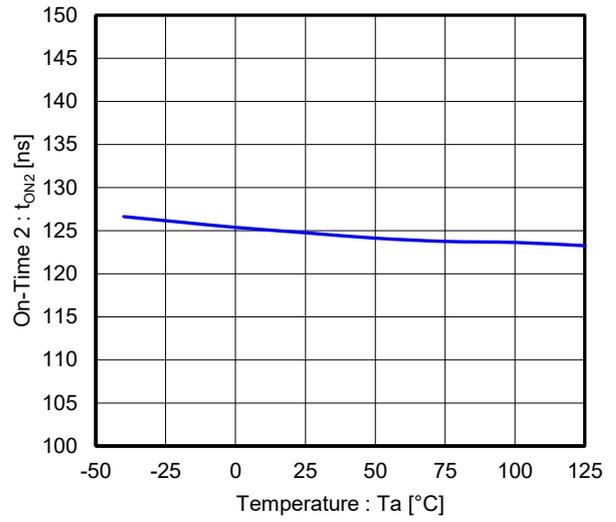


Figure 14. On-Time 2 (800 kHz setting) vs 温度  
(V<sub>IN</sub> = 12 V, V<sub>OUT</sub> = 1.2 V)

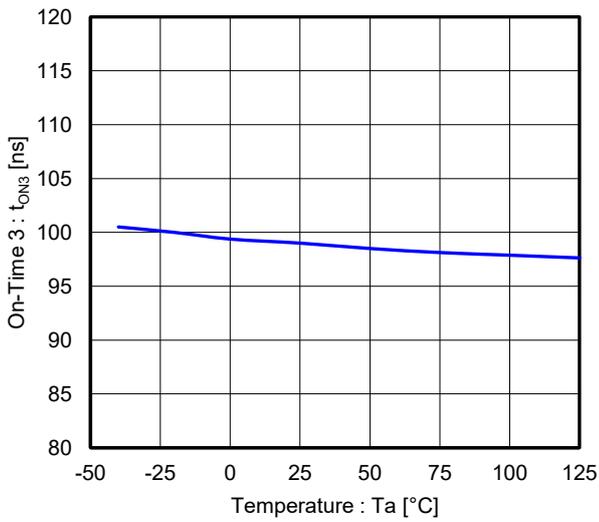


Figure 15. On-Time 3 (1 MHz setting) vs 温度  
(V<sub>IN</sub> = 12 V, V<sub>OUT</sub> = 1.2 V)

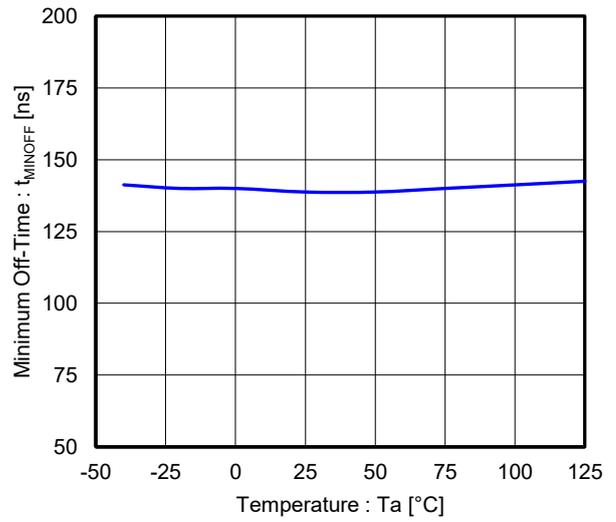


Figure 16. Minimum Off-Time vs 温度

特性データ(参考データ) - 続き

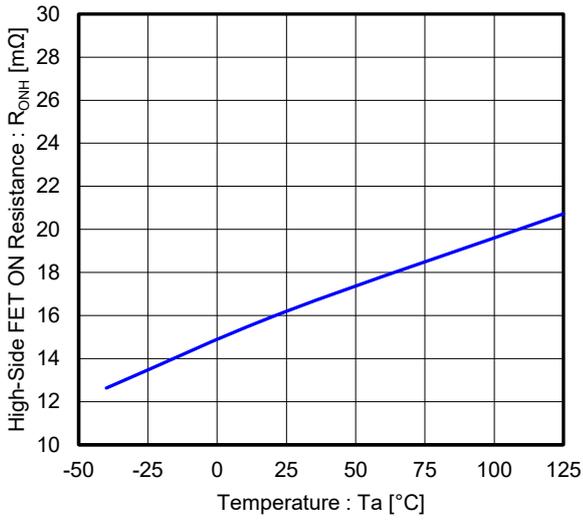


Figure 17. High-Side FET ON 抵抗 vs 温度  
( $V_{CC} = 3\text{ V}$ )

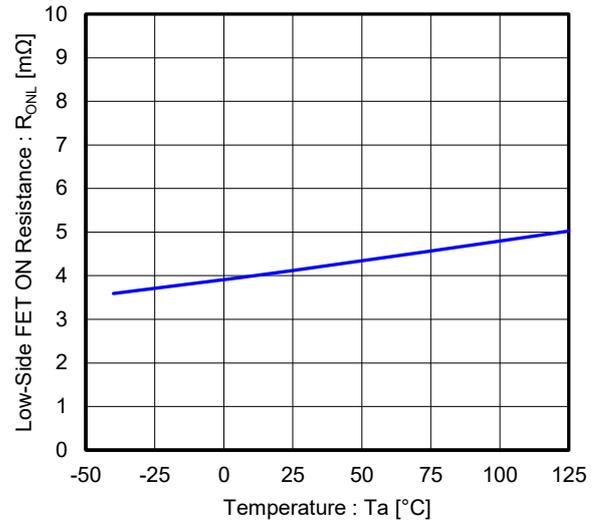


Figure 18. Low-Side FET ON 抵抗 vs 温度  
( $V_{CC} = 3\text{ V}$ )

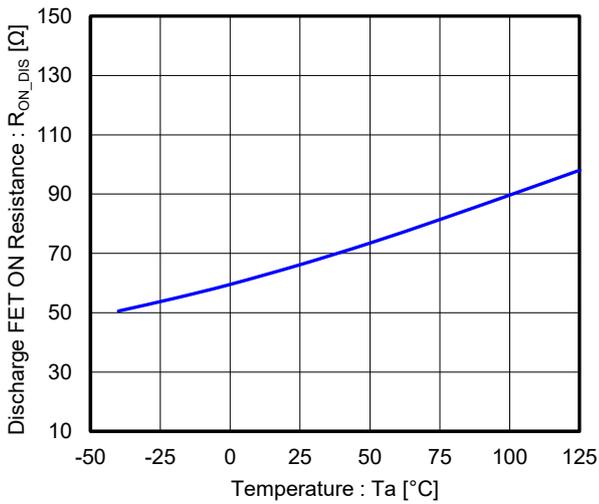


Figure 19. Discharge FET ON 抵抗 vs 温度  
( $V_{CC} = 3\text{ V}$ )

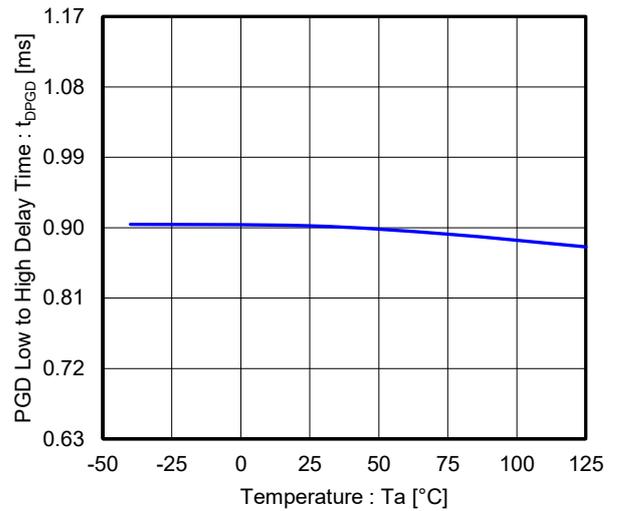


Figure 20. PGD Low to High 遅延時間 vs 温度

特性データ(参考データ) - 続き

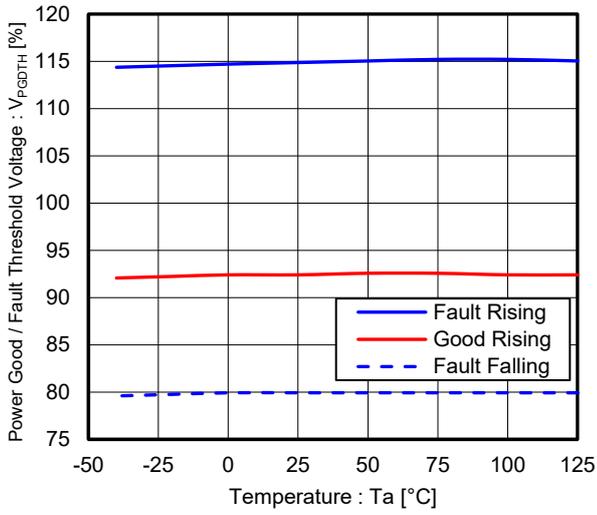


Figure 21. Power Good / Fault スレッシュヨルド電圧 vs 温度

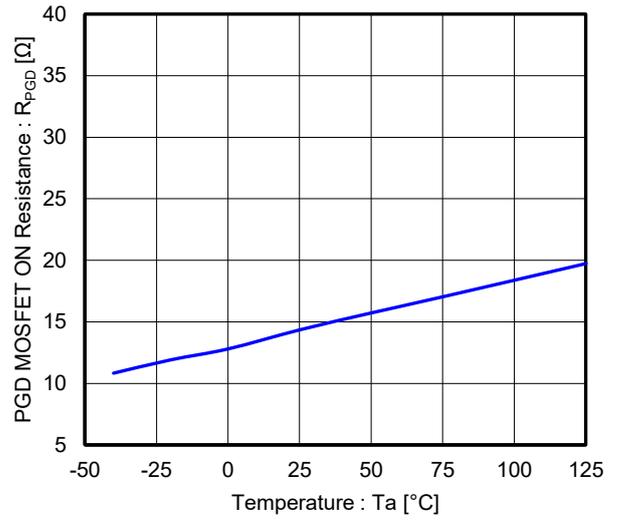


Figure 22. PGD MOSFET ON 抵抗 vs 温度 (V<sub>CC</sub> = 3 V)

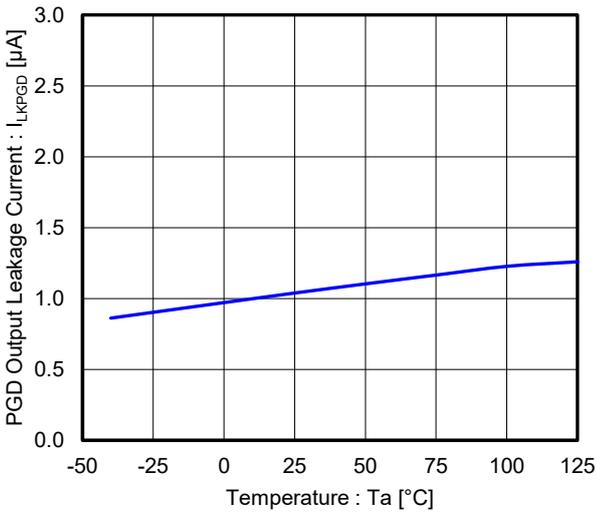


Figure 23. PGD 出カリーク電流 vs 温度 (V<sub>PGD</sub> = 3.3 V)

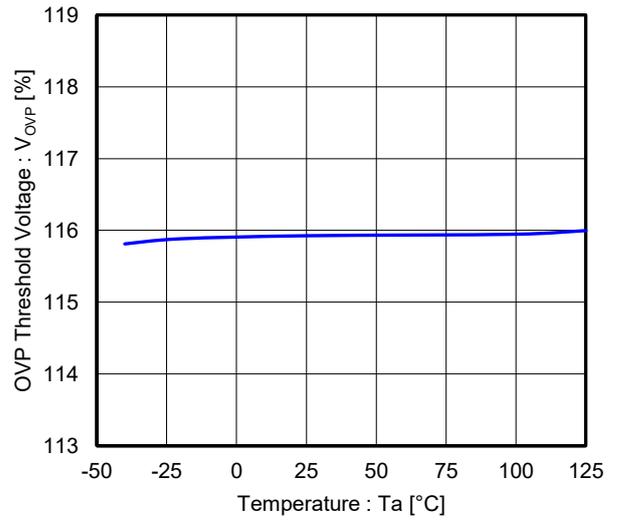


Figure 24. OVP スレッシュヨルド電圧 vs 温度

特性データ(参考データ) - 続き

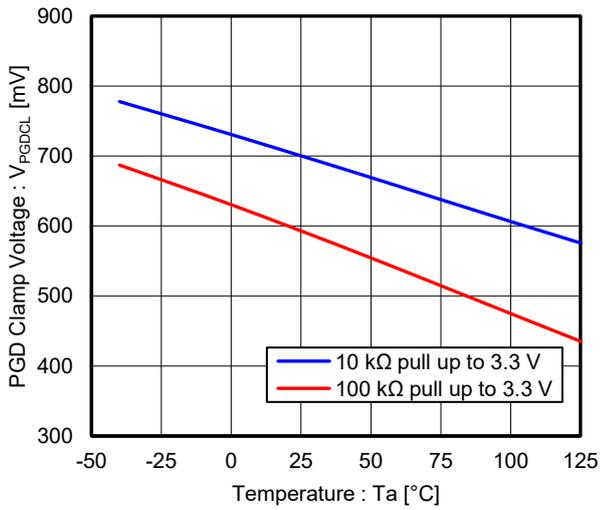


Figure 25. PGD クランプ電圧 vs 温度

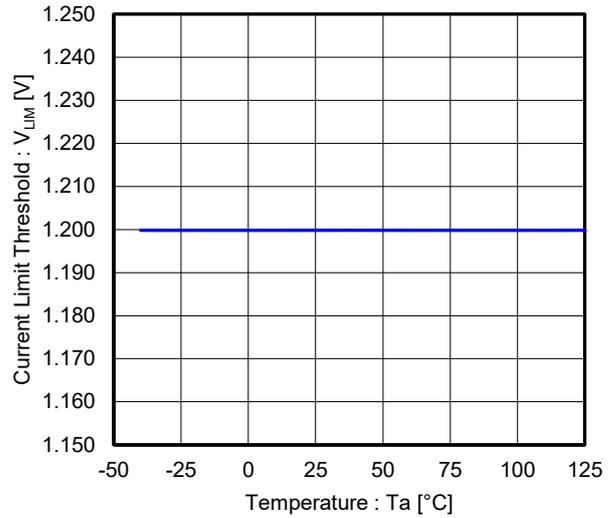


Figure 26. 電流制限スレッシュホールド vs 温度

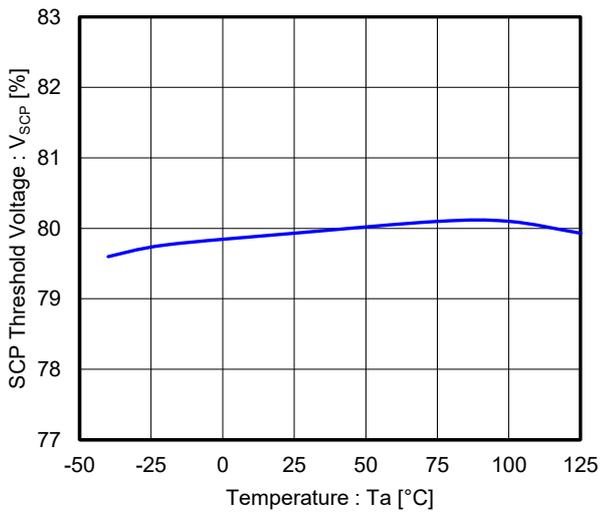


Figure 27. SCP スレッシュホールド電圧 vs 温度

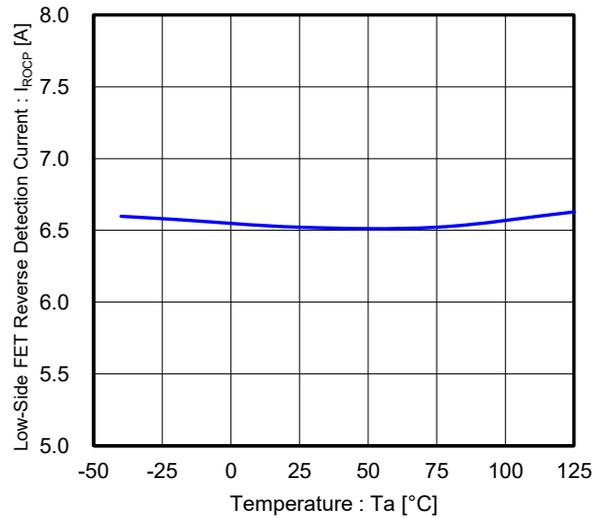
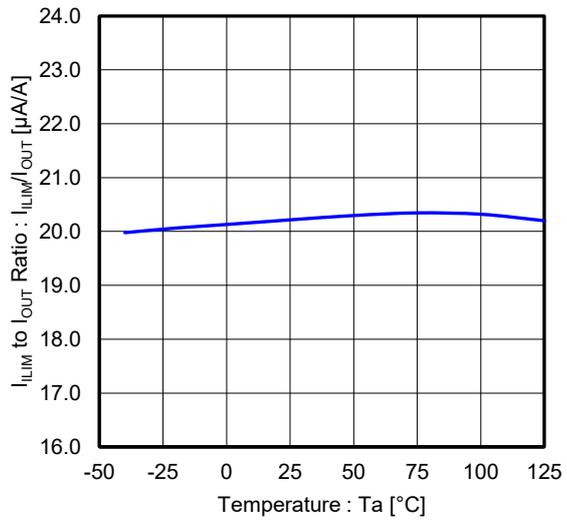


Figure 28. Low-Side FET 逆流検出電流 vs 温度

## 特性データ(参考データ) - 続き

Figure 29.  $I_{ILIM}$  to  $I_{OUT}$  比率 vs 温度

特性データ(参考データ) - 続き

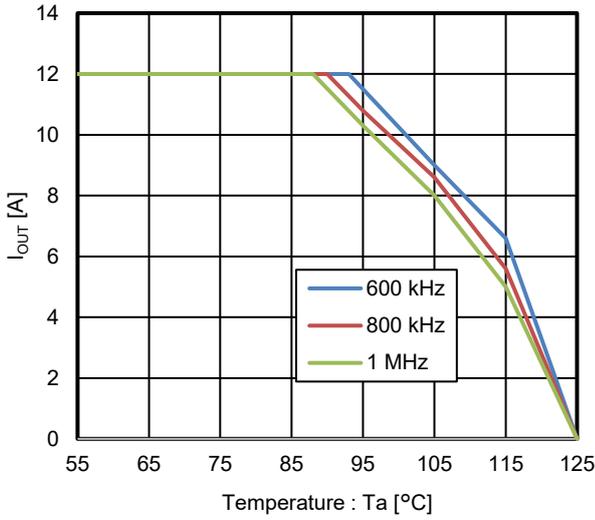


Figure 30. Thermal Derating  
( $V_{IN} = 12\text{ V}$ ,  $V_{OUT} = 1.2\text{ V}$ )<sup>(Note 1)</sup>

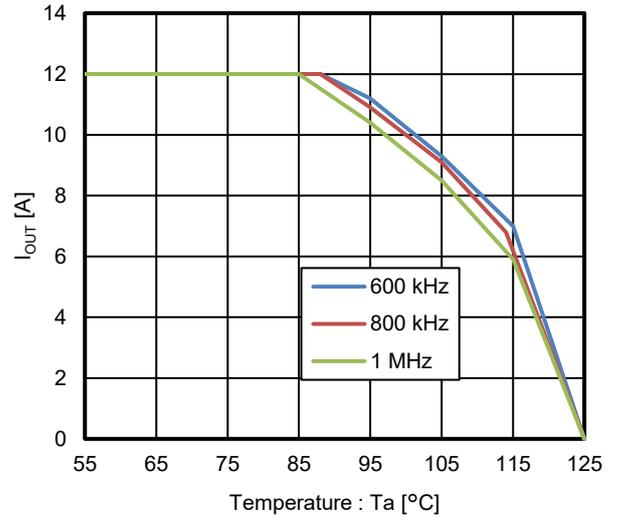


Figure 31. Thermal Derating  
( $V_{IN} = 12\text{ V}$ ,  $V_{OUT} = 1.8\text{ V}$ )<sup>(Note 1)</sup>

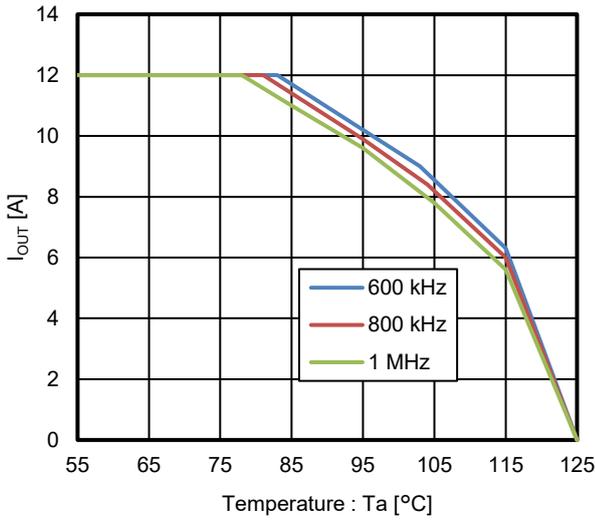


Figure 32. Thermal Derating  
( $V_{IN} = 12\text{ V}$ ,  $V_{OUT} = 3.3\text{ V}$ )<sup>(Note 1)</sup>

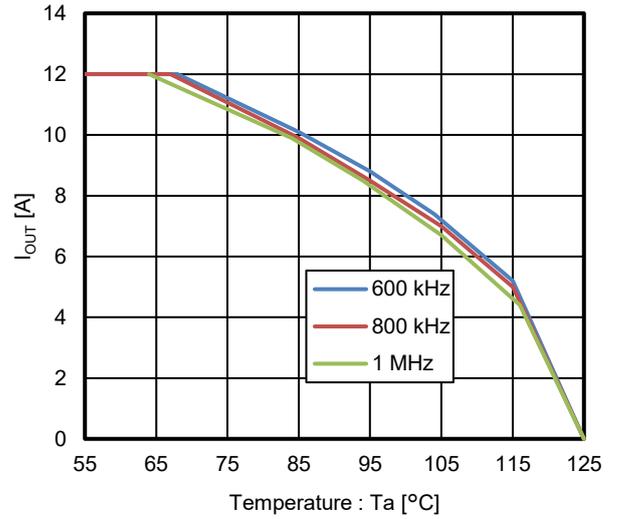


Figure 33. Thermal Derating  
( $V_{IN} = 12\text{ V}$ ,  $V_{OUT} = 5.0\text{ V}$ )<sup>(Note 1)</sup>

(Note 1) 4層 80.0 mm x 80.0 mm x 1.6 mm FR-4 全層銅箔厚 70 μm 基板を使用。

特性データ(参考データ) - 続き

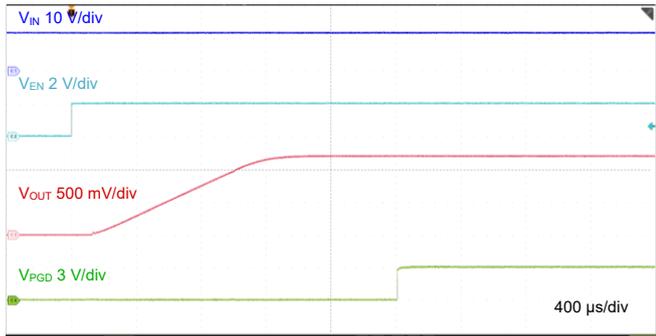


Figure 34. EN Start-up Waveform  
( $V_{IN} = 12$  V,  $V_{OUT} = 1.2$  V,  $f_{SW} = 800$  kHz,  $I_{OUT} = 6$  A, CCM)

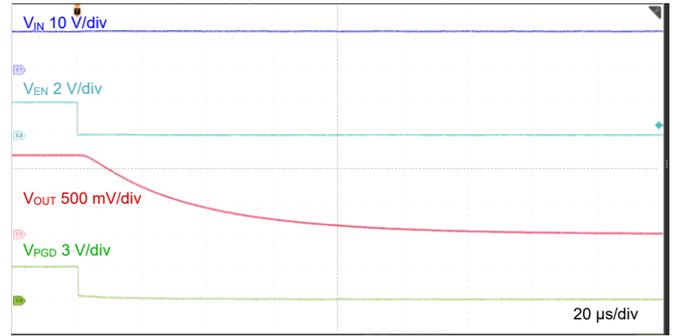


Figure 35. EN Shutdown Waveform  
( $V_{IN} = 12$  V,  $V_{OUT} = 1.2$  V,  $f_{SW} = 800$  kHz,  $I_{OUT} = 6$  A, CCM)

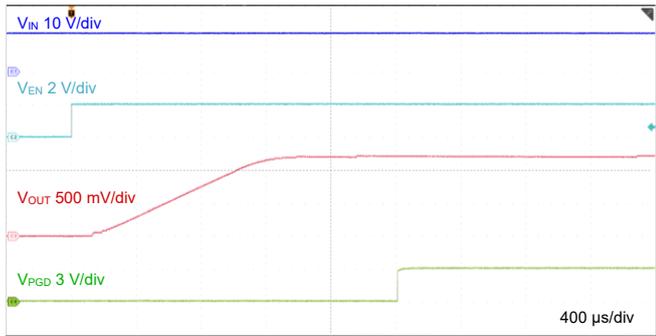


Figure 36. EN Start-up Waveform  
( $V_{IN} = 12$  V,  $V_{OUT} = 1.2$  V,  $f_{SW} = 800$  kHz,  $I_{OUT} = 0$  A, LLM)

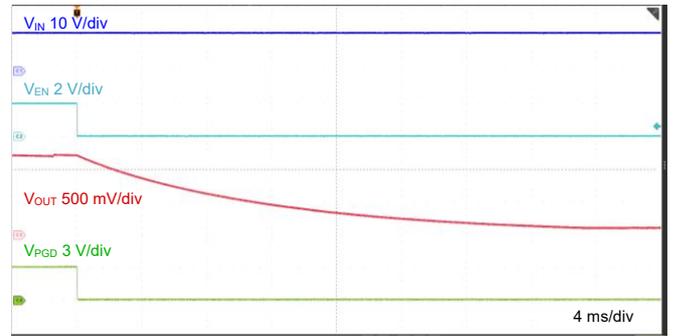


Figure 37. EN Shutdown Waveform  
( $V_{IN} = 12$  V,  $V_{OUT} = 1.2$  V,  $f_{SW} = 800$  kHz,  $I_{OUT} = 0$  A, LLM)

## 機能説明

## 1. 基本動作

## (1) DC/DC コンバータ動作

BD9DA00MF は独自のオンタイム制御を採用した同期整流降圧 DC/DC コンバータです。動作モードは MODE 端子で設定します。動作モードの設定は[機能説明 1. 基本動作 \(11\) 制御モード選択機能](#)をご参照ください。動作モードが軽負荷モードの時、重負荷状態では Continuous Conduction Mode (CCM) モード制御でスイッチング動作し、軽負荷状態では効率を向上させるために軽負荷モード (LLM: Light Load mode) 制御を行います。動作モードが Forced CCM モードの時は、常に CCM モード制御で動作します。

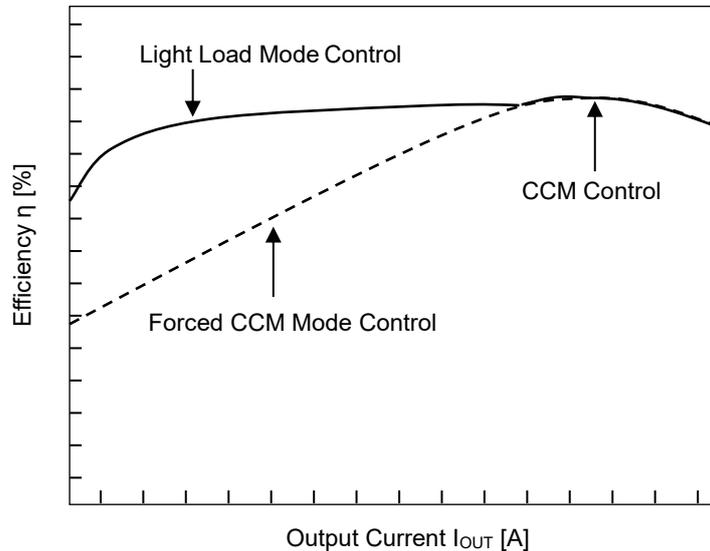


Figure 38. 軽負荷モード制御と CCM モード制御の効率イメージ

## (2) イネーブル制御

EN 端子電圧  $V_{EN}$  によって、デバイスの起動とシャットダウンを制御できます。 $V_{EN}$  が 1.22 V (Typ) 以上になると、内部回路が動作し、デバイスが起動します。 $V_{EN}$  を 1.02 V (Typ) 以下にすると、デバイスがシャットダウンします。シャットダウン時は、出力段の High-Side FET と Low-Side FET が OFF し、SW 端子は内部ディスチャージ抵抗  $R_{ON\_DIS} = 70 \Omega$  (Typ) を介して GND に接続され、出力電圧  $V_{OUT}$  を設定電圧の 10 % (Typ) までディスチャージします。

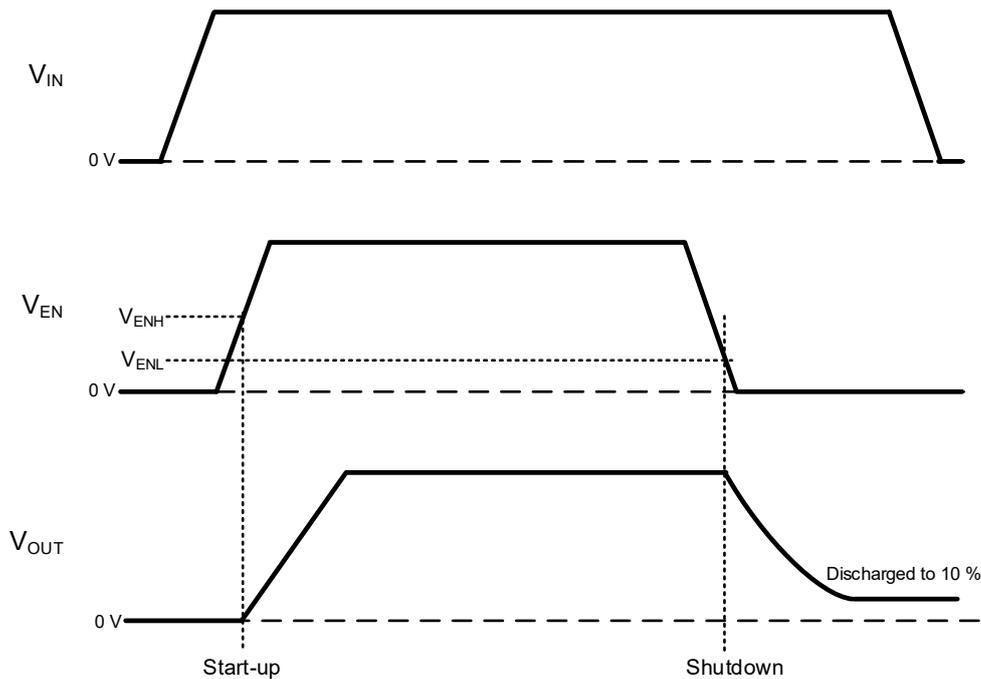


Figure 39. イネーブル制御による起動・シャットダウン タイミングチャート

## 1. 基本動作 — 続き

## (3) ソフトスタート

EN 端子電圧  $V_{EN}$  を High にすると、ソフトスタート機能が動作し出力電圧が緩やかに立ち上がります。また、ソフトスタート機能により、出力電圧のオーバーシュートや突入電流を防ぐことができます。ソフトスタート時間  $t_{SS}$  は SS/REF 端子にコンデンサを接続することで設定することができます。ソフトスタート時間の設定方法は[アプリケーション部品選定方法 4. ソフトスタートコンデンサ](#)をご参照ください。

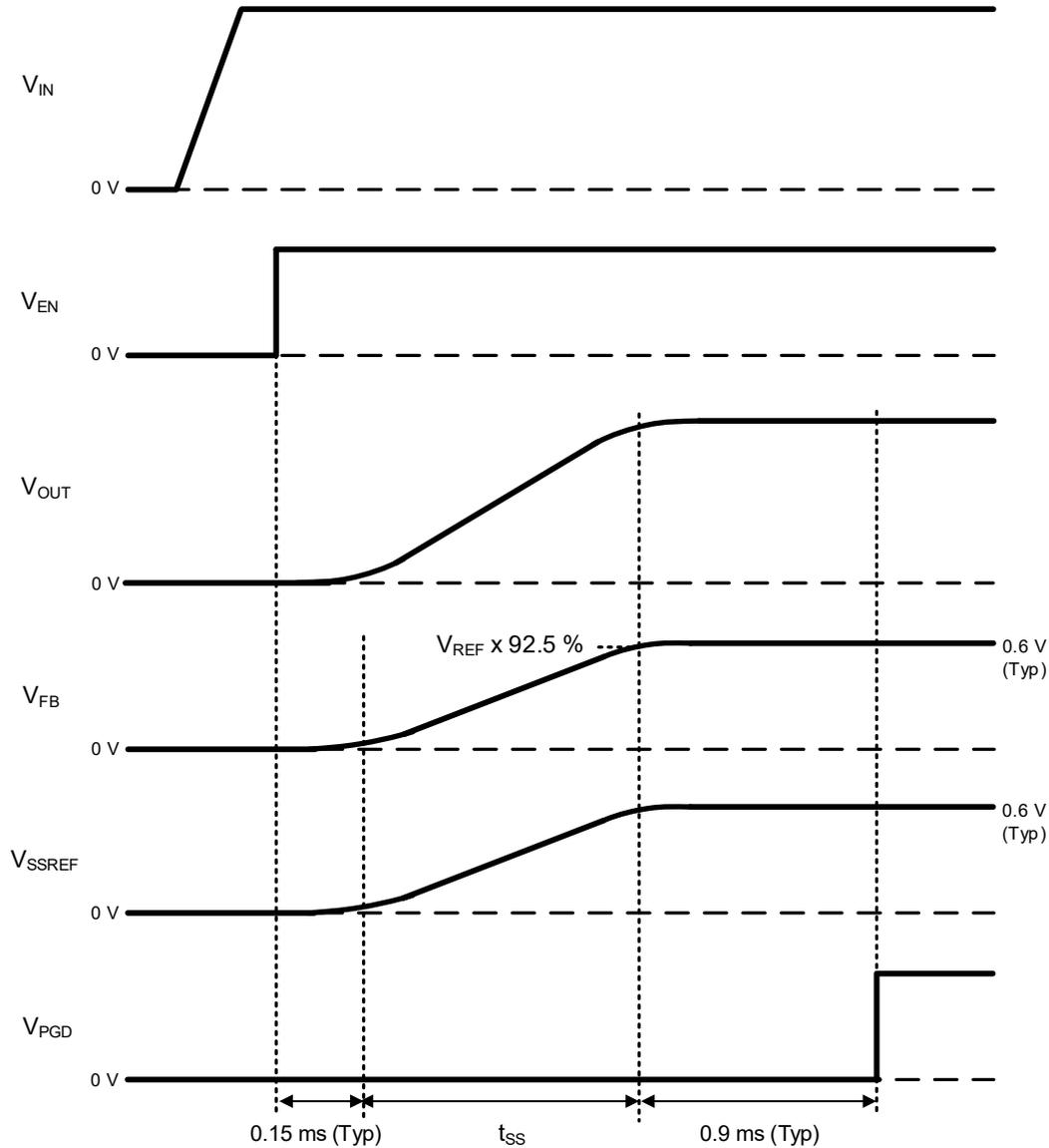


Figure 40. ソフトスタート タイミングチャート

## 1. 基本動作 — 続き

## (4) パワーグッド

パワーグッド機能はFB端子電圧 ( $V_{FB}$ )を監視します。PGD端子は1 k $\Omega$  から100 k $\Omega$ の抵抗で、VCC端子もしくは5.5 V以下の電源にプルアップすることを推奨します。パワーグッド機能を使用しない場合は、PGD端子をフローティング状態もしくはグラウンドに接続してください。

$V_{FB}$ がFB基準電圧  $V_{REF}$  0.6 V (Typ) の92.5 % (Typ) 以上の電圧になり、その状態が0.9 ms (Typ) 継続すると、PGD端子のオープンドレイン Nch MOSFETがOFFになり、PGD出力がHi-Z(ハイインピーダンス)になります。 $V_{FB}$ が  $V_{REF}$  0.6 V (Typ) の80 % (Typ) 以下になると、PGD端子のオープンドレイン Nch MOSFETがONし、PGD端子が15  $\Omega$  (Typ) でプルダウンされます。

パワーグッド機能は出力過電圧を検出した場合にも動作します。 $V_{FB}$ が  $V_{REF}$  0.6 V (Typ) の116 % (Typ) 以上の電圧になると、PGD端子のオープンドレイン Nch MOSFETがON状態でラッチされます。ラッチされたPGD出力は、ENをトグルするか、VIN UVLOもしくはVCC UVLOにてリセットした後に、再びHi-Zとなりプルアップされます。シャットダウン状態 ( $V_{EN} \leq 0.7$  V (Typ)) もしくは、VCC active 状態 ( $0.8$  V (Typ)  $\leq V_{EN} \leq 1.22$  V (Typ) かつ  $V_{IN} < 2.0$  V (Typ)) である場合、PGD端子は内部回路によってクランプされます。3.3 Vに100 k $\Omega$ でプルアップされている場合は600 mV (Typ) にクランプされ、3.3 Vに10 k $\Omega$ でプルアップされている場合は700 mV (Typ) にクランプされません。

Table 1. PGD 出力

状態	入力条件	PGD 出力
Shutdown	$V_{EN} \leq 0.7$ V (Typ)	Clamp
VCC Active $0.8$ V (Typ) $\leq V_{EN} \leq 1.22$ V (Typ)	$V_{IN} < 2.0$ V (Typ)	Clamp
	$V_{IN} \geq 2.0$ V (Typ)	Low (15 $\Omega$ Pull-down)
Enable $V_{EN} \geq 1.22$ V (Typ)	$V_{FB} / V_{REF} \geq 92.5$ % (Typ) for 0.9 ms (Typ)	High (3 M $\Omega$ Pull-down)
	Until PGD turns High	Low (15 $\Omega$ Pull-down)
OVP	Detect $V_{FB} / V_{REF} \geq 116$ % (Typ)	Low (15 $\Omega$ Pull-down)
SCP	Detect $V_{FB} / V_{REF} \leq 80$ % (Typ)	Low (15 $\Omega$ Pull-down)
UVLO	$V_{IN} \leq 1.85$ V (Typ) or $V_{CC} \leq 2.5$ V (Typ)	Low (15 $\Omega$ Pull-down)
TSD	$T_j \geq 175$ °C (Typ)	Low (15 $\Omega$ Pull-down)

## (5) 出力電圧トラッキング機能

BD9DA00MFはSS/REF端子に電圧を外部印加することで、基準電圧の設定が可能です。SS/REF端子電圧が0.6 Vまで起動した後、0.6 Vから1.4 Vの範囲で印加可能です。

## (6) 出力電圧クランプ機能 (OVC)

FB端子電圧  $V_{FB}$ が  $V_{REF} \times 104$  % (Typ) 以上になると、Low-Side FETがONし出力電圧上昇を抑えます。 $V_{FB}$ が  $V_{REF} \times 103$  % (Typ) 以下になると、通常動作状態に戻ります。軽負荷モード設定時は15回CCMモードでスイッチング動作したのち、通常動作状態に戻ります。

出力電圧クランプ機能はSS/REF端子電圧が0.6 V (Typ)となってから有効になります。

## (7) QuiCur™

QuiCur™とは、ローム株式会社独自方式により電源ICの応答性能を極限まで追求可能にする制御技術です。

この技術により負荷電流の過渡的な変動に対する出力電圧の変動量を小さくすることができます。また、電源ICに必要な出力コンデンサ容量を低減し、部品点数や基板実装面積を削減することができます。

## (8) Nano Pulse Control™

Nano Pulse Control™とは、ローム株式会社独自方式により従来困難であった50 ns未満(標準条件時)の細かいSW ON時間においても、安定した制御を可能にする技術です。

## (9) ブーストラップコンデンサチャージ機能

BST-SW間電圧  $\Delta V_{BST-SW}$ が2.1 V (Typ) 以下の時Low-Side FETをONしブーストラップコンデンサをチャージします。

## (10) 出力ディスチャージ機能

動作状態からイネーブル制御でシャットダウンする際、SW端子に接続される内部ディスチャージ抵抗  $R_{ON\_DIS} = 70$   $\Omega$  (Typ) がONし、出力電圧  $V_{OUT}$ を設定電圧の10 % (Typ) までディスチャージします。

## 1. 基本動作 — 続き

## (11) 制御モード選択機能

BD9DA00MFにはMODE端子があり、スイッチング周波数、動作モードを設定できます。動作中の制御モードの設定変更はできません。

Table 2. 制御モード選択

MODE 端子条件	スイッチング周波数	動作モード
VCC ショート	600 kHz (Typ)	軽負荷モード (LLM)
240 kΩ ~ GND	800 kHz (Typ)	軽負荷モード (LLM)
120 kΩ ~ GND	1 MHz (Typ)	軽負荷モード (LLM)
GND ショート	600 kHz (Typ)	Forced CCM モード
30 kΩ ~ GND	800 kHz (Typ)	Forced CCM モード
62 kΩ ~ GND	1 MHz (Typ)	Forced CCM モード

## (12) VCC 端子外部印加機能

VCC 端子は内部 LDO によって 3.0 V (Typ) が出力されますが、外部印加することも可能です。外部印加によって効率改善や  $2.7\text{ V} \leq V_{IN} \leq 4.0\text{ V}$  での動作を可能にします。VCC 端子に外部印加する場合は、以下の内容を考慮しご使用ください。

- ・ 外部印加電圧  $V_{CC\_EXT}$  は  $3.13\text{ V} \leq V_{CC\_EXT} \leq 3.60\text{ V}$  を満たすようにしてください。
- ・ EN 信号による起動もしくは VIN UVLO 解除の少なくとも一方よりも前に、VCC 端子に外部印加が行われるシーケンスで起動させてください。

## (13) リモートセンス機能

BD9DA00MF は、FB 端子と RGND 端子によるリモートセンス機能を有しています。リモートセンス機能は PCB 配線抵抗による出力電圧降下を補償する機能です。この機能を使用する場合、リモートセンシング信号の  $V_{OUT}$  接続  $V_{OUTSNS+}$  をフィードバック抵抗  $R_{UP}$  に接続し、リモートセンシング信号のグラウンド接続  $V_{OUTSNS-}$  は RGND 端子に接続してください。安定した出力電圧の維持とリップル電圧を最小にするために、リモートセンシング信号はインダクタや SW ノード、高周波のクロックラインなどのノイズ源の PCB パターンから離す必要があります。加えて、 $V_{OUTSNS+}$  と  $V_{OUTSNS-}$  の間に  $0.1\text{ }\mu\text{F}$  以上のコンデンサ  $C_{RGND}$  を接続してください。この時  $R_{UP}$ 、 $R_{DOWN}$ 、 $C_{FB}$ 、 $C_{RGND}$  は BD9DA00MF の直近に置くことを推奨します。リモートセンス機能を使用しない場合は、RGND は端子直近で AGND とショートさせてください。この場合  $C_{SS1}$  を削除することができますが、 $C_{SS2}$  は [アプリケーション部品選定方法 4. ソフトスタートコンデンサ](#)に記載されている範囲内に設定してください。

RGND 端子の動作範囲は、 $-50\text{ mV} \sim +50\text{ mV}$  で使用することを推奨します。

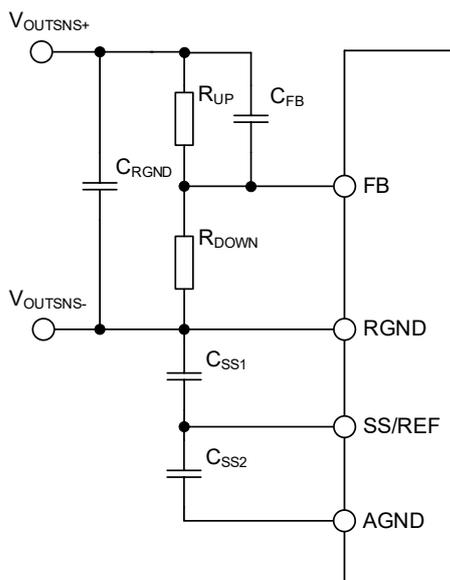


Figure 41. リモートセンス機能使用時回路

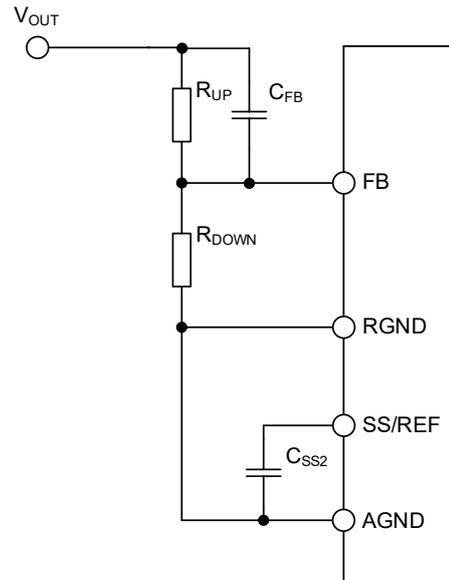


Figure 42. リモートセンス機能非使用時回路

## 機能説明 — 続き

## 2. 保護機能

## (1) 過電流保護機能 (OCP) / 負荷短絡保護機能 (SCP)

過電流保護機能 (OCP) は、Low-Side FET と High-Side FET に流れる電流をスイッチング周期 1 サイクルごとに制限します。Low-Side FET が ON している時に、インダクタ電流が Low-Side OCP 設定値  $I_{LOCP}$  以上の間は Low-Side FET を ON し続けます。インダクタ電流が  $I_{LOCP}$  以下となると、High-Side FET は ON することが可能になります。 $I_{LOCP}$  の設定は [アプリケーション部品選定方法 7. 過電流保護設定抵抗](#) をご参照ください。

High-Side FET が ON している時に、インダクタ電流が High-Side OCP 設定値  $I_{HOCP} = 17.5 \text{ A (Typ)}$  以上になると、High-Side FET を OFF します。OCP 動作により周波数及びデューティが変化することで、出力電圧が低下する可能性があります。

負荷短絡保護機能 (SCP) はヒカップモードです。ソフトスタート開始から 3 ms (Typ) かつ SS/REF 端子電圧  $V_{SSREF}$  が 0.6 V (Typ) に達した後、 $V_{FB}$  が FB 基準電圧  $V_{REF}$  の 80 % (Typ) 以下になると過電流保護を 31 周期連続で検出すると 117 ms (Typ) 間デバイスがシャットダウンし、その後デバイスは再起動します。

OCP 及び SCP 動作時に最高接合部温度 ( $T_{jmax} = 125 \text{ }^{\circ}\text{C}$ ) を超えないようご配慮ください。

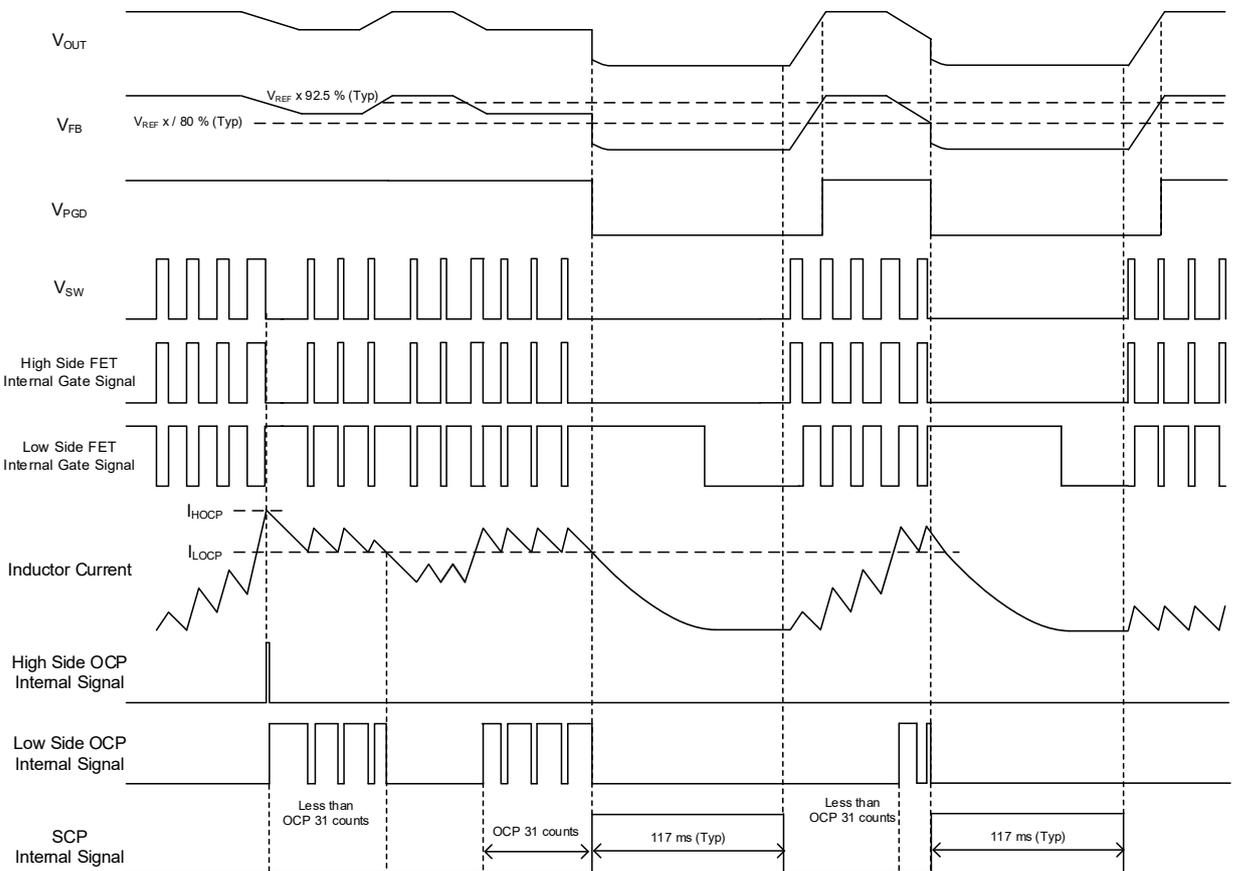


Figure 43. OCP・SCP タイミングチャート

## 2. 保護機能 — 続き

## (2) Low-Side 逆流過電流保護機能 (ROCP)

Forced CCM モードで Low-Side FET が ON している間、インダクタ電流が Low-Side FET 逆流検出電流  $I_{ROCP} = 6.5$  A (Typ) を超えると、Low-Side FET を OFF し、High-Side FET を ON します。

## (3) 低入力電圧誤動作防止機能 (UVLO)

入力電圧  $V_{IN}$  が 1.85 V (Typ) 以下、もしくは VCC 端子電圧  $V_{CC}$  が 2.5 V (Typ) 以下になると、デバイスがシャットダウンします。 $V_{IN}$  が 2.4 V (Typ) 以上、かつ  $V_{CC}$  が 2.8 V (Typ) 以上になると、デバイスが起動します。ヒステリシスはそれぞれ 550 mV (Typ)、300 mV (Typ) です。

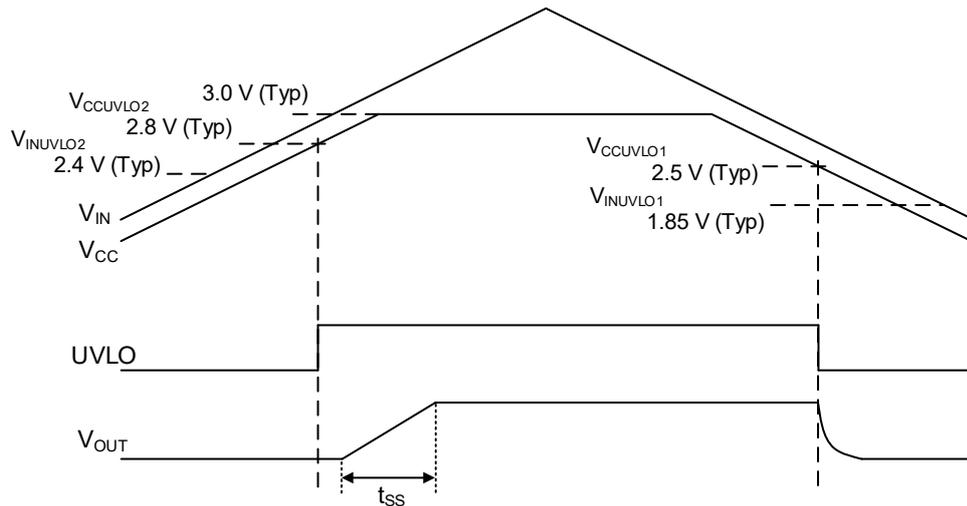


Figure 44. UVLO タイミングチャート

## (4) 温度保護機能 (TSD)

IC を熱破壊から防ぐため温度保護 (TSD) 機能を内蔵しています。接合部温度 ( $T_j$ ) が TSD 検出温度 (175 °C, Typ) を超えると、出力 MOSFET が OFF します。その後チップ温度が低下し、TSD 解除温度 (150 °C, Typ) を下回るとソフトスタートを伴って復帰します。また、復帰時は起動時と同様の入力電圧 4.0 V 以上を必要とします。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

## (5) 過電圧保護機能 (OVP)

過電圧保護機能 (OVP) は SS/REF 端子電圧が 0.6 V (Typ) となってから有効になります。FB 端子電圧  $V_{FB}$  が FB 基準電圧  $V_{REF}$  の 116 % (Typ) 以上になると OVP が動作します。OVP 検出後の動作はデバイスの動作モードにより異なり、以下ようになります。

Forced CCM モード時は、OVP 検出により High-Side FET を OFF し、Low-Side FET を ON しラッチします。ただし、Low-Side FET に流れる電流が 逆流検出電流  $I_{ROCP}$  まで達した場合は一時的に Low-Side FET を OFF し、入出力状態で決まるオンタイムの区間 High-Side FET を ON します。その後、Low-Side FET が ON するラッチ状態に戻ります。

軽負荷モード時は、OVP 検出により High-Side FET を OFF し、Low-Side FET を ON します。Low-Side FET が ON することにより出力電圧が低下し  $V_{FB}$  が  $V_{REF}$  の 50 % (Typ) 以下になると、High-Side FET 及び Low-Side FET を OFF した状態でラッチします。ただし、 $V_{FB}$  が  $V_{REF}$  の 50 % (Typ) 以下になる前に、 $I_{ROCP}$  まで達すると一時的に Low-Side FET を OFF し、入出力状態で決まるオンタイムの区間 High-Side FET を ON します。その後、Low-Side FET が ON する状態に戻ります。デバイスは、 $V_{FB}$  が  $V_{REF}$  の 50 % (Typ) 以下になるまでこの動作を繰り返します。

Forced CCM モード時、軽負荷モード時ともに EN をトグルするか、VIN UVLO もしくは VCC UVLO 検出により、ラッチ状態からリセットされます。

## アプリケーション部品選定方法

応用回路例に示す推奨定数以外の設定をご使用の場合、弊社までお問い合わせください。

## 1. 入力コンデンサ

入力コンデンサにはセラミック・コンデンサをご使用ください。入力コンデンサは入力リップルノイズの低減に効果があり、VIN 端子の極力近くに配置することでその効果を発揮します。ばらつき、温度特性、DC バイアス特性、経時変化などを含めて実効容量値が 10  $\mu\text{F}$  を下回らないように設定してください。基板パターンやコンデンサの位置によっては、IC が誤動作する可能性がありますので、[PCB レイアウト設計について](#)をご参照のうえ、設計をお願いします。また、高周波ノイズを低減するために 0.1  $\mu\text{F}$  もしくは 1  $\mu\text{F}$  のコンデンサを VIN 端子と PGND 端子の極力近くに配置してください。

## 2. 出力 LC フィルタ

DC/DC コンバータでは、負荷に連続的な電流を供給するために、出力電圧平滑化用の LC フィルタが必要です。インダクタンス値の推奨値は [Table 3](#) を参照ください。

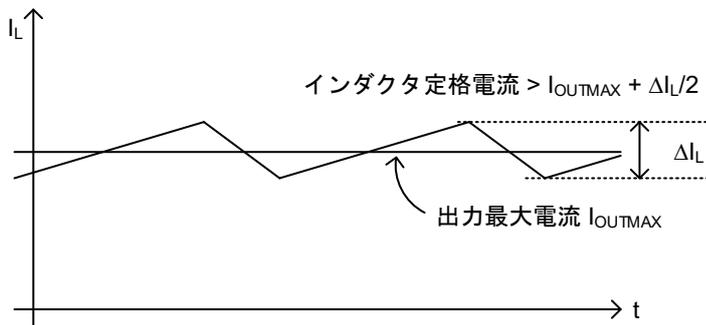


Figure 45. インダクタに流れる電流波形

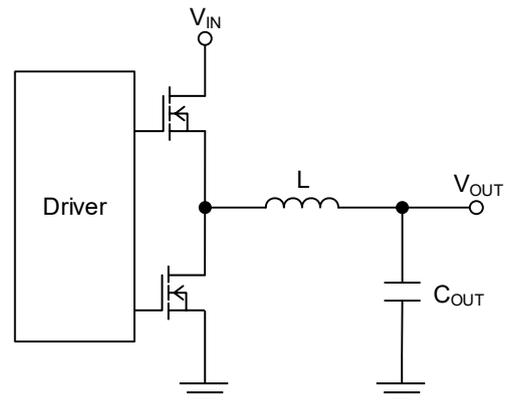


Figure 46. 出力 LC フィルタ回路

$V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 1.2\text{ V}$ 、 $L = 0.33\ \mu\text{H}$ 、スイッチング周波数  $f_{SW} = 800\text{ kHz}$  で計算するとインダクタ電流  $\Delta I_L$  は次式になります。

$$\Delta I_L = V_{OUT} \times (V_{IN} - V_{OUT}) \times \frac{1}{V_{IN} \times f_{SW} \times L} = 4.09\ [\text{A}]$$

使用するインダクタの定格電流は、出力最大電流  $I_{OUTMAX}$  にインダクタリップル電流  $\Delta I_L$  の 1/2 を足し合わせた電流よりも大きいものを使用してください。また、 $I_{OUTMAX}$  に  $\Delta I_L$  の 1/2 を足し合わせたインダクタのピーク電流は 15.5 A 以下になるように設定してください。

出力コンデンサ  $C_{OUT}$  にはセラミック・コンデンサを使用してください。

$C_{OUT}$  は出力リップル電圧特性に影響を与えます。必要とされるリップル電圧特性を満たせるように  $C_{OUT}$  を選定してください。出力リップル電圧は次式で見積もることができます。

$$\Delta V_{RPL} = \Delta I_L \times \left( R_{ESR} + \frac{1}{8 \times C_{OUT} \times f_{SW}} \right) [\text{V}]$$

$R_{ESR}$  : 出力コンデンサの等価直列抵抗

ここで  $C_{OUT} = 47\ \mu\text{F}$ 、 $R_{ESR} = 3\ \text{m}\Omega$  の出力コンデンサを 4 つ並列接続したとき、出力リップル電圧  $\Delta V_{RPL}$  は

$$\Delta V_{RPL} = 4.09\ \text{A} \times \left( 3\ \text{m}\Omega / 4 + \frac{1}{8 \times 47\ \mu\text{F} \times 4 \times 800\ \text{kHz}} \right) = 6.5\ [\text{mV}]$$

と計算されます。

## 2. 出力 LC フィルタ — 続き

$V_{OUT}$  に接続されるすべてのコンデンサの合計の最大実効容量値  $C_{OUTMAX}$  は次式を満たす範囲にしてください。

$$C_{OUTMAX} < \frac{t_{SSMIN}}{V_{OUT}} \times \left( I_{OUTMAX} + \frac{\Delta I_L}{2} - I_{OUTSS} \right) \text{ [F]}$$

$t_{SSMIN}$  : ソフトスタート時間最小値  
 $V_{OUT}$  : 出力電圧  
 $I_{OUTMAX}$  : 最大出力電流  
 $\Delta I_L$  : インダクタ電流  
 $I_{OUTSS}$  : ソフトスタート時の最大出力電流

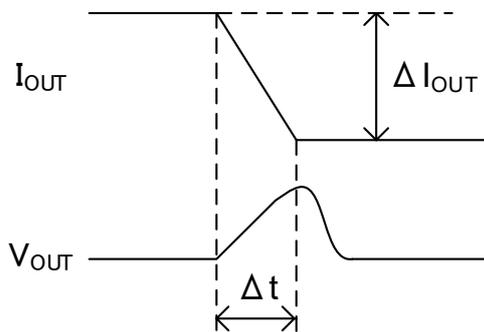
例として、 $V_{IN} = 12 \text{ V}$ 、 $V_{OUT} = 1.2 \text{ V}$ 、 $L = 0.33 \text{ } \mu\text{H}$ 、 $f_{SW} = 800 \text{ kHz}$ 、 $t_{SSMIN} = 0.75 \text{ ms}$ 、 $I_{OUTMAX} = 12 \text{ A}$ 、 $I_{OUTSS} = 12 \text{ A}$  時に  $C_{OUTMAX}$  は次式で計算できます。

$$C_{OUTMAX} < \frac{0.75 \text{ ms}}{1.2 \text{ V}} \times \left( 12 \text{ A} + \frac{4.09 \text{ A}}{2} - 12 \text{ A} \right) = 1278 \text{ } \mu\text{F}$$

$V_{OUT}$  に  $C_{OUTMAX}$  より大きい容量が接続された場合、起動時の突入電流により過電流保護が動作し出力が起動しない可能性がありますので、実アプリケーションでの十分な確認をお願いします。

また、出力コンデンサの最小実効容量値  $C_{OUTMIN}$  は次式を満たす範囲にしてください。

$$1 + \left[ \left\{ \frac{V_{OUT}}{V_{IN}} \times \frac{1}{f_{SW}} + \frac{(\Delta I_{OUT} + \frac{\Delta I_L}{2}) \times L}{2 \times V_{OUT}} \right\} \times \left( I_{OUT} + \frac{\Delta I_L}{2} \right) - \frac{\Delta t \times \Delta I_{OUT}}{2} \right] \times \frac{1}{C_{OUTMIN} \times V_{OUT}} \leq 1.1$$



$\Delta I_{OUT}$  : 出力電流変動量  
 $\Delta t$  : 出力電流変動時間  
 $C_{OUTMIN}$  : 出力コンデンサの最小実効容量値

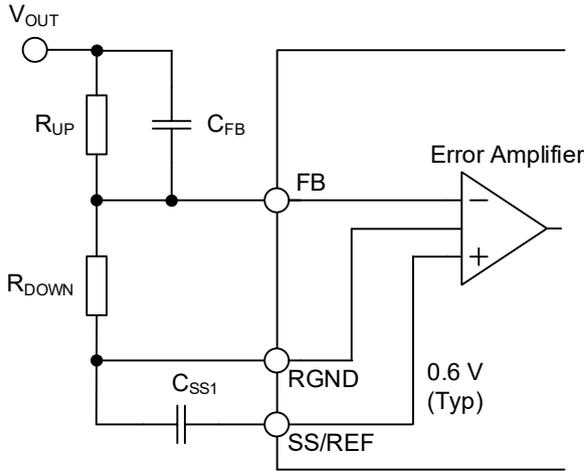
Figure 47. 出力電流変動時波形

$V_{OUT}$  に  $C_{OUTMIN}$  より小さい容量が接続された場合、過渡応答時の出力変動で OVP を検出し Low-Side FET が ON しラッチしますので、実アプリケーションでの十分な確認をお願いします。

アプリケーション部品選定方法 — 続き

3. 出力電圧設定

FB 端子, RGND 端子に接続するフィードバック抵抗比によって出力電圧値を設定できます。



出力電圧  $V_{OUT}$  は、次式で計算できます。

$$V_{OUT} = \frac{R_{UP} + R_{DOWN}}{R_{DOWN}} \times 0.6 \text{ [V]}$$

$$0.6 \leq V_{OUT} \leq 5.5 \text{ [V]}$$

ただし、 $R_{DOWN}$  は次式の範囲内で設定してください。

$$R_{DOWN} \leq 10 \text{ [k}\Omega\text{]}$$

Figure 48. フィードバック抵抗回路

$V_{OUT}$  の設定電圧は次式の条件内となるようにご使用ください。

$$600 \text{ kHz} : V_{OUT} \leq (V_{IN} \times 0.86) - 0.095 \times I_{OUT} \text{ [V]}$$

$$800 \text{ kHz} : V_{OUT} \leq (V_{IN} \times 0.82) - 0.095 \times I_{OUT} \text{ [V]}$$

$$1 \text{ MHz} : V_{OUT} \leq (V_{IN} \times 0.78) - 0.095 \times I_{OUT} \text{ [V]}$$

FB コンデンサ  $C_{FB}$  はオプションです。 $C_{FB}$  を接続することで負荷応答特性を改善します。

負荷応答性及びループの安定動作は、 $L$ 、 $C_{OUT}$ 、 $R_{UP}$ 、 $R_{DOWN}$ 、 $C_{FB}$  に依存します。実際には、PCB のレイアウトや配線の引き回し、使用する部品の種類、使用条件（温度など）により特性は変化しますので、必ず実アプリケーションにて、負荷応答性と安定性の十分な確認をお願いします。 $C_{FB}$  は Table 3. を参考に設定ください。

Table 3. 各設定における推奨部品定数及び最小出力実効容量

$V_{IN}$ [V]	$V_{OUT}$ [V]	スイッチング周波数 [kHz]	$I_{OUTMAX}$ [A]	$L_{TYP}$ [ $\mu$ H]	$R_{UP}$ [k $\Omega$ ]	$R_{DOWN}$ [k $\Omega$ ]	$C_{FB\_TYP}$ [pF]	$C_{OUTMIN\_EFF}^{(Note 1)}$ [ $\mu$ F]
5	1.2	600	12	0.47	1.5	1.5	2200	170
5	3.3	600	10	0.47	6.8	1.5	68	170
12	1.2	600	12	0.47	1.5	1.5	2200	170
12	3.3	600	12	1	6.8	1.5	270	170
12	5	600	12	1.4	11	1.5	150	110
5	1.2	800	12	0.33	1.5	1.5	2200	135
5	3.3	800	8	0.33	6.8	1.5	100	135
12	1.2	800	12	0.33	1.5	1.5	2200	135
12	3.3	800	12	0.68	6.8	1.5	270	135
12	5	800	12	1	11	1.5	150	85
5	1.2	1000	12	0.25	1.5	1.5	2200	135
5	3.3	1000	6	0.33	6.8	1.5	180	135
12	1.2	1000	12	0.33	1.5	1.5	2200	135
12	3.3	1000	12	0.68	6.8	1.5	270	135
12	5	1000	12	0.68	11	1.5	150	85

(Note 1) 出力コンデンサの最小実効容量値。

## アプリケーション部品選定方法 — 続き

## 4. ソフトスタートコンデンサ (ソフトスタート時間設定)

ソフトスタート時間は SS/REF 端子に接続するコンデンサの定数に依存します。SS/REF 端子にコンデンサ  $C_{SS}$  を接続することで、ソフトスタート時間を  $t_{SS} = 1 \text{ ms}$  (Typ) より長い  $t_{SS\_EXT}$  に設定することが可能です。以下の式より、 $t_{SS\_EXT}$ 、 $C_{SS1}$  (SS/REF 端子対 RGND)、 $C_{SS2}$  (SS/REF 端子対 AGND) を設定してください。 $C_{SS1}$ 、 $C_{SS2}$  の合計値  $C_{SS}$  は、 $1000 \text{ pF} \sim 1 \text{ }\mu\text{F}$  の範囲で使用してください。

$$t_{SS\_EXT} = \frac{C_{SS} \times 0.6}{I_{SS\_SO}} \text{ [s]}$$

$$C_{SS} = C_{SS1} + C_{SS2} \text{ [F]}$$

$I_{SS\_SO}$  : SS/REF ソース電流  $36 \text{ }\mu\text{A}$  (Typ)

ここで、 $C_{SS1} = 0.22 \text{ }\mu\text{F}$ 、 $C_{SS2} = 0.022 \text{ }\mu\text{F}$  とすると、 $t_{SS\_EXT}$  は下記のように計算できます。

$$t_{SS\_EXT} = \frac{(0.22 \text{ }\mu\text{F} + 0.022 \text{ }\mu\text{F}) \times 0.6}{36 \text{ }\mu\text{A}} = 4.03 \text{ [ms]}$$

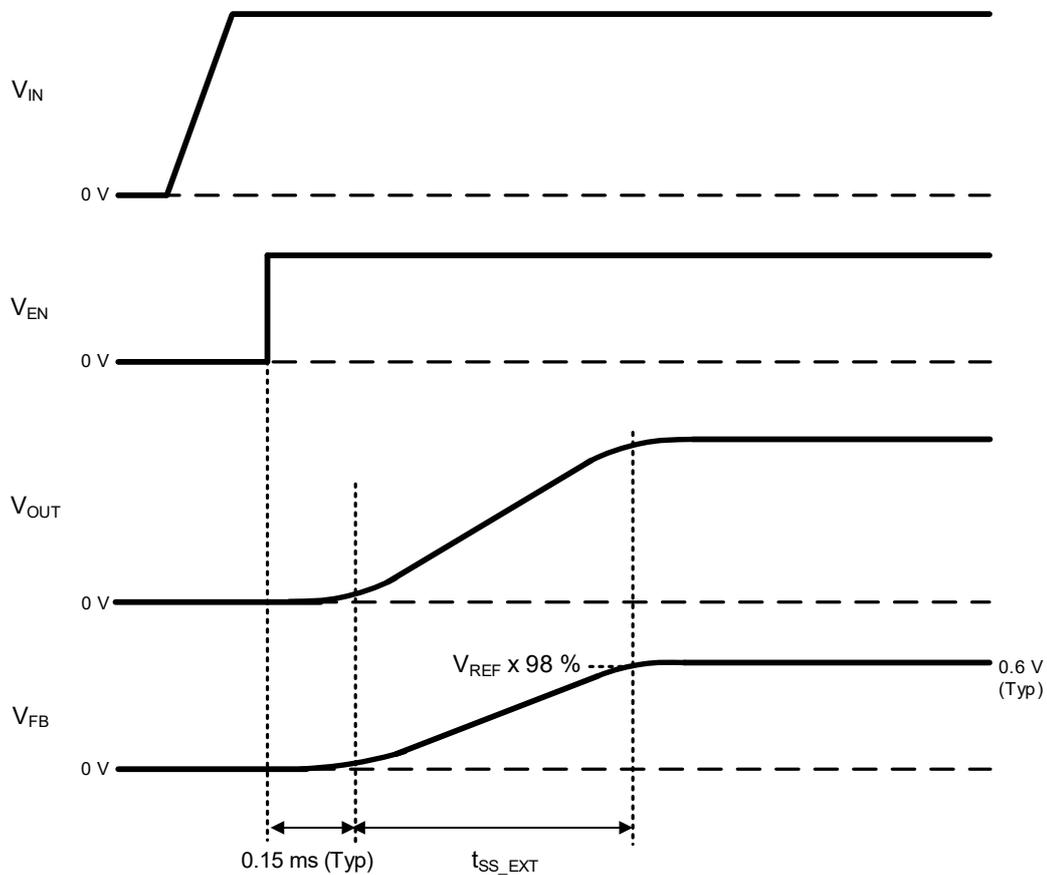


Figure 49. 可変ソフトスタート タイミングチャート

## アプリケーション部品選定方法 — 続き

## 5. VCC コンデンサ

VCC コンデンサの値は 1  $\mu\text{F}$  を推奨します。VCC 端子とグラウンドの間に接続してください。VCC コンデンサの容量は温度特性、DC バイアス特性などを考慮して実効容量が 0.33  $\mu\text{F}$  を下回らないように設定してください。

## 6. ブートストラップコンデンサ

ブートストラップコンデンサの値は 0.1  $\mu\text{F}$  を推奨します。SW 端子と BST 端子の間に接続してください。ブートストラップコンデンサの容量は温度特性、DC バイアス特性などを考慮して実効容量が 0.022  $\mu\text{F}$  を下回らないように設定してください。

## 7. 過電流保護設定抵抗

Low-Side OCP はインダクタ電流のボトム値を制限します。Low-Side OCP 設定値  $I_{LOCP}$  は、ILIM 端子対 AGND の抵抗  $R_{ILIM}$  で設定できます。

Low-Side FET が ON している時、インダクタ電流をモニタし ILIM 端子に 20  $\mu$  (Typ) 倍の電流  $I_{ILIM}$  を出力します。 $I_{ILIM}$  と  $R_{ILIM}$  の積が電流制限スレッシュホールド  $V_{LIM} = 1.2 \text{ V}$  (Typ) を超えていると FB 端子電圧  $V_{FB}$  が 0.6 V (Typ) 以下でも、Low-Side FET を ON し続けます。 $I_{ILIM}$  と  $R_{ILIM}$  の積が 1.2 V (Typ) を下回ると、High-Side FET を ON します。 $I_{LOCP}$  は次式で計算できます。 $R_{ILIM}$  は 4.7 k $\Omega$  から 10 k $\Omega$  の範囲でご使用ください。また、 $I_{LOCP}$  に  $\Delta I_L$  を足し合わせたピークインダクタ電流  $I_{L\_PEAK}$  が  $I_{L\_PEAKMAX} = 18 \text{ A}$  を超えないように設定してください。

$$I_{LOCP} = \frac{V_{LIM}}{I_{ILIM}/I_{OUT} \times R_{ILIM}} \text{ [A]}$$

$V_{LIM}$  : 電流制限スレッシュホールド 1.2 V (Typ)

$I_{ILIM}/I_{OUT}$  :  $I_{ILIM}$  to  $I_{OUT}$  比率 20  $\mu\text{A}/\text{A}$  (Typ)

出力電流の OCP 設定値  $I_{OCP}$  は  $I_{LOCP}$  に  $\Delta I_L$  の 1/2 を足し合わせた値となります。狙いの  $I_{OCP}$  から  $R_{ILIM}$  は次式で見積もることができます。

$$R_{ILIM} = \frac{V_{LIM}}{I_{ILIM}/I_{OUT}} \div \left( I_{OCP} - \frac{\Delta I_L}{2} \right) \text{ [\Omega]}$$

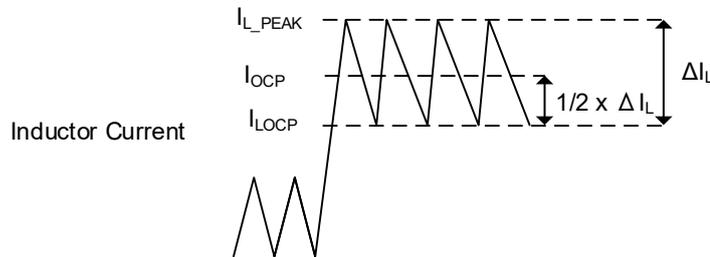


Figure 50. 過電流保護時のインダクタ電流波形

## 8. EN プルアップ抵抗

EN はプルアップ抵抗  $R_{ENUP}$  を介して  $V_{IN}$  に直接接続することも可能です。 $R_{ENUP}$  は、EN に流れる電流が 50  $\mu\text{A}$  以下になるように設定する必要があります。 $R_{ENUP}$  は以下の式で計算できます。

$$R_{ENUP} > \frac{V_{IN}}{0.05} \text{ [k}\Omega\text{]}$$

アプリケーション特性データ (参考データ)

Table 4. アプリケーション仕様

項目	記号	仕様例
入力電圧	V <sub>IN</sub>	8 V ~ 16 V
出力電圧	V <sub>OUT</sub>	1.2 V (Typ)
出力最大電流	I <sub>OUTMAX</sub>	12 A
スイッチング周波数	f <sub>sw</sub>	800 kHz (Typ)
動作モード	-	軽負荷モード (LLM)
周囲温度	T <sub>a</sub>	25 °C

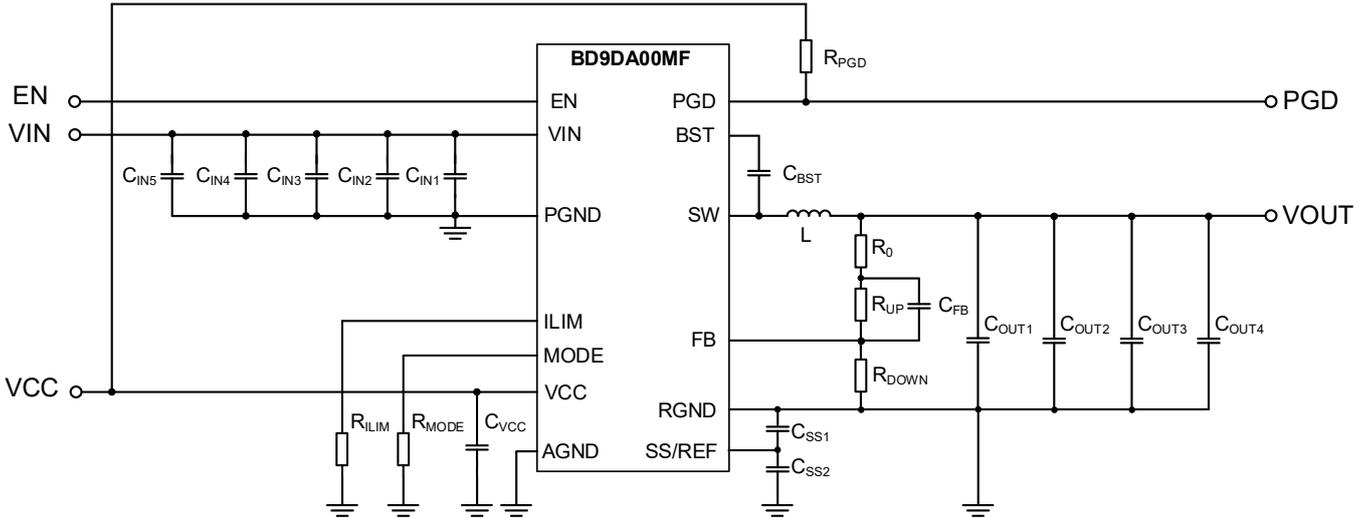


Figure 51. アプリケーション測定回路図

Table 5. 部品表 (参考例)

Part No.	Value	Part Name	Type	Size Code (mm)	Manufacturer
L	0.33 μH	SPM6550CT-R33L	Inductor	-	TDK
C <sub>IN1</sub> (Note 1)	1 μF, (X6S, 25 V)	GRM155C81E105KE11	Ceramic Capacitor	1005	Murata
C <sub>IN2</sub> (Note 1)	1 μF, (X6S, 25 V)	GRM155C81E105KE11	Ceramic Capacitor	1005	Murata
C <sub>IN3</sub>	10 μF, (X7R, 25 V)	GRM31CR71E106KA12	Ceramic Capacitor	3216	Murata
C <sub>IN4</sub>	10 μF, (X7R, 25 V)	GRM31CR71E106KA12	Ceramic Capacitor	3216	Murata
C <sub>IN5</sub>	10 μF, (X7R, 25 V)	GRM31CR71E106KA12	Ceramic Capacitor	3216	Murata
C <sub>OUT1</sub>	47 μF, (X5R, 6.3 V)	GRM21BR60J476ME01	Ceramic Capacitor	2012	Murata
C <sub>OUT2</sub>	47 μF, (X5R, 6.3 V)	GRM21BR60J476ME01	Ceramic Capacitor	2012	Murata
C <sub>OUT3</sub>	47 μF, (X5R, 6.3 V)	GRM21BR60J476ME01	Ceramic Capacitor	2012	Murata
C <sub>OUT4</sub>	47 μF, (X5R, 6.3 V)	GRM21BR60J476ME01	Ceramic Capacitor	2012	Murata
C <sub>VCC</sub>	1 μF, (X6S, 25 V)	GRM155C81E105KE11	Ceramic Capacitor	1005	Murata
C <sub>BST</sub>	0.1 μF, (X7R, 25 V)	GRM155R71E104KE14	Ceramic Capacitor	1005	Murata
C <sub>SS1</sub>	0.022 μF, (X7R, 25 V)	GRM155R71E223KA61	Ceramic Capacitor	1005	Murata
C <sub>SS2</sub>	0.022 μF, (X7R, 25 V)	GRM155R71E223KA61	Ceramic Capacitor	1005	Murata
C <sub>FB</sub> (Note 2)	2200 pF, (X7R, 50 V)	GRM155R71H222KA01	Ceramic Capacitor	1005	Murata
R <sub>ILIM</sub>	5.1 kΩ, (1 %, 1/16 W)	MCR01SMQPF5101	Chip Resistor	1005	ROHM
R <sub>MODE</sub>	240 kΩ, (1 %, 1/16 W)	MCR01SMQPF2403	Chip Resistor	1005	ROHM
R <sub>PGD</sub>	10 kΩ, (1 %, 1/16 W)	MCR01SMQPF1002	Chip Resistor	1005	ROHM
R <sub>0</sub> (Note 3)	Short	-	-	-	-
R <sub>UP</sub>	1.5 kΩ, (1 %, 1/16 W)	MCR01SMQPF1501	Chip Resistor	1005	ROHM
R <sub>DOWN</sub>	1.5 kΩ, (1 %, 1/16 W)	MCR01SMQPF1501	Chip Resistor	1005	ROHM

(Note 1) 高周波ノイズの影響を低減するために、C<sub>IN1</sub>, C<sub>IN2</sub>に1 μFのセラミック・コンデンサをVIN端子とPGND端子の極力近くに配置してください。

(Note 2) C<sub>FB</sub>は周波数特性の調整素子であり、オプションとなります。Table 3記載の値以外を使用する場合は、実アプリケーションでの十分な確認をお願いします。

(Note 3) R<sub>0</sub>はフィードバックの周波数特性測定用であり、オプションとなります。R<sub>0</sub>に抵抗を挿入することで、FRAなどを用いて周波数特性(位相マージン)を測定することができます。なお、実アプリケーションではこの抵抗は使用しないため、ショートして使用ください。

アプリケーション特性データ（参考データ） — 続き

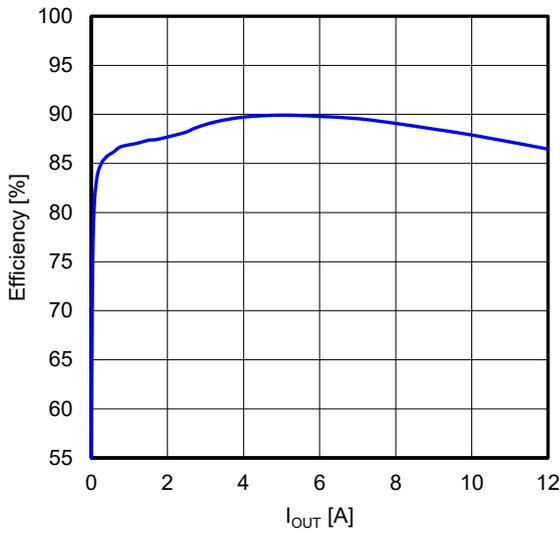


Figure 52. Efficiency vs Output Current  
( $V_{IN} = 12\text{ V}$ ,  $V_{OUT} = 1.2\text{ V}$ ,  $f_{sw} = 800\text{ kHz}$ , LLM)

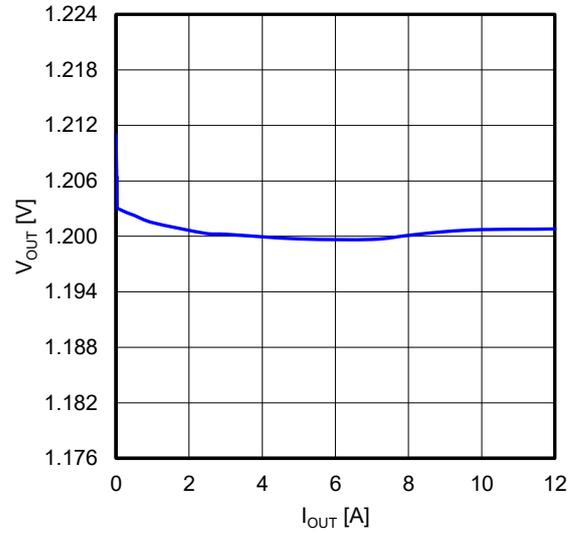


Figure 53. Load Regulation  
( $V_{IN} = 12\text{ V}$ ,  $V_{OUT} = 1.2\text{ V}$ ,  $f_{sw} = 800\text{ kHz}$ , LLM)

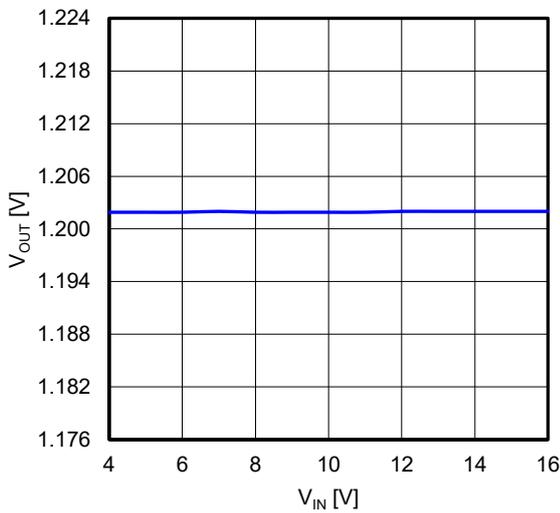


Figure 54. Line Regulation  
( $V_{OUT} = 1.2\text{ V}$ ,  $f_{sw} = 800\text{ kHz}$ ,  $I_{OUT} = 0.1\text{ A}$ , LLM)

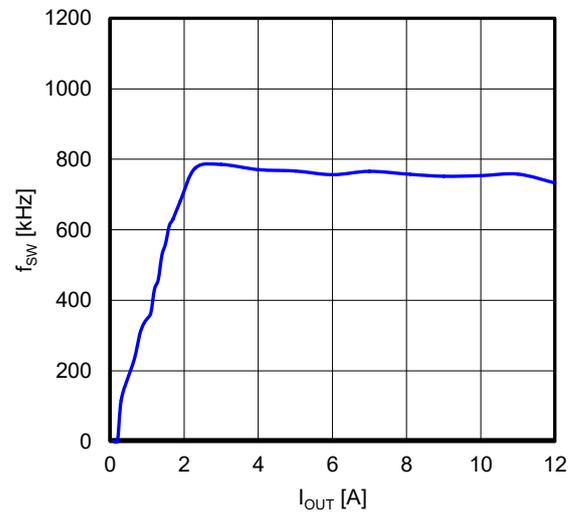


Figure 55. Switching Frequency vs Output Current  
( $V_{IN} = 12\text{ V}$ ,  $V_{OUT} = 1.2\text{ V}$ ,  $f_{sw} = 800\text{ kHz}$ , LLM)

アプリケーション特性データ（参考データ） — 続き

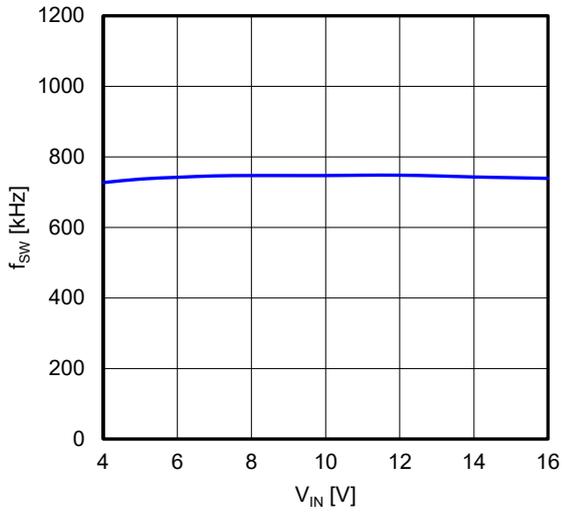


Figure 56. Switching Frequency vs Input Voltage  
(V<sub>OUT</sub> = 1.2 V, I<sub>OUT</sub> = 6 A, f<sub>SW</sub> = 800 kHz, LLM)

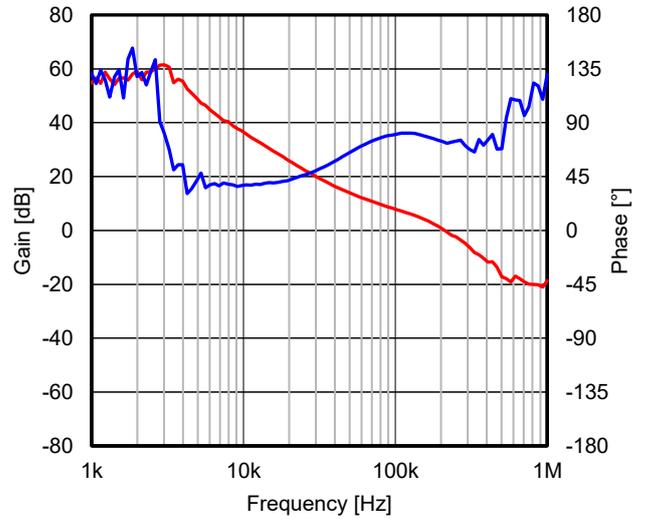


Figure 57. Frequency Characteristics  
(V<sub>IN</sub> = 12 V, V<sub>OUT</sub> = 1.2 V, I<sub>OUT</sub> = 6 A, f<sub>SW</sub> = 800 kHz, LLM)

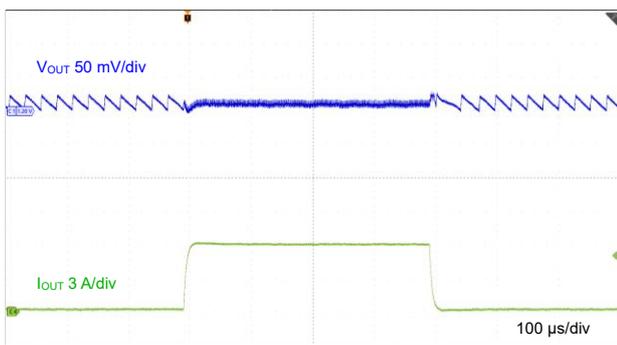


Figure 58. Load Transient Response  
(V<sub>IN</sub> = 12 V, V<sub>OUT</sub> = 1.2 V, f<sub>SW</sub> = 800 kHz, LLM, I<sub>OUT</sub> = 0.1 A to 6 A : 1 A/μs)

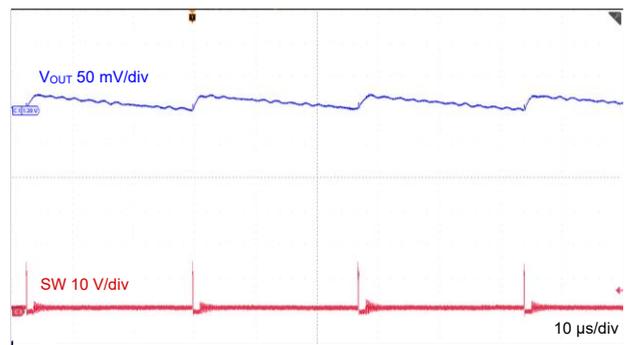


Figure 59. Output Ripple Voltage  
(V<sub>IN</sub> = 12 V, V<sub>OUT</sub> = 1.2 V, f<sub>SW</sub> = 800 kHz, I<sub>OUT</sub> = 0.1 A, LLM)

アプリケーション特性データ（参考データ） — 続き

Table 6. アプリケーション仕様

項目	記号	仕様例
入力電圧	V <sub>IN</sub>	8 V ~ 16 V
出力電圧	V <sub>OUT</sub>	1.2 V (Typ)
出力最大電流	I <sub>OUTMAX</sub>	12 A
スイッチング周波数	f <sub>sw</sub>	800 kHz (Typ)
動作モード	-	Forced CCM モード
周囲温度	T <sub>a</sub>	25 °C

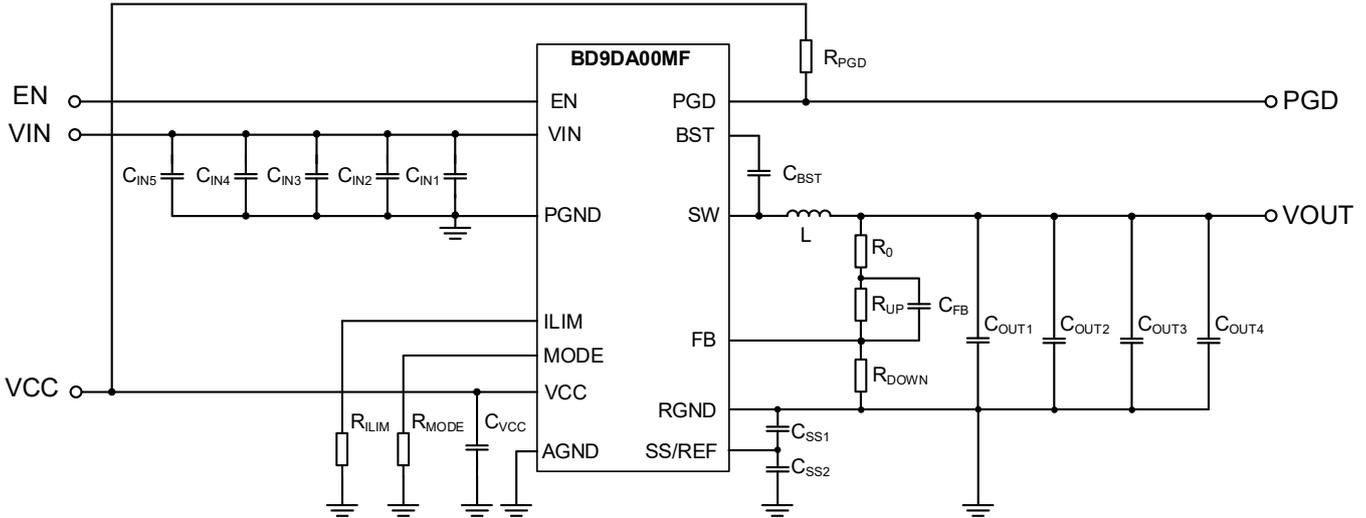


Figure 60. アプリケーション測定回路図

Table 7. 部品表 (参考例)

Part No.	Value	Part Name	Type	Size Code (mm)	Manufacturer
L	0.33 μH	SPM6550CT-R33L	Inductor	-	TDK
C <sub>IN1</sub> (Note 1)	1 μF, (X6S, 25 V)	GRM155C81E105KE11	Ceramic Capacitor	1005	Murata
C <sub>IN2</sub> (Note 1)	1 μF, (X6S, 25 V)	GRM155C81E105KE11	Ceramic Capacitor	1005	Murata
C <sub>IN3</sub>	10 μF, (X7R, 25 V)	GRM31CR71E106KA12	Ceramic Capacitor	3216	Murata
C <sub>IN4</sub>	10 μF, (X7R, 25 V)	GRM31CR71E106KA12	Ceramic Capacitor	3216	Murata
C <sub>IN5</sub>	10 μF, (X7R, 25 V)	GRM31CR71E106KA12	Ceramic Capacitor	3216	Murata
C <sub>OUT1</sub>	47 μF, (X5R, 6.3 V)	GRM21BR60J476ME01	Ceramic Capacitor	2012	Murata
C <sub>OUT2</sub>	47 μF, (X5R, 6.3 V)	GRM21BR60J476ME01	Ceramic Capacitor	2012	Murata
C <sub>OUT3</sub>	47 μF, (X5R, 6.3 V)	GRM21BR60J476ME01	Ceramic Capacitor	2012	Murata
C <sub>OUT4</sub>	47 μF, (X5R, 6.3 V)	GRM21BR60J476ME01	Ceramic Capacitor	2012	Murata
C <sub>VCC</sub>	1 μF, (X6S, 25 V)	GRM155C81E105KE11	Ceramic Capacitor	1005	Murata
C <sub>BST</sub>	0.1 μF, (X7R, 25 V)	GRM155R71E104KE14	Ceramic Capacitor	1005	Murata
C <sub>SS1</sub>	0.022 μF, (X7R, 25 V)	GRM155R71E223KA61	Ceramic Capacitor	1005	Murata
C <sub>SS2</sub>	0.022 μF, (X7R, 25 V)	GRM155R71E223KA61	Ceramic Capacitor	1005	Murata
C <sub>FB</sub> (Note 2)	2200 pF, (X7R, 50 V)	GRM155R71H222KA01	Ceramic Capacitor	1005	Murata
R <sub>ILIM</sub>	5.1 kΩ, (1 %, 1/16 W)	MCR01SMQPF5101	Chip Resistor	1005	ROHM
R <sub>MODE</sub>	30 kΩ, (1 %, 1/16 W)	MCR01SMQPF3002	Chip Resistor	1005	ROHM
R <sub>PGD</sub>	10 kΩ, (1 %, 1/16 W)	MCR01SMQPF1002	Chip Resistor	1005	ROHM
R <sub>0</sub> (Note 3)	Short	-	-	-	-
R <sub>UP</sub>	1.5 kΩ, (1 %, 1/16 W)	MCR01SMQPF1501	Chip Resistor	1005	ROHM
R <sub>DOWN</sub>	1.5 kΩ, (1 %, 1/16 W)	MCR01SMQPF1501	Chip Resistor	1005	ROHM

(Note 1) 高周波ノイズの影響を低減するために、C<sub>IN1</sub>, C<sub>IN2</sub>に1 μF のセラミック・コンデンサをVIN端子とPGND端子の極力近くに配置してください。

(Note 2) C<sub>FB</sub>は周波数特性の調整素子であり、オプションとなります。Table 3 記載の値以外を使用する場合は、実アプリケーションでの十分な確認をお願いします。

(Note 3) R<sub>0</sub>はフィードバックの周波数特性測定用であり、オプションとなります。R<sub>0</sub>に抵抗を挿入することで、FRAなどを用いて周波数特性(位相マージン)を測定することができます。なお、実アプリケーションではこの抵抗は使用しないため、ショートして使用ください。

アプリケーション特性データ（参考データ） — 続き

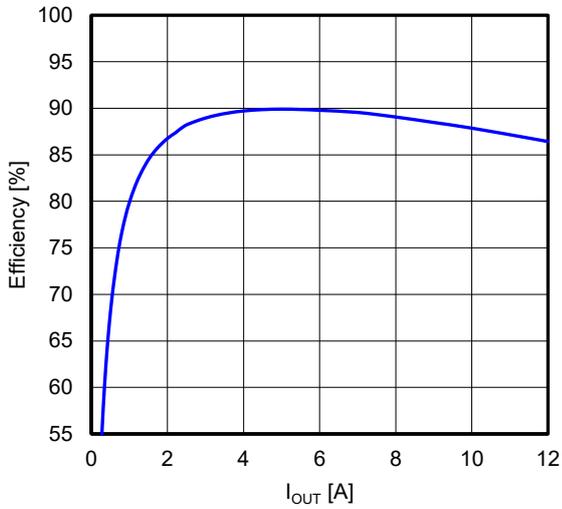


Figure 61. Efficiency vs Output Current  
( $V_{IN} = 12\text{ V}$ ,  $V_{OUT} = 1.2\text{ V}$ ,  $f_{SW} = 800\text{ kHz}$ , Forced CCM)

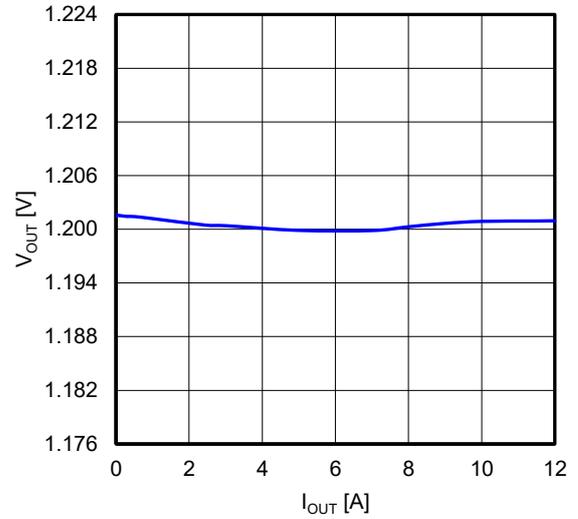


Figure 62. Load Regulation  
( $V_{IN} = 12\text{ V}$ ,  $V_{OUT} = 1.2\text{ V}$ ,  $f_{SW} = 800\text{ kHz}$ , Forced CCM)

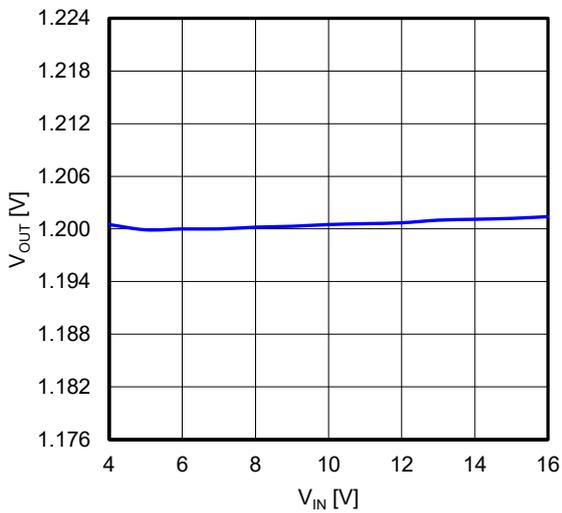


Figure 63. Line Regulation  
( $V_{OUT} = 1.2\text{ V}$ ,  $f_{SW} = 800\text{ kHz}$ ,  $I_{OUT} = 6\text{ A}$ , Forced CCM)

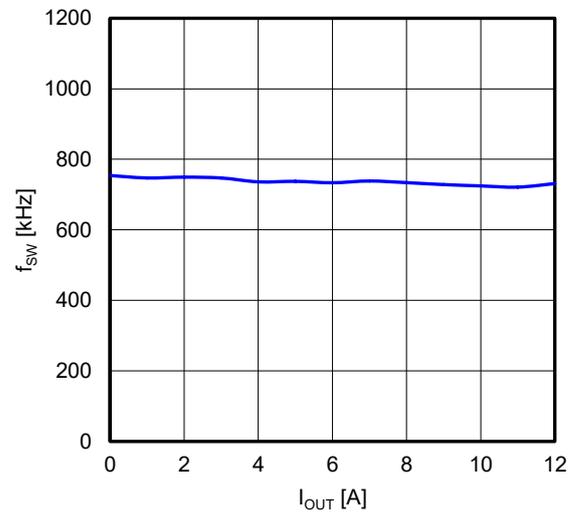


Figure 64. Switching Frequency vs Output Current  
( $V_{IN} = 12\text{ V}$ ,  $V_{OUT} = 1.2\text{ V}$ ,  $f_{SW} = 800\text{ kHz}$ , Forced CCM)

アプリケーション特性データ（参考データ） — 続き

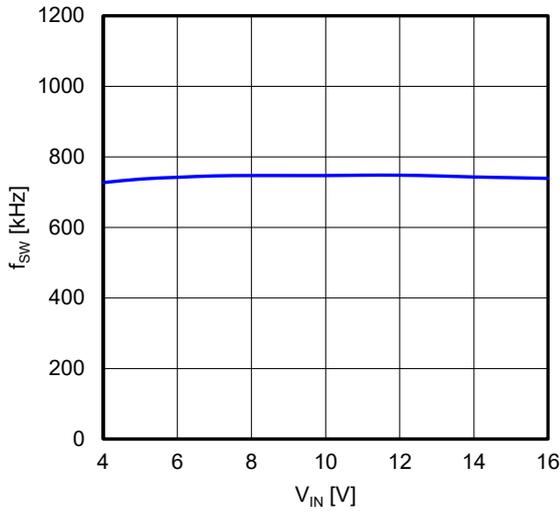


Figure 65. Switching Frequency vs Input Voltage  
(V<sub>OUT</sub> = 1.2 V, I<sub>OUT</sub> = 6 A, f<sub>sw</sub> = 800 kHz, Forced CCM)

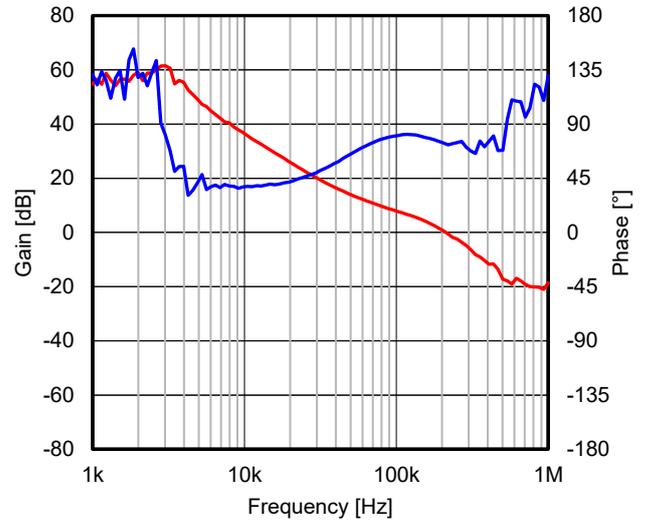


Figure 66. Frequency Characteristics  
(V<sub>IN</sub> = 12 V, V<sub>OUT</sub> = 1.2 V, I<sub>OUT</sub> = 6 A, f<sub>sw</sub> = 800 kHz, Forced CCM)

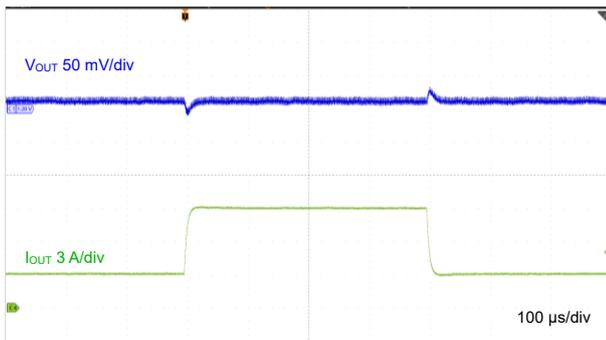


Figure 67. Load Transient Response  
(V<sub>IN</sub> = 12 V, V<sub>OUT</sub> = 1.2 V, f<sub>sw</sub> = 800 kHz, Forced CCM, I<sub>OUT</sub> = 3 A to 9 A : 1 A/μs)

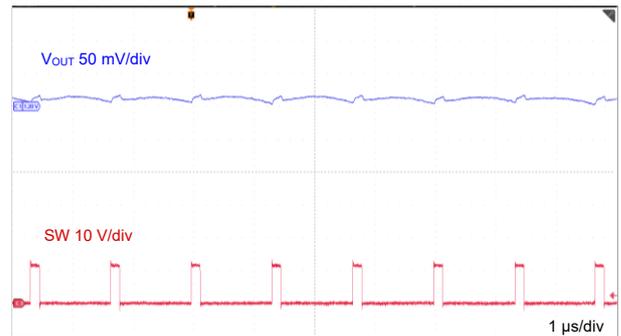


Figure 68. Output Ripple Voltage  
(V<sub>IN</sub> = 12 V, V<sub>OUT</sub> = 1.2 V, f<sub>sw</sub> = 800 kHz, I<sub>OUT</sub> = 6 A, Forced CCM)

## アプリケーション特性データ（参考データ） — 続き

Table 8. アプリケーション仕様

項目	記号	仕様例
入力電圧	$V_{IN}$	8 V ~ 16 V
出力電圧	$V_{OUT}$	1.2 V (Typ)
出力最大電流	$I_{OUTMAX}$	12 A
スイッチング周波数	$f_{sw}$	600 kHz (Typ)
動作モード	-	Forced CCM モード
周囲温度	$T_a$	25 °C

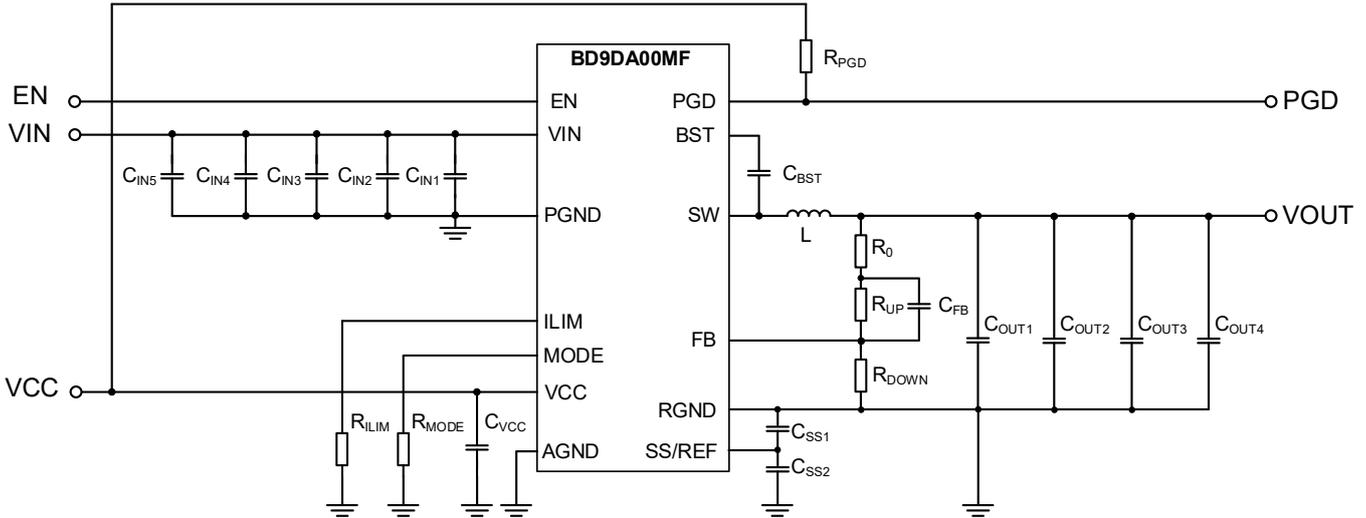


Figure 69. アプリケーション測定回路図

Table 9. 部品表 (参考例)

Part No..	Value	Part Name	Type	Size Code (mm)	Manufacturer
L	0.47 $\mu$ H	SPM6530T-R47M170	Inductor	-	TDK
$C_{IN1}$ (Note 1)	1 $\mu$ F, (X6S, 25 V)	GRM155C81E105KE11	Ceramic Capacitor	1005	Murata
$C_{IN2}$ (Note 1)	1 $\mu$ F, (X6S, 25 V)	GRM155C81E105KE11	Ceramic Capacitor	1005	Murata
$C_{IN3}$	10 $\mu$ F, (X7R, 25 V)	GRM31CR71E106KA12	Ceramic Capacitor	3216	Murata
$C_{IN4}$	10 $\mu$ F, (X7R, 25 V)	GRM31CR71E106KA12	Ceramic Capacitor	3216	Murata
$C_{IN5}$	10 $\mu$ F, (X7R, 25 V)	GRM31CR71E106KA12	Ceramic Capacitor	3216	Murata
$C_{OUT1}$	47 $\mu$ F, (X5R, 6.3 V)	GRM21BR60J476ME01	Ceramic Capacitor	2012	Murata
$C_{OUT2}$	47 $\mu$ F, (X5R, 6.3 V)	GRM21BR60J476ME01	Ceramic Capacitor	2012	Murata
$C_{OUT3}$	47 $\mu$ F, (X5R, 6.3 V)	GRM21BR60J476ME01	Ceramic Capacitor	2012	Murata
$C_{OUT4}$	47 $\mu$ F, (X5R, 6.3 V)	GRM21BR60J476ME01	Ceramic Capacitor	2012	Murata
$C_{VCC}$	1 $\mu$ F, (X6S, 25 V)	GRM155C81E105KE11	Ceramic Capacitor	1005	Murata
$C_{BST}$	0.1 $\mu$ F, (X7R, 25 V)	GRM155R71E104KE14	Ceramic Capacitor	1005	Murata
$C_{SS1}$	0.022 $\mu$ F, (X7R, 25 V)	GRM155R71E223KA61	Ceramic Capacitor	1005	Murata
$C_{SS2}$	0.022 $\mu$ F, (X7R, 25 V)	GRM155R71E223KA61	Ceramic Capacitor	1005	Murata
$C_{FB}$ (Note 2)	2200 pF, (X7R, 50 V)	GRM155R71H222KA01	Ceramic Capacitor	1005	Murata
$R_{ILIM}$	5.1 k $\Omega$ , (1 %, 1/16 W)	MCR01SMQPF5101	Chip Resistor	1005	ROHM
$R_{MODE}$	Short	-	-	-	-
$R_{PGD}$	10 k $\Omega$ , (1 %, 1/16 W)	MCR01SMQPF1002	Chip Resistor	1005	ROHM
$R_0$ (Note 3)	Short	-	-	-	-
$R_{UP}$	1.5 k $\Omega$ , (1 %, 1/16 W)	MCR01SMQPF1501	Chip Resistor	1005	ROHM
$R_{DOWN}$	1.5 k $\Omega$ , (1 %, 1/16 W)	MCR01SMQPF1501	Chip Resistor	1005	ROHM

(Note 1) 高周波ノイズの影響を低減するために、 $C_{IN1}$ ,  $C_{IN2}$ に1  $\mu$ Fのセラミック・コンデンサをVIN端子とPGND端子の極力近くに配置してください。

(Note 2)  $C_{FB}$ は周波数特性の調整素子であり、オプションとなります。Table 3記載の値以外を使用する場合は、実アプリケーションでの十分な確認をお願いします。

(Note 3)  $R_0$ はフィードバックの周波数特性測定用であり、オプションとなります。 $R_0$ に抵抗を挿入することで、FRAなどを用いて周波数特性(位相マージン)を測定することができます。なお、実アプリケーションではこの抵抗は使用しないため、ショートして使用ください。

アプリケーション特性データ（参考データ） — 続き

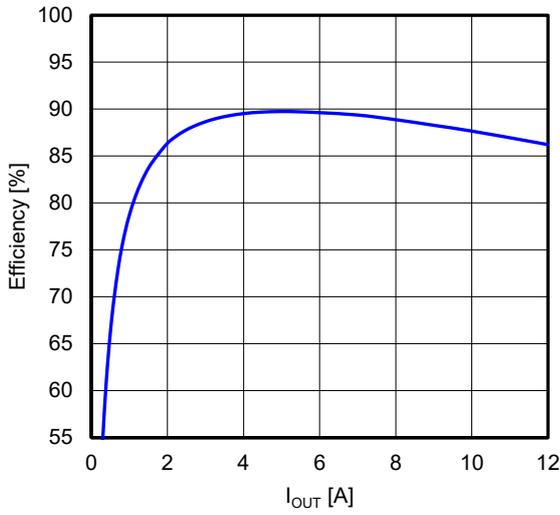


Figure 70. Efficiency vs Output Current  
( $V_{IN} = 12\text{ V}$ ,  $V_{OUT} = 1.2\text{ V}$ ,  $f_{SW} = 600\text{ kHz}$ , Forced CCM)

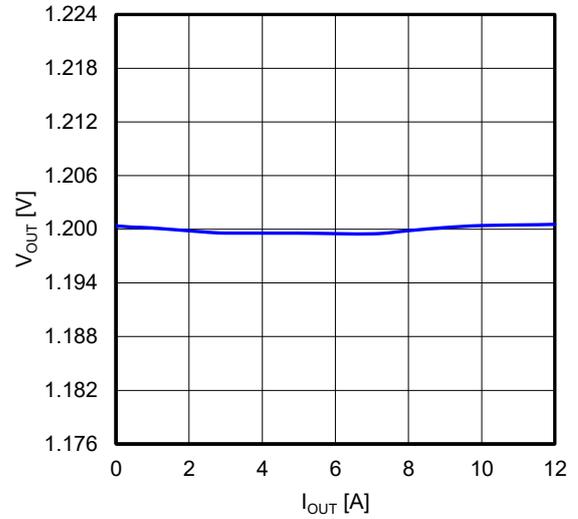


Figure 71. Load Regulation  
( $V_{IN} = 12\text{ V}$ ,  $V_{OUT} = 1.2\text{ V}$ ,  $f_{SW} = 600\text{ kHz}$ , Forced CCM)

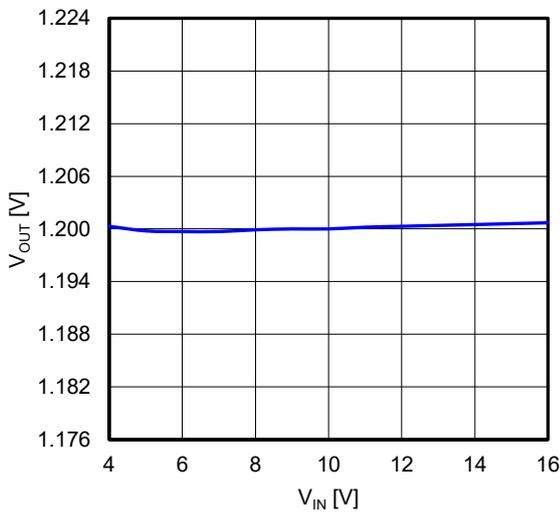


Figure 72. Line Regulation  
( $V_{OUT} = 1.2\text{ V}$ ,  $f_{SW} = 600\text{ kHz}$ ,  $I_{OUT} = 6\text{ A}$ , Forced CCM)

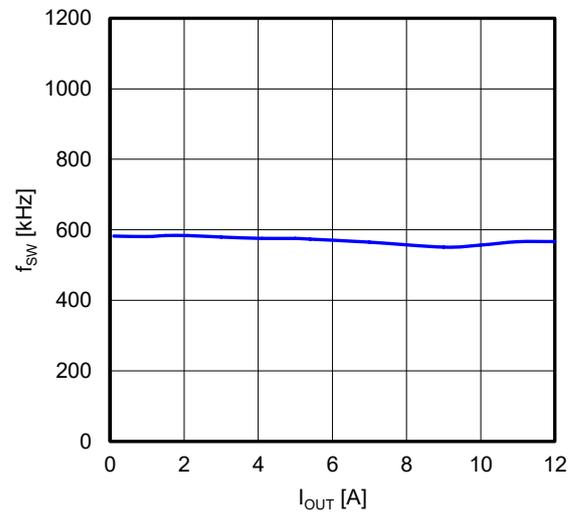


Figure 73. Switching Frequency vs Output Current  
( $V_{IN} = 12\text{ V}$ ,  $V_{OUT} = 1.2\text{ V}$ ,  $f_{SW} = 600\text{ kHz}$ , Forced CCM)

アプリケーション特性データ（参考データ） — 続き

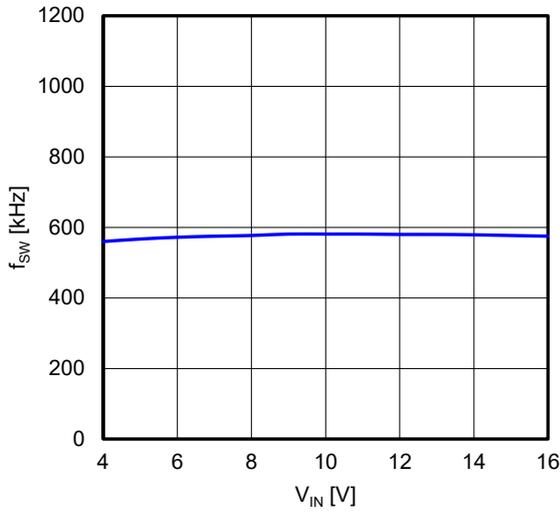


Figure 74. Switching Frequency vs Input Voltage (V<sub>OUT</sub> = 1.2 V, I<sub>OUT</sub> = 6 A, f<sub>sw</sub> = 600 kHz, Forced CCM)

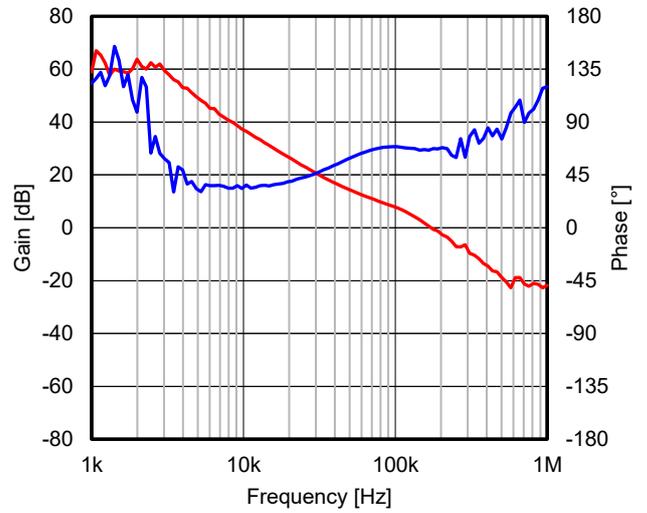


Figure 75. Frequency Characteristics (V<sub>IN</sub> = 12 V, V<sub>OUT</sub> = 1.2 V, I<sub>OUT</sub> = 6 A, f<sub>sw</sub> = 600 kHz, Forced CCM)

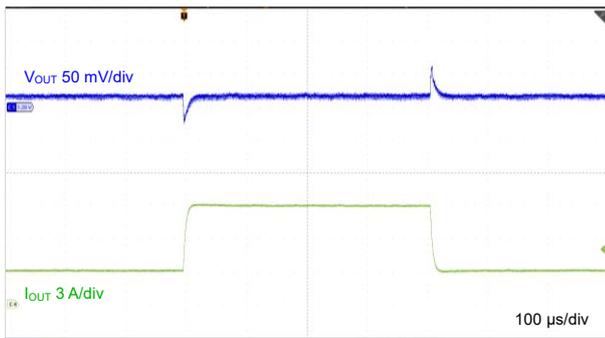


Figure 76. Load Transient Response (V<sub>IN</sub> = 12 V, V<sub>OUT</sub> = 1.2 V, f<sub>sw</sub> = 600 kHz, Forced CCM, I<sub>OUT</sub> = 3 A to 9 A : 1 A/μs)

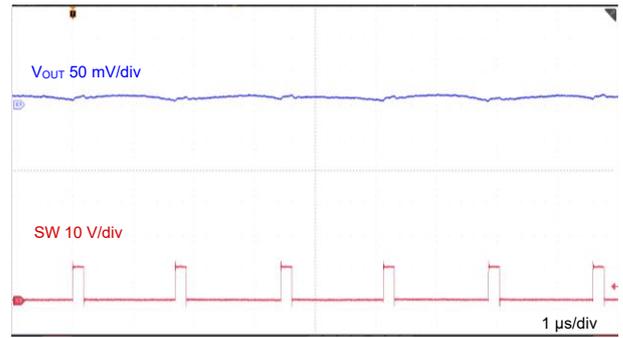


Figure 77. Output Ripple Voltage (V<sub>IN</sub> = 12 V, V<sub>OUT</sub> = 1.2 V, f<sub>sw</sub> = 600 kHz, I<sub>OUT</sub> = 6 A, Forced CCM)

## アプリケーション特性データ (参考データ) — 続き

Table 10. アプリケーション仕様

項目	記号	仕様例
入力電圧	V <sub>IN</sub>	8 V ~ 16 V
出力電圧	V <sub>OUT</sub>	1.2 V (Typ)
出力最大電流	I <sub>OUTMAX</sub>	12 A
スイッチング周波数	f <sub>sw</sub>	1 MHz (Typ)
動作モード	-	Forced CCM モード
周囲温度	T <sub>a</sub>	25 °C

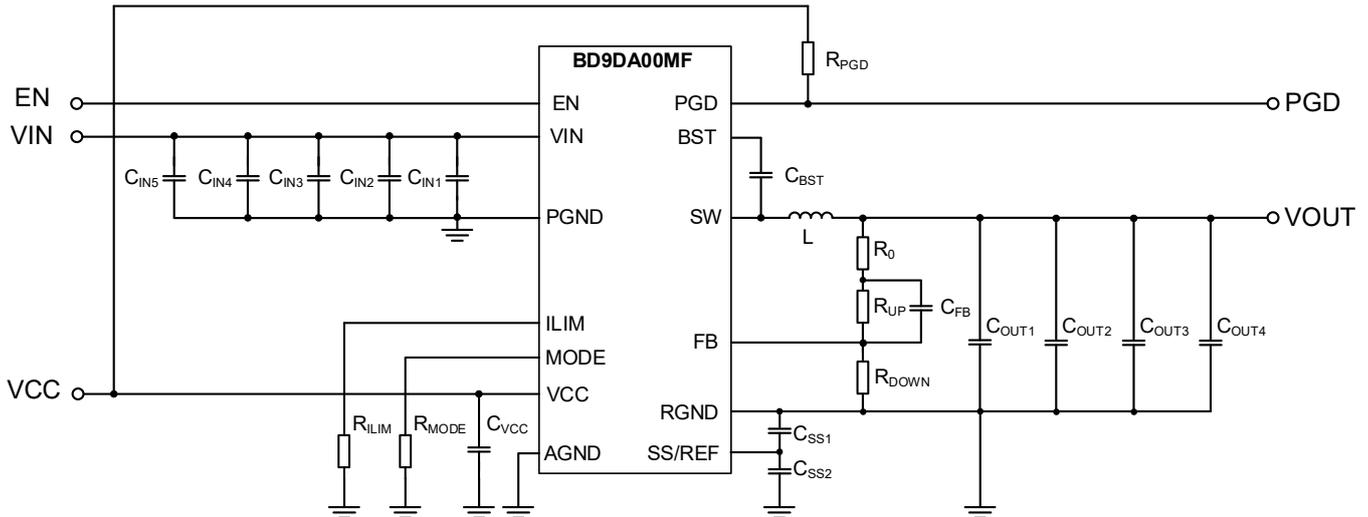


Figure 78. アプリケーション測定回路図

Table 11. 部品表 (参考例)

Part No.	Value	Part Name	Type	Size Code (mm)	Manufacturer
L	0.33 μH	SPM6550CT-R33L	Inductor	-	TDK
C <sub>IN1</sub> (Note 1)	1 μF, (X6S, 25 V)	GRM155C81E105KE11	Ceramic Capacitor	1005	Murata
C <sub>IN2</sub> (Note 1)	1 μF, (X6S, 25 V)	GRM155C81E105KE11	Ceramic Capacitor	1005	Murata
C <sub>IN3</sub>	10 μF, (X7R, 25 V)	GRM31CR71E106KA12	Ceramic Capacitor	3216	Murata
C <sub>IN4</sub>	10 μF, (X7R, 25 V)	GRM31CR71E106KA12	Ceramic Capacitor	3216	Murata
C <sub>IN5</sub>	10 μF, (X7R, 25 V)	GRM31CR71E106KA12	Ceramic Capacitor	3216	Murata
C <sub>OUT1</sub>	47 μF, (X5R, 6.3 V)	GRM21BR60J476ME01	Ceramic Capacitor	2012	Murata
C <sub>OUT2</sub>	47 μF, (X5R, 6.3 V)	GRM21BR60J476ME01	Ceramic Capacitor	2012	Murata
C <sub>OUT3</sub>	47 μF, (X5R, 6.3 V)	GRM21BR60J476ME01	Ceramic Capacitor	2012	Murata
C <sub>OUT4</sub>	47 μF, (X5R, 6.3 V)	GRM21BR60J476ME01	Ceramic Capacitor	2012	Murata
C <sub>VCC</sub>	1 μF, (X6S, 25 V)	GRM155C81E105KE11	Ceramic Capacitor	1005	Murata
C <sub>BST</sub>	0.1 μF, (X7R, 25 V)	GRM155R71E104KE14	Ceramic Capacitor	1005	Murata
C <sub>SS1</sub>	0.022 μF, (X7R, 25 V)	GRM155R71E223KA61	Ceramic Capacitor	1005	Murata
C <sub>SS2</sub>	0.022 μF, (X7R, 25 V)	GRM155R71E223KA61	Ceramic Capacitor	1005	Murata
C <sub>FB</sub> (Note 2)	2200 pF, (X7R, 50 V)	GRM155R71H222KA01	Ceramic Capacitor	1005	Murata
R <sub>ILIM</sub>	5.1 kΩ, (1 %, 1/16 W)	MCR01SMQPF5101	Chip Resistor	1005	ROHM
R <sub>MODE</sub>	62 kΩ, (1 %, 1/16 W)	MCR01SMQPF6202	Chip Resistor	1005	ROHM
R <sub>PGD</sub>	10 kΩ, (1 %, 1/16 W)	MCR01SMQPF1002	Chip Resistor	1005	ROHM
R <sub>0</sub> (Note 3)	Short	-	-	-	-
R <sub>UP</sub>	1.5 kΩ, (1 %, 1/16 W)	MCR01SMQPF1501	Chip Resistor	1005	ROHM
R <sub>DOWN</sub>	1.5 kΩ, (1 %, 1/16 W)	MCR01SMQPF1501	Chip Resistor	1005	ROHM

(Note 1) 高周波ノイズの影響を低減するために、C<sub>IN1</sub>, C<sub>IN2</sub>に1 μFのセラミック・コンデンサをVIN端子とPGND端子の極力近くに配置してください。

(Note 2) C<sub>FB</sub>は周波数特性の調整素子であり、オプションとなります。Table 3記載の値以外を使用する場合は、実アプリケーションでの十分な確認をお願いします。

(Note 3) R<sub>0</sub>はフィードバックの周波数特性測定用であり、オプションとなります。R<sub>0</sub>に抵抗を挿入することで、FRAなどを用いて周波数特性(位相マージン)を測定することができます。なお、実アプリケーションではこの抵抗は使用しないため、ショートして使用ください。

アプリケーション特性データ（参考データ） — 続き

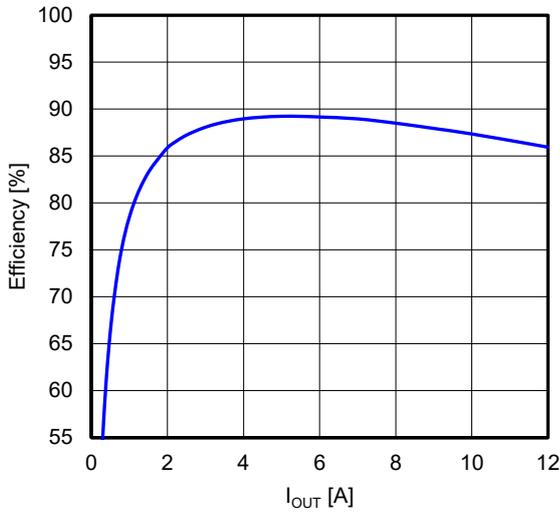


Figure 79. Efficiency vs Output Current  
( $V_{IN} = 12\text{ V}$ ,  $V_{OUT} = 1.2\text{ V}$ ,  $f_{SW} = 1\text{ MHz}$ , Forced CCM)

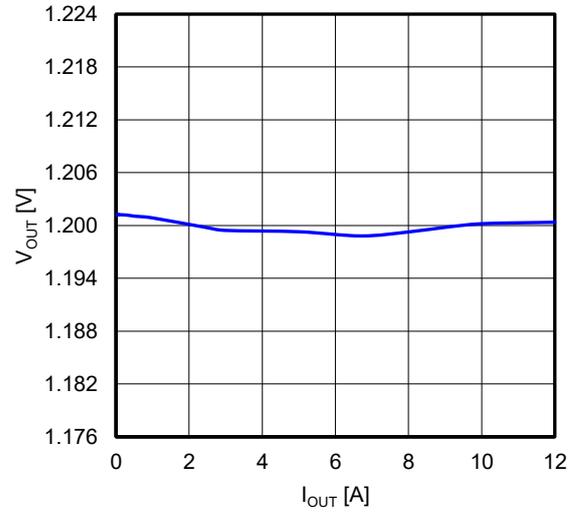


Figure 80. Load Regulation  
( $V_{IN} = 12\text{ V}$ ,  $V_{OUT} = 1.2\text{ V}$ ,  $f_{SW} = 1\text{ MHz}$ , Forced CCM)

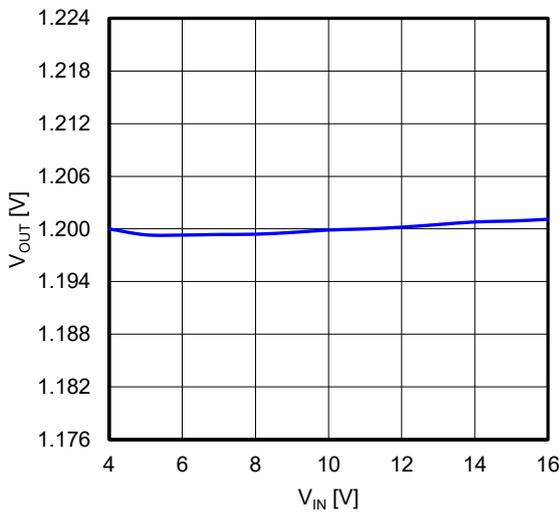


Figure 81. Line Regulation  
( $V_{OUT} = 1.2\text{ V}$ ,  $f_{SW} = 1\text{ MHz}$ ,  $I_{OUT} = 6\text{ A}$ , Forced CCM)

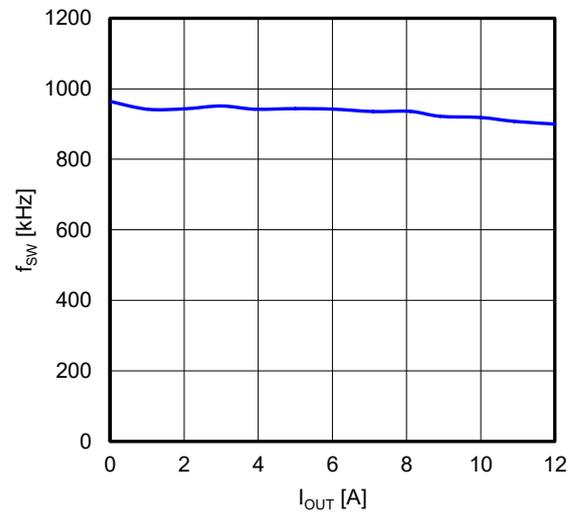


Figure 82. Switching Frequency vs Output Current  
( $V_{IN} = 12\text{ V}$ ,  $V_{OUT} = 1.2\text{ V}$ ,  $f_{SW} = 1\text{ MHz}$ , Forced CCM)

アプリケーション特性データ（参考データ） — 続き

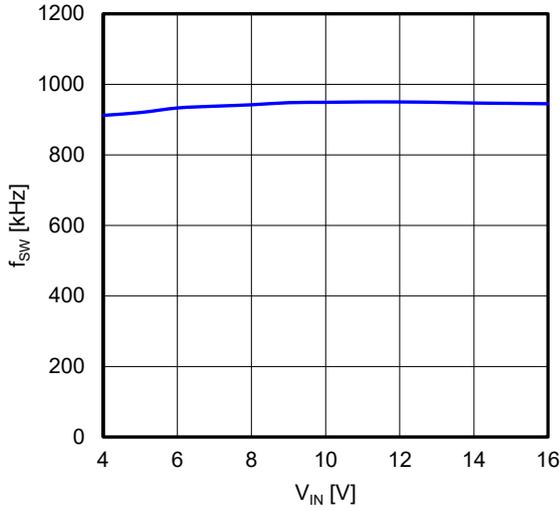


Figure 83. Switching Frequency vs Input Voltage  
( $V_{OUT} = 1.2\text{ V}$ ,  $I_{OUT} = 6\text{ A}$ ,  $f_{SW} = 1\text{ MHz}$ , Forced CCM)

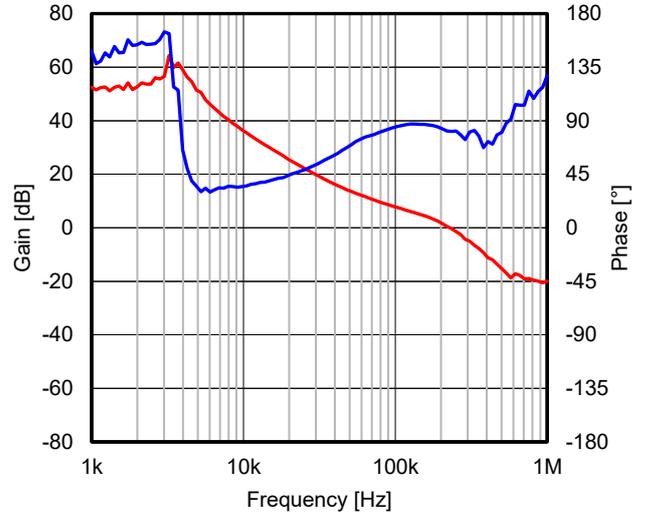


Figure 84. Frequency Characteristics  
( $V_{IN} = 12\text{ V}$ ,  $V_{OUT} = 1.2\text{ V}$ ,  $I_{OUT} = 6\text{ A}$ ,  $f_{SW} = 1\text{ MHz}$ , Forced CCM)

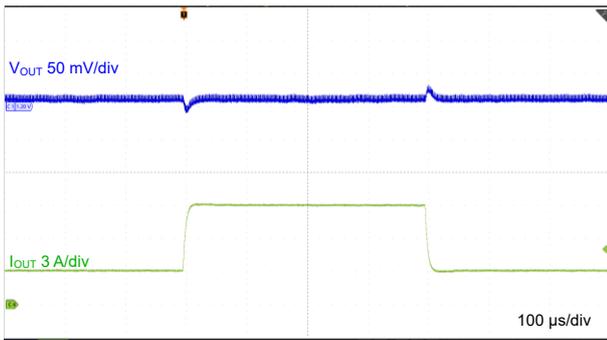


Figure 85. Load Transient Response  
( $V_{IN} = 12\text{ V}$ ,  $V_{OUT} = 1.2\text{ V}$ ,  $f_{SW} = 1\text{ MHz}$ , Forced CCM,  $I_{OUT} = 3\text{ A to }9\text{ A} : 1\text{ A}/\mu\text{s}$ )

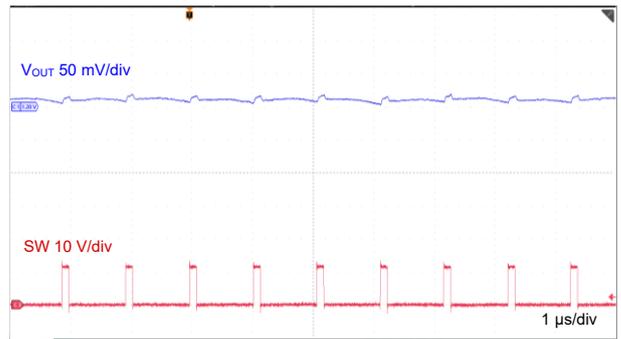


Figure 86. Output Ripple Voltage  
( $V_{IN} = 12\text{ V}$ ,  $V_{OUT} = 1.2\text{ V}$ ,  $f_{SW} = 1\text{ MHz}$ ,  $I_{OUT} = 6\text{ A}$ , Forced CCM)

## PCB レイアウト設計について

DC/DC コンバータの設計において PCB レイアウトの設計は非常に重要です。適切なレイアウトにより、電源に関する様々な問題を回避することができます。Figure 87 から Figure 89 は降圧 DC/DC コンバータの電流経路を示した図です。Figure 87 の Loop1 は High-Side Switch が ON、Low-Side Switch が OFF 時にコンバータに流れる電流を表しており、Figure 88 の Loop2 は High-Side Switch が OFF、Low-Side Switch が ON 時にコンバータに流れる電流を表しています。Figure 89 の太線は Loop1 と Loop2 の差分を表しています。High-Side Switch 及び Low-Side Switch がオフからオンへ、オンからオフへ変化するたびに太線部分の電流は激しく変化します。この系は変化が急峻なため高周波を含んだ波形が現れます。そのため入力コンデンサと IC で構成される太線部の面積をできるだけ小さくすることで、ノイズを減らすことができます。詳細につきましてはスイッチングレギュレータシリーズのアプリケーションノート「降圧コンバータの PCB レイアウト手法」をご参照ください。

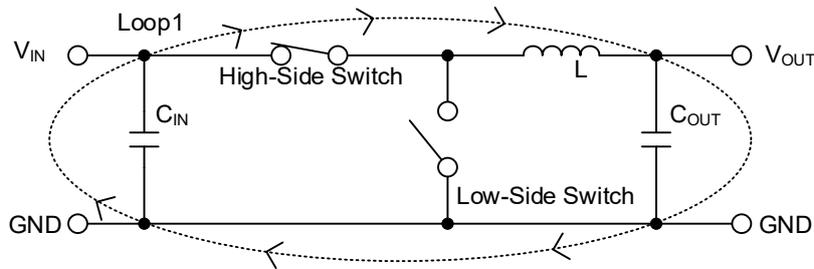


Figure 87. High-side Switch: ON、Low-side Switch: OFF 時の電流経路

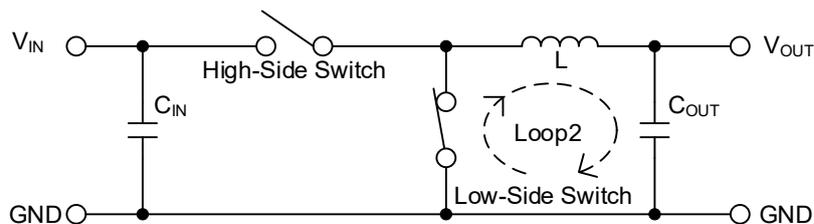


Figure 88. High-side Switch: OFF、Low-side Switch: ON 時の電流経路

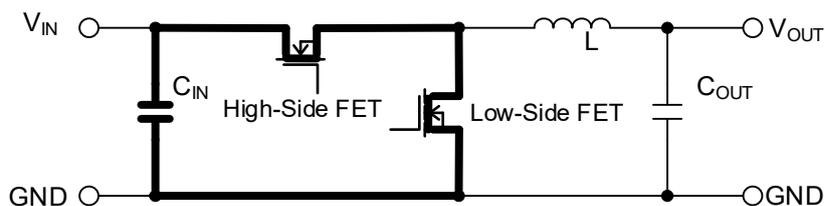


Figure 89. 電流の差分、レイアウト上での重要箇所

## PCB レイアウト設計について — 続き

PCB レイアウトを設計する際には、以下に挙げる点を特に注意して設計してください。

- ・入力コンデンサ  $C_{IN1}$ 、 $C_{IN2}$ 、 $C_{IN3}$ 、 $C_{IN4}$ 、 $C_{IN5}$  は IC の VIN 端子と PGND 端子に可能な限り近く IC と同じ面に配置してください。
- ・ $C_{IN2}$  の VIN VIA と PGND VIA は 2 個ずつ配置してください。
- ・放熱性向上のため、IC 直下に VIN VIA を可能な限り配置してください。
- ・IC の PGND 端子直下に少なくとも 6 個の PGND VIA を配置してください。
- ・SW などのスイッチングノードは、他ノードへの AC 結合によるノイズの影響が懸念されるため、インダクタ L に可能な限り太く短くトレースしてください。
- ・FB 端子につながるフィードバックラインは、SW のノードとは可能な限り離してください。
- ・ $R_{UP}$ 、 $R_{DOWN}$ 、 $C_{FB}$ 、 $C_{RGND}$  は IC と同じ面の直下に配置し、フィードバックラインの距離を最小限とってください。
- ・出力コンデンサ  $C_{OUT1}$ 、 $C_{OUT2}$ 、 $C_{OUT3}$ 、 $C_{OUT4}$  は、入力からの高周波ノイズの影響を避けるため、入力コンデンサ  $C_{IN1}$ 、 $C_{IN2}$ 、 $C_{IN3}$ 、 $C_{IN4}$ 、 $C_{IN5}$  から離して配置してください。
- ・基準系グラウンドとパワー系グラウンドを分け、各々を VIA により接続してください。基準系グラウンドは高周波スイッチングノイズが少ない  $C_{VCC}$  付近のパワー系グラウンドと接続してください。
- ・VCC バイパスコンデンサは端子にできるだけ近い位置に配置してください。

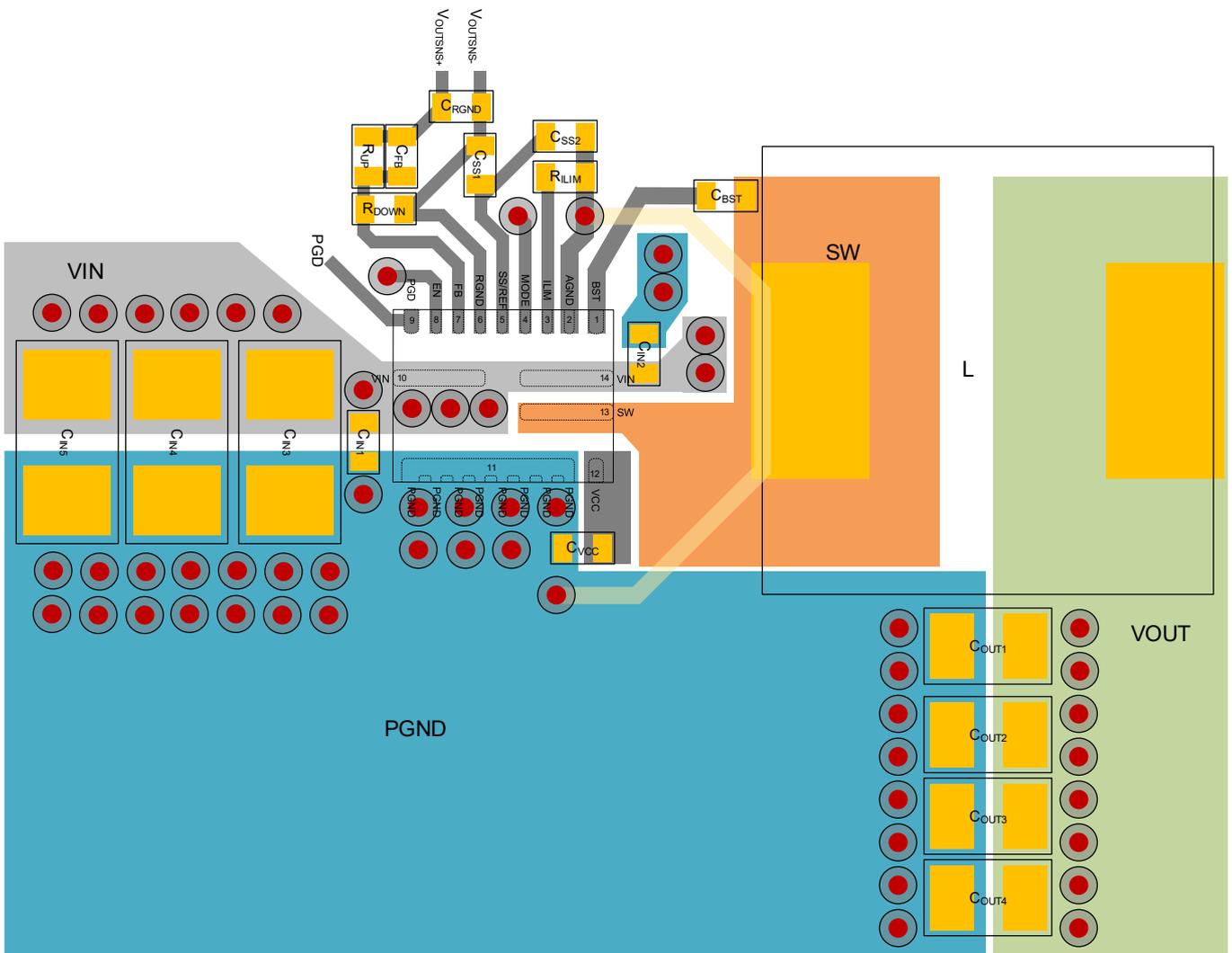
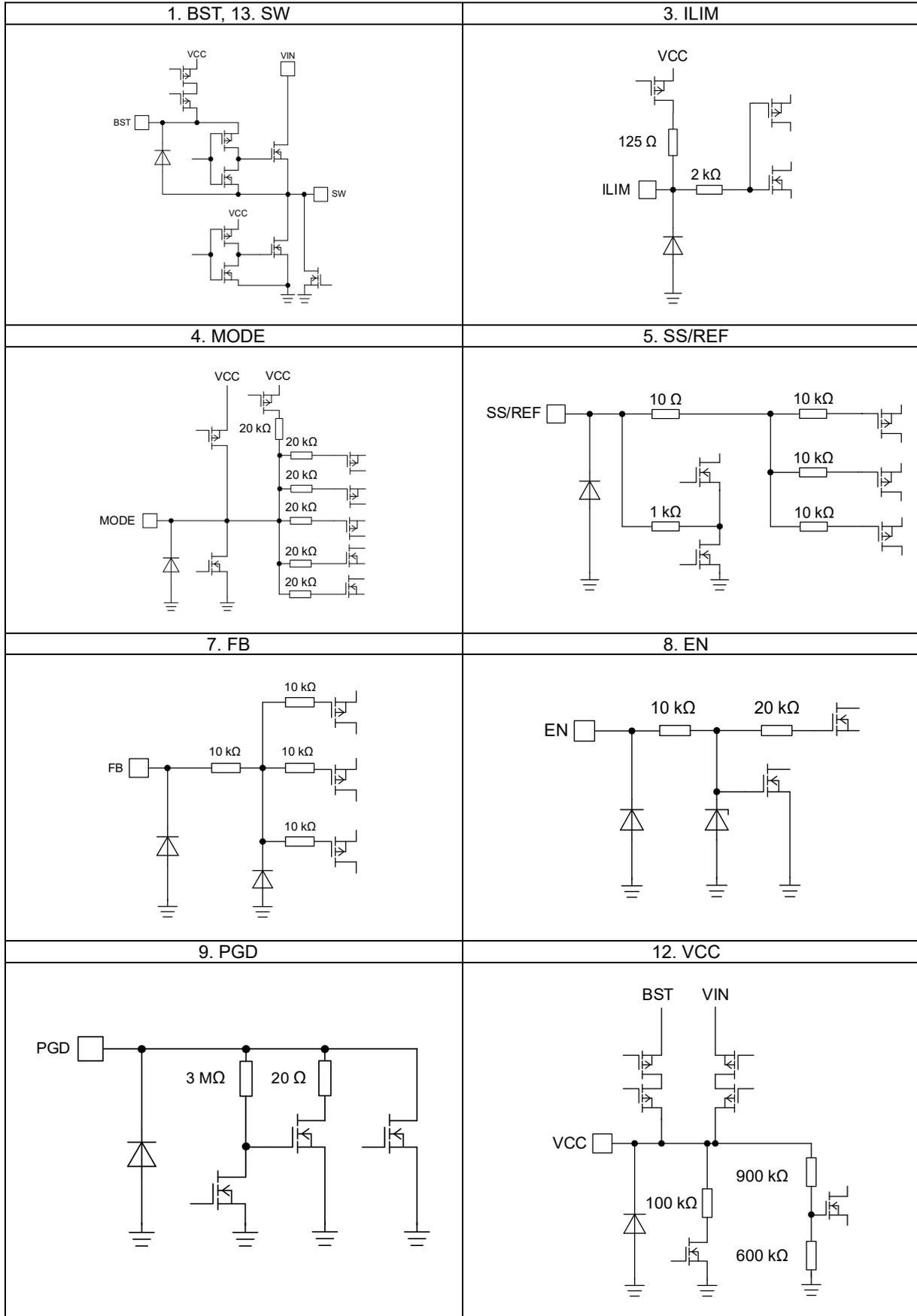


Figure 90. 推奨 PCB レイアウト

入出力等価回路図



(Note) 抵抗値は Typ です。

## 使用上の注意

## 1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

## 2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

## 3. グラウンド電位について

L 負荷駆動端子（例：モータドライバの出力、DC-DC コンバータの出力など）については、L 負荷の逆起電圧の影響でグラウンド以下に振れることが考えられます。L 負荷駆動端子が逆起電圧によって負電位になる場合を除き、グラウンド端子はいかなる動作状態においても最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子、L 負荷駆動端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。使用条件、環境及び L 負荷個々の特性によっては誤動作などの不具合が発生する可能性があります。IC の動作などに問題のないことを十分ご確認ください。

## 4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

## 5. 推奨動作条件について

推奨動作条件で規定される範囲で IC の機能・動作を保証します。また、特性値は電気的特性で規定される各項目の条件下においてのみ保証されます。

## 6. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

## 7. セット基板での検査について

セット基板での検査時に、インピーダンスの低い端子にコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

## 8. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けた場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

## 9. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

## 使用上の注意 — 続き

## 10. 各入力端子について

本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、 $GND > (\text{端子 A})$ の時、トランジスタ(NPN)では  $GND > (\text{端子 B})$ の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ(NPN)では、 $GND > (\text{端子 B})$ の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に  $GND$ (P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が  $GND$  にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

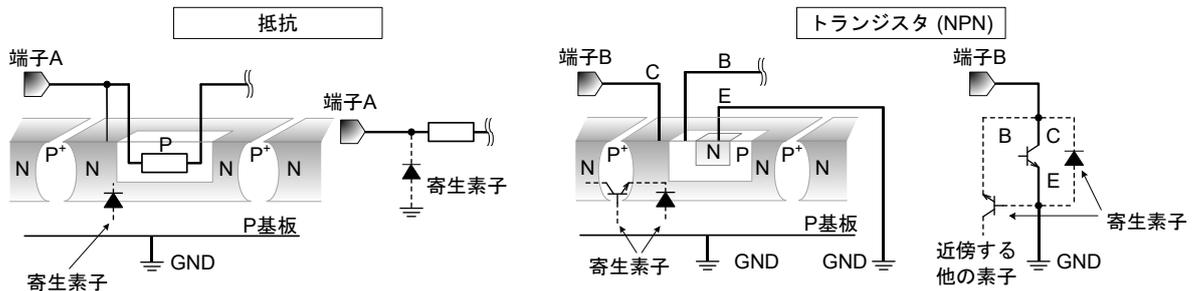


Figure 91. モノリシック IC 構造例

## 11. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ、定数を決定してください。

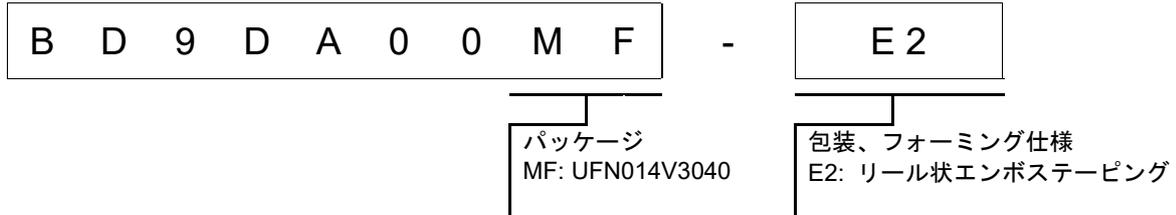
## 12. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。最高接合部温度内でご使用いただきますが、万が一最高接合部温度を超えた状態が継続すると、温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度  $T_j$  が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

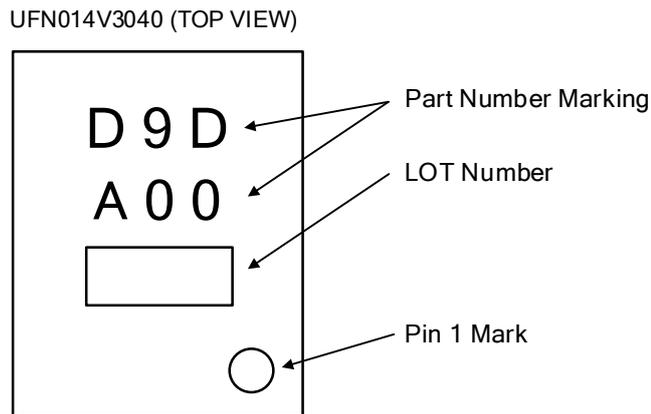
## 13. 過電流保護回路について

出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

発注形名情報



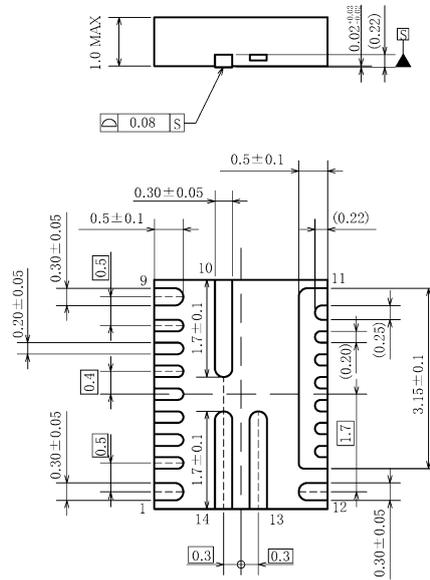
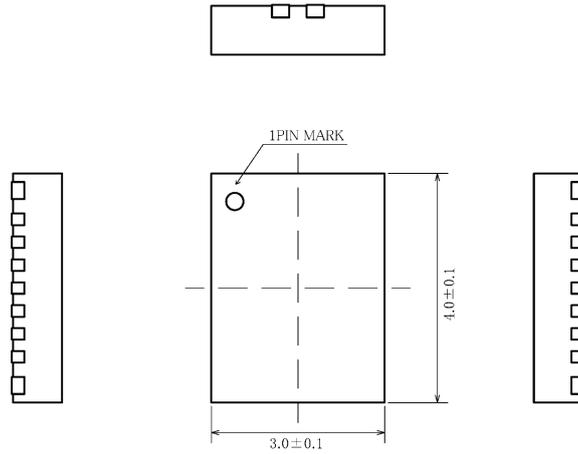
標印図



外形寸法図と包装・フォーミング仕様

Package Name

UFN014V3040



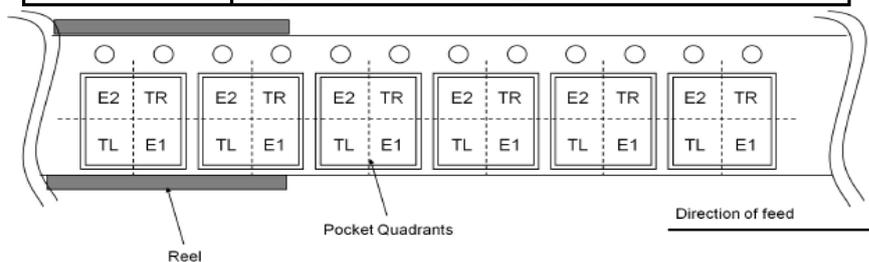
(UNIT:mm)

PKG:UFN014V3040  
Drawing No.EX657-5001

NOTE:Dimensions in ( ) for reference only.

<包装形態、包装数量、包装方向>

包装形態	エンボステーピング
包装数量	2500pcs
包装方向	E2 (リールを左手に持ち、右手でテープを引き出したときに、製品の1番ピンが左上にくる方向。)



## 改訂履歴

日付	版	変更内容
2025.03.18	001	新規作成

# ご注意

## ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器<sup>(Note 1)</sup>、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
  - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
  - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
  - ①水・油・薬液・有機溶剤等の液体中でのご使用
  - ②直射日光・屋外暴露、塵埃中でのご使用
  - ③潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub>等の腐食性ガスの多い場所でのご使用
  - ④静電気や電磁波の強い環境でのご使用
  - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
  - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
  - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。)又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
  - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

## 実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

## **応用回路、外付け回路等に関する注意事項**

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

## **静電気に対する注意事項**

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

## **保管・運搬上の注意事項**

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
  - ①潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub>等の腐食性ガスの多い場所での保管
  - ②推奨温度、湿度以外での保管
  - ③直射日光や結露する場所での保管
  - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き(梱包箱に表示されている天面方向)で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

## **製品ラベルに関する注意事項**

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

## **製品廃棄上の注意事項**

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

## **外国為替及び外国貿易法に関する注意事項**

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

## **知的財産権に関する注意事項**

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等(ソフトウェア含む)との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

## **その他の注意事項**

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

**一般的な注意事項**

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。