

6 V ~ 28 V、1.2 A 1ch

降圧スイッチングレギュレータ パワーMOSFET 内蔵タイプ

BD9E151ANUX

概要

BD9E151ANUX は高入力電圧 28 V に対応したパワーMOSFET 内蔵ダイオード整流降圧コンバータです。ダイオード整流であるため、軽負荷時には自動的にパルスがスキップし高効率を維持することが可能です。また、シャットダウン時電源電流が 0 μ A と小さいため、バッテリー駆動アプリケーションに使用可能です。セラミック・コンデンサの使用が可能なことと、電流モード制御による高速負荷応答や簡単な外部設定位相補償システムを有していることから、広い範囲の外付け定数にて小型の電源を簡単に作成することが可能です。

重要特性

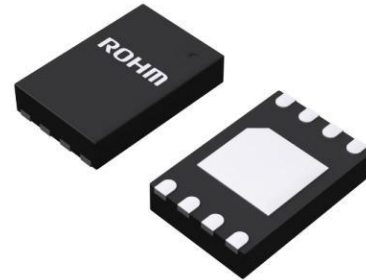
- 入力電圧範囲 : 6 V ~ 28 V
- 基準電圧精度 (Ta = 25 $^{\circ}$ C) : 1 V \pm 1.0 [%]
- 出力最大電流 : 1.2 A (Max)
- 動作温度範囲 : -40 $^{\circ}$ C ~ +85 $^{\circ}$ C

パッケージ

VSON008X2030

W (Typ) x D (Typ) x H (Max)

2.0 mm x 3.0 mm x 0.6 mm



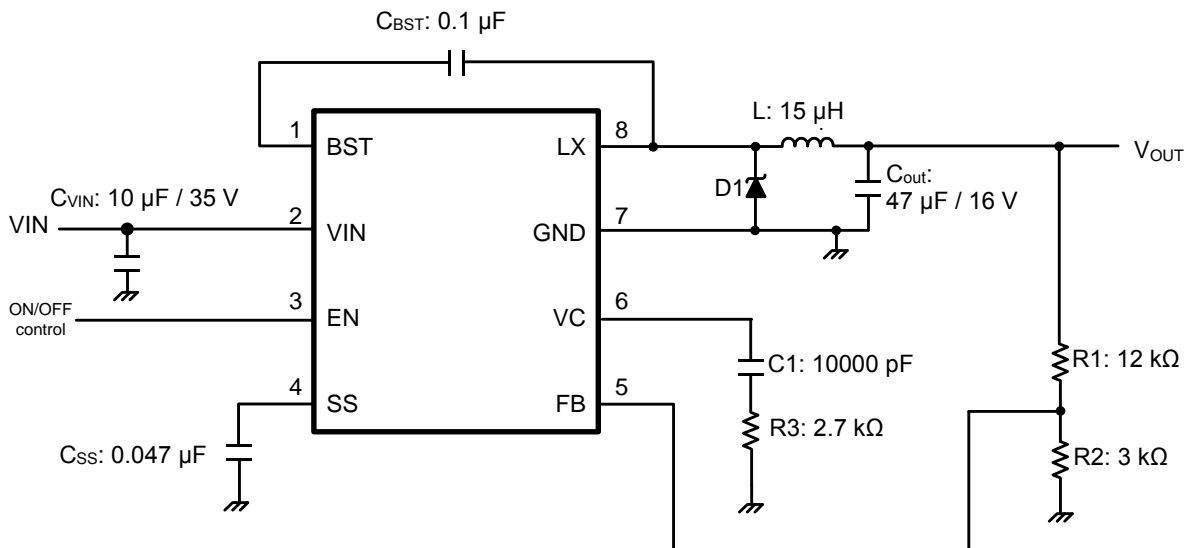
特長

- 広い入力範囲 (VIN = 6 V ~ 28 V)
- 30 V / 80 m Ω パワーMOSFET 内蔵
- 600 kHz (Typ)高周波動作
- 基準電圧 (1.0 V \pm 1.0 %) 回路内蔵
- 過電流保護 (OCP)、低入力誤動作防止 (UVLO)、過電圧保護 (OVP)、過熱保護機能 (TSD) 内蔵
- スタンバイ機能 (I_{IN} = 0 μ A)
- 小型 VSON008X2030 パッケージ

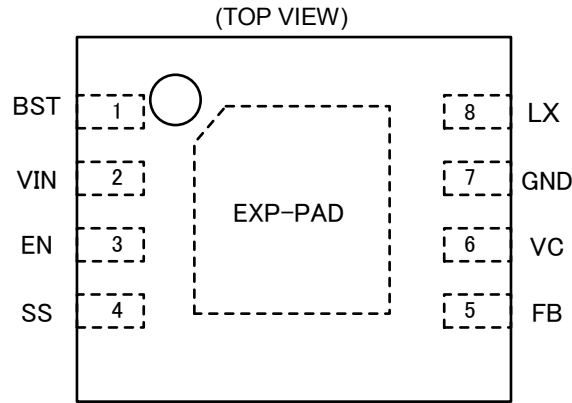
用途

- 監視カメラ
- 民生機器 12 V / 24 V BUS ライン
- OA 機器

基本アプリケーション回路



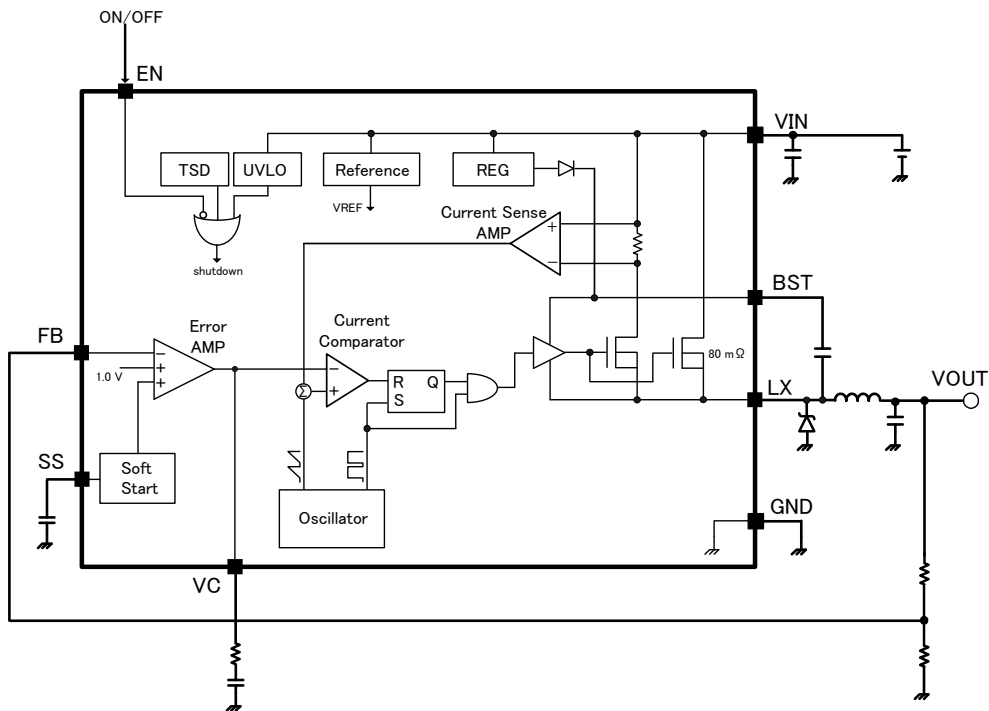
端子配置図



端子説明

端子番号	端子名	機能
1	BST	ブートストラップコンデンサ接続端子
2	VIN	電源入力端子
3	EN	EN 端子
4	SS	ソフトスタート設定端子
5	FB	フィードバック入力端子
6	VC	エラーアンプ出力端子
7	GND	接地端子
8	LX	スイッチ端子
-	EXP-PAD	EXP-PAD は GND に接続してください。

ブロック図



各ブロック動作説明

1. Reference
IC 内部の基準電圧を生成するブロックです。EN 端子を High にすることにより動作します。
エラーアンプ基準電圧 1.0 V (Typ)や発振器の基準等様々なブロックに基準電圧を供給しています。
2. REG
ゲート駆動および内部回路電源用レギュレータです。
3. Oscillator
動作周波数が 600 kHz (Typ)固定の発振回路です。
4. Soft Start
DC/DC コンバータの出力電圧を緩やかに上昇させることにより、起動時の突入電流を防ぐ回路です。
ソフトスタート時間は SS 端子に接続されるコンデンサと SS 端子充電電流により決定されます。
5. Error AMP
出力信号を検出し、PWM 制御信号を出力する誤差増幅器です。
内部基準電圧は 1.0 V (Typ)に設定しています。
6. OVP
FB 端子により出力電圧をモニタし、出力電圧が設定値の 110 %以上になると出力 FET を OFF します。
出力電圧が設定値の 105 %以下になると再び FET を ON することが可能となります。
7. Current Comparator
電流フィードバックとエラーアンプ出力から PWM 信号を出力する電流モード用コンパレータです。
8. OCP
FET に流れる電流をモニタし、過電流 2.2 A (Typ)を検出すると出力 FET を OFF します。
また、2 周期連続で過電流を検出すると、ラッチ停止します。この時、SS 端子電圧と VC 端子電圧もリセットされ、SS 端子電圧が 0.1 V まで到達すると自動復帰します。
9. パワー-MOSFET
30V 耐圧でオン抵抗 80 mΩ のパワー-MOSFET です。
パワー-MOSFET の電流定格は 1.6 A なので、インダクタのリプル電流を含め 1.6 A 以内で使用してください。
10. UVLO
低電圧誤動作防止回路です。
電源電圧の立ち上がり時及び電源電圧低下時の内部回路の誤動作を防止します。
VIN 端子電圧をモニタしており、VIN 電圧が UVLO 検出スレッシュホールド以下になると出力 FET を OFF し、ソフトスタート回路をリセットします。UVLO 検出スレッシュホールドはヒステリシスを有しています。
11. TSD
過熱保護回路です。
最大接合部温度 (Tjmax = 150 °C) を超える熱を検知すると、出力 FET を OFF し、ソフトスタート回路をリセットします。温度が低下するとヒステリシスを持って自動復帰します。
12. EN
この端子に 2.4 V 以上の電圧を印加すると ON、オープンもしくは 0.8 V 以下の電圧を印加すると OFF とします。

絶対最大定格 (Ta = 25 °C)

項目	記号	定格	単位
電源電圧	V _{IN}	30	V
BST – GND 間	V _{BST}	37	V
BST – LX 間	ΔV _{BST}	7	V
EN – GND 間	V _{EN}	30	V
LX – GND 間	V _{LX}	30	V
FB – GND 間	V _{FB}	7	V
VC – GND 間	V _{VC}	7	V
SS – GND 間	V _{SS}	7	V
パワー-MOSFET 電流	I _{DH}	1.6	A
最高接合部温度	T _{jmax}	150	°C
保存温度範囲	T _{stg}	-55 ~ +125	°C

注意 1: 印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施していただくようお願いいたします。

注意 2: 最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなど、最高接合部温度を超えないよう熱抵抗にご配慮ください。

熱抵抗 (Note 1)

項目	記号	熱抵抗 (Typ)		単位
		1層基板 ^(Note 3)	4層基板 ^(Note 4)	
VSON008X2030				
ジャンクション—周囲温度間熱抵抗	θ _{JA}	308.3	69.6	°C/W
ジャンクション—パッケージ上面中心間熱特性パラメータ ^(Note 2)	ψ _{JT}	43	10	°C/W

(Note 1) JESD51-2A(Still-Air)に準拠。

(Note 2) ジャンクションからパッケージ（モールド部分）上面中心までの熱特性パラメータ。

(Note 3) JESD51-3に準拠した基板を使用。

(Note 4) JESD51-5,7に準拠した基板を使用。

測定基板	基板材	基板寸法
1層	FR-4	114.3 mm x 76.2 mm x 1.57 mm

1層目（表面）銅箔	
銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70 μm

測定基板	基板材	基板寸法	サーマルビア ^(Note 5)	
			ピッチ	直径
4層	FR-4	114.3 mm x 76.2 mm x 1.6 mm	1.20 mm	Φ0.30 mm

1層目（表面）銅箔		2層目、3層目（内層）銅箔		4層目（裏面）銅箔	
銅箔パターン	銅箔厚	銅箔パターン	銅箔厚	銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70 μm	74.2 mm□（正方形）	35 μm	74.2 mm□（正方形）	70 μm

(Note 5) 貫通ビア。全層の銅箔と接続する。配置はランドパターンに従う。

推奨動作条件

項目	記号	最小	標準	最大	単位
電源電圧	VIN	6	-	28	V
出力電圧	VOUT	1.0 (Note 6)	-	VIN x 0.7 or VIN - 5 (Note 7)	V
出力電流	IOUT	-	-	1.2	A
動作温度	Topr	-40	+25	+85	°C

(Note 6) 最小パルス幅 100 ns(Typ)により制限されます。

(Note 7) BSTUVLO or Max Duty により制限されます(p.14 参照)。低いほうの値を最大値として設定してください。

電気的特性 (特に指定のない限り VIN = 12 V, VOUT = 5 V, EN = 5 V, Ta = 25 °C)

項目	記号	最小	標準	最大	単位	条件	
回路電流							
スタンバイ時回路電流	I _{ST}	-	0	10	μA	V _{EN} = 0 V	
動作時回路電流	I _{IN}	-	0.8	1.6	mA	V _{FB} = 1.5 V	
低電圧入力誤動作防止回路							
解除スレッシュホールド電圧	V _{UV}	5.0	5.4	5.8	V	VIN rising	
ヒステリシス幅	V _{UVHY}	-	200	400	mV		
発振器							
発振周波数	f _{SW}	540	600	660	kHz		
Max Duty Cycle	D _{MAX}	85	91	-	%		
エラーアンプ							
FB 端子スレッシュホールド電圧	V _{THFB}	0.990	1.000	1.010	V		
FB 端子入力電流	I _{FB}	-1.0	0	1.0	μA	V _{FB} = 0 V	
DC ゲイン	A _{VEA}	-	600	6000	V/V		
相互コンダクタンス	G _{EA}	-	250	500	μA/V	I _{VC} = ±10 μA, V _{VC} = 1.0 V	
電流検出アンプ							
相互コンダクタンス	G _{CS}	-	10	20	A/V		
出力部							
ハイサイドパワー-MOSFET ON 抵抗	R _{ONH}	-	80	160	mΩ		
ハイサイド過電流検出電流	I _{OCP}	1.6	2.2	-	A		
CTL							
EN 端子スレッシュホールド電圧	ON	V _{ENON}	2.4	-	VIN	V	Ta = -40 °C ~ +85 °C VIN = 6 V ~ 28 V
	OFF	V _{ENOFF}	-0.3	-	0.8	V	
EN 端子入力電流	I _{EN}	6.0	7.0	15.0	μA	V _{EN} = 5 V	
SOFT START							
端子充電電流	I _{SS}	1	2	4	μA		

特性データ

(特に指定のない限り VIN = 12 V, VOUT = 5 V, EN = 5 V, Ta = 25 °C)

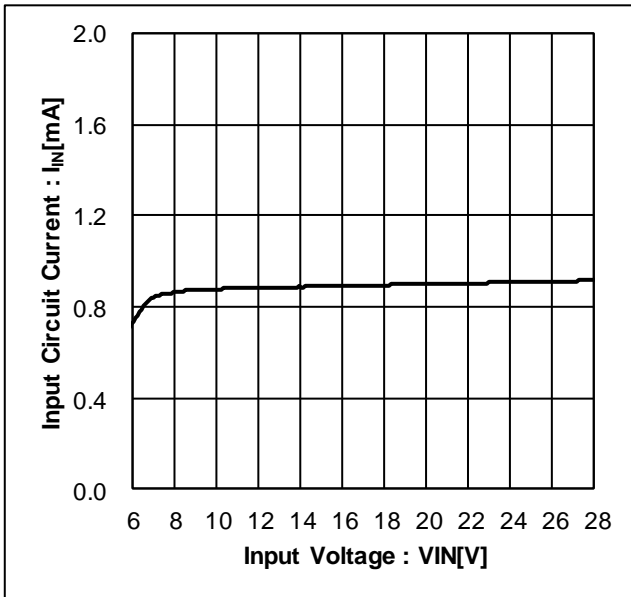


Figure 1. Input Circuit Current vs Input Voltage

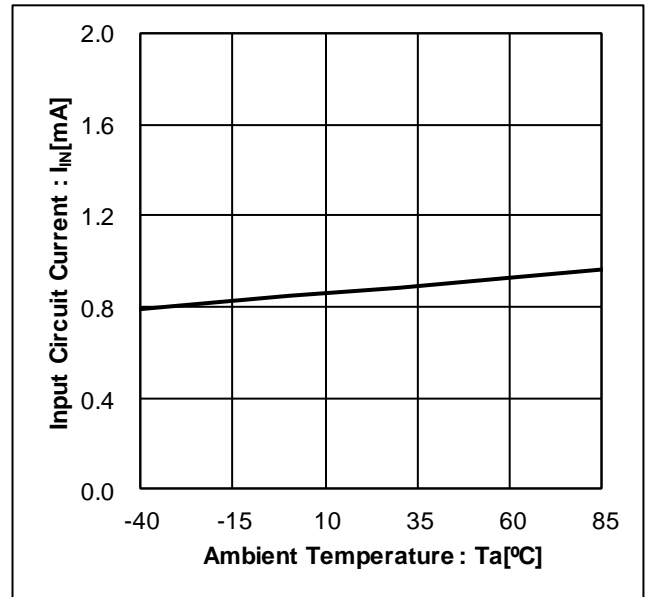


Figure 2. Input Circuit Current vs Ambient Temperature

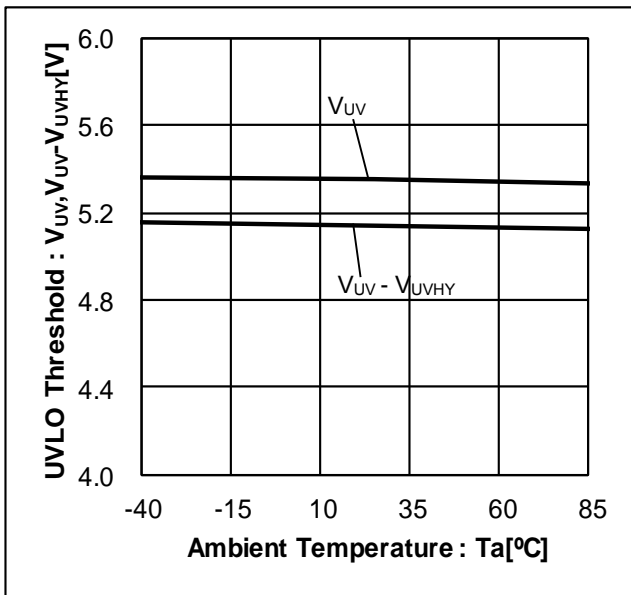


Figure 3. UVLO Threshold vs Ambient Temperature

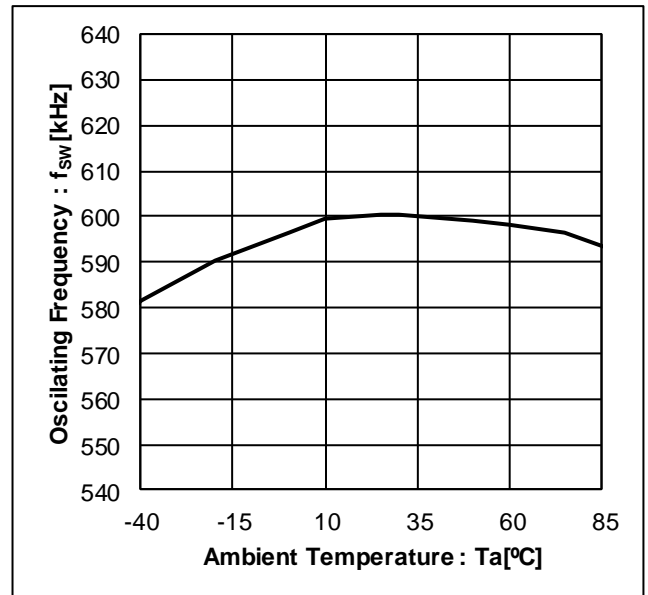


Figure 4. Oscillating Frequency vs Ambient Temperature

特性データ - 続き

(特に指定のない限り VIN = 12 V, V_{OUT} = 5 V, EN = 5 V, Ta = 25 °C)

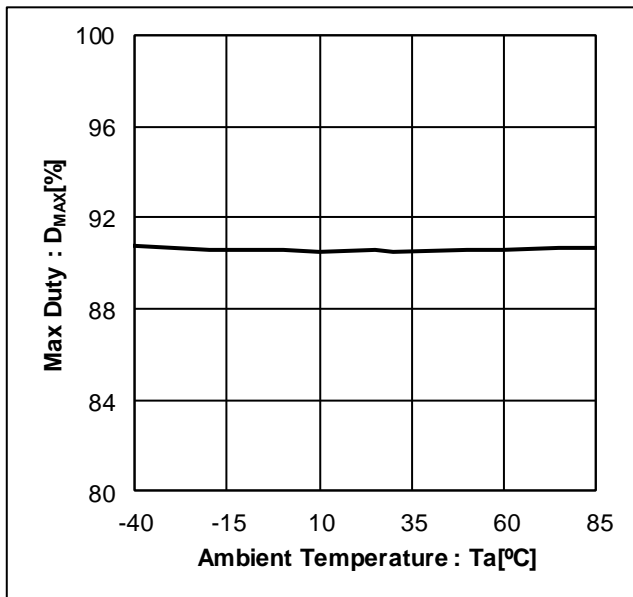


Figure 5. Max Duty vs Ambient Temperature

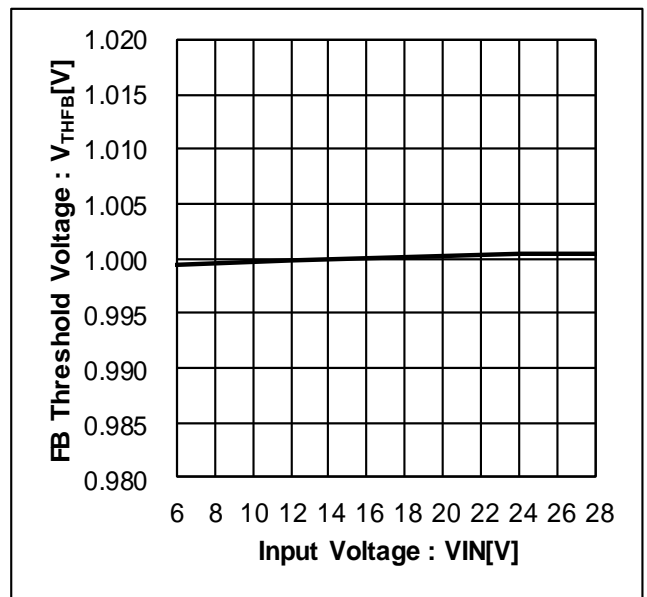


Figure 6. FB Threshold Voltage vs Input Voltage

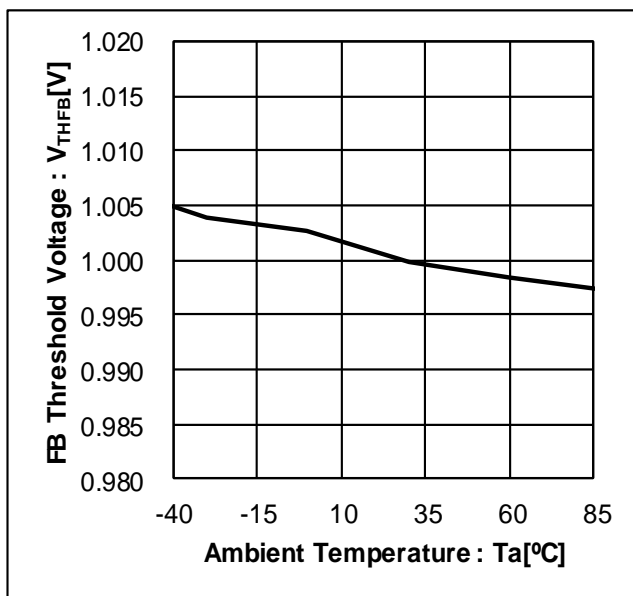


Figure 7. FB Threshold Voltage vs Ambient Temperature

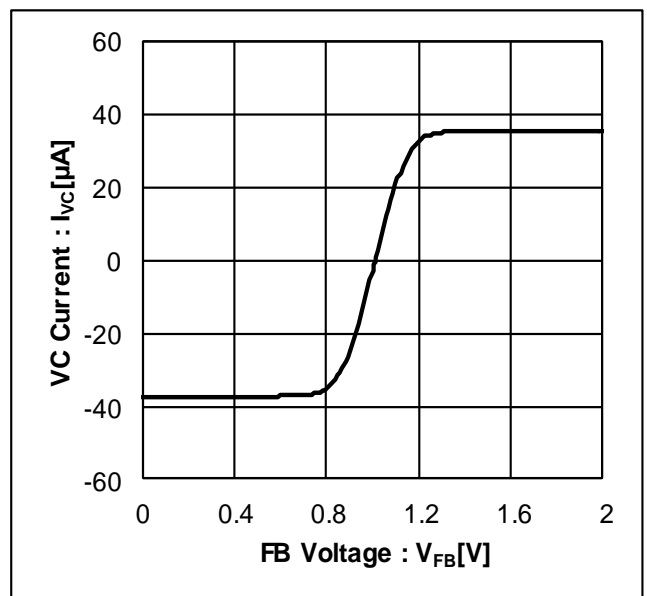


Figure 8. VC current vs FB Voltage

特性データ - 続き

(特に指定のない限り VIN = 12 V, V_{OUT} = 5 V, EN = 5 V, Ta = 25 °C)

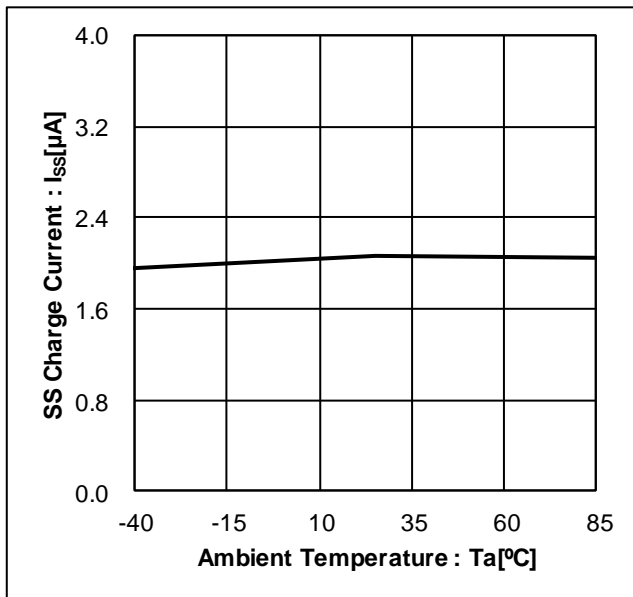


Figure 9. SS Charge Current vs Ambient Temperature

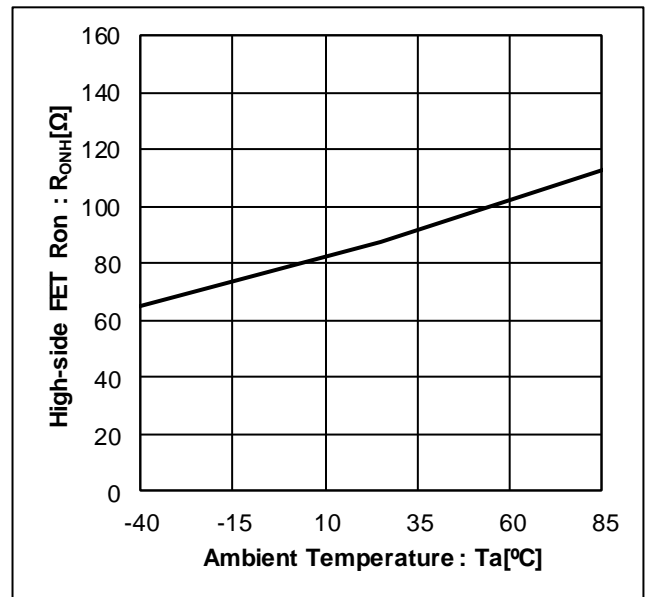


Figure 10. High-Side FET Ron vs Ambient Temperature

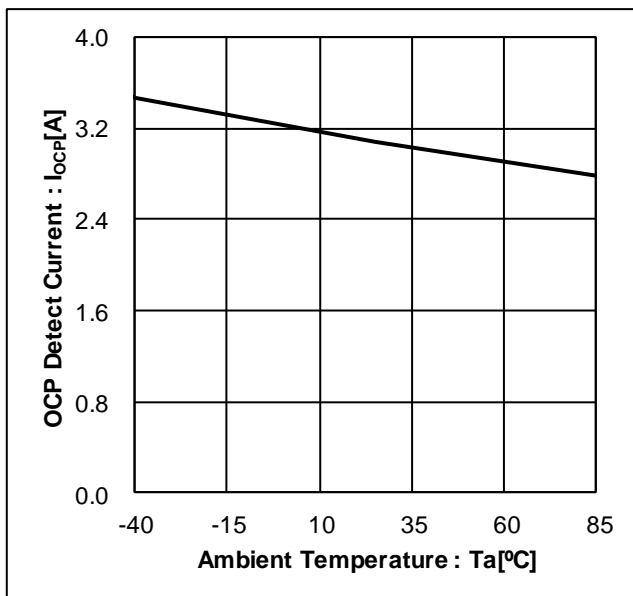


Figure 11. OCP Detect Current vs Ambient Temperature

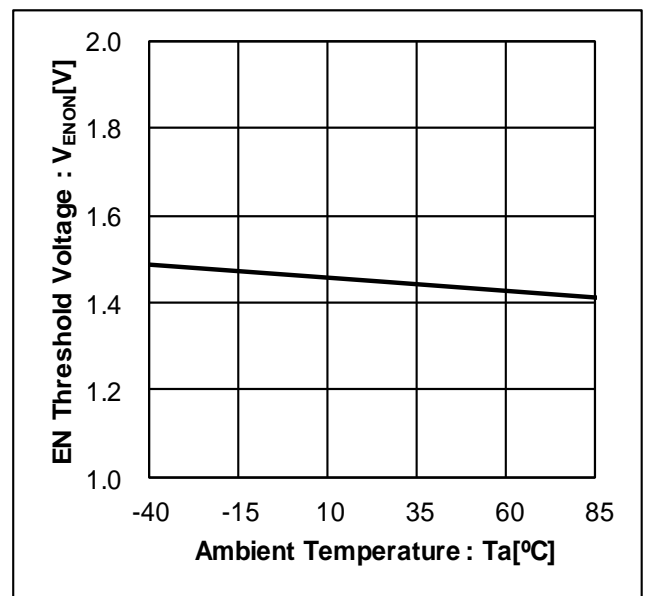


Figure 12. EN Threshold Voltage vs Ambient Temperature

標準アプリケーション

$V_{IN} = 12\text{ V}$, $V_{OUT} = 5\text{ V}$, $I_{OUT} = 1\text{ A}$ $C_{BST}: 0.1\text{ }\mu\text{F}$

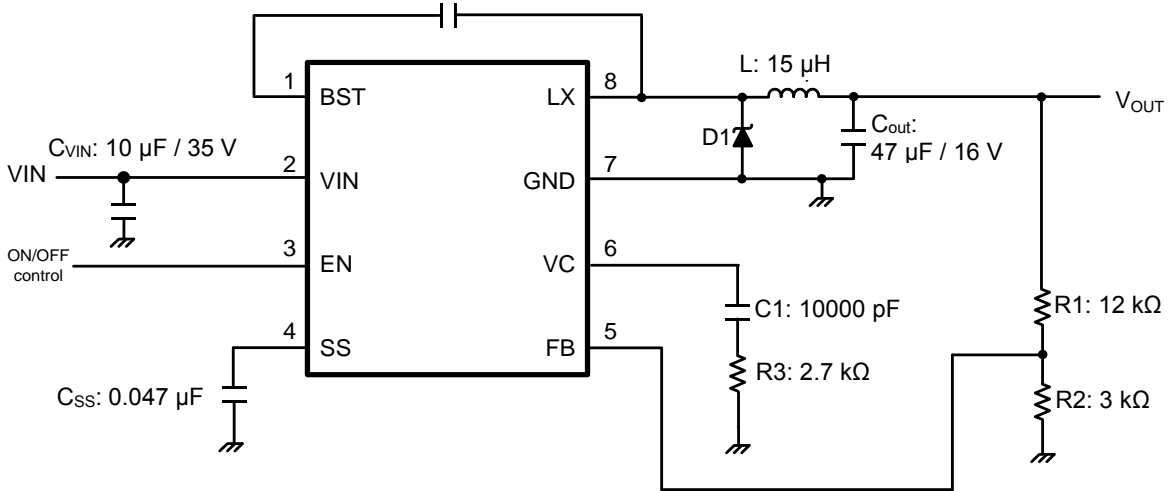


Figure 13. 標準アプリケーション回路 ($V_{OUT} = 5\text{ V}$)

$V_{IN} < 7\text{ V}$ での使用が想定される場合、上図のように出力に $1\text{ k}\Omega$ 程度のプルダウン抵抗を付けることを推奨します。

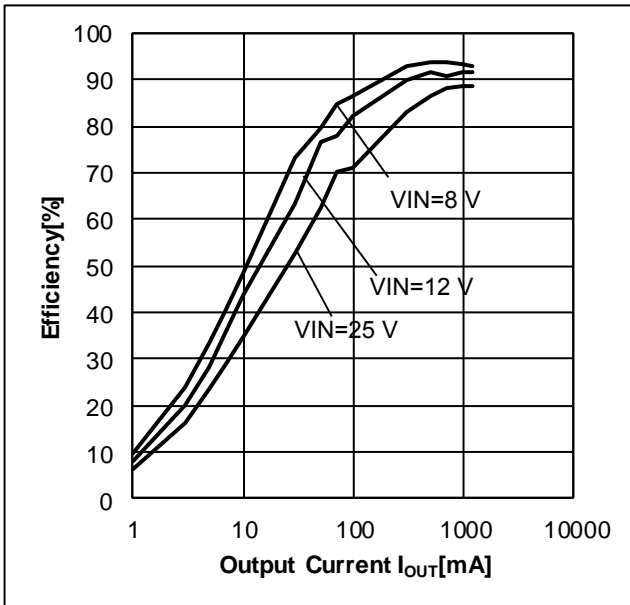


Figure 14. Efficiency vs Output Current

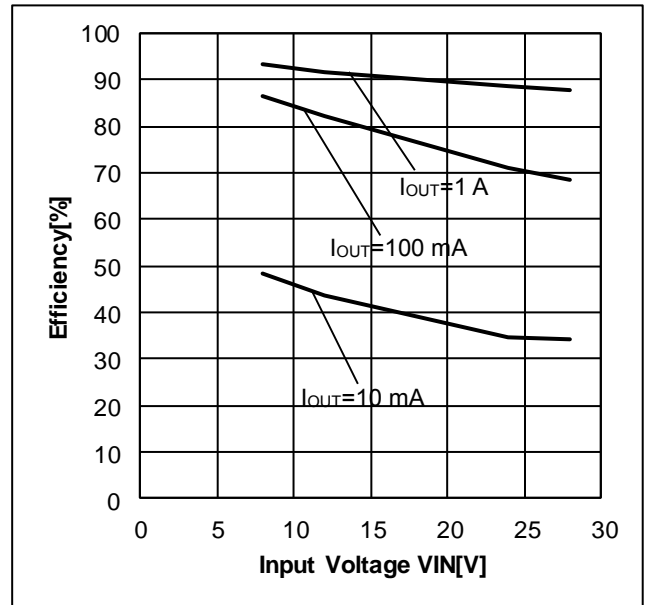


Figure 15. Efficiency vs Input Voltage

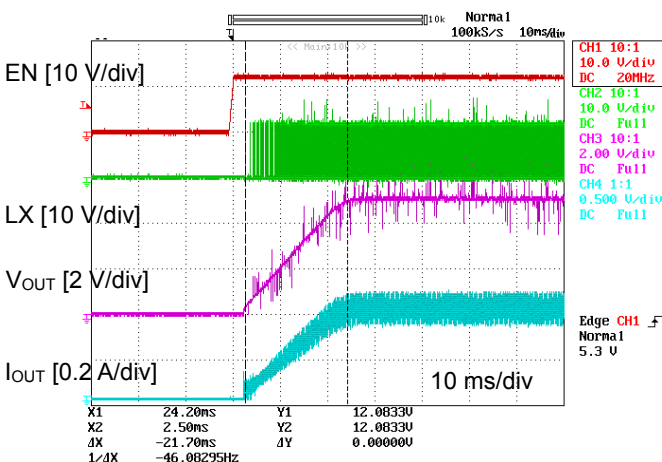


Figure 16. Start-up Waveform

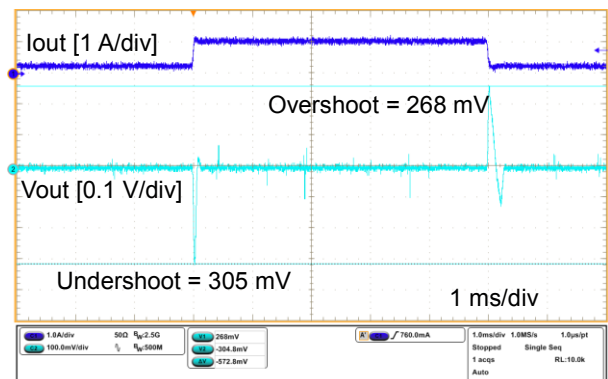


Figure 17. Load Transient Characteristic

標準アプリケーション - 続き

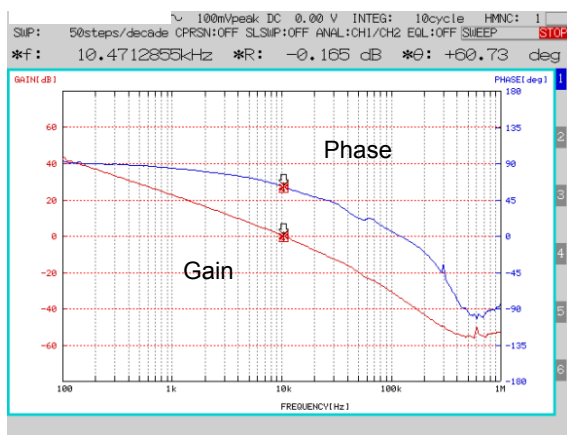


Figure 18. Frequency Characteristic ($I_{OUT} = 1\text{ A}$)

標準アプリケーション - 続き

アプリケーション部品表 1 (VIN = 12 V, VOUT = 5 V, IOUT = 1 A)

Symbol	Value	Parts name	Company
[Capacitor]			
C _{VIN}	10 μ F / 35 V	GRM21BR6YA106KE43	MURATA
C _{SS}	0.047 μ F / 25 V	GRM155R71E473JA88	MURATA
C1	10000 pF / 25 V	GRM033B31E103KA12	MURATA
C _{BST}	0.1 μ F / 10 V	GRM033B31A104ME84	MURATA
C _{OUT}	47 μ F / 16 V	GRM32EC81C476KE15	MURATA
[Resistor]			
R3	2.7 k Ω	MCR03 series	ROHM
R4	12 k Ω	MCR03 series	ROHM
R5	3 k Ω	MCR03 series	ROHM
[Diode]			
D	-	RSX201VAM-30	ROHM
[Inductor]			
L	15 μ H	NRS6045T150	TAIYO YUDEN

アプリケーション部品表 2 (負荷電流が軽く、面積重視の場合) (VIN = 12 V, VOUT = 5 V, IOUT = 300 mA)

Symbol	Value	Parts name	Company
[Capacitor]			
C _{VIN}	10 μ F / 25 V	GRM188R61E106MA73	MURATA
C _{SS}	0.047 μ F / 25 V	GRM155R71E473JA88	MURATA
C1	22000 pF / 25 V	GRM155R71H223JA61	MURATA
C _{BST}	0.1 μ F / 10 V	GRM033B31A104ME84	MURATA
C _{OUT}	22 μ F / 10 V	GRM31CR71A226ME15	MURATA
[Resistor]			
R3	2.2 k Ω	MCR006 series	ROHM
R4	12 k Ω	MCR006 series	ROHM
R5	3 k Ω	MCR006 series	ROHM
[Diode]			
D	-	RSX201VAM-30	ROHM
[Inductor]			
L	15 μ H	DEM3518C series	MURATA

アプリケーション部品選定方法

(1) インダクタ

電流定格(下記電流値 I_{PEAK})を満たし、DCR(直流抵抗成分)が低く、シールドタイプのものを推奨いたします。インダクタの値はインダクタリプル電流に影響し、出力リプルの原因となります。このリプル電流は以下の式のようにコイルのL値が大きいほど、スイッチング周波数が高いほど小さくすることができます。

$$I_{PEAK} = I_{OUT} + \frac{\Delta I_L}{2} \quad (1)$$

$$\Delta I_L = \frac{V_{IN} - V_{OUT}}{L} \times \frac{V_{OUT}}{V_{IN}} \times \frac{1}{f_{SW}} \quad (2)$$

(ΔI_L : 出力リプル電流、 V_{IN} : 入力電圧、 f_{SW} : スwitching周波数)

インダクタは、上記リプル電流を最大出力電流の20% ~ 50%程度として選択ください。

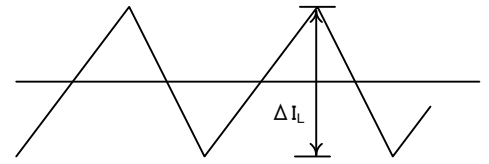


Figure 19. インダクタ電流

(2) 出力コンデンサ

出力に使用するコンデンサは出力リプルを軽減するため、ESRの低いセラミック・コンデンサを推奨いたします。また、コンデンサの定格はDCバイアス特性を考慮にいたしたうえ、最大定格が出力電圧に対して十分マージンのあるものを使用してください。

出力リプル電圧は次式より求められます。

$$V_{PP} = \Delta I_L \times \frac{1}{2\pi \times f_{SW} \times C_{OUT}} + \Delta I_L \times R_{ESR} \quad (3)$$

許容リプル電圧内に収まるよう設定を行ってください。BD9E151ANUXでは10μF以上のセラミック・コンデンサを推奨しています。

(3) 出力電圧設定

Error AMPの内部基準電圧は1.0Vです。出力電圧は次式より求められます。

$$V_{OUT} = \frac{R1 + R2}{R2} \times V_{REF} \quad (4)$$

(4) ブーストコンデンサ

BST端子 - LX端子間に、 $C_{BST} = 0.047 \mu F \sim 0.47 \mu F$ のセラミック・コンデンサを接続してください。

BST-LX間定格は7Vとなっているため、10V以上を推奨いたします。

(5) ソフトスタート機能

BD9E151ANUXにはソフトスタート時間の設定が内蔵されていません。

起動時のラッシュ電流を防ぐため、SS端子とGNDの間の外付けコンデンサ C_{SS} で設定する必要があります。

BD9E151ANUXは充電電流として2μAの内部電流源が設けられています。

ソフトスタート時間(10% ~ 90%)は、下式にて概算できます。

ここで I_{SS} は2μAです。

$$T_{SS} = \frac{C_{SS} \times 0.8}{I_{SS}} \quad (5)$$

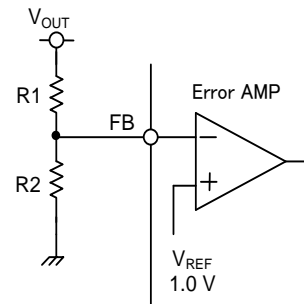


Figure 20. 電圧帰還抵抗設定方法

(6) キャッチダイオード

BD9E151ANUXは、LXとGNDの間に外付けのキャッチダイオードを接続する必要があります。選択するダイオードは、アプリケーションの絶対最大定格を満たす必要があります。逆方向電圧は、LXピンの最大電圧($V_{INMAX} + 0.5V$)よりも高くなければなりません。ピーク電流は、 $I_{OUTMAX} + \Delta I_L$ よりも大きい必要があります。

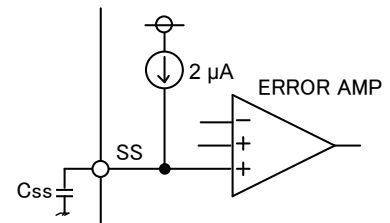


Figure 21. ソフトスタート時間

アプリケーション部品選定方法 - 続き

(7) 入力コンデンサ

BD9E151ANUXには、入力デカップリング・コンデンサが必要になります。デカップリング・コンデンサとして、ESRの低い10 μF以上のセラミック・コンデンサを推奨いたします。DCバイアス特性、温度特性を考慮の上選定してください。また、出来る限りVIN端子に近い位置に配置して下さい。

入力リプル電圧は下式にて概算できます。

$$\Delta V_{IN} = \frac{I_{OUT}}{f_{SW} \times C_{VIN}} \times \frac{V_{OUT}}{V_{IN}} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \quad (6)$$

ここで、 C_{VIN} は入力コンデンサ値です。

RMSリプル電流を確認する必要があり、下式にて概算できます。

$$I_{CVIN} = I_{OUT} \times \sqrt{\frac{V_{OUT}}{V_{IN}} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right)} \quad (7)$$

$V_{IN} = 2 \times V_{OUT}$ となる時RMSリプル電流は最大となり、その値は下式にて概算できます。

$$I_{CVINMAX} = \frac{I_{OUT}}{2} \quad (8)$$

(8) DC/DC コンバータ周波数特性の調整について

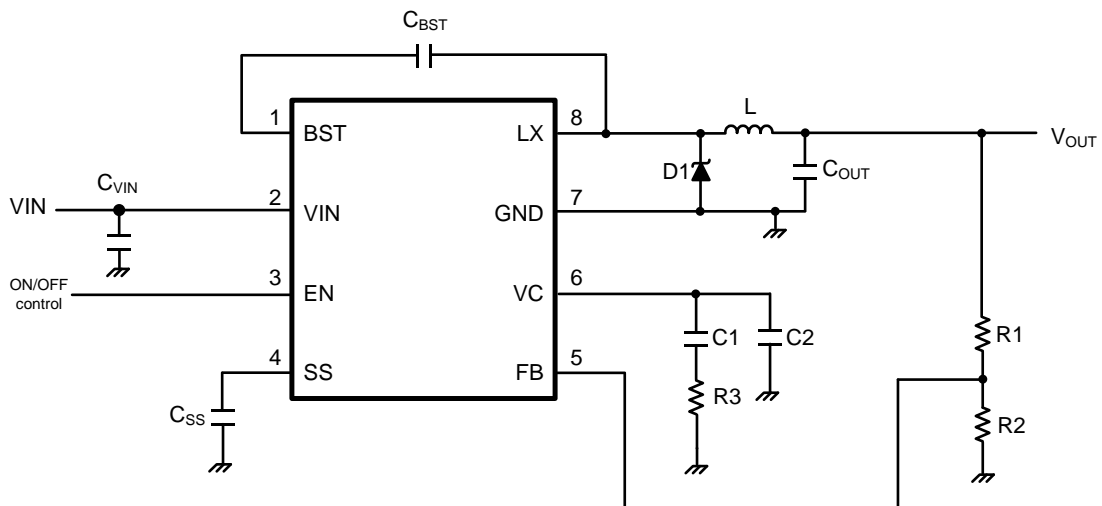


Figure 22. 位相補償素子

ループの安定性と応答性は、エラーアンプの出力であるVC端子を通して制御されます。

安定性と応答性を決定するポールとゼロの特性をVC端子に直列に接続された位相補償コンデンサと抵抗との組み合わせ(C1,C2,R3)で調整します。

電圧帰還ループのDCゲインは、次式により計算できます。

$$A_{dc} = R_l \times G_{CS} \times A_{EA} \times \frac{V_{FB}}{V_{OUT}} \quad (9)$$

ここで、 V_{FB} はフィードバック電圧(Typ: 1.0 V)です。 A_{EA} は誤差増幅器の電圧ゲイン(Typ: 60 dB)、 G_{CS} は電流検出アンプ部のトランスコンダクタンス(Typ: 10 A/V)で、 R_l は出力負荷抵抗値です。

アプリケーション部品選定方法 — 続き

BD9E151ANUX の制御ループでは、2つのポールがあります。
1つは、位相補償コンデンサ(C1)と誤差増幅器の出力抵抗とによって生じます。
もう1つは、出力コンデンサと負荷抵抗によって生じます。
これらのポールは、下記周波数に現れます。

$$f_{P1} = \frac{G_{EA}}{2\pi \times C1 \times A_{EA}} \quad (10)$$

$$f_{P2} = \frac{1}{2\pi \times C_{OUT} \times R_L} \quad (11)$$

G_{EA} は誤差増幅器のトランスコンダクタンス(Typ : 250 $\mu A/V$)です。

この制御ループでは、1つのゼロが持ちます。
位相補償コンデンサ C1 と位相補償抵抗 R3 によって生じるゼロが下記周波数に現れます。

$$f_{Z1} = \frac{1}{2\pi \times C1 \times R3} \quad (12)$$

また、もし出力コンデンサが大きい、かつその ESR(R_{ESR})が大きい場合は、追加のゼロ(ESR ゼロ)を持ちます。
この ESR ゼロは、出力コンデンサの ESR と容量によって生じ、下記の周波数に存在します。

$$f_{ZESR} = \frac{1}{2\pi \times C_{OUT} \times R_{ESR}} \quad (\text{ESR ゼロ}) \quad (13)$$

この場合、2つ目の位相補償コンデンサ(C2 : VC-GND 間のコンデンサ)と位相補償抵抗(R3)で決定される3つ目のポールをループゲイン上の ESR ゼロの効果を補正するために使用します。
このポールは下記の周波数に存在します。

$$f_{P3} = \frac{1}{2\pi \times C2 \times R3} \quad (\text{ESR ゼロを補正するポール}) \quad (14)$$

位相補償設計の目標は、必要な帯域と位相余裕を得ることです。

帰還ループのループゲインが“0”となるクロスオーバー周波数(帯域 : f_C)を設定します。
クロスオーバー周波数が低くなると、電源変動応答や負荷応答が悪化します。
クロスオーバー周波数が高くなると、ループの位相余裕が減少します。
位相余裕を確保するため、クロスオーバー周波数はスイッチング周波数の 1/20 以下に設定する必要があります。

位相補償定数の選定方法を下記に示します。

1. 希望するクロスオーバー周波数に対し位相補償抵抗(R3)を選択します。R3 の計算は下記の式から求めます。

$$R3 = \frac{2\pi \times C_{OUT} \times f_C}{G_{EA} \times G_{CS}} \times \frac{V_{OUT}}{V_{FB}} \quad (15)$$

2. 位相補償コンデンサ(C1)を選択します。クロスオーバー周波数の 1/4 以下に位相補償のゼロを合わせることで、十分な位相余裕が得られます。C1 の計算は下記の式から求めます。

$$C1 > \frac{4}{2\pi \times R3 \times f_C} \quad (16)$$

アプリケーション部品選定方法 — 続き

3. 2つ目の位相補償コンデンサ(C2)が必要かどうかの検討を行います。出力コンデンサの ESR ゼロがスイッチング周波数の半分より小さいところに存在した場合は、2つ目の位相補償コンデンサが必要です。つまり、下記の式が成り立つ場合です。

$$\frac{1}{2\pi \times C_{OUT} \times R_{ESR}} < \frac{f_{SW}}{2} \quad (17)$$

この場合は、2つ目の位相補償コンデンサ(C2)を追加して、3つ目のポール(f_{p3})の周波数を ESR ゼロの周波数に合わせます。C2 の計算は下記の式から求めます。

$$C2 = \frac{C_{OUT} \times R_{ESR}}{R3} \quad (18)$$

出力電圧の制限について

BD9E151ANUX はパワー-MOSFET ドライバ部の誤動作を防止する目的で BST-LX 端子間の低電圧入力時誤動作防止 (BSTUVLO)回路を搭載しております。このため、出力電圧は BSTUVLO 及び Max Duty Cycle (Min 85 %)により制限されます。

1. BSTUVLO による制限

BST-LX 端子間の電圧が 2.5 V より小さいときパワー-MOSFET は強制的に OFF となり、BST-LX 端子間の電圧を確保するため VIN から BST へ電荷が供給されます(経路 1)。BSTUVLO を解除するためには、下記の式を満たす必要があります。

$$VIN \geq V_{OUT} + V_{FBOOT} + V_{BSTUV_RST} \quad (19)$$

V_{BSTUV_RST} は BSTUVLO 解除電圧、 V_{FBOOT} は VIN-BST 端子間のダイオード順方向電圧です。

BSTUVLO 解除電圧、 V_F のばらつきを考慮すると、最大でも 5 V 以下となるため、出力電圧の最大値は $VIN - 5 V$ となります。

2. Max Duty Cycle による制限

出力電圧の最大値は、Max Duty Cycle (Min 85 %)により制限されます。パワー-MOSFET の ON 抵抗、出力電流、キャッチダイオードの順方向電圧(V_F)の影響も考慮する必要があります。出力電圧最大値は下記の式により概算することができます。

$$V_{OUT_MAX} = (VIN - R_{ONH} \times I_{OUT}) \times 0.85 - V_F \times 0.15 \quad (20)$$

あらゆるキャッチダイオードの電圧やインダクタル鉄損などを考慮して、出力電圧最大値は $VIN \times 0.7$ となります。

上記 1、2 の制限を考慮し、より低い値を出力電圧の最大値としてください。

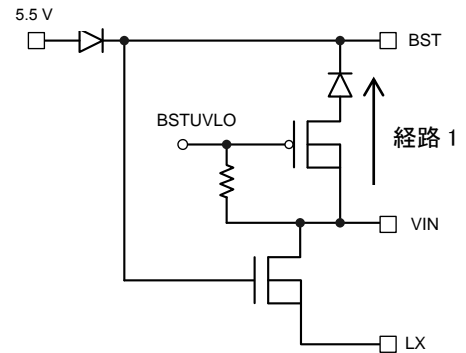


Figure 23. BST 充電経路

基板レイアウトの注意点

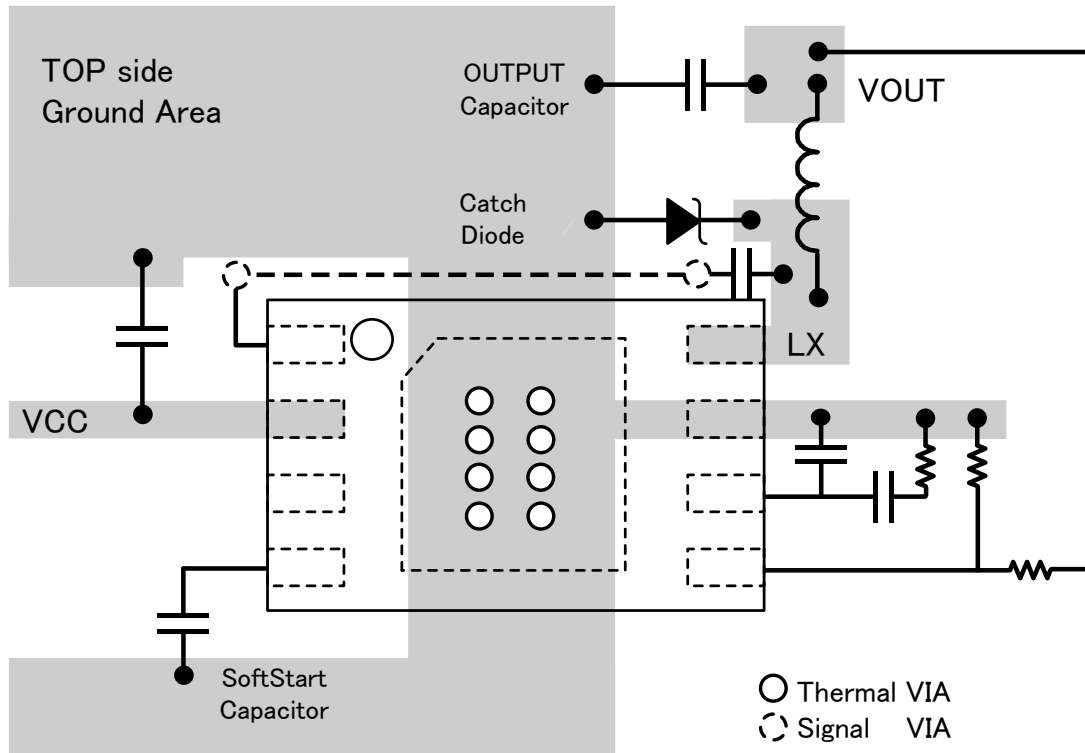


Figure 24. 参考基板パターン

良好な特性の電源回路を設計するためには基板レイアウトが非常に重要です。特に大電流のスイッチング、高スルーレートのスイッチングノードは漏れ磁束、寄生容量などによって電源回路の性能を低下させるスイッチングノイズの原因となります。これを低減するためにVIN端子直近に低ESRのセラミック・コンデンサをバイパスコンデンサとして配置してください。またこのバイパスコンデンサ、キャッチダイオードのアノードのパターンによって生じるループには大電流が流れます。そのためこの電流ループを最少になるようにパターン設計をする必要があります。

裏面のサーマルパッドは放熱性を高めるため、ICの裏面ではんだ付けのうえ、多数のサーマルVIAをうちGND層に接続してください。スイッチングノードのLX端子は、寄生容量、パターンのインピーダンスを最小にするため、キャッチダイオード、インダクタはできるだけLX端子の近くに配置してください。

消費電力について

以下の式は、連続導通モード動作でのデバイスの消費電力を見積もる方法を示しています。デバイスが非連続導通モードで動作している場合は、これらの式を使用しないで下さい。IC内部の各損失は以下の通りです。

- 1) 導通損失: $P_{ON} = I_{OUT}^2 \times R_{ONH} \times V_{OUT} / V_{IN}$
- 2) スイッチング損失: $P_{SW} = 0.25 \times 10^{-9} \times V_{IN} \times I_{OUT} \times f_{SW}$
- 3) ゲート・チャージ損失: $P_G = 22.8 \times 10^{-9} \times f_{SW}$
- 4) 非スイッチング動作時電流損失: $P_{IC} = 0.7 \times 10^{-3} \times V_{IN}$

ここで、 I_{OUT} = 出力電流(A)、 R_{ONH} = パワーMOSFETのオン抵抗(Ω)、 V_{OUT} = 出力電圧(V)、 V_{IN} = 入力電圧(V)、 f_{SW} = スイッチング周波数(Hz)です。

IC内部損失(P)は上記損失の総和であり、以下の通りです。

$$P = P_{ON} + P_{SW} + P_G + P_{IC}$$

この時接合部温度(T_j)は、下記になります。 θ_{ja} はパッケージの熱抵抗です。

$$T_j = T_a + \theta_{ja} \times P$$

上記接合部温度が最大値 $T_{jmax} = 150^\circ\text{C}$ を超えないように十分マージンを持った熱設計を行ってください。

入出力等価回路図

端子番号	端子名	端子等価回路	端子番号	端子名	端子等価回路
1 2 7 8	BST VIN GND LX		5	FB	
3	EN GND		6	VC	
4	SS GND				

使用上の注意**1. 電源の逆接続について**

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. 推奨動作条件について

推奨動作条件で規定される範囲で IC の機能・動作を保証します。また、特性値は電気的特性で規定される各項目の条件下においてのみ保証されます。

6. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

7. セット基板での検査について

セット基板での検査時に、インピーダンスの低い端子にコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

8. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けられた場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

9. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

使用上の注意 — 続き

10. 各入力端子について

本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、 $GND > (\text{端子 A})$ の時、トランジスタ(NPN)では $GND > (\text{端子 B})$ の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ(NPN)では、 $GND > (\text{端子 B})$ の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND (P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

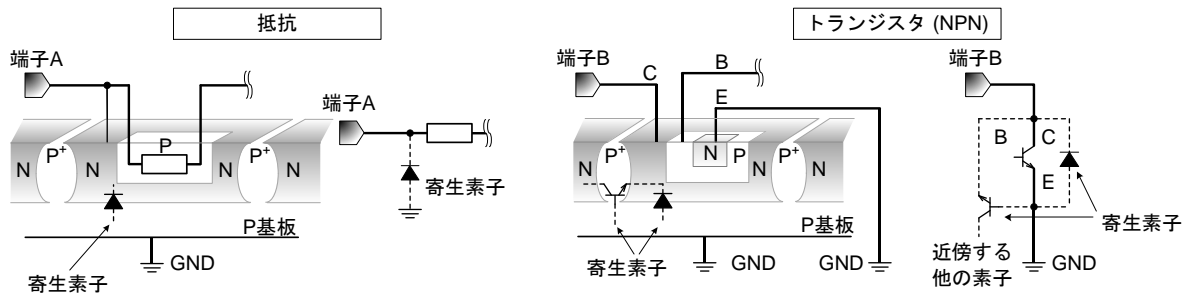


Figure 25. モノリシック IC 構造例

11. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ、定数を決定してください。

12. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。最高接合部温度内でご使用いただきますが、万が一最高接合部温度を超えた状態が継続すると、温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度 T_j が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

13. 過電流保護回路について

出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

発注形名情報

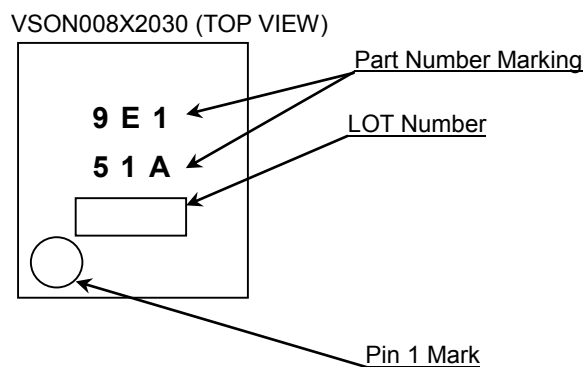
B D 9 E 1 5 1 A N U X

TR

パッケージ
NEX: VSON008X2030

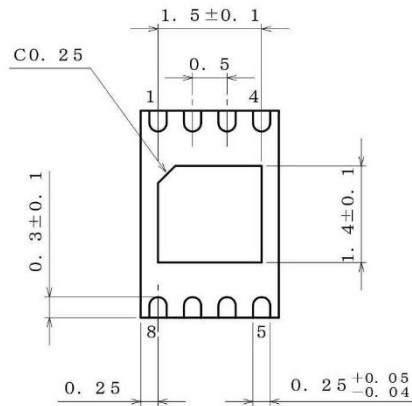
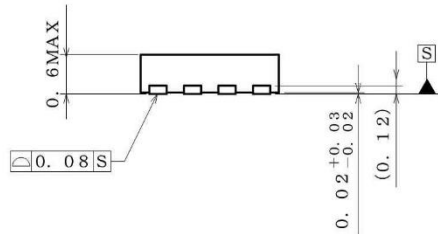
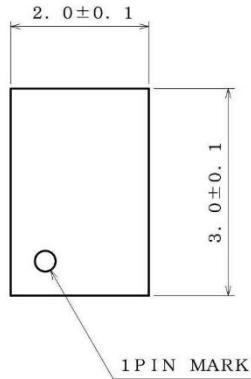
包装、フォーミング仕様
TR: リール状エンボステーパーピング

標印図



外形寸法図と包装・フォーミング仕様

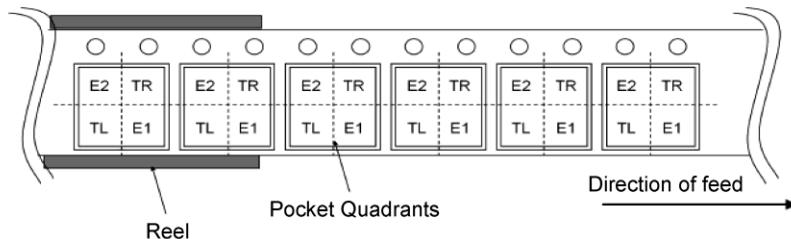
Package Name	VSON008X2030
--------------	--------------



(UNIT : mm)
 PKG : VSON008X2030
 Drawing No. EX187-5001

<包装形態、包装数量、包装方向>

包装形態	エンボステーピング
包装数量	4000pcs
包装方向	TR (リールを左手に持ち、右手でテープを引き出したときに、製品の1番ピンが右上にくる方向。)



改訂履歴

日付	版	変更内容
2020.03.25	001	新規作成

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
 - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。)又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
 - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ①潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ②推奨温度、湿度以外での保管
 - ③直射日光や結露する場所での保管
 - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き(梱包箱に表示されている天面方向)で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等(ソフトウェア含む)との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。