

4.5V~28V 入力 8.0A MOSFET 内蔵 1ch 同期整流 降圧 DC/DC コンバータ

BD9F800MUX-Z

概要

BD9F800MUX-Z は低 ON 抵抗のパワーMOSFET を内蔵した同期整流降圧 DC/DC コンバータです。最大 8A の電流を出力することが可能です。また、固定オンタイム制御 DC/DC コンバータのため高速な負荷応答性能を持ち、外付けによる位相補償回路は不要です。

特長

- 1ch 同期整流降圧 DC/DC コンバータ
- 固定オンタイム制御
- 過電流保護
- 短絡保護
- 過熱保護
- 低電圧誤動作防止
- パワーグッド出力
- VQFN11X3535A パッケージ

用途

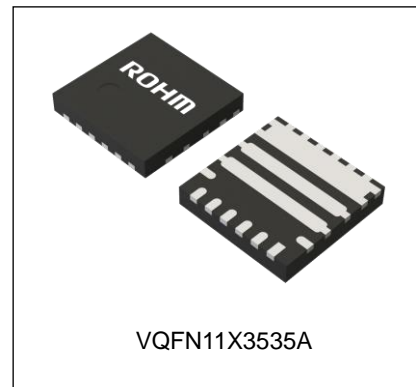
- DSP やマイクロプロセッサなどの降圧電源
- セットトップボックス
- 液晶 TV
- DVD/Blu-ray プレイヤ/レコーダ
- アミューズメント機器

重要特性

- 入力電圧範囲: 4.5V ~ 28V
- 出力電圧範囲: 0.765V ~ 13.5V
- 出力電流: 8A (Max)
- スイッチング周波数: 300kHz/600kHz(Typ)
- 上側 MOSFET ON 抵抗: 23 mΩ (Typ)
- 下側 MOSFET ON 抵抗: 11 mΩ (Typ)
- シャットダウン時回路電流: 2μA (Typ)

パッケージ

W(Typ) × D(Typ) × H(Max)
VQFN11X3535A 3.50mm × 3.50mm × 0.6 mm



基本アプリケーション回路

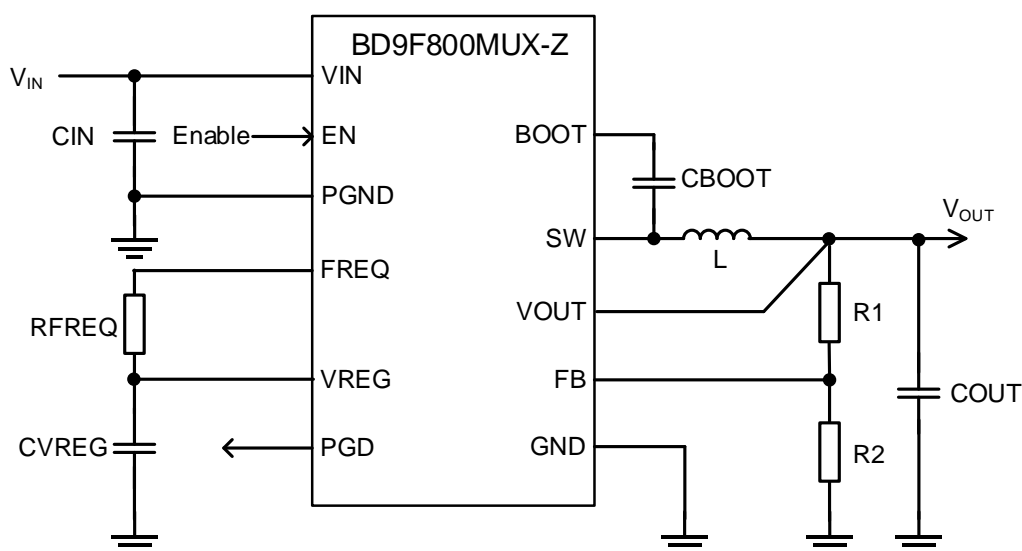


Figure 1. 基本アプリケーション回路

端子配置図

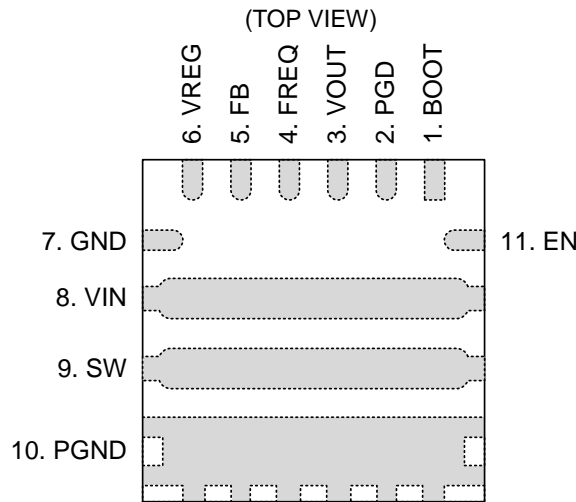


Figure 2. 端子配置図

端子説明

端子番号	記号	機能
1	BOOT	ブートストラップ用端子です。この端子と SW 端子の間にブートストラップコンデンサ 0.1μF を接続します。この端子の電圧が上側 MOSFET のゲート駆動電圧になります。
2	PGD	パワーグッド端子です。オープンドレイン出力のため抵抗で電源にプルアップして使用します。定数設定方法は19ページを参照してください。FB端子電圧が0.765V(Typ)の±7%内の電圧に達すると内部の Nch MOS FET が OFF し、出力が High になります。
3	VOUT	出力電圧モニタ端子です。 3.3V より高い出力電圧を設定の場合、10Ω の抵抗を直列に接続して使用します。
4	FREQ	スイッチング周波数設定用端子です。この端子を Low (0.8V 以下) にすると、300kHz 相当の固定オンタイムを生成し、スイッチング動作します。この端子を High (2.2V 以上) にすると、600kHz 相当の固定オンタイムを生成し、スイッチング動作します。10kΩ の抵抗で対グラウンドにプルダウン、もしくは対 VREG にプルアップして使用します。
5	FB	エラーアンプ及びメインコンパレータの反転入力ノードです。 出力電圧設定の抵抗値は 39 ページを参照してください。
6	VREG	内部電源電圧端子です。 EN 端子に 2.3V 以上の電圧が印加されると電圧 5.25V(Typ) を出力します。 2.2μF のセラミックコンデンサを対グラウンドに接続してください。
7	GND	制御用回路のグラウンド端子です。
8	VIN	スイッチングレギュレータの供給電源端子です。 推奨値として、0.1μF と 20μF(10μF×2)以上のセラミックコンデンサを対グラウンドに接続してください。
9	SW	スイッチ端子です。上側 MOS FET のソース、下側 MOS FET のドレインに接続されています。この端子と BOOT 端子間にブートストラップコンデンサ 0.1μF を接続します。また、インダクタを直流重畳特性に注意して接続してください。
10	PGND	スイッチングレギュレータ出力段のグラウンド端子です。
11	EN	イネーブル端子です。この端子を Low (0.7V 以下) にすると、デバイスが強制的にシャットダウンモードになります。この端子を High (2.3V 以上) にすると、デバイスがイネーブルになります。この端子は終端する必要があります。

ブロック図

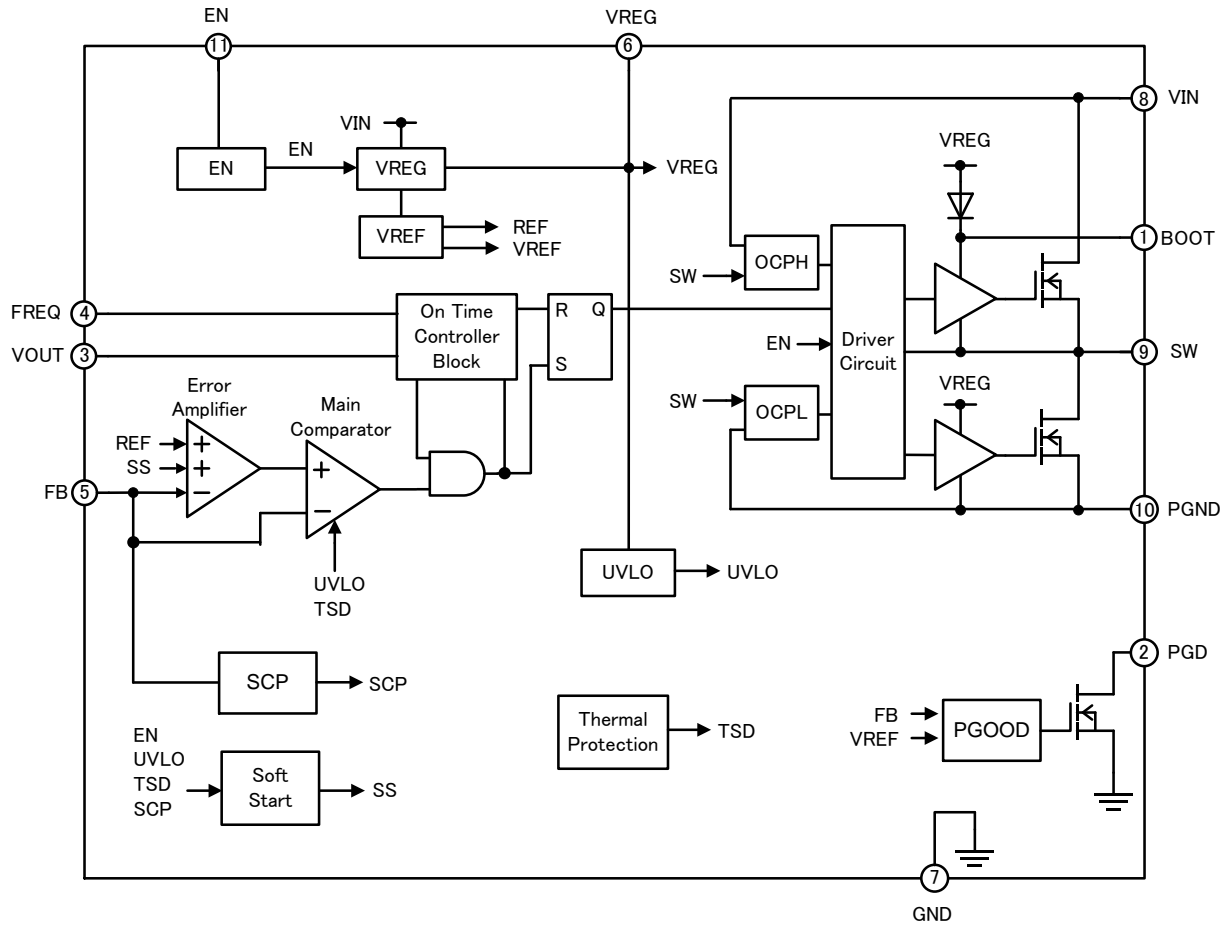


Figure 3. ブロック図

各ブロック動作説明

- EN
EN 端子を 2.3V 以上にすることにより回路を動作させることができます。また、EN 端子を 0.7V 以下にすることにより、回路をシャットダウンできます。
- VREG
内部電源を生成するブロックです。
- VREF
内部基準電圧を生成するブロックです。
- Error Amplifier
内部基準電圧と FB 端子電圧が等しくなるように Main Comparator 入力を調整します。
- Main Comparator
Error Amplifier 出力と FB 端子電圧を比較し FB 端子電圧が低くなると High を出力し On Time ブロックに出力電圧が制御電圧よりも下がったことをフィードバックします。
- On Time Controller Block
On Time を生成するブロックです。Main Comparator 出力が High になると所望の On Time を生成します。入出力電圧が変化しても、周波数変動を抑制するように On Time を調整します。
- Soft Start
起動時の電流に制限をかけながら緩やかに出力電圧が立ち上がるため、出力電圧のオーバーシュートや突入電流を防ぐことができます。内蔵ソフトスタート機能を持ち、1ms (Typ)で立ち上がります。
- PGOOD
FB 端子電圧が 0.765V の±7%以内の電圧に達すると、内蔵のオープンドレイン出力の Nch MOSFET がオフし、出力が High になります。
- Driver Circuit
DC/DC ドライバブロックです。On Time Controller Block からの信号を入力し、MOSFET を駆動します。
- UVLO
低電圧誤動作防止回路です。電源電圧立ち上がり時、及び電源電圧低下時における内部回路の誤動作を防止します。VIN 端子電圧が 4.2V (Typ)以上になると UVLO が解除されソフトスタート回路が起動します。400mV (Typ)のヒステリシスを有しており、VIN 端子電圧が 3.8V(Typ)以下になるとデバイスをシャットダウンします。
- TSD
熱保護ブロックです。熱保護回路はデバイス内部が 175°C (Typ)以上になるとシャットダウンします。また、温度が低下すると、25°C (Typ)のヒステリシスをもって復帰します。
- SCP
ソフトスタート完了後、FB 端子電圧が 0.38V (Typ)以下になった状態が 250µs(Typ)継続すると 8ms (Typ)間動作を停止し、その後に再起動します。
- OCPH
上側 MOS FET が ON 状態の時にコイル電流が電流制限設定値を超えると上側 FET を OFF します。
- OCPL
下側 MOS FET を流れる電流をスイッチング周期 1 サイクルごとに制限します。下側 MOS FET が ON 状態の時にコイル電流がソース電流制限設定値 I_{ocp} を超えていると、FB 電圧が REF 電圧以下になっても上側 MOS FET を ON することはできず、 I_{ocp} を下回るまで下側 MOS FET の ON 状態を継続します。 I_{ocp} を下回ると、下側 MOS FET を OFF し、上側 MOS FET を ON します。下側 MOS FET が ON 状態の時にコイル電流がシンク電流制限設定値を超えると下側 MOS FET を OFF します。

絶対最大定格 (Ta = 25°C)

項目	記号	定格	単位
電源電圧	V _{IN}	-0.3 to +30	V
BOOT-GND間電圧	V _{BOOT}	-0.3 to +35	V
BOOT-SW間電圧	V _{BOOT} - V _{SW}	-0.3 to +7	V
SW端子電圧	V _{SW}	-0.3 to V _{IN} + 0.3	V
FB端子電圧	V _{FB}	-0.3 to V _{VREG}	V
VREG端子電圧	V _{VREG}	-0.3 to +6	V
FREQ端子電圧	V _{FREQ}	-0.3 to +7	V
VOOUT端子電圧	V _{VOOUT}	-0.3 to +20	V
PGD端子電圧	V _{PGD}	-0.3 to +35	V
EN端子電圧	V _{EN}	-0.3 to +30	V
最高接合部温度	T _{jmax}	150	°C
保存温度範囲	T _{stg}	-55 to +150	°C

注意 1：印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施して頂けるようご検討をお願いします。

注意 2：最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなどの対策をして、最高接合部温度を超えないようにしてください。

熱抵抗 (Note 1)

項目	記号	熱抵抗 (Typ)		単位
		1層基板 (Note 3)	4層基板 (Note 4)	
VQFN11X3535A				
ジャンクション-周囲温度間熱抵抗	θ _{JA}	232.1	48.0	°C/W
ジャンクション-パッケージ上面中心間熱特性パラメータ (Note 2)	Ψ _{JT}	44.2	8.2	°C/W

(Note 1) JEESD51-2A (Still-Air) に準拠。

(Note 2) ジャンクションからパッケージ (モールド部分) 上面中心までの熱特性パラメータ。

(Note 3) JEESD51-3 に準拠した基板を使用。

測定基板	基板材	基板寸法
1層	FR-4	114.3mm x 76.2mm x 1.57mm
1層目 (表面) 銅箔		
銅箔パターン	銅箔厚	
実装ランドパターン + 電極引出し用配線	70µm	

(Note 4) JEESD51-7 に準拠した基板を使用。

測定基板	基板材	基板寸法	サーマルビア (Note 5)		
			ピッチ	直径	
4層	FR-4	114.3mm x 76.2mm x 1.6mm	1.20mm	Φ0.30mm	
1層目 (表面) 銅箔		2層目、3層目 (内層) 銅箔		4層目 (裏面) 銅箔	
銅箔パターン	銅箔厚	銅箔パターン	銅箔厚	銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70µm	74.2mm□ (正方形)	35µm	74.2mm□ (正方形)	70µm

(Note 5) 貫通ビア。全層の銅箔と接続する。配置はランドパターンに従う。

推奨動作条件

項目	記号	最小	標準	最大	単位
電源電圧	V _{IN}	4.5	12	28	V
動作温度範囲	Topr	-40	-	+85 (Note 1)	°C
出力電流	I _{OUT}	0	-	8	A
出力電圧設定範囲	V _{RANGE}	0.765 (Note 2)	-	13.5 (Note 3)	V

(Note 1) 実動作環境下でジャンクション温度が 150°C 以下となるようご使用ください。ジャンクション温度が 125°C を超えると動作寿命が低減する恐れがあります。

(Note 2) 出力電圧 $V_{OUT} \geq V_{IN} \times 0.033$ [V] (300kHz), $V_{OUT} \geq V_{IN} \times 0.067$ [V] (600kHz) の条件内でご使用ください。

(Note 3) 出力電圧 $V_{OUT} \leq V_{IN} \times 0.87 - 0.12 \times I_{OUT}$ [V] (300kHz), $V_{OUT} \leq V_{IN} \times 0.77 - 0.13 \times I_{OUT}$ [V] (600kHz) の条件内でご使用ください。
(出力電圧設定方法については 39 ページを参照してください。)

電気的特性 (特に指定のない限り Ta = 25°C, V_{IN} = 12V, V_{EN} = 3V, FREQ=L)

項目	記号	最小	標準	最大	単位	条件
シャットダウン時回路電流	I _{SD}	-	2	15	μA	V _{EN} =GND
回路電流	I _{VIN}	-	0.85	1.6	mA	I _{OUT} =0mA スイッチング停止時
EN Low 電圧	V _{ENL}	-	-	0.7	V	
EN High 電圧	V _{ENH}	2.3	-	V _{IN}	V	
EN 流入電流	I _{EN}	-	2.5	10	μA	V _{EN} =3V
FREQ Low 電圧	V _{FREQ L}	-	-	0.8	V	
FREQ High 電圧	V _{FREQ H}	2.2	-	V _{VREG}	V	
FREQ 流入電流	I _{FREQ}	-	1.5	5	μA	V _{FREQ} =3V
VREG シャットダウン電圧	V _{VREG_SD}	-	-	0.1	V	V _{EN} =GND
VREG 出力電圧	V _{VREG}	5	5.25	5.5	V	
VREG 出力電流	I _{VREG}	-	10	-	mA	
UVLO スレッシュホールド電圧	V _{UVLO}	3.9	4.2	4.5	V	V _{IN} :Sweep up
UVLO ヒステリシス電圧	V _{UVLO_HYS}	200	400	600	mV	
FB 端子電圧	V _{FB}	0.757	0.765	0.773	V	V _{IN} =12V, V _{OUT} =1.0V
FB 入力電流	I _{FB}	-	-	1	μA	
ソフトスタート時間	t _{SS}	0.5	1	2	ms	
On Time1	t _{ON1}	-	277	-	ns	V _{IN} =12V, V _{OUT} =1.0V, FREQ=L
On Time2	t _{ON2}	-	150	-	ns	V _{IN} =12V, V _{OUT} =1.0V, FREQ=H
Minimum Off Time	t _{MINOFF}	-	250	-	ns	
High Side FET ON 抵抗	R _{ONH}	-	23	-	mΩ	
Low Side FET ON 抵抗	R _{ONL}	-	11	-	mΩ	
過電流制限設定値	I _{OCP}	-	11.5	-	A	(Note 4)
Power Good Falling (Fault)電圧	V _{PGDFF}	87	90	93	%	FB falling
Power Good Rising (Good)電圧	V _{PGDRG}	90	93	96	%	FB rising
Power Good Rising (Fault)電圧	V _{PGDRF}	107	110	113	%	FB rising
Power Good Falling (Good)電圧	V _{PGDFG}	104	107	110	%	FB falling
Power Good 出力リーク電流	I _{LKPGD}	-	0	5	μA	V _{PGD} =5V
Power Good ON 抵抗	R _{PGD}	-	500	1000	Ω	
ヒカップ保護検出電圧	V _{HCP}	0.26	0.38	0.5	V	FB 端子
ヒカップ保護遅延時間	t _{HCPDLY}	-	250	-	μs	

(Note 4) 実製品の出荷検査は実施していません。

特性データ(参考データ)

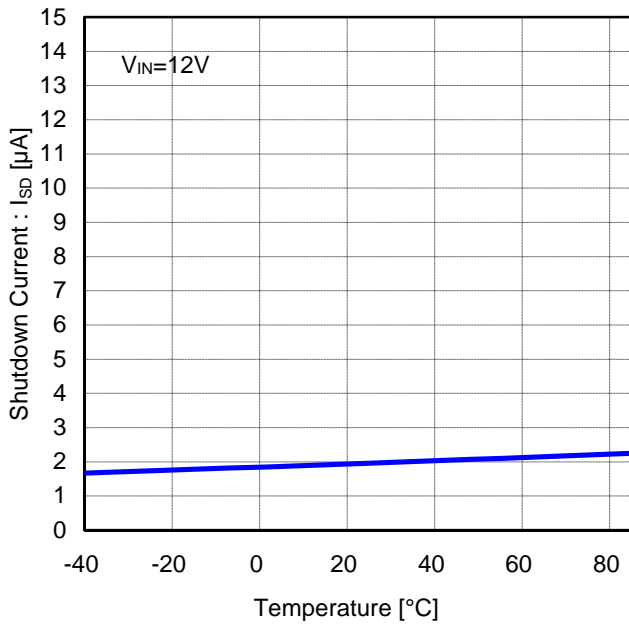


Figure 4. シャットダウン時回路電流 vs 温度

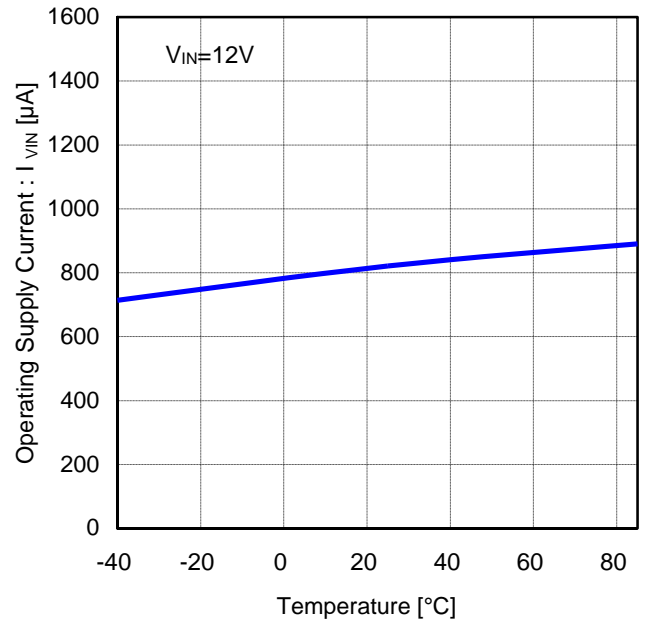


Figure 5. 回路電流 vs 温度

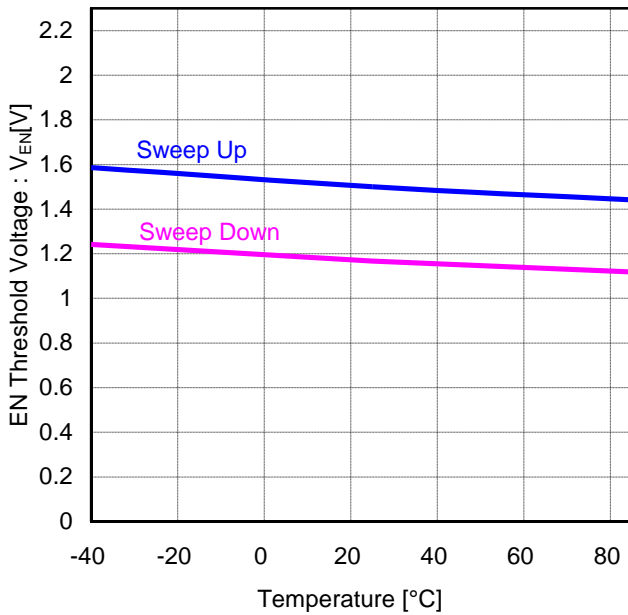


Figure 6. EN スレッシュホールド電圧 vs 温度

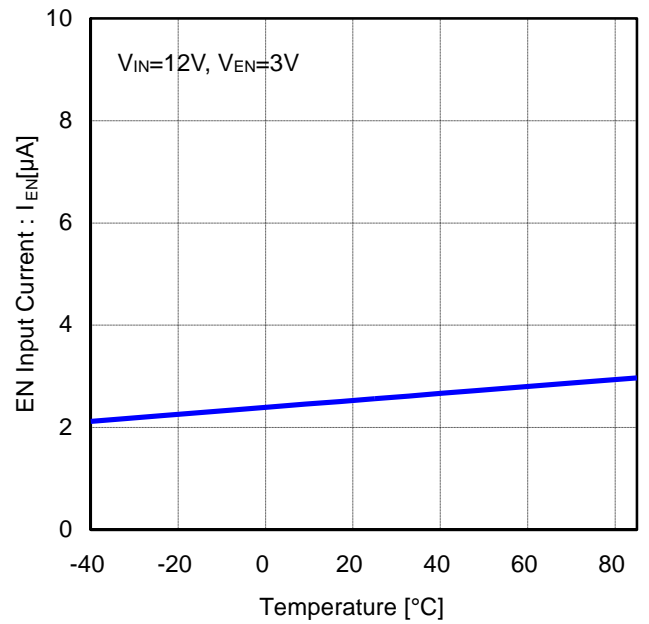


Figure 7. EN 流入電流 vs 温度

特性データ(参考データ)—続き—

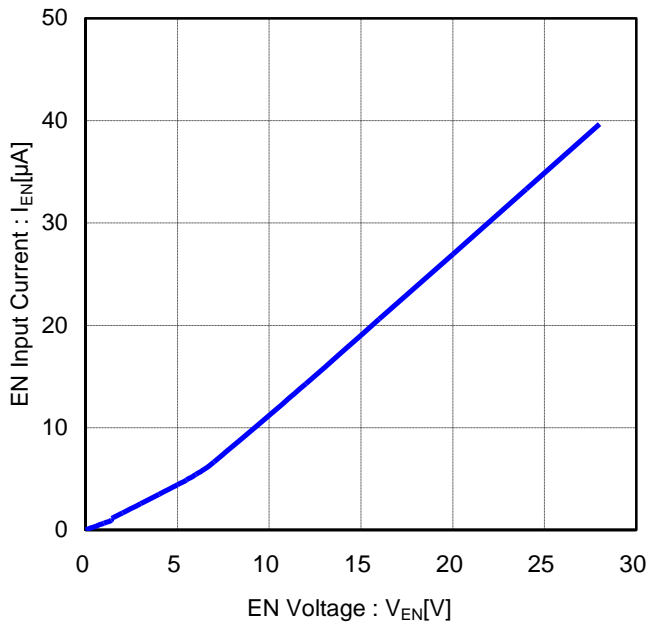


Figure 8. EN 流入電流 vs EN 電圧

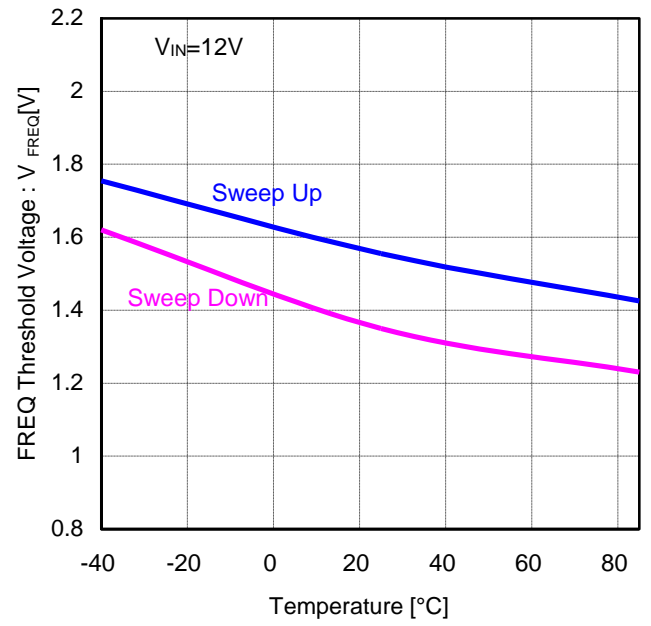


Figure 9. FREQ スレッシュホールド電圧 vs 温度

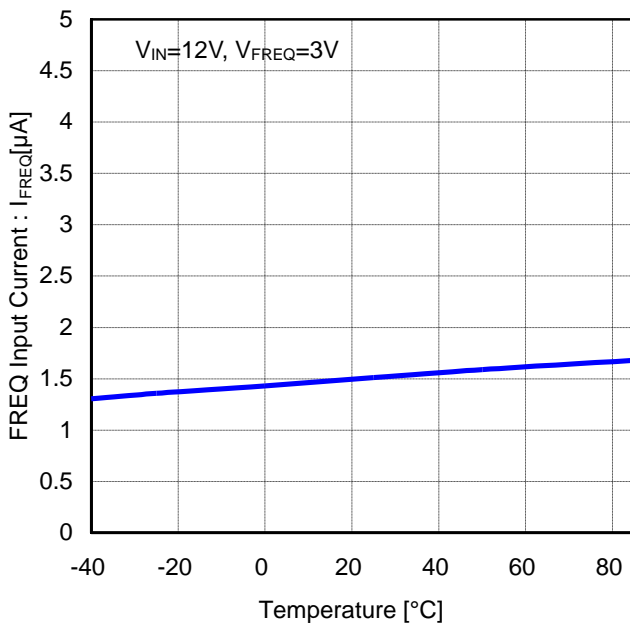


Figure 10. FREQ 流入電流 vs 温度

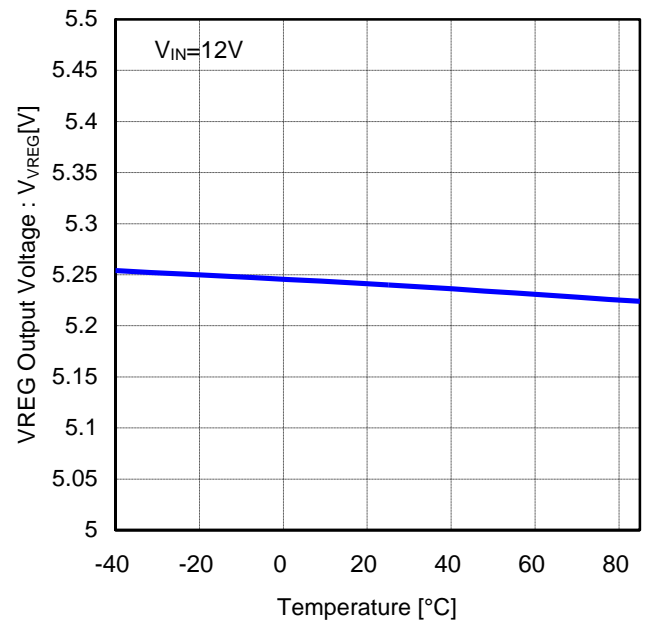


Figure 11. VREG 出力電圧 vs 温度

特性データ(参考データ)—続き—

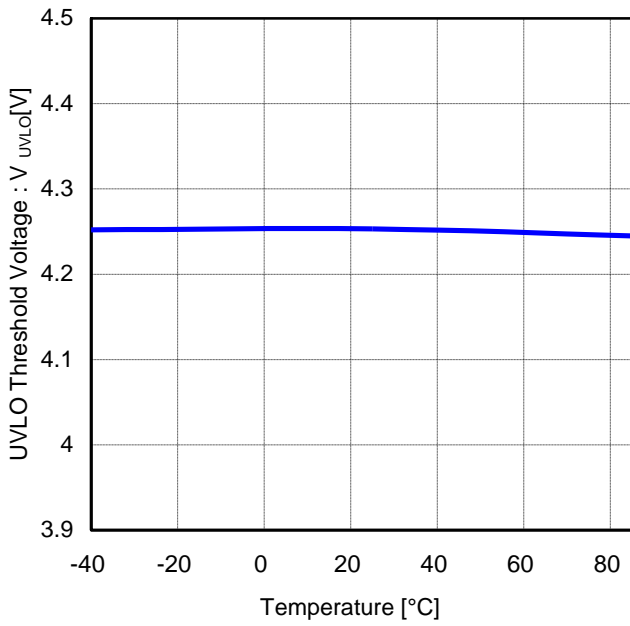


Figure 12. UVLO スレッシュホールド電圧 vs 温度

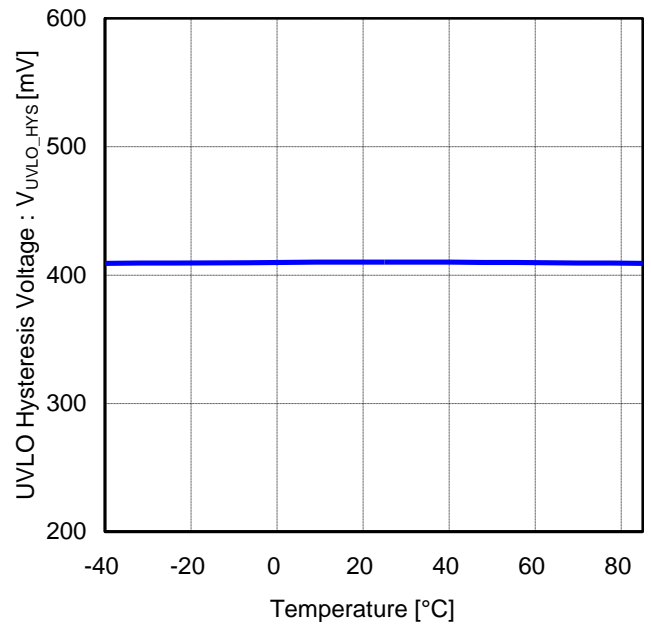


Figure 13. UVLO ヒステリシス電圧 vs 温度

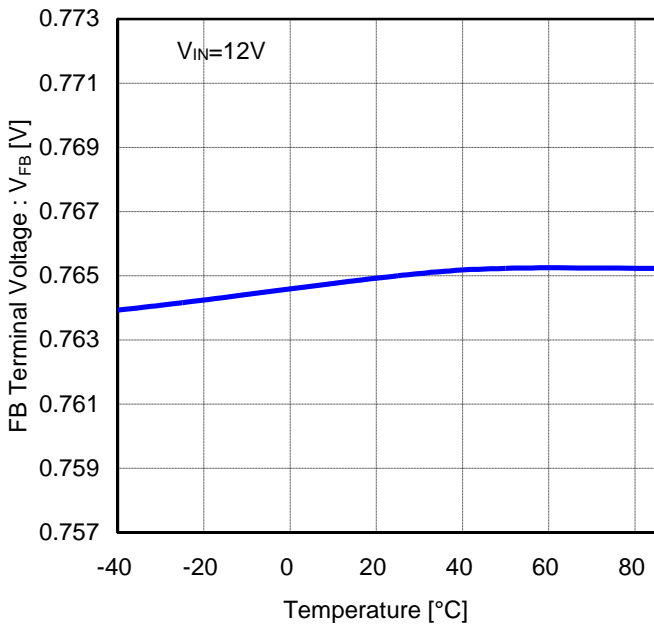


Figure 14. FB 端子電圧 vs 温度

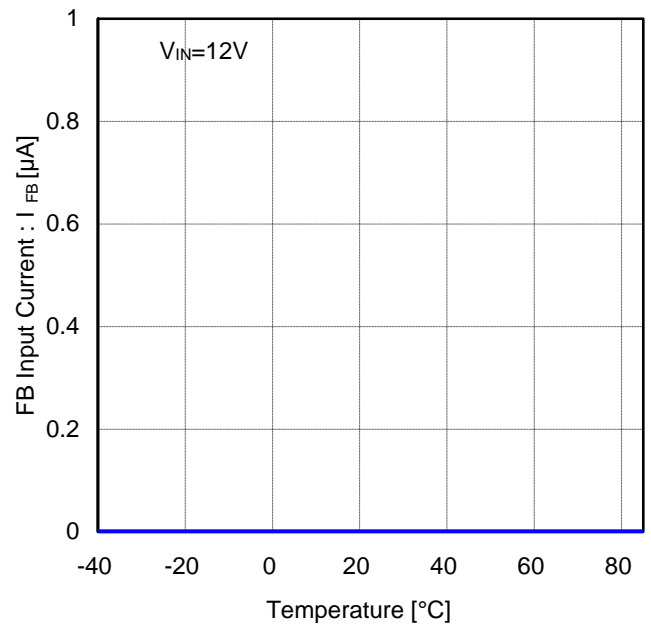


Figure 15. FB 入力電流 vs 温度

特性データ(参考データ)—続き—

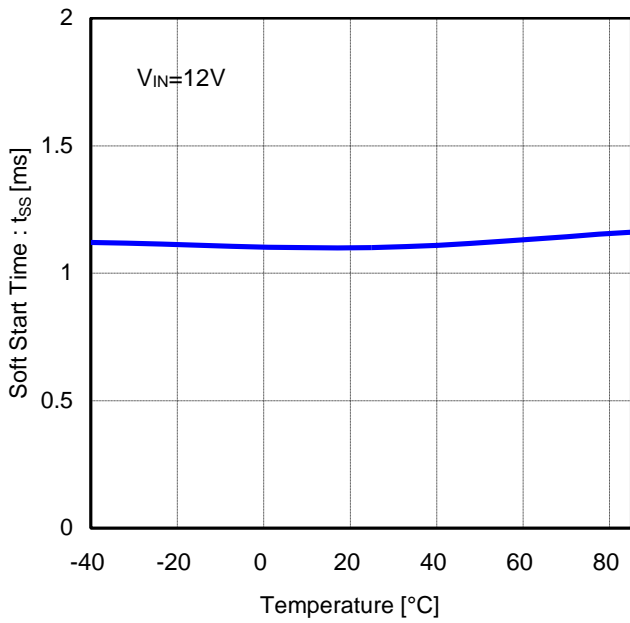


Figure 16. ソフトスタート時間 vs 温度

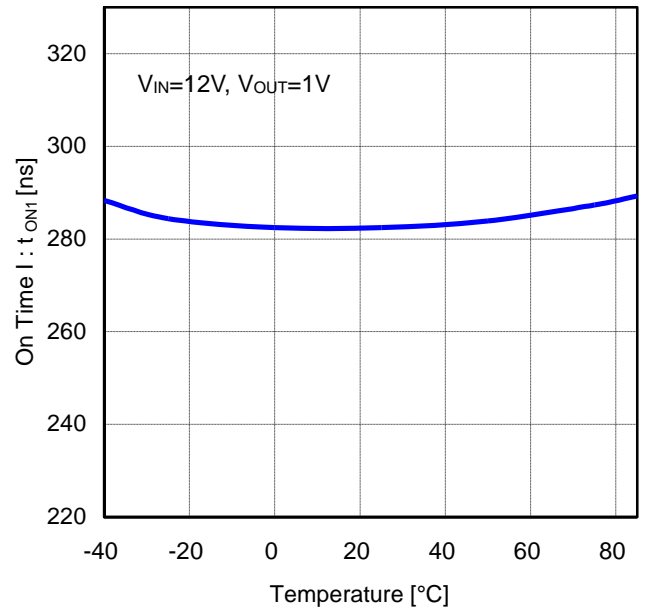


Figure 17. On Time 1 vs 温度

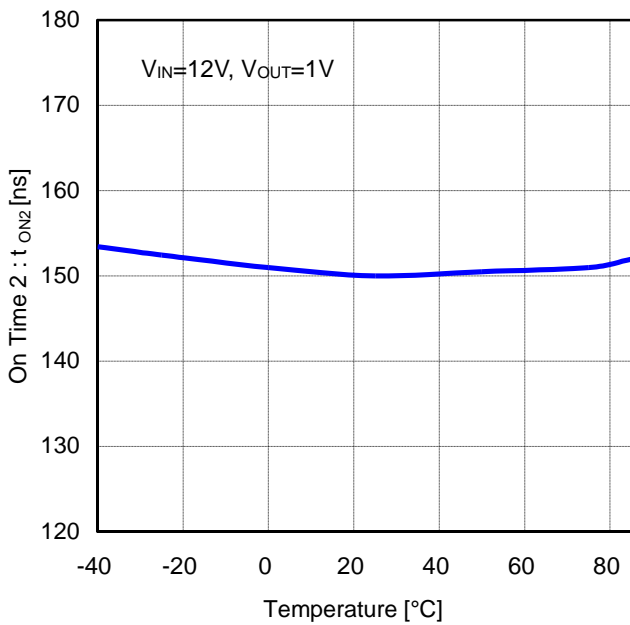


Figure 18. On Time 2 vs 温度

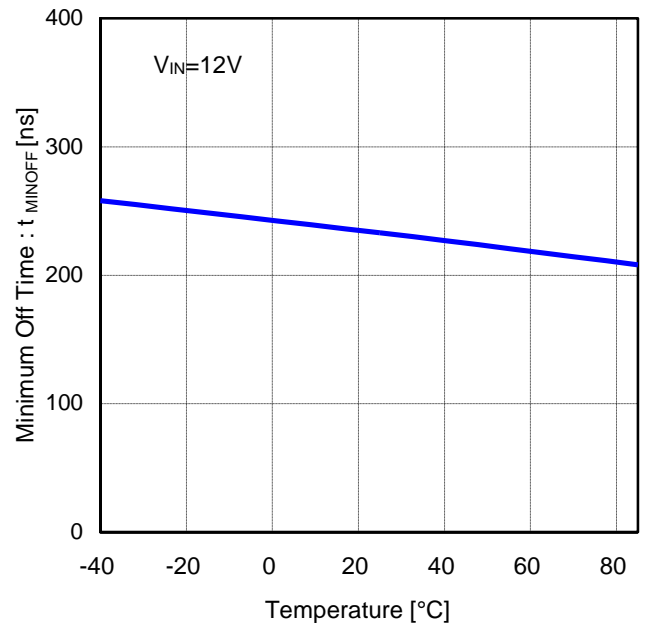


Figure 19. Minimum Off Time vs 温度

特性データ(参考データ)—続き—

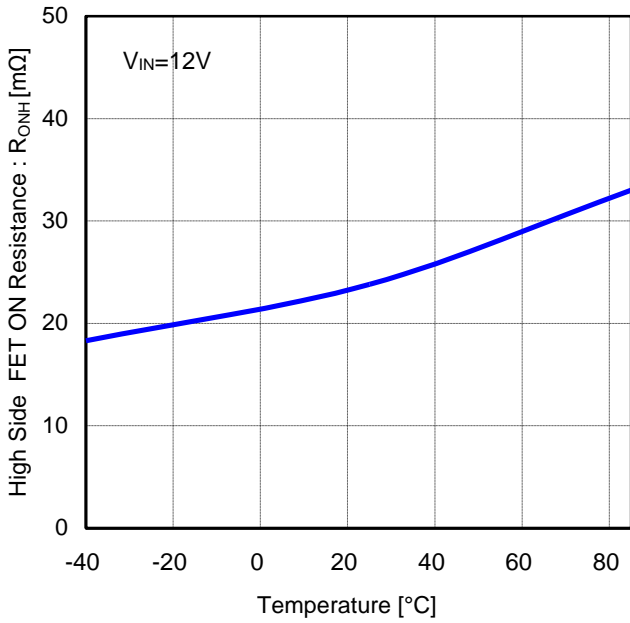


Figure 20. High Side FET ON 抵抗 vs 温度

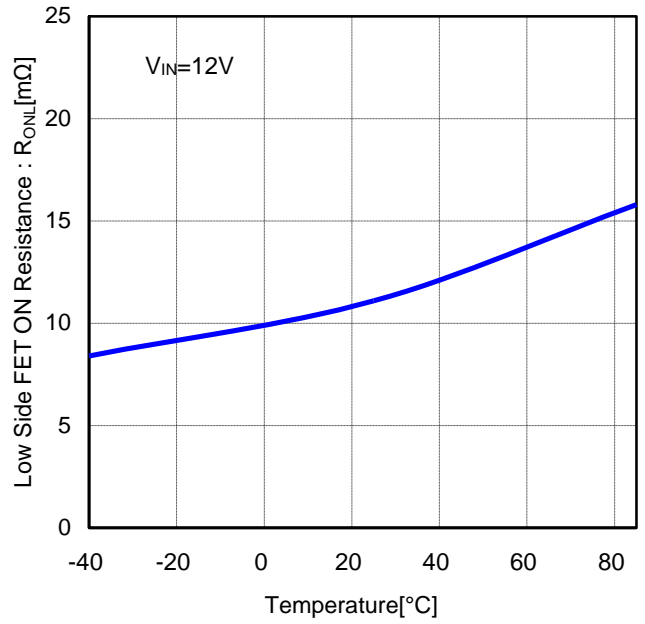


Figure 21. Low Side FET ON 抵抗 vs 温度

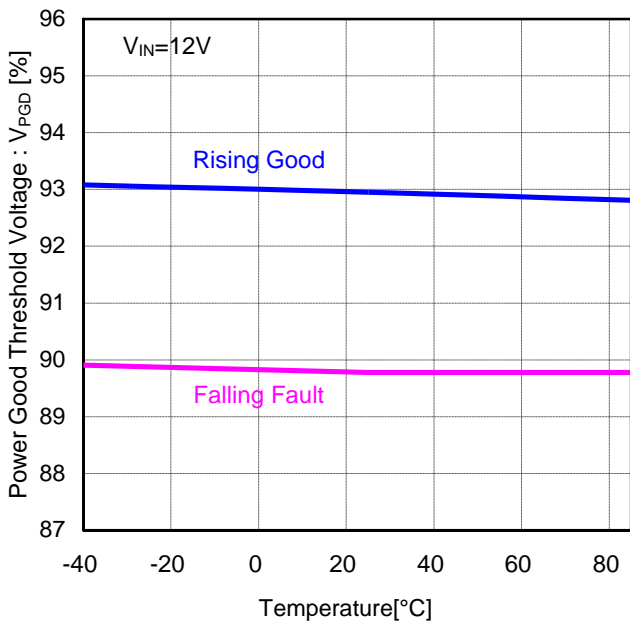


Figure 22. Power Good スレッシュヨルド電圧 vs 温度

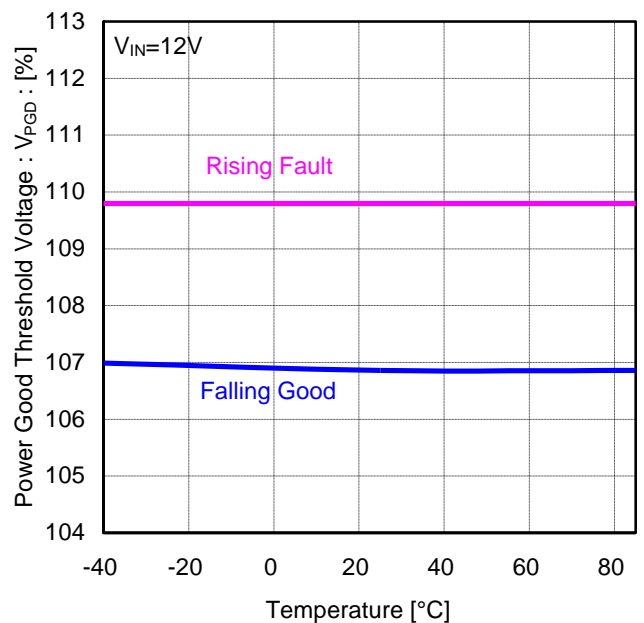


Figure 23. Power Good スレッシュヨルド電圧 vs 温度

特性データ(参考データ)—続き—

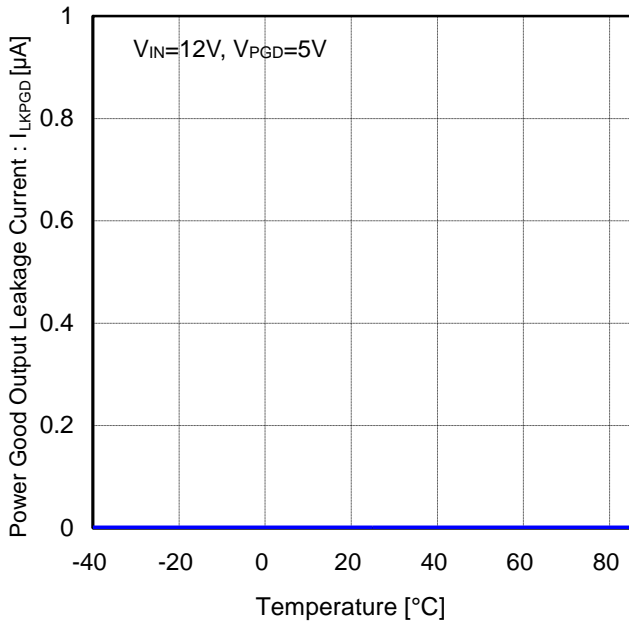


Figure 24. Power Good 出力リーク電流 vs 温度

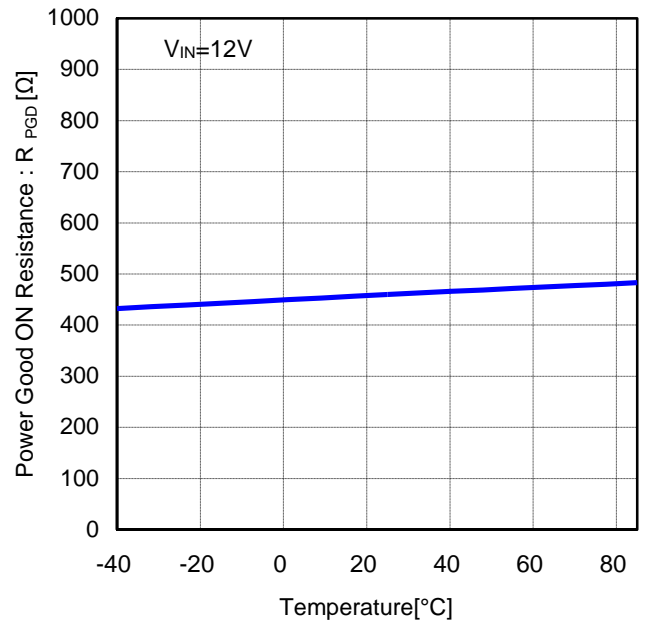


Figure 25. Power Good ON 抵抗 vs 温度

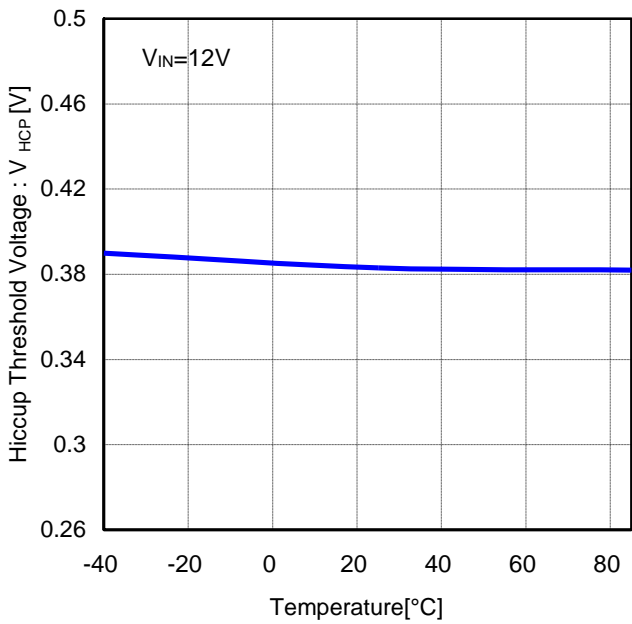


Figure 26. ヒカップ保護検出電圧 vs 温度

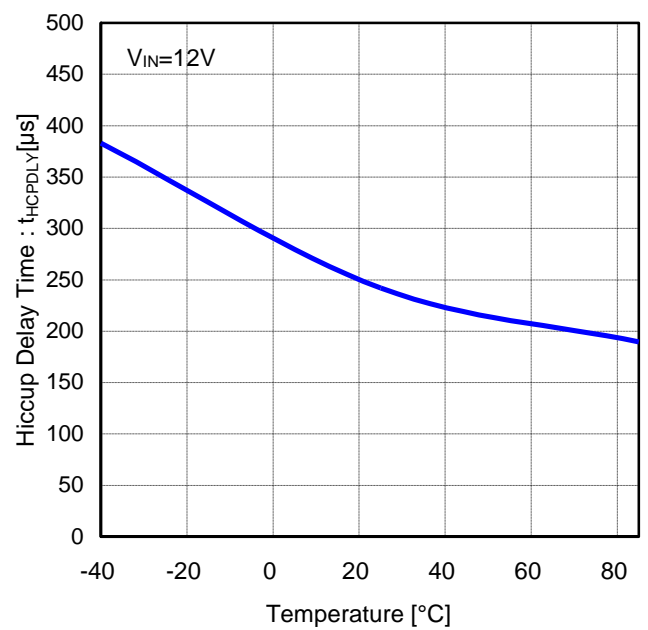


Figure 27. ヒカップ保護遅延時間 vs 温度

特性データ(参考データ)—続き—

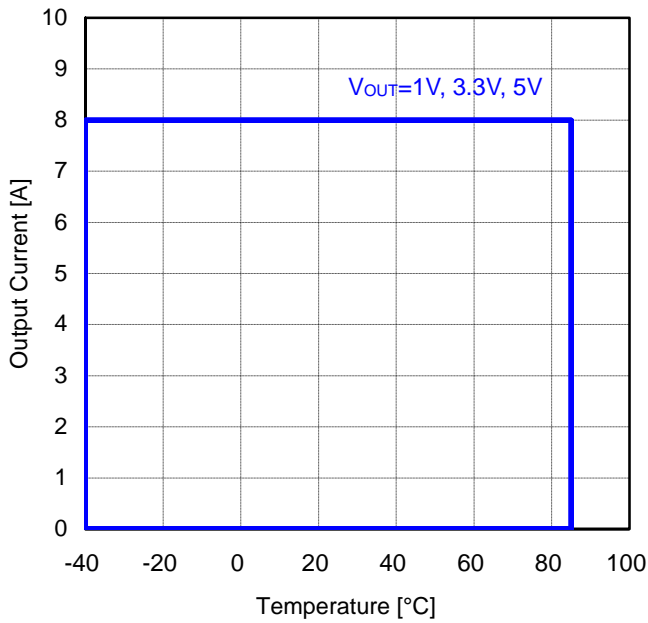


Figure 28. 動作範囲 V_{IN}=12V, FREQ=L(300kHz), (T_J<150°C)
 (弊社評価基板 FR-4, 85mm□,
 銅箔厚:1層目 4層目 70μm, 2層目 3層目 35μm)

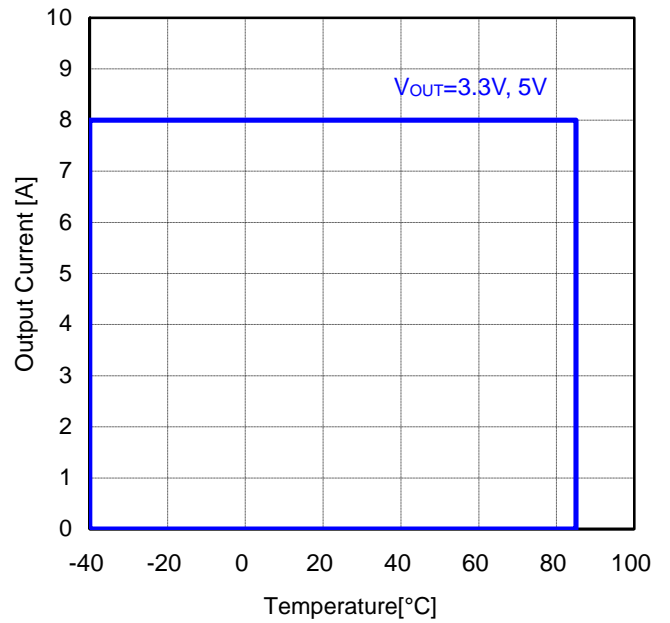


Figure 29. 動作範囲 V_{IN}=24V, FREQ=L(300kHz), (T_J<150°C)
 (弊社評価基板 FR-4, 85mm□,
 銅箔厚:1層目 4層目 70μm, 2層目 3層目 35μm)

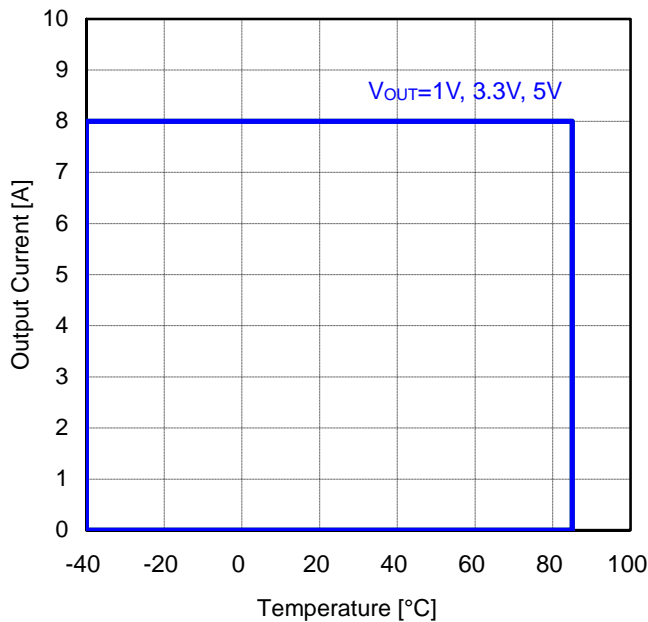


Figure 30. 動作範囲 V_{IN}=12V, FREQ=H(600kHz), (T_J<150°C)
 (弊社評価基板 FR-4, 85mm□,
 銅箔厚:1層目 4層目 70μm, 2層目 3層目 35μm)

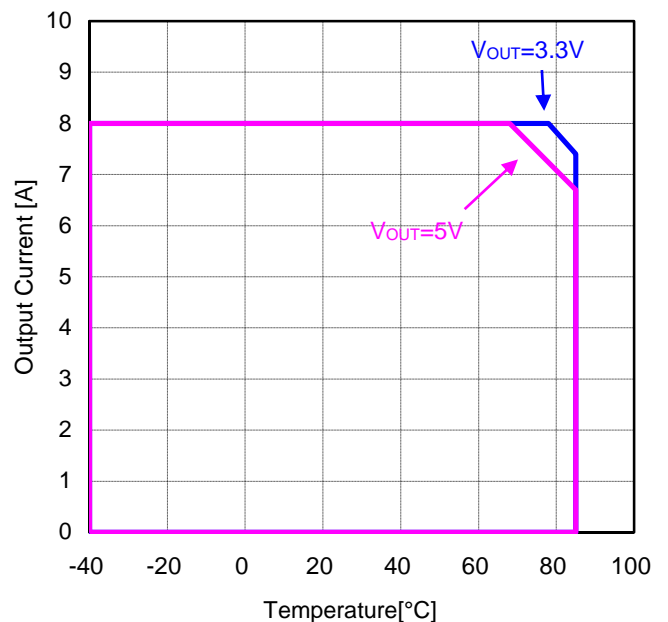


Figure 31. 動作範囲 V_{IN}=24V, FREQ=H(600kHz), (T_J<150°C)
 (弊社評価基板 FR-4, 85mm□,
 銅箔厚:1層目 4層目 70μm, 2層目 3層目 35μm)

特性データ(参考データ)—続き—

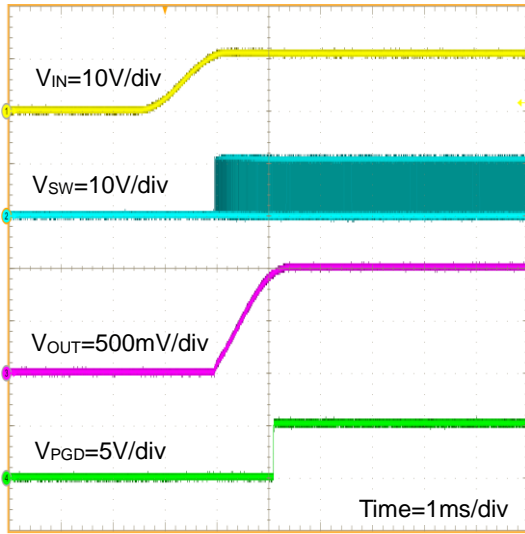


Figure 32. 起動波形 (VIN=VEN)
(VIN=12V, VOUT=1V, FREQ=L(300kHz), RLOAD=0.125Ω)

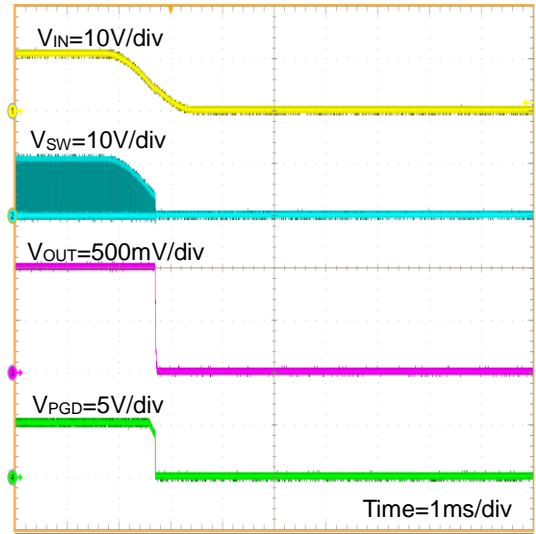


Figure 33. シャットダウン波形 (VIN=VEN)
(VIN=12V, VOUT=1V, FREQ=L(300kHz), RLOAD=0.125Ω)

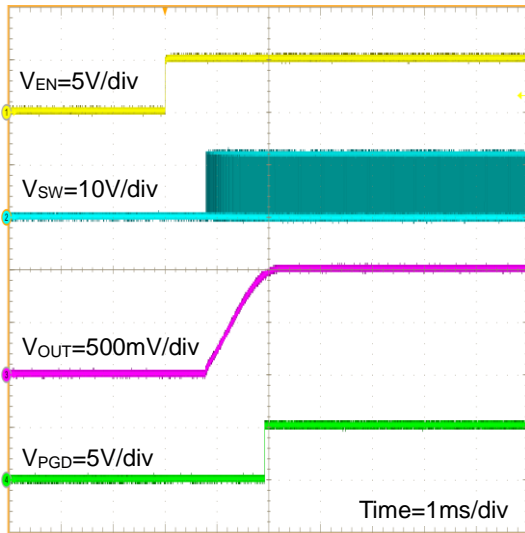


Figure 34. 起動波形 (VEN=0V→5V)
(VIN=12V, VOUT=1V, FREQ=L(300kHz), RLOAD=0.125Ω)

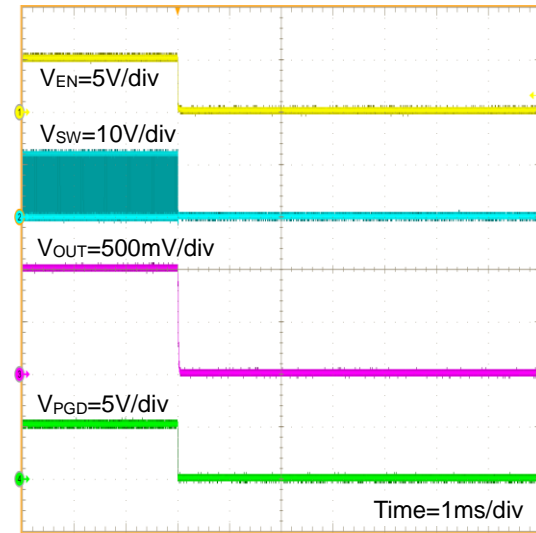


Figure 35. シャットダウン波形 (VEN=5V→0V)
(VIN=12V, VOUT=1V, FREQ=L(300kHz), RLOAD=0.125Ω)

特性データ(参考データ)—続き—

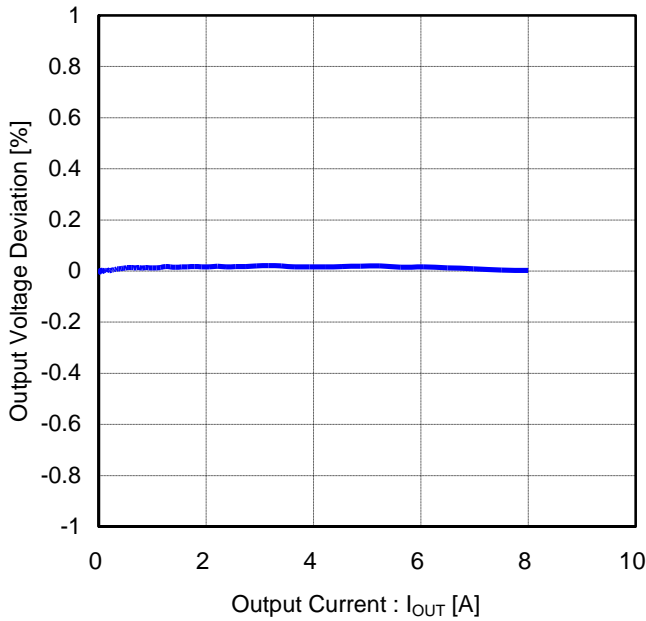


Figure 36. ロードレギュレーション
($V_{IN}=12V$, $V_{OUT}=1V$, FREQ=L(300kHz))

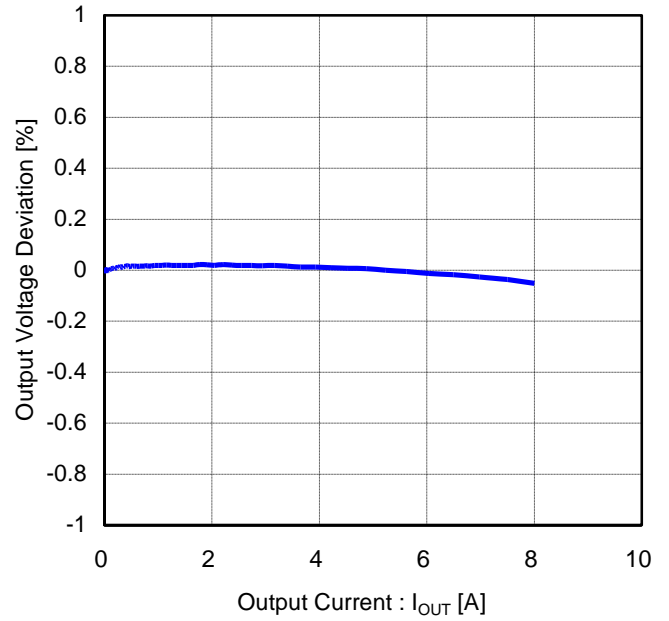


Figure 37. ロードレギュレーション
($V_{IN}=12V$, $V_{OUT}=1V$, FREQ=H(600kHz))

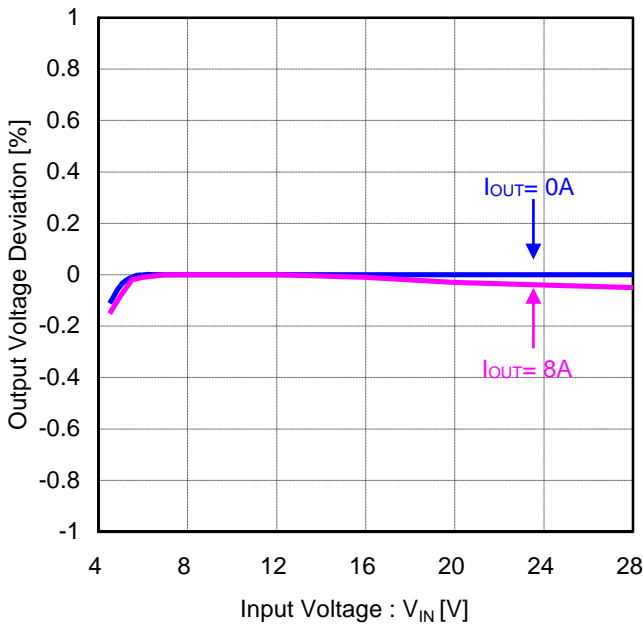


Figure 38. ラインレギュレーション
($V_{IN}=12V$, $V_{OUT}=1V$, FREQ=L(300kHz))

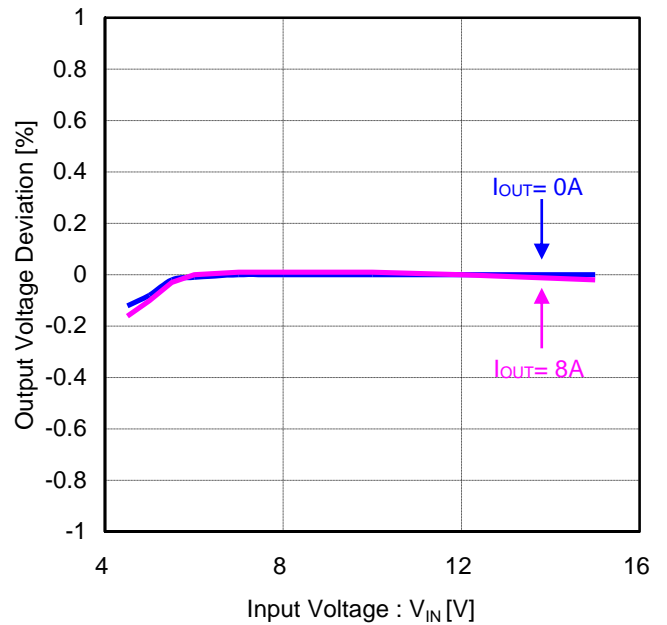


Figure 39. ラインレギュレーション
($V_{IN}=12V$, $V_{OUT}=1V$, FREQ=H(600kHz))

特性データ(参考データ)—続き—

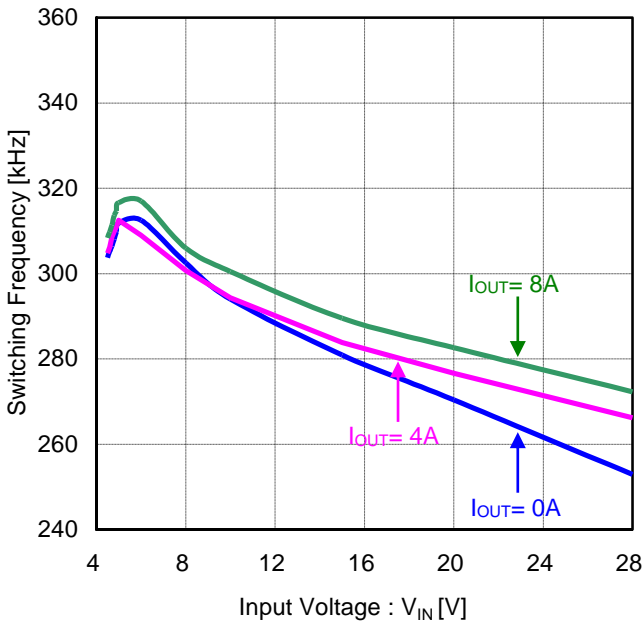


Figure 40. スイッチング周波数 vs 入力電圧
($V_{OUT}=1V$, $FREQ=L(300kHz)$)

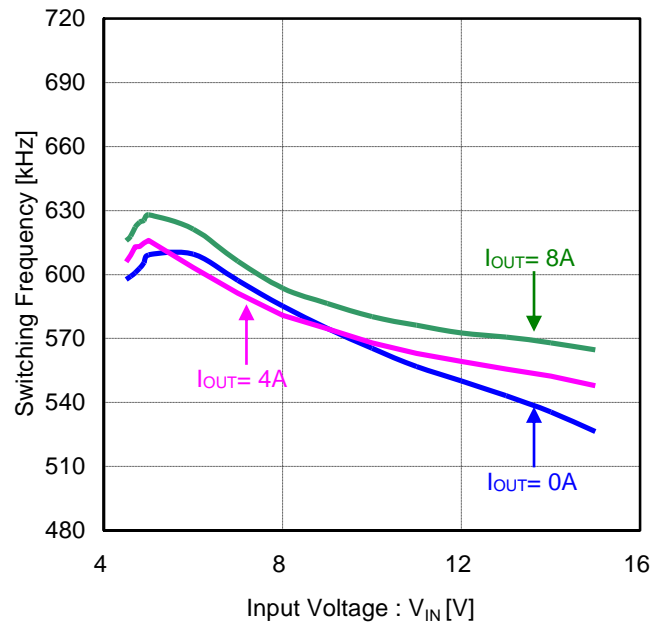


Figure 41. スイッチング周波数 vs 入力電圧
($V_{OUT}=1V$, $FREQ=H(600kHz)$)

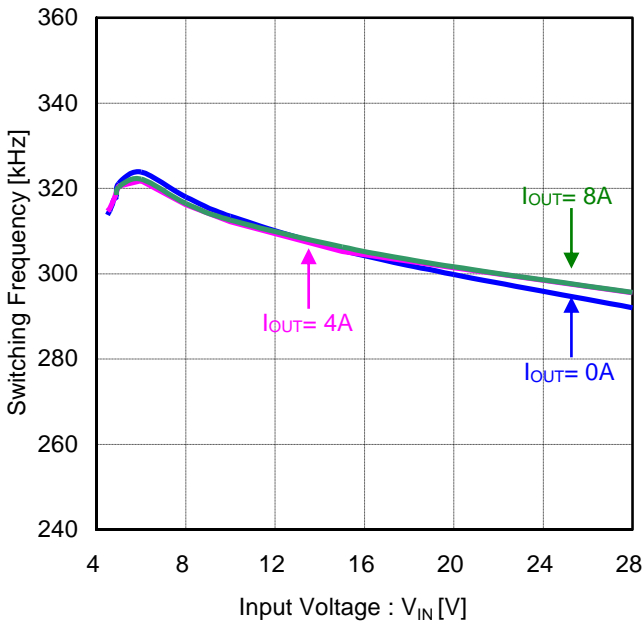


Figure 42. スイッチング周波数 vs 入力電圧
($V_{OUT}=3.3V$, $FREQ=L(300kHz)$)

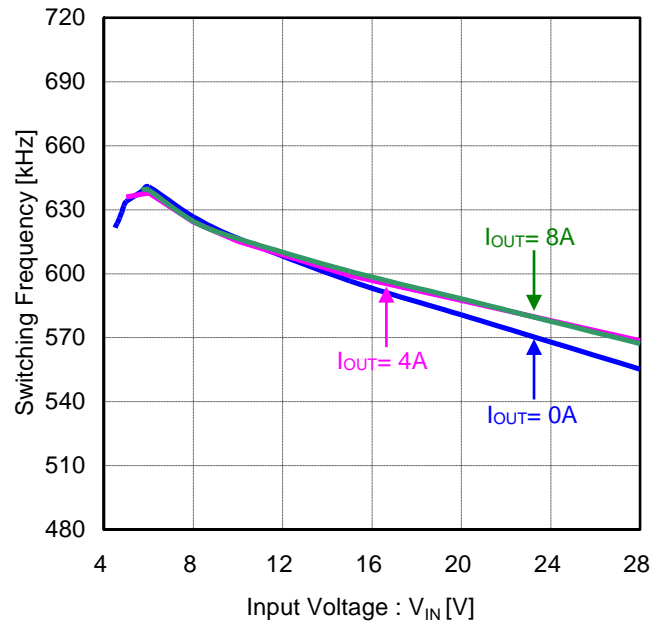


Figure 43. スイッチング周波数 vs 入力電圧
($V_{OUT}=3.3V$, $FREQ=H(600kHz)$)

特性データ(参考データ)—続き—

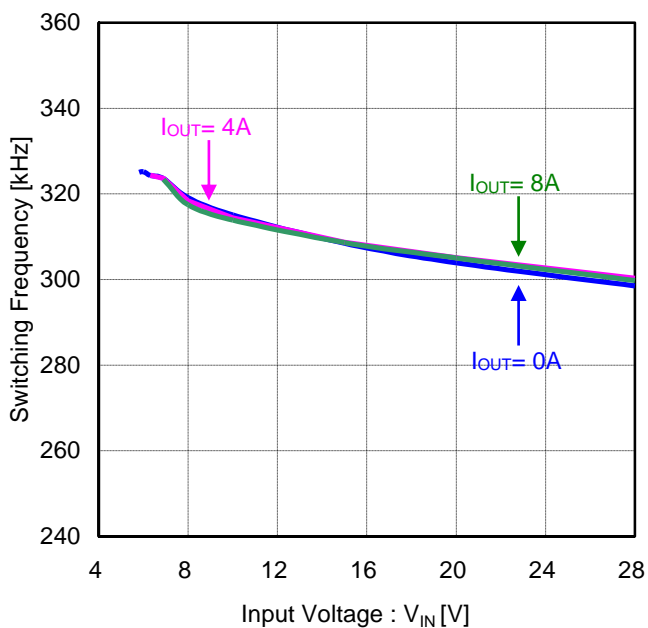


Figure 44. スイッチング周波数 vs 入力電圧
(V_{OUT}=5V, FREQ=L(300kHz))

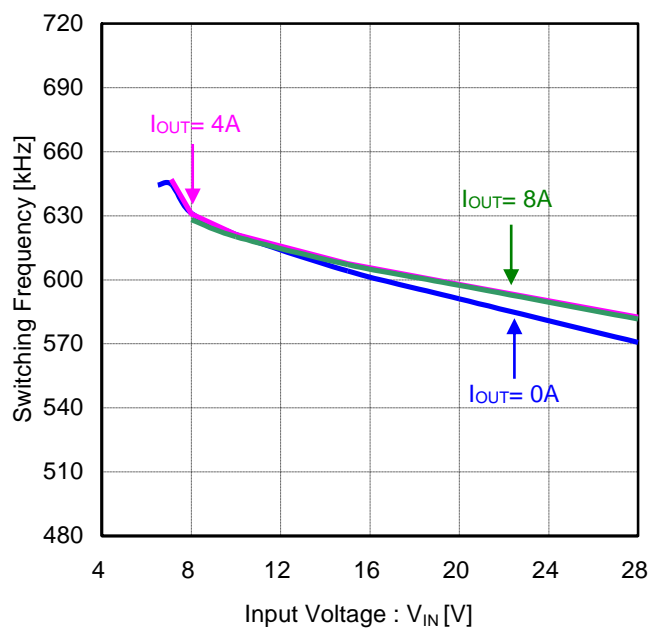


Figure 45. スイッチング周波数 vs 入力電圧
(V_{OUT}=5V, FREQ=H(600kHz))

機能説明

1. 基本動作

(1) 固定オンタイム制御

BD9F800MUX-Z は、固定オンタイム制御方式の 1ch 同期整流降圧 DC/DC コンバータです。

V_{OUT} / V_{IN} で決まる DUTY 比からスイッチング周波数が 300kHz(Typ) または 600kHz(Typ) となるように、デバイス内部でオンタイムを制御します。これにより、 V_{OUT} / V_{IN} により決まる一定のオンタイムにおいて周波数 300kHz(Typ) または 600kHz(Typ) でスイッチング動作します。

(2) イネーブル制御

EN 端子に印加される電圧によって、デバイスのシャットダウンをコントロールできます。EN 端子電圧が 2.3V (Min) に達すると内部回路が動作しデバイスが起動します。EN 端子にてシャットダウン制御を行う場合は、シャットダウン区間 (EN の Low 区間) を 100 μ s 以上に設定してください。EN による起動は、電源電圧投入と同時、または電源電圧投入後にしてください。

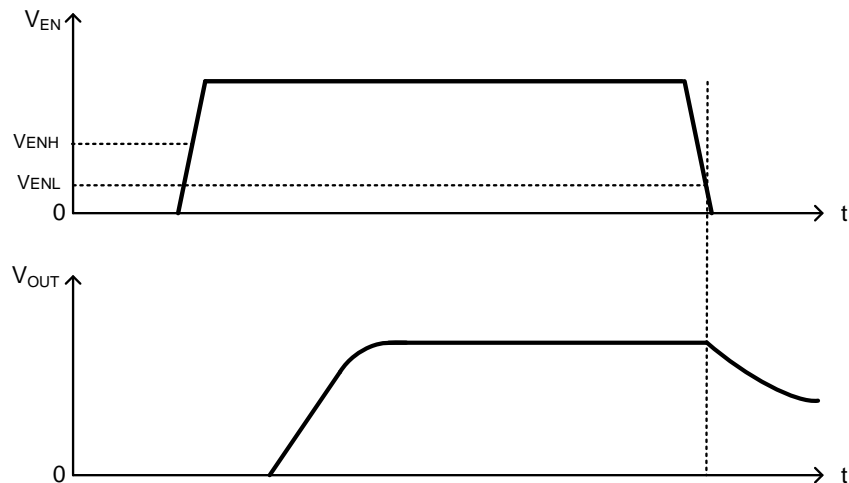


Figure 46. イネーブル制御中の ON/OFF 切り替え推移

(3) ソフトスタート機能

EN 端子を High にすると、ソフトスタート機能が動作し出力電圧が緩やかに立ち上がります。また、ソフトスタート機能により出力電圧のオーバーシュートや突入電流を防ぐことができます。出力電圧の立ち上がり時間は 1ms (Typ) です。

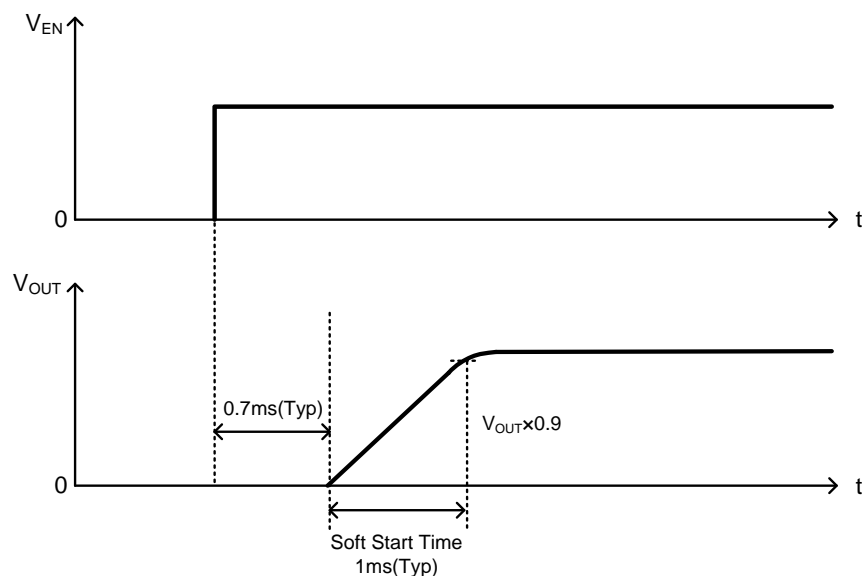


Figure 47. ソフトスタートタイミングチャート

(4) パワーグッド機能

出力電圧が設定電圧の $\pm 7\%$ (Typ)以内の電圧に達すると PGD 端子に内部接続されているオープンドレイン Nch MOSFET が OFF し、PGD 端子が Hi-Z 状態になります。また出力電圧が設定電圧の $\pm 10\%$ (Typ)以外に達するとオープンドレイン Nch MOSFET が ON し、PGD 端子は 500Ω (Typ)で pull-down します。 $20k\Omega \sim 100k\Omega$ 程度の抵抗で電源に pull-up してご使用ください。

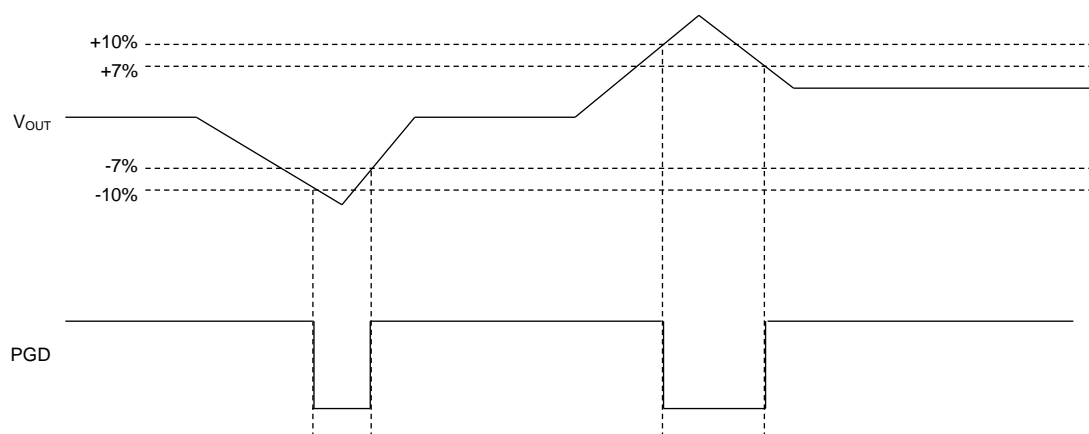


Figure 48. PGD タイミングチャート

2. 保護機能

保護回路は突発的な事故による破壊防止に有効なもので連続的な保護動作でのご使用はしないでください。

(1) 過電流保護機能, 短絡保護機能(OCPL, SCP)

過電流保護機能は、下側 MOS FET を流れる電流をスイッチング周期 1 サイクルごとに制限することで実現します。下側 MOS FET が ON 状態の時にコイル電流がソース電流制限設定値 I_{OCP} 11.5A(Typ) を超えていると、FB 電圧が REF 電圧以下になっても上側 MOS FET を ON することはできず、 I_{OCP} を下回るまで下側 MOS FET の ON 状態を継続します。 I_{OCP} を下回ると、下側 MOS FET を OFF し、上側 MOS FET を ON します。その結果、周波数、duty 共に変動するため、出力電圧が低下してしまう場合があります。

OCP により出力が低下している状態で、OCP が解除されると高速負荷応答時の動作により、出力が持ち上がる可能性があります。

FB 端子電圧が 0.38V(Typ) を下回り、その状態が 250 μ s(Typ) 継続すると 8ms(Typ) の間動作を停止し、その後再起動します。

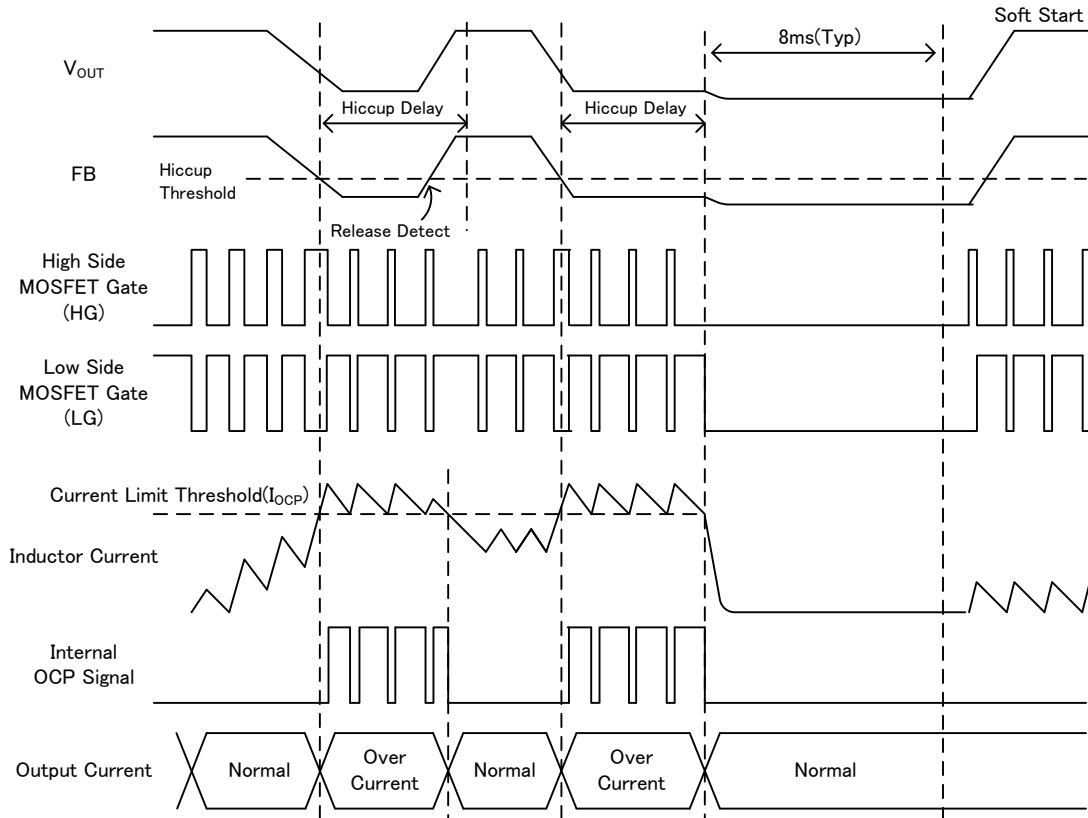


Figure 49. 過電流保護機能、短絡保護機能タイミングチャート

(2) 下側シンク過電流保護(RCP)

下側 MOS FET が ON 状態の時にコイル電流がシンク電流制限設定値 3.5A(Typ) を超えると下側 MOS FET を OFF します。

(3) 上側過電流保護(OCPH)

上側 MOS FET が ON 状態の時にコイル電流が電流制限設定値 15.5A(Typ) を超えると上側 MOS FET を OFF します。

(4) 低電圧誤動作防止 (UVLO)

V_{IN} 端子電圧が 3.8V (Typ)以下の時、シャットダウン状態になります。

V_{IN} 端子電圧が 4.2V (Typ)以上の時、起動動作になります。

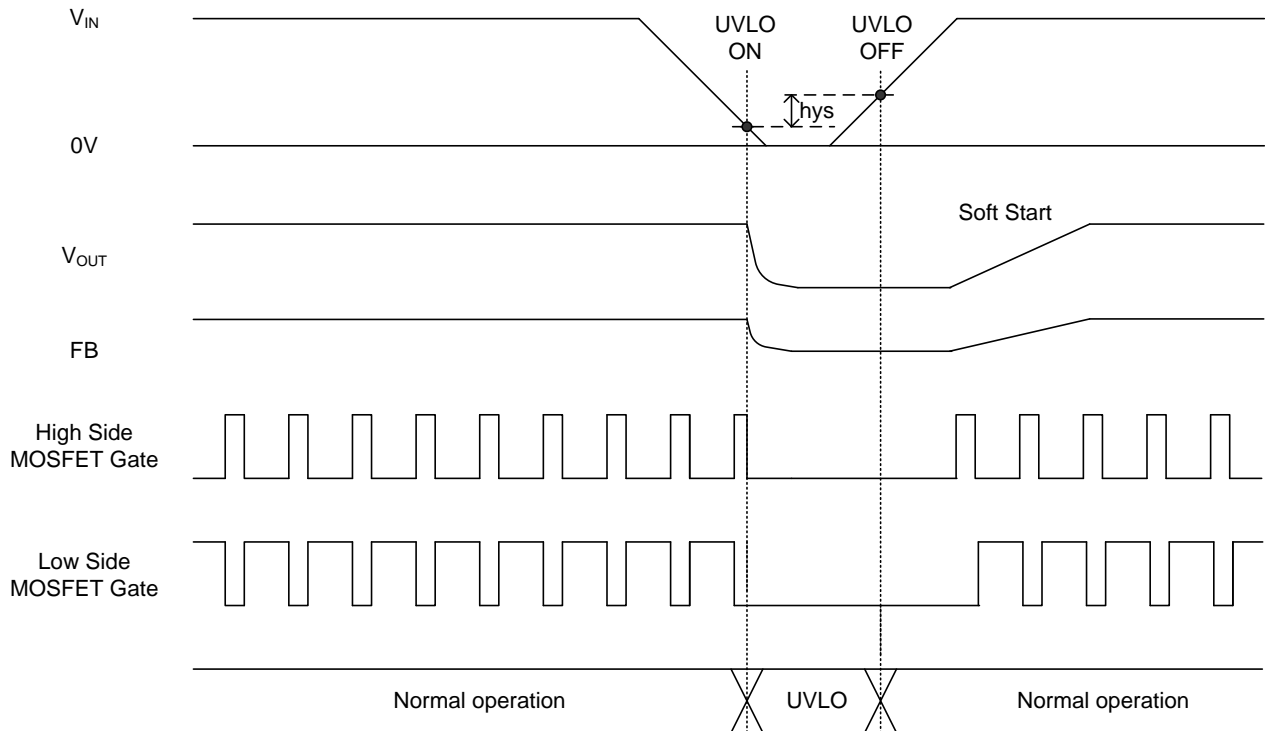


Figure 50. UVLO タイミングチャート

(5) サーマルシャットダウン機能

チップ温度が $T_j=175^{\circ}\text{C}$ (Typ)を超えると DC/DC コンバータの出力を停止します。また、温度が低下すると、 25°C (Typ) のヒステリシスをもって復帰します。熱遮断回路は、あくまでも $T_{j\text{max}}=150^{\circ}\text{C}$ を超えた異常状態下での熱的暴走からデバイスを遮断することを目的とした回路であり、セットの保護及び保証を目的とはしておりません。よって、この回路の機能を利用したセットの保護設計は絶対に避けてください。

熱遮断回路が動作すると 8ms(Typ)の間動作を停止し、その後再起動します。

応用回路例($V_{OUT}=1V$, $F_{OSC}=300kHz$)

項目	記号	仕様例
入力電圧	V_{IN}	12 V
出力電圧	V_{OUT}	1 V
スイッチング周波数	F_{OSC}	300kHz(Typ)
出力最大負荷	I_{OMAX}	8A

注意：実動作環境下でジャンクション温度が 150°C 以下となるようご使用ください。

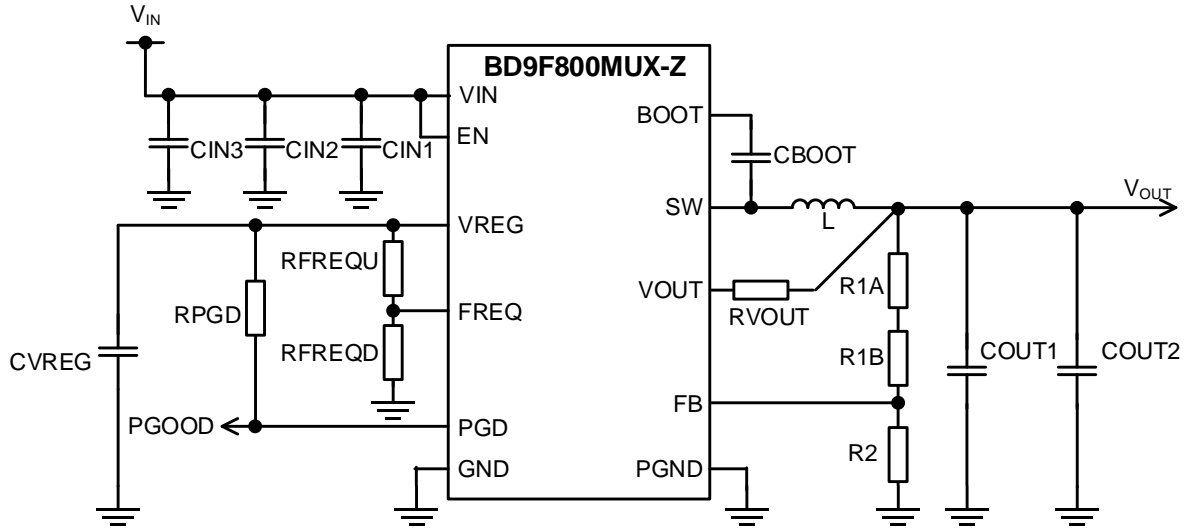


Figure 51. アプリケーション回路例

Table 1. 推奨回路定数

Part No.	Value	Company	Part Name
R1A	0 Ω	ROHM	MCR01MZPJ000
R1B	6.8 kΩ	ROHM	MCR01MZPD6801
R2	22 kΩ	ROHM	MCR01MZPD2202
RPGD	100 kΩ	ROHM	MCR01MZPJ104
RFREQU	-	-	-
RFREQD	10 kΩ	ROHM	MCR01MZPJ103
RVOUT	0 Ω	ROHM	MCR01MZPJ000
CIN1 ^(Note 1)	0.1 μF	Murata	GRM155R61H104ME14
CIN2 ^(Note 2)	10 μF	Murata	GRM32ER61H106MA12
CIN3 ^(Note 2)	10 μF	Murata	GRM32ER61H106MA12
COUT1 ^(Note 3)	47 μF	Murata	GRM31CR60J476ME19
COUT2 ^(Note 3)	22 μF	Murata	GRM21BR60J226ME39
CBOOT ^(Note 4)	0.1 μF	Murata	GRM152R61A104ME19
CVREG ^(Note 5)	2.2 μF	Murata	GRM188R61A225KE34
L	2.2μH	Murata	FDVE1040-H-2R2M

(Note 1) 高周波ノイズの影響を低減するために、CIN1 のセラミックコンデンサを VIN ピン、PGND ピンの極力近くに配置してください。

(Note 2) 入力コンデンサの容量は、セラミックコンデンサの温度特性、DC バイアス特性等を考慮して、実容量が 10μF(300kHz)を下回らないように設定してください。

(Note 3) 出力コンデンサの温度特性・DC バイアス特性等により容量値がシフトする場合、位相特性が変動する可能性があります。十分実機でご確認のうえ、設定してください。選定の際は使用するコンデンサのデータシートよりご確認ください。また、出力コンデンサはセラミックコンデンサをご使用ください。

(Note 4) ブートストラップコンデンサの容量は、セラミックコンデンサの温度特性、DC バイアス特性等を考慮して、実容量が 0.047μF を下回らないように設定してください。

(Note 5) CVREG の容量はセラミックコンデンサの温度特性、DC バイアス特性等を考慮して、実容量が 1μF を下回らないように設定してください。

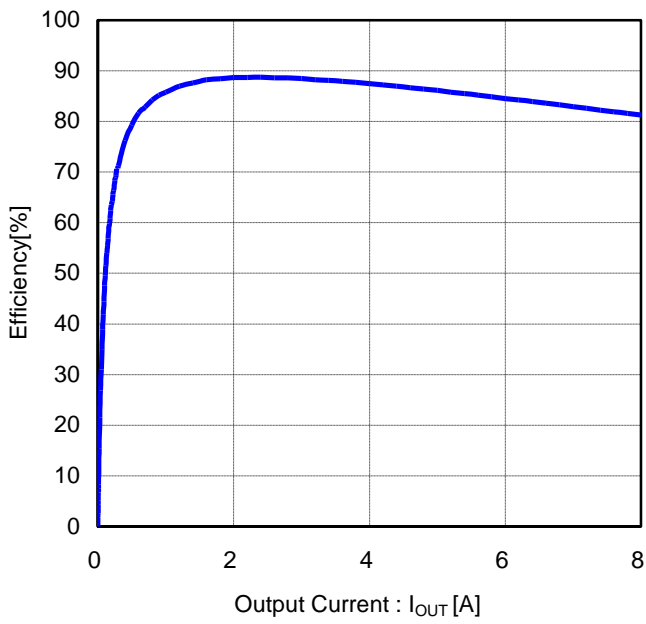


Figure 52. 効率 vs 出力電流
($V_{IN}=12V$, $V_{OUT}=1V$, $FREQ=L(300kHz)$)

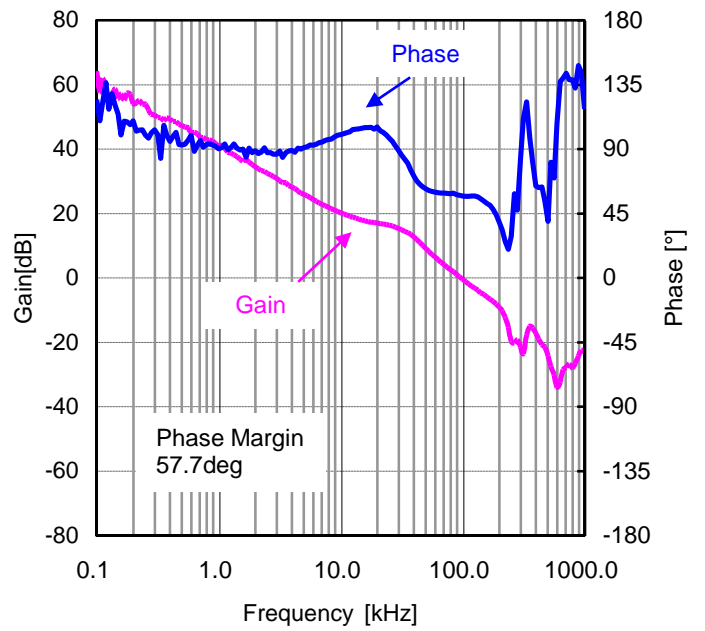


Figure 53. 位相特性 $I_{OUT}=8A$
($V_{IN}=12V$, $V_{OUT}=1V$, $FREQ=L(300kHz)$)

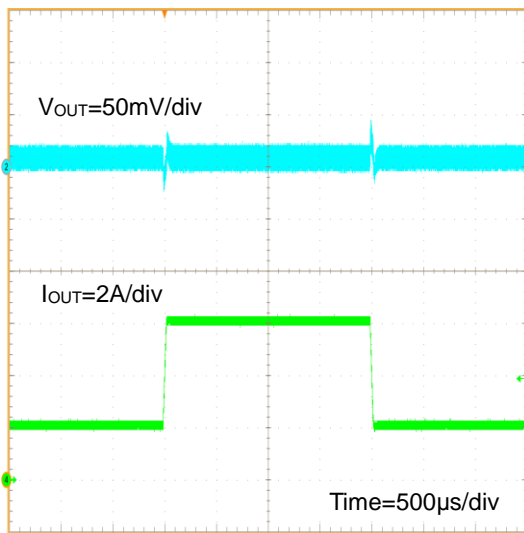


Figure 54. 負荷応答波形 $I_{OUT}=2A - 6A$
($V_{IN}=12V$, $V_{OUT}=1V$, $FREQ=L(300kHz)$)

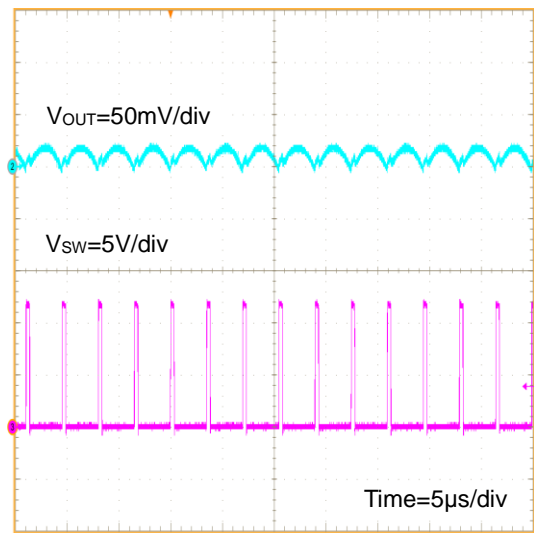


Figure 55. V_{OUT} リップル波形 $I_{OUT}=8A$
($V_{IN}=12V$, $V_{OUT}=1V$, $FREQ=L(300kHz)$)

応用回路例($V_{OUT}=1V$, $F_{OSC}=600kHz$)

項目	記号	仕様例
入力電圧	V_{IN}	12 V
出力電圧	V_{OUT}	1 V
スイッチング周波数	F_{OSC}	600kHz(Typ)
出力最大負荷	I_{OMAX}	8A

注意：実動作環境下でジャンクション温度が 150°C 以下となるようご使用ください。

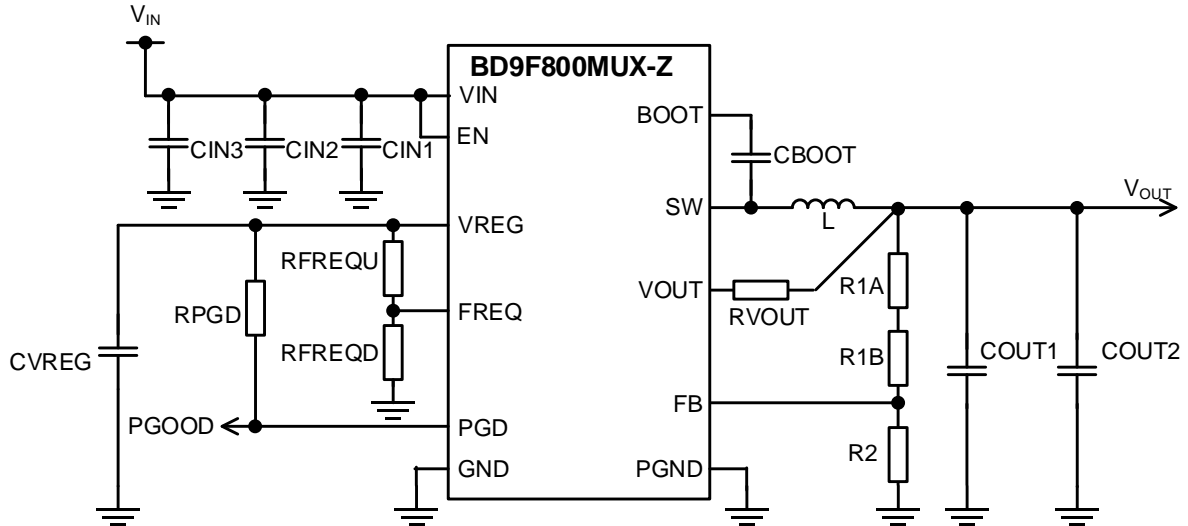


Figure 56. アプリケーション回路例

Table 2. 推奨回路定数

Part No.	Value	Company	Part Name
R1A	0 Ω	ROHM	MCR01MZPJ000
R1B	6.8 kΩ	ROHM	MCR01MZPD6801
R2	22 kΩ	ROHM	MCR01MZPD2202
RPGD	100 kΩ	ROHM	MCR01MZPJ104
RFREQU	10 kΩ	ROHM	MCR01MZPJ103
RFREQD	-	-	-
RVOUT	0 Ω	ROHM	MCR01MZPJ000
CIN1 ^(Note 1)	0.1 μF	Murata	GRM155R61H104ME14
CIN2 ^(Note 2)	10 μF	Murata	GRM32ER61H106MA12
CIN3 ^(Note 2)	10 μF	Murata	GRM32ER61H106MA12
COUT1 ^(Note 3)	47 μF	Murata	GRM31CR60J476ME19
COUT2 ^(Note 3)	-	-	-
CBOOT ^(Note 4)	0.1 μF	Murata	GRM152R61A104ME19
CVREG ^(Note 5)	2.2 μF	Murata	GRM188R61A225KE34
L	1.0μH	Murata	FDUE1040D-H-1R0M

(Note 1) 高周波ノイズの影響を低減するために、CIN1 のセラミックコンデンサを VIN ピン、PGND ピンの極力近くに配置してください。

(Note 2) 入力コンデンサの容量は、セラミックコンデンサの温度特性、DC バイアス特性等を考慮して、実容量が 6μF(600kHz)を下回らないように設定してください。

(Note 3) 出力コンデンサの温度特性・DC バイアス特性等により容量値がシフトする場合、位相特性が変動する可能性があります。十分実機でご確認のうえ、設定してください。選定の際は使用するコンデンサのデータシートよりご確認ください。また、出力コンデンサはセラミックコンデンサをご使用ください。

(Note 4) ブートストラップコンデンサの容量は、セラミックコンデンサの温度特性、DC バイアス特性等を考慮して、実容量が 0.047μF を下回らないように設定してください。

(Note 5) CVREG の容量はセラミックコンデンサの温度特性、DC バイアス特性等を考慮して、実容量が 1μF を下回らないように設定してください。

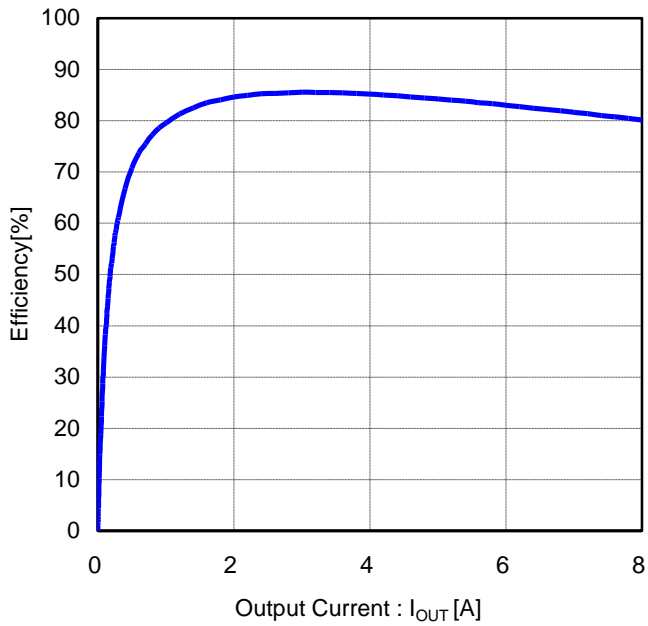


Figure 57. 効率 vs 出力電流
($V_{IN}=12V$, $V_{OUT}=1V$, $FREQ=H(600kHz)$)

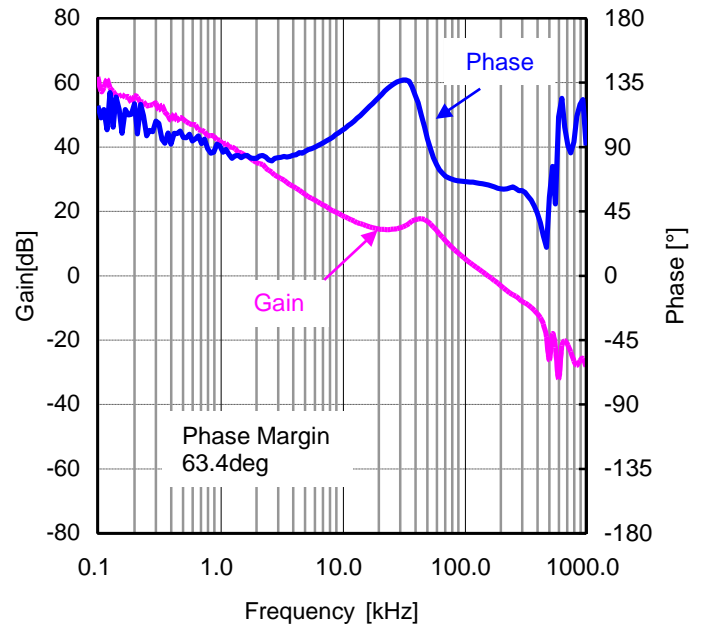


Figure 58. 位相特性 $I_{OUT}=8A$
($V_{IN}=12V$, $V_{OUT}=1V$, $FREQ=H(600kHz)$)

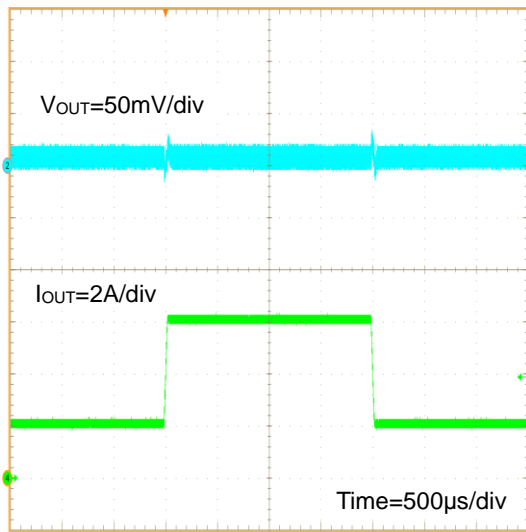


Figure 59. 負荷応答波形 $I_{OUT}=2A - 6A$
($V_{IN}=12V$, $V_{OUT}=1V$, $FREQ=H(600kHz)$)

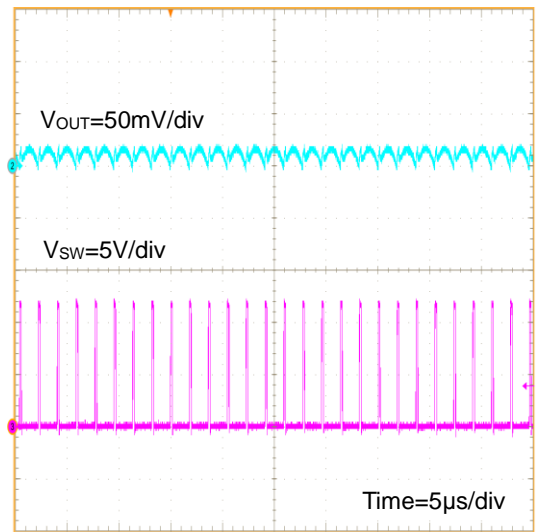


Figure 60. V_{OUT} リップル波形 $I_{OUT}=8A$
($V_{IN}=12V$, $V_{OUT}=1V$, $FREQ=H(600kHz)$)

応用回路例($V_{OUT}=1.2V$, $F_{OSC}=300kHz$)

項目	記号	仕様例
入力電圧	V_{IN}	12 V
出力電圧	V_{OUT}	1.2 V
スイッチング周波数	F_{OSC}	300kHz(Typ)
出力最大負荷	I_{OMAX}	8A

注意：実動作環境下でジャンクション温度が 150°C 以下となるようご使用ください。

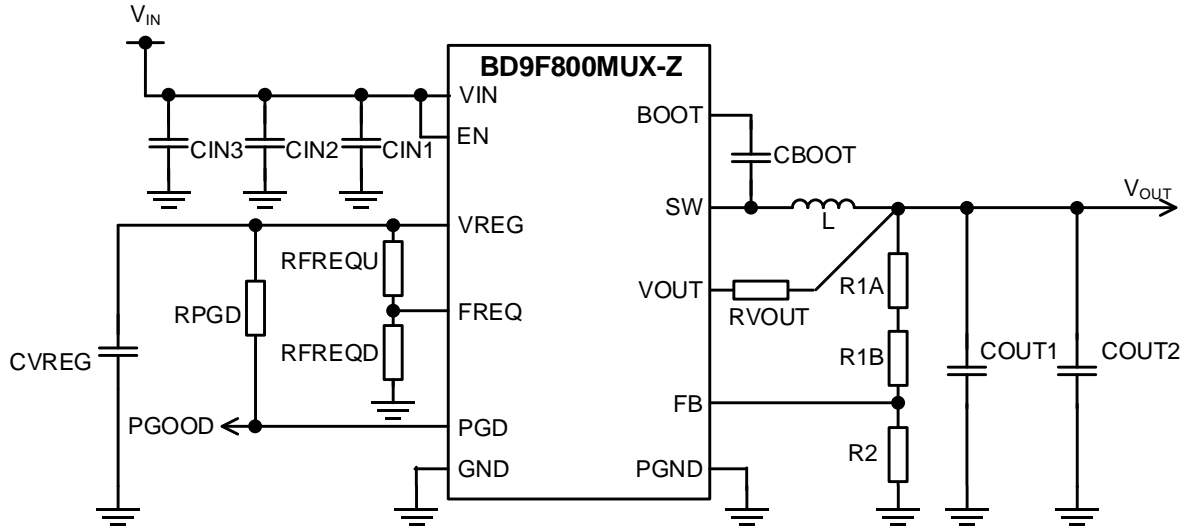


Figure 61. アプリケーション回路例

Table 3. 推奨回路定数

Part No.	Value	Company	Part Name
R1A	0 Ω	ROHM	MCR01MZPJ000
R1B	6.8 k Ω	ROHM	MCR01MZPD6801
R2	12 k Ω	ROHM	MCR01MZPD1202
RPGD	100 k Ω	ROHM	MCR01MZPJ104
RFREQU	-	-	-
RFREQD	10 k Ω	ROHM	MCR01MZPJ103
RVOUT	0 Ω	ROHM	MCR01MZPJ000
CIN1 ^(Note 1)	0.1 μF	Murata	GRM155R61H104ME14
CIN2 ^(Note 2)	10 μF	Murata	GRM32ER61H106MA12
CIN3 ^(Note 2)	10 μF	Murata	GRM32ER61H106MA12
COUT1 ^(Note 3)	47 μF	Murata	GRM31CR60J476ME19
COUT2 ^(Note 3)	22 μF	Murata	GRM21BR60J226ME39
CBOOT ^(Note 4)	0.1 μF	Murata	GRM152R61A104ME19
CVREG ^(Note 5)	2.2 μF	Murata	GRM188R61A225KE34
L	2.2 μH	Murata	FDVE1040-H-2R2M

(Note 1) 高周波ノイズの影響を低減するために、CIN1 のセラミックコンデンサを VIN ピン、PGND ピンの極力近くに配置してください。

(Note 2) 入力コンデンサの容量は、セラミックコンデンサの温度特性、DC バイアス特性等を考慮して、実容量が 10 μF (300kHz)を下回らないように設定してください。

(Note 3) 出力コンデンサの温度特性・DC バイアス特性等により容量値がシフトする場合、位相特性が変動する可能性があります。十分実機でご確認のうえ、設定してください。選定の際は使用するコンデンサのデータシートよりご確認ください。また、出力コンデンサはセラミックコンデンサをご使用ください。

(Note 4) ブートストラップコンデンサの容量は、セラミックコンデンサの温度特性、DC バイアス特性等を考慮して、実容量が 0.047 μF を下回らないように設定してください。

(Note 5) CVREG の容量はセラミックコンデンサの温度特性、DC バイアス特性等を考慮して、実容量が 1 μF を下回らないように設定してください。

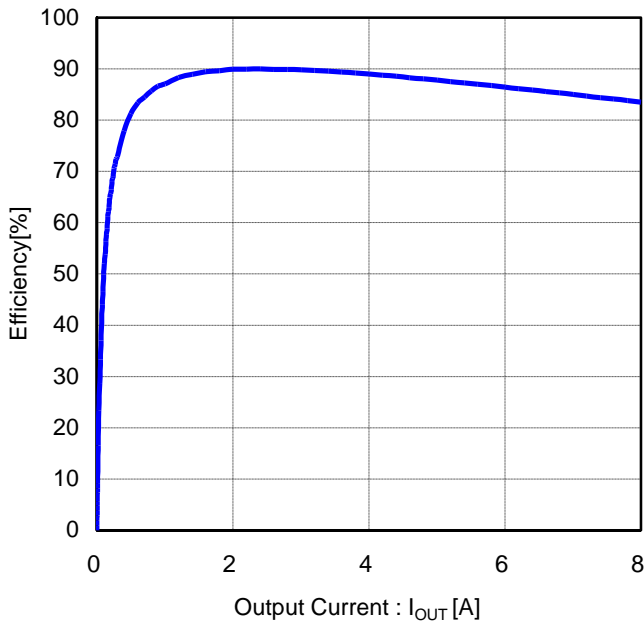


Figure 62. 効率 vs 出力電流
($V_{IN}=12V$, $V_{OUT}=1.2V$, $FREQ=L(300kHz)$)

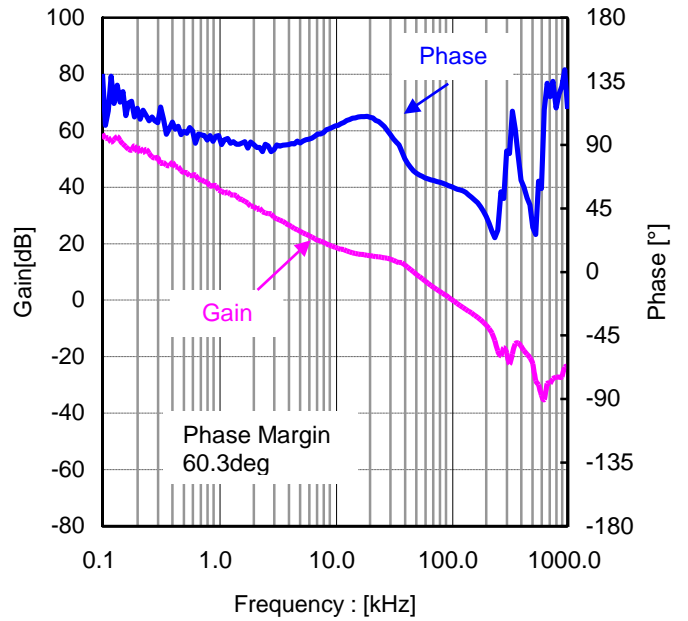


Figure 63. 位相特性 $I_{OUT}=8A$
($V_{IN}=12V$, $V_{OUT}=1.2V$, $FREQ=L(300kHz)$)

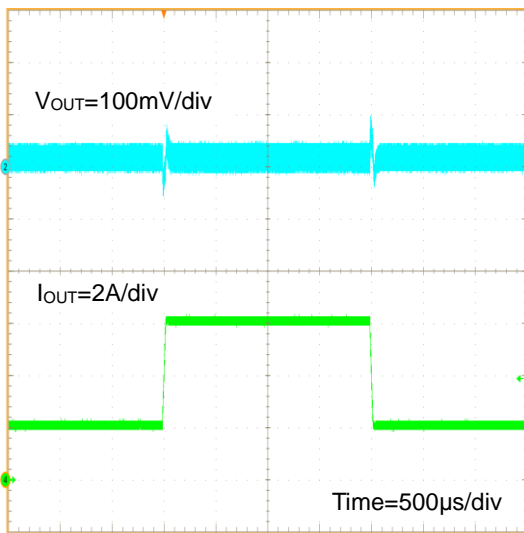


Figure 64. 負荷応答波形 $I_{OUT}=2A - 6A$
($V_{IN}=12V$, $V_{OUT}=1.2V$, $FREQ=L(300kHz)$)

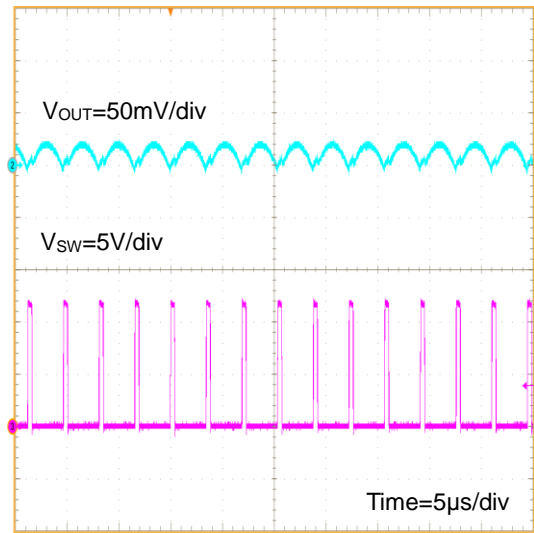


Figure 65. V_{OUT} リップル波形 $I_{OUT}=8A$
($V_{IN}=12V$, $V_{OUT}=1.2V$, $FREQ=L(300kHz)$)

応用回路例($V_{OUT}=1.2V$, $F_{OSC}=600kHz$)

項目	記号	仕様例
入力電圧	V_{IN}	12 V
出力電圧	V_{OUT}	1.2 V
スイッチング周波数	F_{OSC}	600kHz(Typ)
出力最大負荷	I_{OMAX}	8A

注意：実動作環境下でジャンクション温度が 150°C 以下となるようご使用ください。

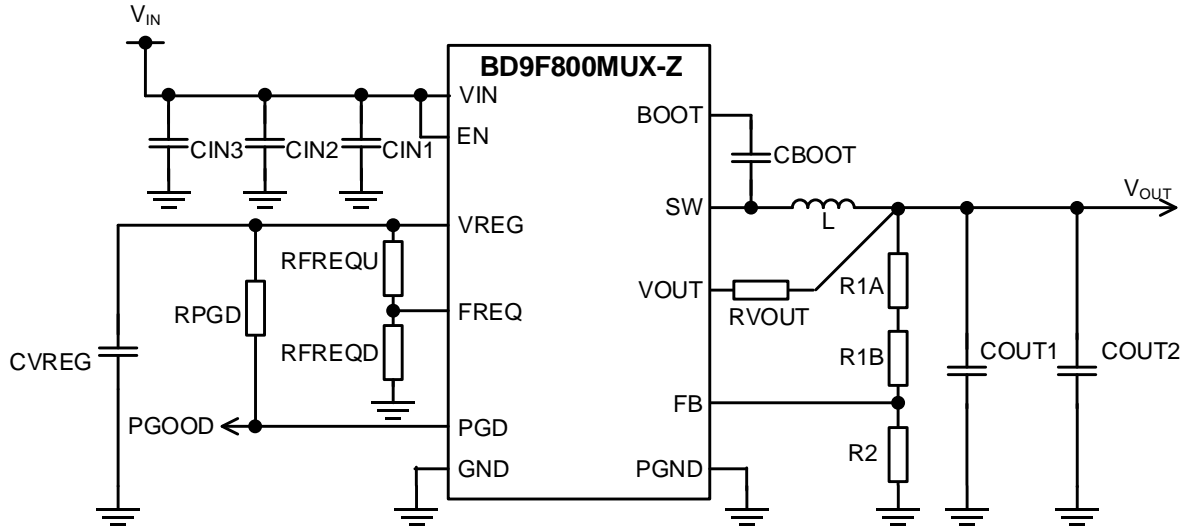


Figure 66. アプリケーション回路例

Table 4. 推奨回路定数

Part No.	Value	Company	Part Name
R1A	0 Ω	ROHM	MCR01MZPJ000
R1B	6.8 kΩ	ROHM	MCR01MZPD6801
R2	12 kΩ	ROHM	MCR01MZPD1202
RPGD	100 kΩ	ROHM	MCR01MZPJ104
RFREQU	10 kΩ	ROHM	MCR01MZPJ103
RFREQD	-	-	-
RVOUT	0 Ω	ROHM	MCR01MZPJ000
CIN1 ^(Note 1)	0.1 μF	Murata	GRM155R61H104ME14
CIN2 ^(Note 2)	10 μF	Murata	GRM32ER61H106MA12
CIN3 ^(Note 2)	10 μF	Murata	GRM32ER61H106MA12
COUT1 ^(Note 3)	47 μF	Murata	GRM31CR60J476ME19
COUT2 ^(Note 3)	-	-	-
CBOOT ^(Note 4)	0.1 μF	Murata	GRM152R61A104ME19
CVREG ^(Note 5)	2.2 μF	Murata	GRM188R61A225KE34
L	1.0μH	Murata	FDUE1040D-H-1R0M

(Note 1) 高周波ノイズの影響を低減するために、CIN1 のセラミックコンデンサを VIN ピン、PGND ピンの極力近くに配置してください。

(Note 2) 入力コンデンサの容量は、セラミックコンデンサの温度特性、DC バイアス特性等を考慮して、実容量が 6μF(600kHz)を下回らないように設定してください。

(Note 3) 出力コンデンサの温度特性・DC バイアス特性等により容量値がシフトする場合、位相特性が変動する可能性があります。十分実機でご確認のうえ、設定してください。選定の際は使用するコンデンサのデータシートよりご確認ください。また、出力コンデンサはセラミックコンデンサをご使用ください。

(Note 4) ブートストラップコンデンサの容量は、セラミックコンデンサの温度特性、DC バイアス特性等を考慮して、実容量が 0.047μF を下回らないように設定してください。

(Note 5) CVREG の容量はセラミックコンデンサの温度特性、DC バイアス特性等を考慮して、実容量が 1μF を下回らないように設定してください。

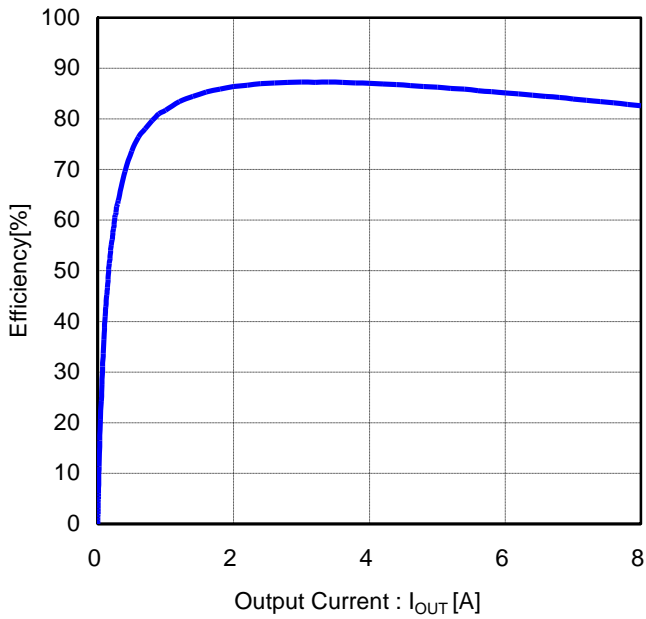


Figure 67. 効率 vs 出力電流
($V_{IN}=12V$, $V_{OUT}=1.2V$, $FREQ=H(600kHz)$)

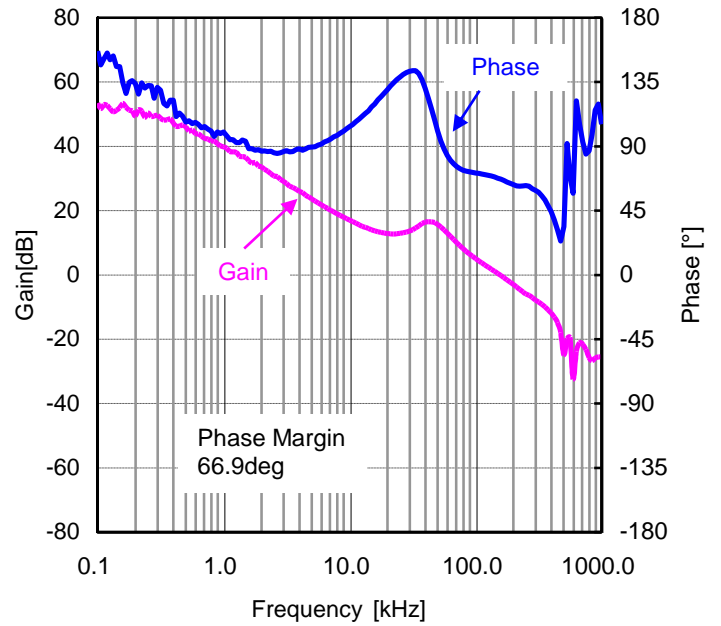


Figure 68. 位相特性 $I_{OUT}=8A$
($V_{IN}=12V$, $V_{OUT}=1.2V$, $FREQ=H(600kHz)$)

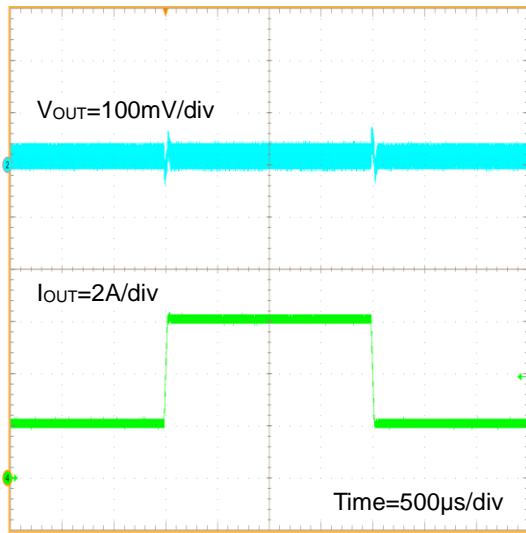


Figure 69. 負荷応答波形 $I_{OUT}=2A - 6A$
($V_{IN}=12V$, $V_{OUT}=1.2V$, $FREQ=H(600kHz)$)

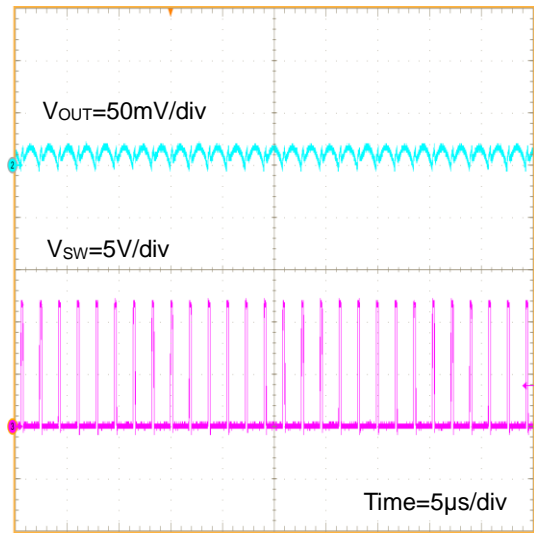


Figure 70. V_{OUT} リップル波形 $I_{OUT}=8A$
($V_{IN}=12V$, $V_{OUT}=1.2V$, $FREQ=H(600kHz)$)

応用回路例($V_{OUT}=3.3V$, $F_{OSC}=300kHz$)

項目	記号	仕様例
入力電圧	V_{IN}	12 V
出力電圧	V_{OUT}	3.3 V
スイッチング周波数	F_{OSC}	300kHz(Typ)
出力最大負荷	I_{OMAX}	8A

注意：実動作環境下でジャンクション温度が 150°C 以下となるようご使用ください。

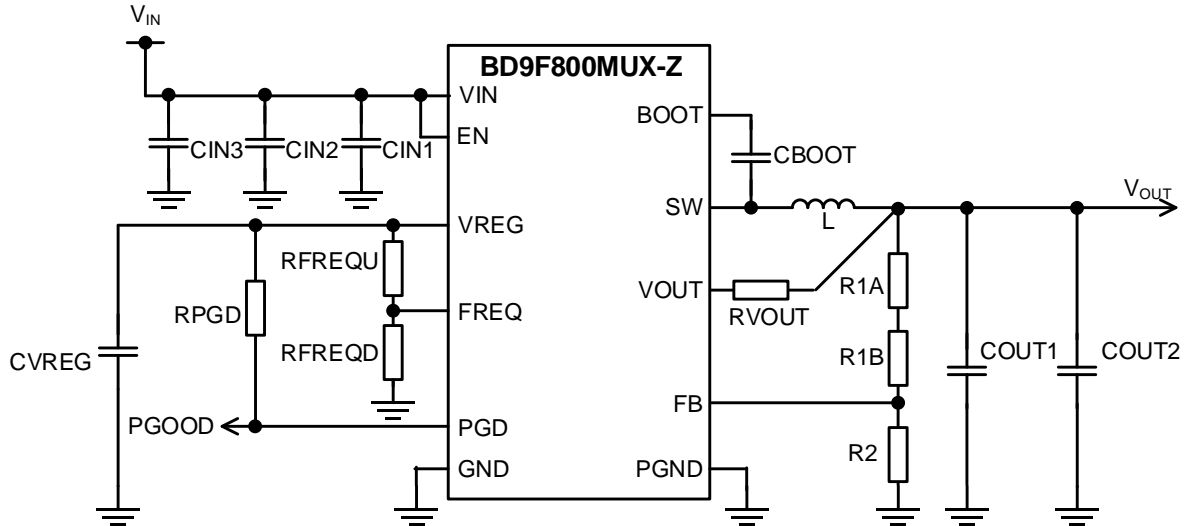


Figure 71. アプリケーション回路例

Table 5. 推奨回路定数

Part No.	Value	Company	Part Name
R1A	5.1 kΩ	ROHM	MCR01MZPD5101
R1B	68 kΩ	ROHM	MCR01MZPD6802
R2	22 kΩ	ROHM	MCR01MZPD2202
RPGD	100 kΩ	ROHM	MCR01MZPJ104
RFREQU	-	-	-
RFREQD	10 kΩ	ROHM	MCR01MZPJ103
RVOUT	0 Ω	ROHM	MCR01MZPJ000
CIN1 ^(Note 1)	0.1 μF	Murata	GRM155R61H104ME14
CIN2 ^(Note 2)	10 μF	Murata	GRM32ER61H106MA12
CIN3 ^(Note 2)	10 μF	Murata	GRM32ER61H106MA12
COUT1 ^(Note 3)	47 μF	Murata	GRM32ER61A476ME20
COUT2 ^(Note 3)	22 μF	Murata	GRM31CR61A226ME19
CBOOT ^(Note 4)	0.1 μF	Murata	GRM152R61A104ME19
CVREG ^(Note 5)	2.2 μF	Murata	GRM188R61A225KE34
L	3.3μH	Murata	FDVE1040-H-3R3M

(Note 1) 高周波ノイズの影響を低減するために、CIN1 のセラミックコンデンサを VIN ピン、PGND ピンの極力近くに配置してください。

(Note 2) 入力コンデンサの容量は、セラミックコンデンサの温度特性、DC バイアス特性等を考慮して、実容量が 10μF(300kHz)を下回らないように設定してください。

(Note 3) 出力コンデンサの温度特性・DC バイアス特性等により容量値がシフトする場合、位相特性が変動する可能性があります。十分実機でご確認のうえ、設定してください。選定の際は使用するコンデンサのデータシートよりご確認ください。また、出力コンデンサはセラミックコンデンサをご使用ください。

(Note 4) ブートストラップコンデンサの容量は、セラミックコンデンサの温度特性、DC バイアス特性等を考慮して、実容量が 0.047μF を下回らないように設定してください。

(Note 5) CVREG の容量はセラミックコンデンサの温度特性、DC バイアス特性等を考慮して、実容量が 1μF を下回らないように設定してください。

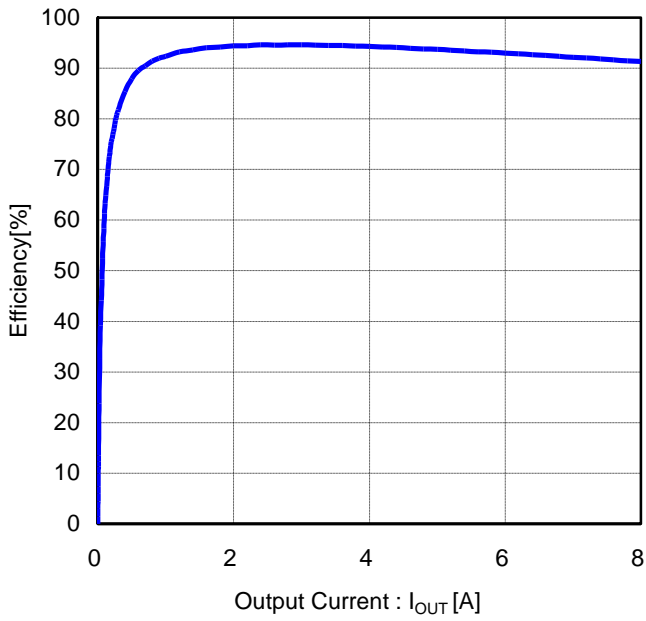


Figure 72. 効率 vs 出力電流
(VIN=12V, VOUT=3.3V, FREQ=L(300kHz))

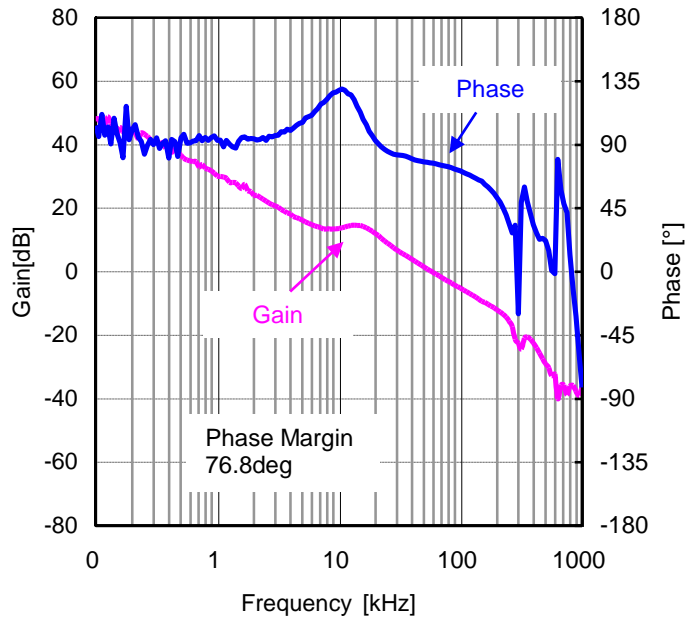


Figure 73. 位相特性 IOUT=8A
(VIN=12V, VOUT=3.3V, FREQ=L(300kHz))

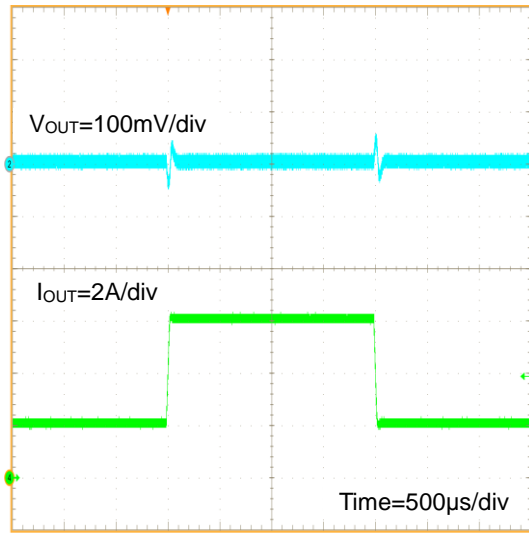


Figure 74. 負荷応答波形 IOUT=2A - 6A
(VIN=12V, VOUT=3.3V, FREQ=L(300kHz))

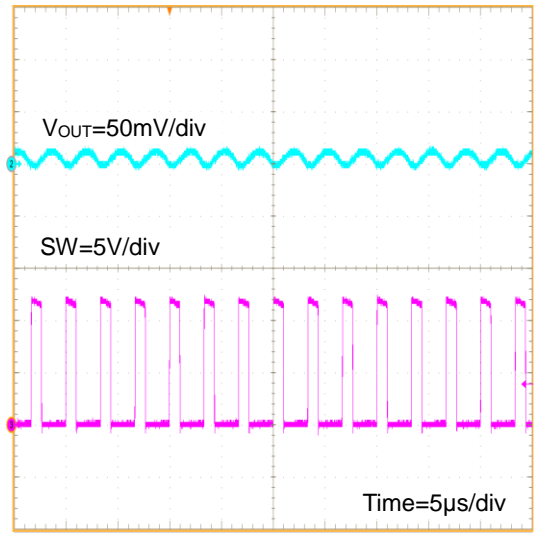


Figure 75. VOUT リップル波形 IOUT=8A
(VIN=12V, VOUT=3.3V, FREQ=L(300kHz))

応用回路例($V_{OUT}=3.3V$, $F_{OSC}=600kHz$)

項目	記号	仕様例
入力電圧	V_{IN}	12 V
出力電圧	V_{OUT}	3.3 V
スイッチング周波数	F_{OSC}	600kHz(Typ)
出力最大負荷	I_{OMAX}	8A

注意：実動作環境下でジャンクション温度が 150°C 以下となるようご使用ください。

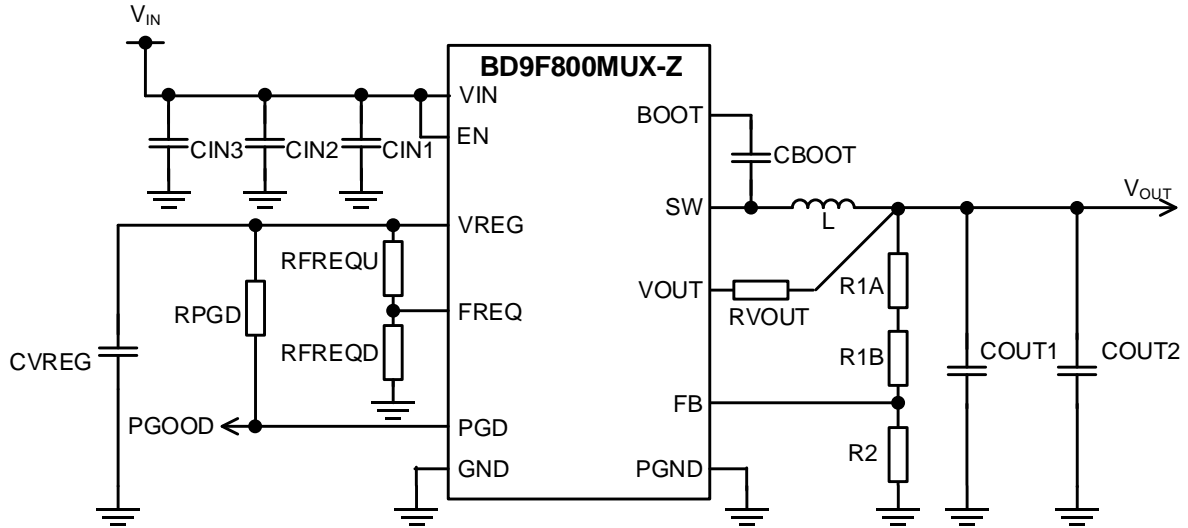


Figure 76. アプリケーション回路例

Table 6. 推奨回路定数

Part No.	Value	Company	Part Name
R1A	5.1 kΩ	ROHM	MCR01MZPD5101
R1B	68 kΩ	ROHM	MCR01MZPD6802
R2	22 kΩ	ROHM	MCR01MZPD2202
RPGD	100 kΩ	ROHM	MCR01MZPJ104
RFREQU	10 kΩ	ROHM	MCR01MZPJ103
RFREQD	-	-	-
RVOUT	0 Ω	ROHM	MCR01MZPJ000
CIN1 ^(Note 1)	0.1 μF	Murata	GRM155R61H104ME14
CIN2 ^(Note 2)	10 μF	Murata	GRM32ER61H106MA12
CIN3 ^(Note 2)	10 μF	Murata	GRM32ER61H106MA12
COUT1 ^(Note 3)	47 μF	Murata	GRM32ER61A476ME20
COUT2 ^(Note 3)	-	-	-
CBOOT ^(Note 4)	0.1 μF	Murata	GRM152R61A104ME19
CVREG ^(Note 5)	2.2 μF	Murata	GRM188R61A225KE34
L	1.5μH	Murata	FDVE1040-H-1R5M

(Note 1) 高周波ノイズの影響を低減するために、CIN1 のセラミックコンデンサを VIN ピン、PGND ピンの極力近くに配置してください。

(Note 2) 入力コンデンサの容量は、セラミックコンデンサの温度特性、DC バイアス特性等を考慮して、実容量が 6μF(600kHz)を下回らないように設定してください。

(Note 3) 出力コンデンサの温度特性・DC バイアス特性等により容量値がシフトする場合、位相特性が変動する可能性があります。十分実機でご確認のうえ、設定してください。選定の際は使用するコンデンサのデータシートよりご確認ください。また、出力コンデンサはセラミックコンデンサをご使用ください。

(Note 4) ブートストラップコンデンサの容量は、セラミックコンデンサの温度特性、DC バイアス特性等を考慮して、実容量が 0.047μF を下回らないように設定してください。

(Note 5) CVREG の容量はセラミックコンデンサの温度特性、DC バイアス特性等を考慮して、実容量が 1μF を下回らないように設定してください。

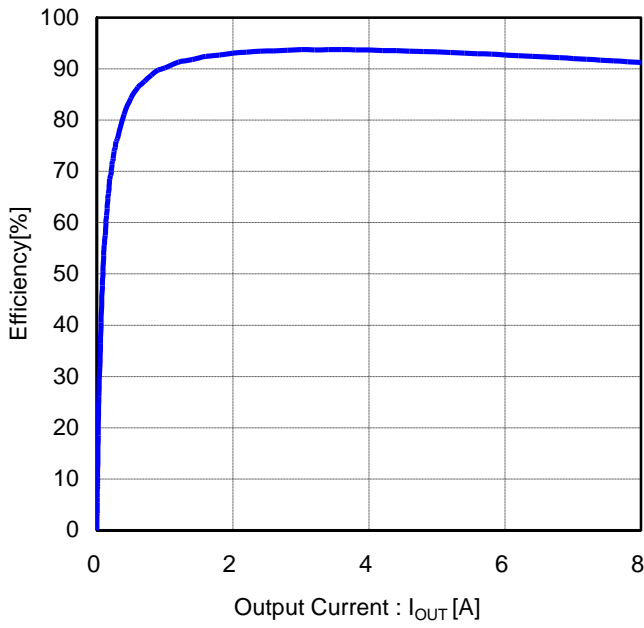


Figure 77. 効率 vs 出力電流
($V_{IN}=12V$, $V_{OUT}=3.3V$, $FREQ=H(600kHz)$)

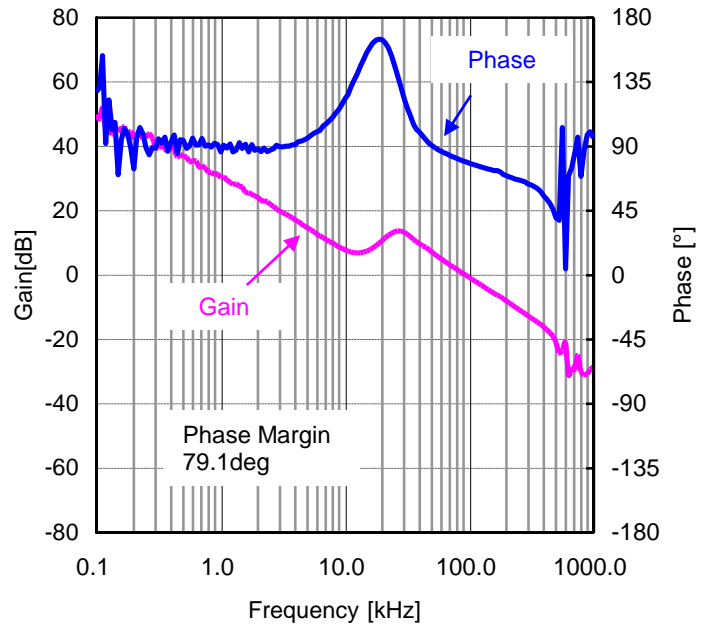


Figure 78. 位相特性 $I_{OUT}=8A$
($V_{IN}=12V$, $V_{OUT}=3.3V$, $FREQ=H(600kHz)$)

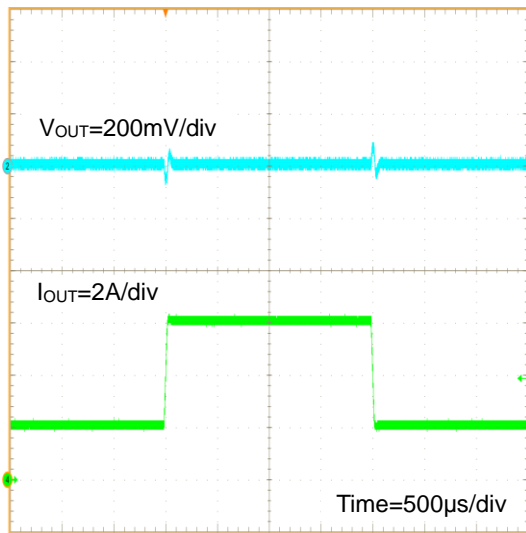


Figure 79. 負荷応答波形 $I_{OUT}=2A - 6A$
($V_{IN}=12V$, $V_{OUT}=3.3V$, $FREQ=H(600kHz)$)

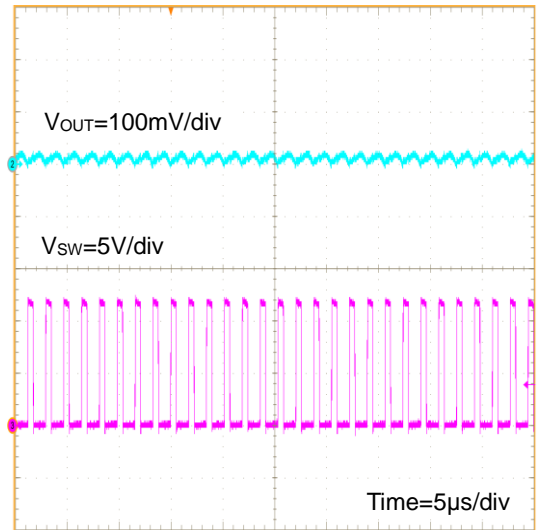


Figure 80. V_{OUT} リップル波形 $I_{OUT}=8A$
($V_{IN}=12V$, $V_{OUT}=3.3V$, $FREQ=H(600kHz)$)

応用回路例($V_{OUT}=5V$, $F_{OSC}=300kHz$)

項目	記号	仕様例
入力電圧	V_{IN}	12 V
出力電圧	V_{OUT}	5 V
スイッチング周波数	F_{OSC}	300kHz(Typ)
出力最大負荷	I_{OMAX}	8A

注意：実動作環境下でジャンクション温度が 150°C 以下となるようご使用ください。

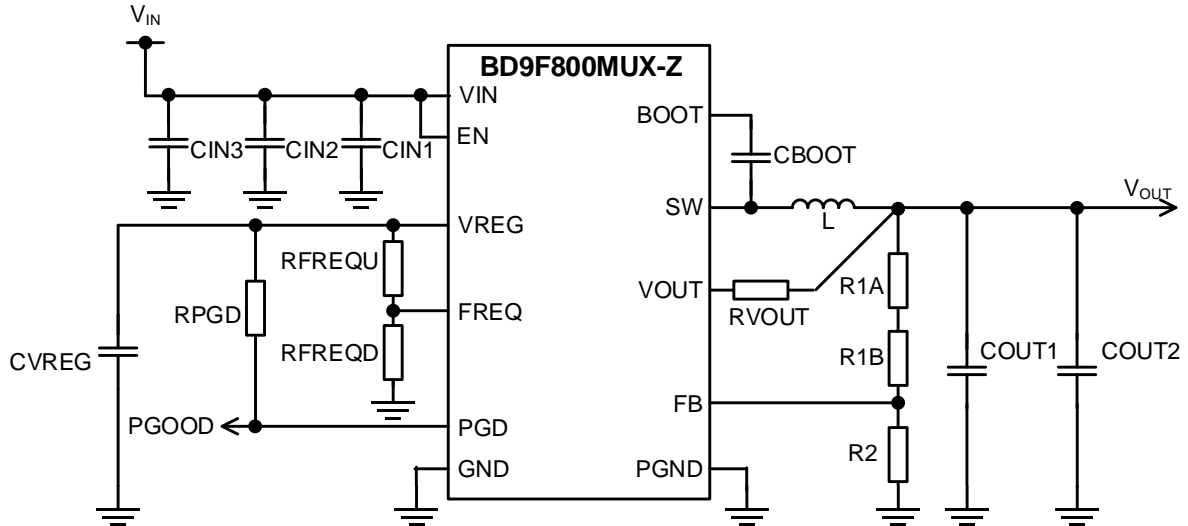


Figure 81. アプリケーション回路例

Table 7. 推奨回路定数

Part No.	Value	Company	Part Name
R1A	8.2k Ω	ROHM	MCR01MZPD8201
R1B	47 k Ω	ROHM	MCR01MZPD4702
R2	10 k Ω	ROHM	MCR01MZPD1002
RPGD	100 k Ω	ROHM	MCR01MZPJ104
RFREQU	-	-	-
RFREQD	10 k Ω	ROHM	MCR01MZPJ103
RVOUT	10 Ω	ROHM	MCR01MZPJ100
CIN1 ^(Note 1)	0.1 μF	Murata	GRM155R61H104ME14
CIN2 ^(Note 2)	10 μF	Murata	GRM32ER61H106MA12
CIN3 ^(Note 2)	10 μF	Murata	GRM32ER61H106MA12
COUT1 ^(Note 3)	47 μF	Murata	GRM32ER61A476ME20
COUT2 ^(Note 3)	22 μF	Murata	GRM31CR61A226ME19
CBOOT ^(Note 4)	0.1 μF	Murata	GRM152R61A104ME19
CVREG ^(Note 5)	2.2 μF	Murata	GRM188R61A225KE34
L	4.7 μH	Murata	FDVE1040-H-4R7M

(Note 1) 高周波ノイズの影響を低減するために、CIN1 のセラミックコンデンサを VIN ピン、PGND ピンの極力近くに配置してください。

(Note 2) 入力コンデンサの容量は、セラミックコンデンサの温度特性、DC バイアス特性等を考慮して、実容量が 10 μF (300kHz)を下回らないように設定してください。

(Note 3) 出力コンデンサの温度特性・DC バイアス特性等により容量値がシフトする場合、位相特性が変動する可能性があります。十分実機でご確認のうえ、設定してください。選定の際は使用するコンデンサのデータシートよりご確認ください。また、出力コンデンサはセラミックコンデンサをご使用ください。

(Note 4) ブートストラップコンデンサの容量は、セラミックコンデンサの温度特性、DC バイアス特性等を考慮して、実容量が 0.047 μF を下回らないように設定してください。

(Note 5) CVREG の容量はセラミックコンデンサの温度特性、DC バイアス特性等を考慮して、実容量が 1 μF を下回らないように設定してください。

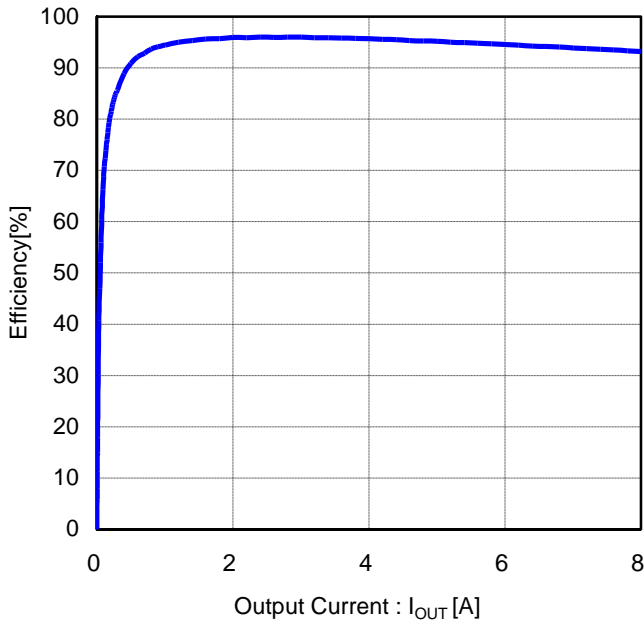


Figure 82. 効率 vs 出力電流
($V_{IN}=12V$, $V_{OUT}=5V$, $FREQ=L(300kHz)$)

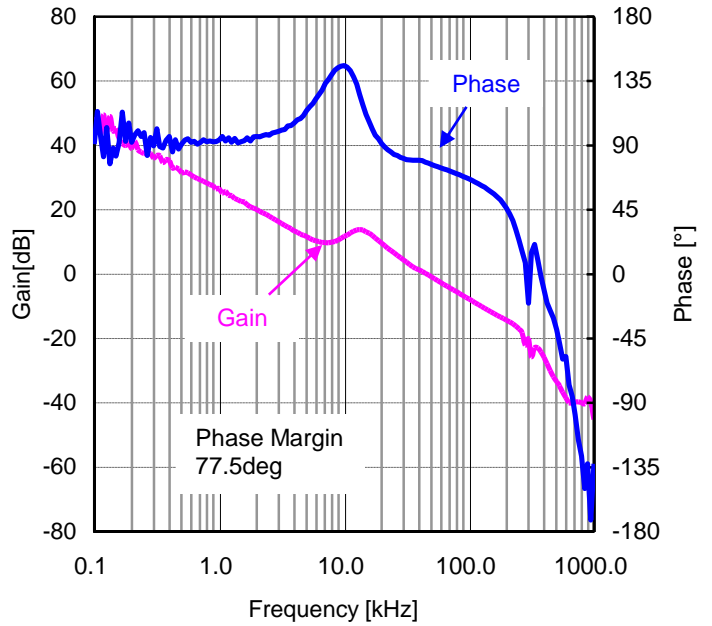


Figure 83. 位相特性 $I_{OUT}=8A$
($V_{IN}=12V$, $V_{OUT}=5V$, $FREQ=L(300kHz)$)

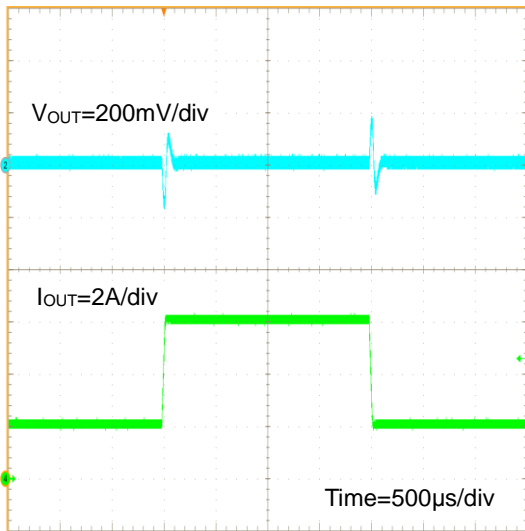


Figure 84. 負荷応答波形 $I_{OUT}=2A - 6A$
($V_{IN}=12V$, $V_{OUT}=5V$, $FREQ=L(300kHz)$)

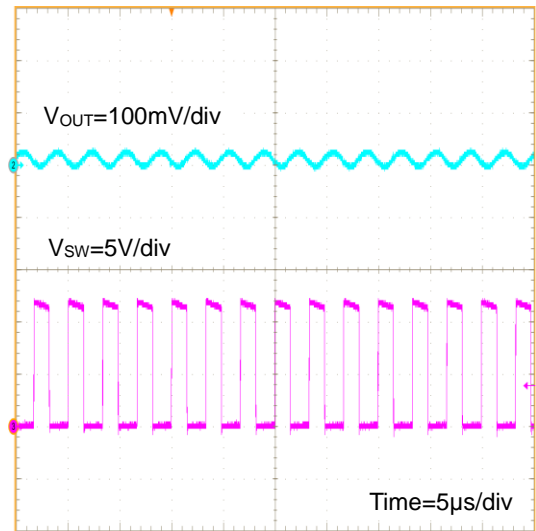


Figure 85. V_{OUT} リップル波形 $I_{OUT}=8A$
($V_{IN}=12V$, $V_{OUT}=5V$, $FREQ=L(300kHz)$)

応用回路例($V_{OUT}=5V$, $F_{OSC}=600kHz$)

項目	記号	仕様例
入力電圧	V_{IN}	12 V
出力電圧	V_{OUT}	5 V
スイッチング周波数	F_{OSC}	600kHz(Typ)
出力最大負荷	I_{OMAX}	8A

注意：実動作環境下でジャンクション温度が 150°C 以下となるようご使用ください。

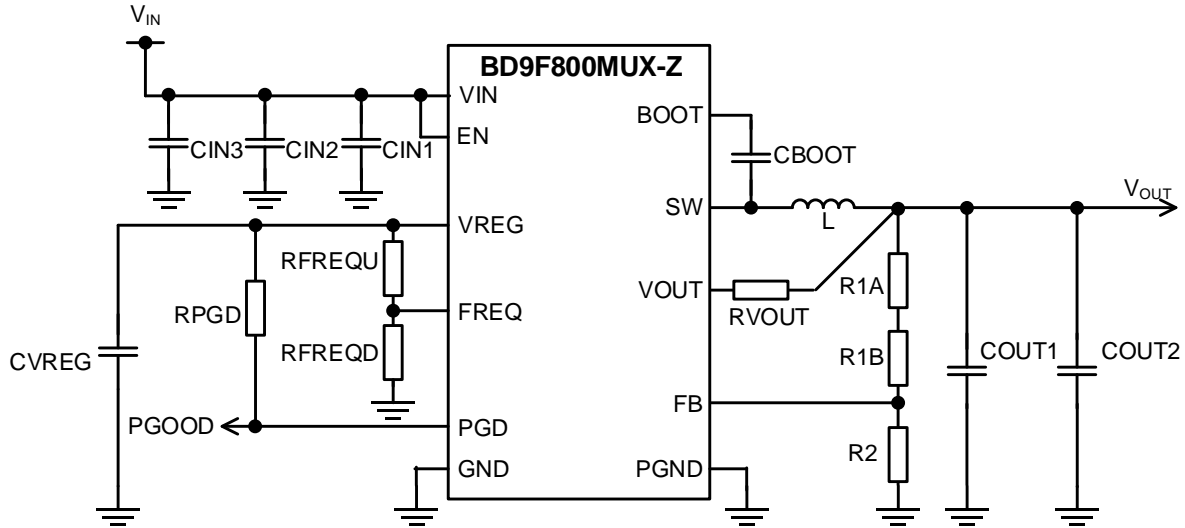


Figure 86. アプリケーション回路例

Table 8. 推奨回路定数

Part No.	Value	Company	Part Name
R1A	8.2k Ω	ROHM	MCR01MZPD8201
R1B	47 k Ω	ROHM	MCR01MZPD4702
R2	10 k Ω	ROHM	MCR01MZPD1002
RPGD	100 k Ω	ROHM	MCR01MZPJ104
RFREQU	10 k Ω	ROHM	MCR01MZPJ103
RFREQD	-	-	-
RVOUT	10 Ω	ROHM	MCR01MZPJ100
CIN1 ^(Note 1)	0.1 μF	Murata	GRM155R61H104ME14
CIN2 ^(Note 2)	10 μF	Murata	GRM32ER61H106MA12
CIN3 ^(Note 2)	10 μF	Murata	GRM32ER61H106MA12
COUT1 ^(Note 3)	47 μF	Murata	GRM32ER61A476ME20
COUT2 ^(Note 3)	-	-	-
CBOOT ^(Note 4)	0.1 μF	Murata	GRM152R61A104ME19
CVREG ^(Note 5)	2.2 μF	Murata	GRM188R61A225KE34
L	2.2 μH	Murata	FDVE1040-H-2R2M

(Note 1) 高周波ノイズの影響を低減するために、CIN1 のセラミックコンデンサを VIN ピン、PGND ピンの極力近くに配置してください。

(Note 2) 入力コンデンサの容量は、セラミックコンデンサの温度特性、DC バイアス特性等を考慮して、実容量が 6 μF (600kHz)を下回らないように設定してください。

(Note 3) 出力コンデンサの温度特性・DC バイアス特性等により容量値がシフトする場合、位相特性が変動する可能性があります。十分実機でご確認のうえ、設定してください。選定の際は使用するコンデンサのデータシートよりご確認ください。また、出力コンデンサはセラミックコンデンサをご使用ください。

(Note 4) ブートストラップコンデンサの容量は、セラミックコンデンサの温度特性、DC バイアス特性等を考慮して、実容量が 0.047 μF を下回らないように設定してください。

(Note 5) CVREG の容量はセラミックコンデンサの温度特性、DC バイアス特性等を考慮して、実容量が 1 μF を下回らないように設定してください。

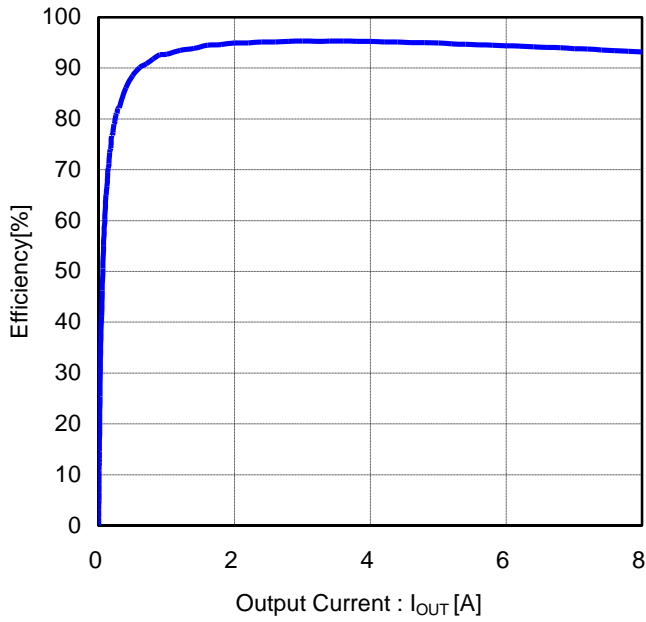


Figure 87. 効率 vs 出力電流
($V_{IN}=12V$, $V_{OUT}=5V$, $FREQ=H(600kHz)$)

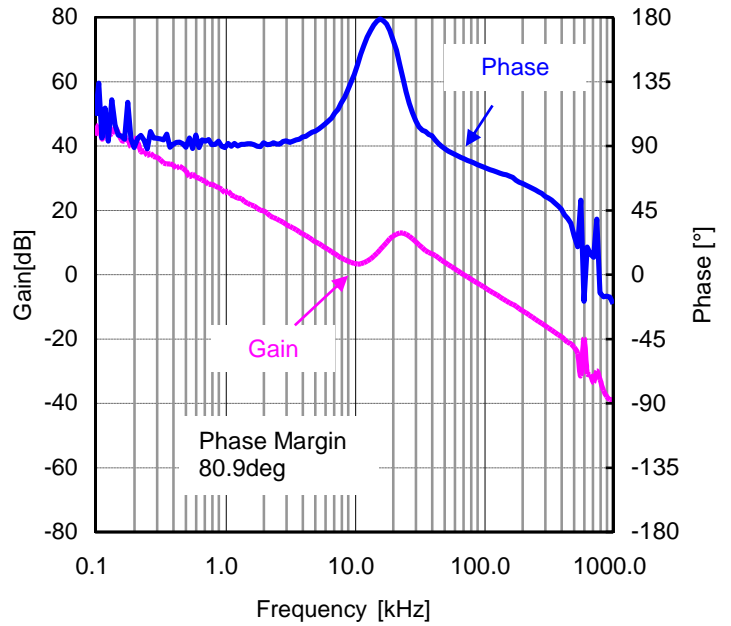


Figure 88. 位相特性 $I_{OUT}=8A$
($V_{IN}=12V$, $V_{OUT}=5V$, $FREQ=H(600kHz)$)

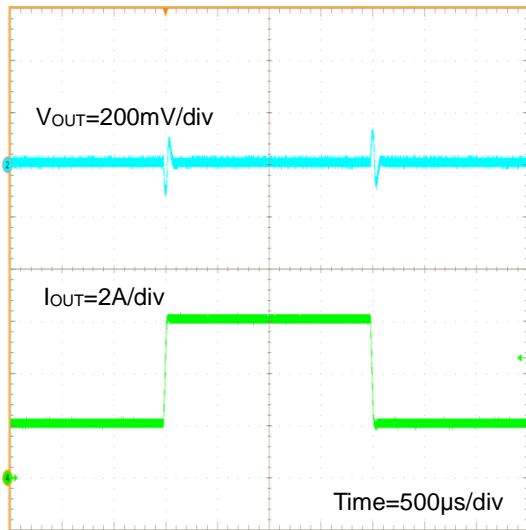


Figure 89. 負荷応答波形 $I_{OUT}=2A - 6A$
($V_{IN}=12V$, $V_{OUT}=5V$, $FREQ=H(600kHz)$)

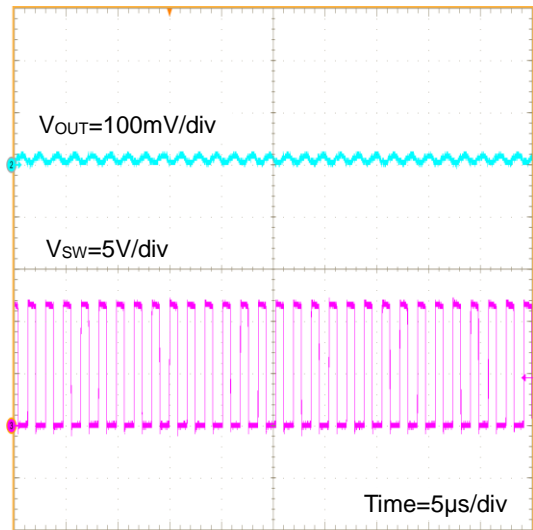


Figure 90. V_{OUT} リップル波形 $I_{OUT}=8A$
($V_{IN}=12V$, $V_{OUT}=5V$, $FREQ=H(600kHz)$)

アプリケーション部品選定方法

応用回路例に示す推奨定数以外の設定をご使用の場合、弊社までお問い合わせください。

1. 出力 LC フィルタ設定

DC/DC コンバータでは、負荷に連続的な電流を供給するために、出力電圧の平滑化用の LC フィルタが必要です。出力設定電圧ごとの推奨インダクタンス値は Table 9 を参照ください。

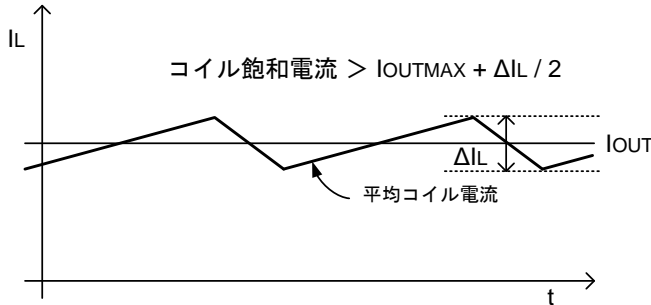


Figure 91. インダクタに流れる電流波形

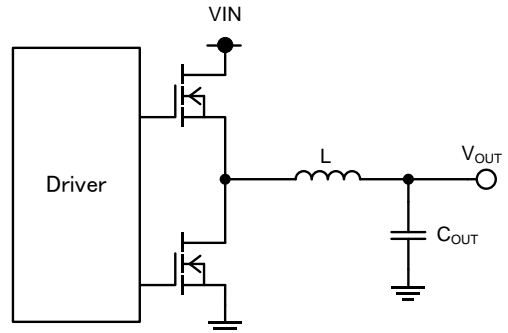


Figure 92. 出力 LC フィルタ回路

ここで $V_{IN} = 12V$, $V_{OUT} = 1.0V$, $L = 1.0\mu H$, スイッチング周波数 $f_{SW} = 600kHz$ で計算するとコイルリップル電流 ΔI_L は次式になります。

$$\Delta I_L = V_{OUT} \times (V_{IN} - V_{OUT}) \times \frac{1}{V_{IN} \times f_{SW} \times L} = 1528[mA]$$

また、使用するコイルの飽和電流は、最大出力電流にコイルリップル電流 ΔI_L の 1/2 を足し合わせた電流よりも大きいものを選択してください。

Table 9. 推奨インダクタンス値

Frequency	Output Voltage				
	1.0V	1.2V	3.3V	5.0V	12V
300kHz	2.2 μ H	2.2 μ H	3.3 μ H	4.7 μ H	5.6 μ H
600kHz	1.0 μ H	1.0 μ H	1.5 μ H	2.2 μ H	3.3 μ H

出力コンデンサ C_{OUT} は、出力リップル電圧特性に影響を与えます。必要とされるリップル電圧特性を満たせるように出力コンデンサ C_{OUT} を選定してください。

出力リップル電圧は次式で表されます。

$$\Delta V_{RPL} = \Delta I_L \times (R_{ESR} + \frac{1}{8 \times C_{OUT} \times f_{SW}}) [V]$$

この時、 R_{ESR} は出力コンデンサの等価直列抵抗です。

*コンデンサの定格は出力電圧に対して十分なマージンを持って選定してください。

R_{ESR} は小さい方が出力リップル電圧を小さくすることができます。

コンデンサの容量は温度特性、DC バイアス特性等を考慮して 300kHz 設定では 66 μ F~100 μ F 程度のセラミックコンデンサを、600kHz 設定では 44 μ F~100 μ F 程度のセラミックコンデンサをご使用ください。

*出力コンデンサ C_{OUT} の値を選定する際は、 C_{OUT} 以外に V_{OUT} に接続されるキャパシタ値 C_{LOAD} に注意してください。 C_{OUT} 以外に V_{OUT} に接続可能な最大キャパシタ値 $C_{LOAD}(Max)$ は下の条件式より算出してください。

$$\text{起動時のコイルリップル電流ボトム最大値 } I_{LSTART} < \text{ 過電流制限設定値 } 8.5 [A] (\text{Min})$$

ここで、起動時のコイルリップル電流ボトム最大値(I_{LSTART})は次式で表されます。

$$I_{LSTART} = \text{起動時出力最大負荷電流}(I_{LOSS}) + \text{出力コンデンサへの充電電流}(I_{CAP}) - \frac{\Delta I_L}{2}$$

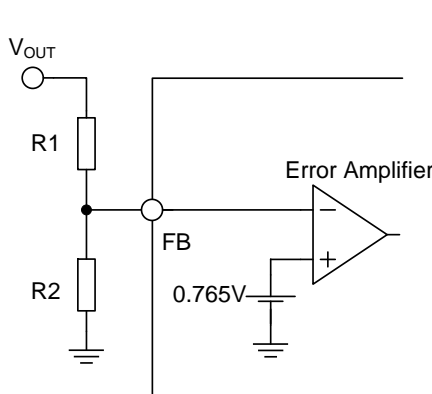
また、出力コンデンサへの充電電流(I_{CAP})は次式で表されます。

$$I_{CAP} = \frac{(C_{OUT} + C_{LOAD}) \times V_{OUT}}{t_{SS}} [A]$$

* C_{LOAD} の値は、動作の安定性に関係があります。
実機にて十分な位相マージンを持っていることをご確認ください。

2. 出力電圧設定

フィードバック抵抗比によって出力電圧値を設定できます。抵抗値は1k Ω ~100k Ω の範囲でご使用ください。



$$V_{OUT} = \frac{R1 + R2}{R2} \times 0.765 [V]$$

$$R2 = \frac{0.765}{V_{OUT} - 0.765} \times R1 [\Omega]$$

$$0.765[V] \leq V_{OUT} \leq 13.5[V]$$

ただし、以下の条件内でご使用ください。

$$V_{IN} \times 0.033[V] \leq V_{OUT} \leq V_{IN} \times 0.87 - 0.12 \times I_{OUT} [V] (300kHz)$$

$$V_{IN} \times 0.067[V] \leq V_{OUT} \leq V_{IN} \times 0.77 - 0.13 \times I_{OUT} [V] (600kHz)$$

Figure 93. フィードバック抵抗回路

3. 入力コンデンサ

入力コンデンサは、セラミックコンデンサをご使用ください。このセラミックコンデンサはVIN端子とPGND端子の極力近くに配置することで効果を発揮します。セラミックコンデンサのディレーティングを守ってご使用ください。通常の設定においては10 μ Fを2つと0.1 μ Fの並列接続が推奨されますが、より大きな値を使用すると、入力電圧リップルをさらに低減できます。入力コンデンサの容量は温度特性、DCバイアス特性等を考慮して最小値が10 μ F(300kHz)、6 μ F(600kHz)を下回らないように設定してください。高周波ノイズの影響を低減するために、0.1 μ FのセラミックコンデンサをVIN端子、PGND端子の極力近くに配置してください。

4. VREG コンデンサ

2.2 μ FのセラミックコンデンサをVREG端子とGND端子の間に接続してください。VREGコンデンサの容量は温度特性、DCバイアス特性等を考慮して最小値を1 μ Fより下回らないように設定してください。VREGコンデンサはVREG端子とGND端子の極力近くに配置してください。

5. ブートストラップコンデンサ

0.1 μ FのセラミックコンデンサをSWピンとBOOTピンの間に接続してください。ブートストラップコンデンサの容量は温度特性、DCバイアス特性等を考慮して最小値を0.047 μ Fより下回らないように設定してください。ブートストラップコンデンサはSW端子とBOOT端子の極力近くに配置してください。

PCB レイアウト設計について

DC/DC コンバータの設計において PCB レイアウトの設計は回路設計と同じだけ重要です。適切なレイアウトにより、電源に関する様々な問題を回避することができます。Figure 94-a から Figure 94-c は降圧 DC/DC コンバータの電流経路を示した図です。Figure 94-a の Loop1 は上側の Switch が ON、下側の Switch が OFF 時にコンバータに流れる電流を表しており、Figure 94-b の Loop2 は上側の Switch が OFF、下側の Switch が ON 時にコンバータに流れる電流を表しています。Figure 94-c の太線は Loop1 と Loop2 の差分を表しています。上下 Switch がオフからオンへ、オンからオフへ変化するたびに太線部分の電流は激しく変化します。この系は変化が急峻なため高周波を多く含んだ波形が現れます。そのため入力コンデンサと IC で構成される太線部の面積をできるだけ小さくすることで、ノイズを減らすことができます。詳細につきましてはスイッチングレギュレータシリーズのアプリケーションノート「降圧コンバータの PCB レイアウト手法」をご参照ください。

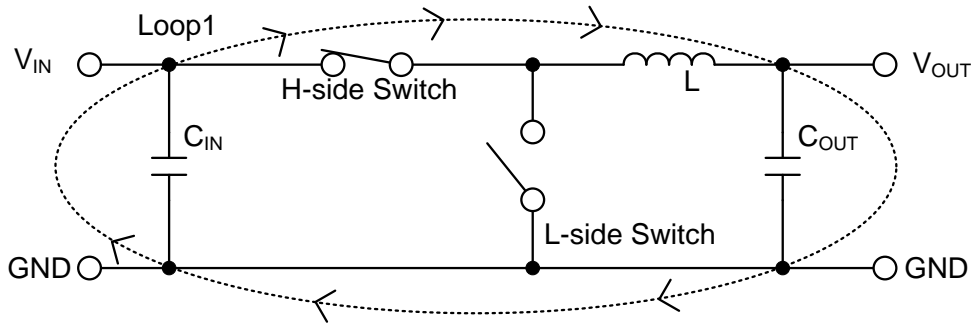


Figure 94-a. H-side Switch:ON, L-side Switch:OFF 時の電流経路

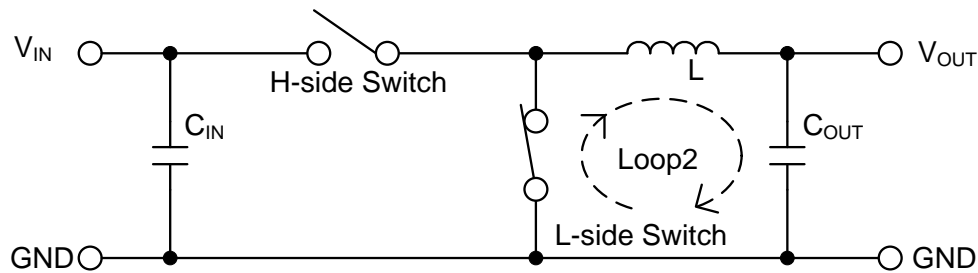


Figure 94-b. H-side Switch:OFF, L-side Switch:ON 時の電流経路

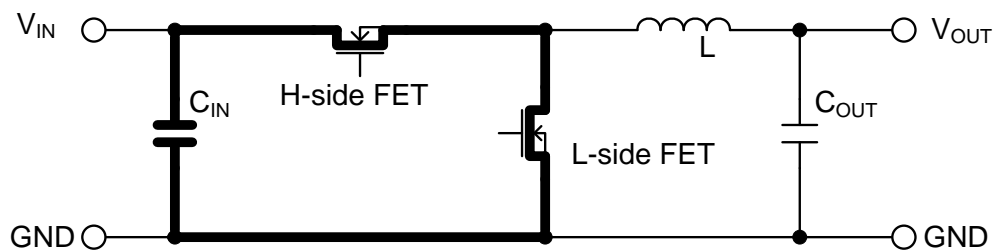


Figure 94-c. 電流の差分、レイアウト上での重要箇所

PCB レイアウト設計について — 続き

PCB レイアウトを設計する際には、以下に挙げる点を特に注意して設計してください。

- ・ 入力コンデンサは、IC の VIN 端子、PGND 端子に可能な限り近く IC と同じ面に配置してください。
- ・ PCB 上に使用していないエリアがある場合は、IC や周辺部品の放熱を助けるため GND ノードの銅箔プレーンを配置してください。
- ・ SW 等のスイッチングノードは、他ノードへの AC 結合によるノイズの影響が懸念されるため、コイルに可能な限り太く短くトレースしてください。
- ・ FB につながるラインは、SW のノードとは可能な限り離してください。
- ・ 出力コンデンサは入力から高調波ノイズの影響を避けるため、入力コンデンサから離して配置してください。
- ・ GND は高周波スイッチングノイズが少ない出力コンデンサ付近の PGND と接続してください。

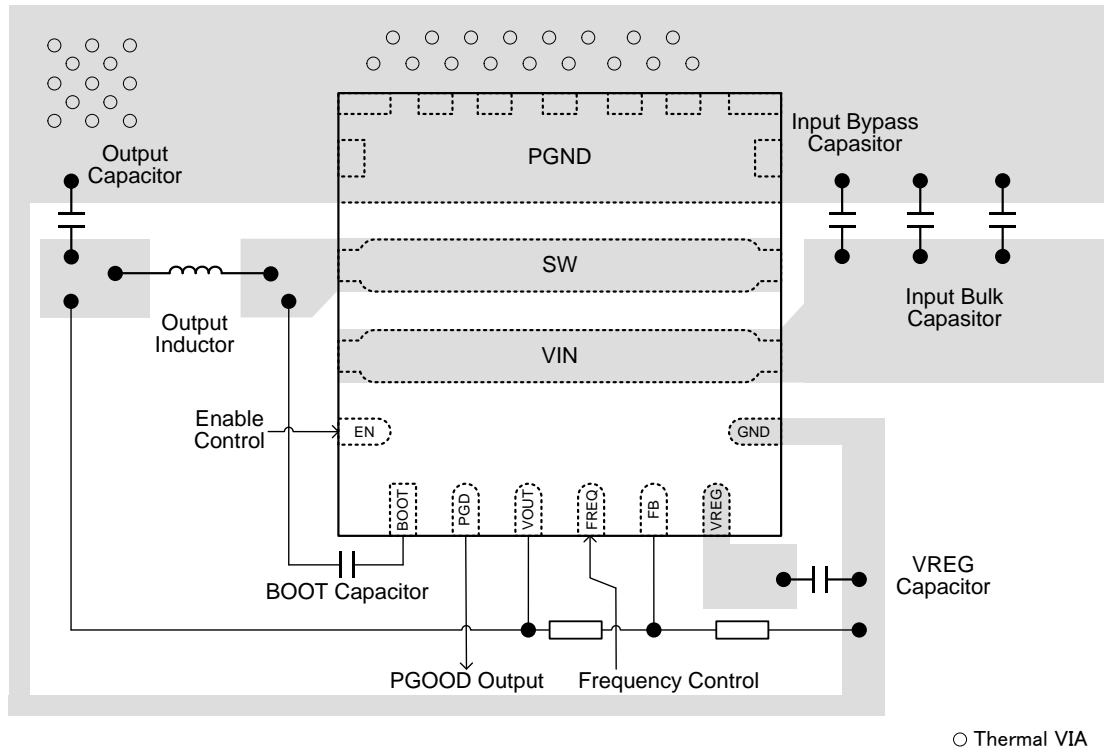


Figure 95. PCB レイアウト例(TOP VIEW)

入出力等価回路図

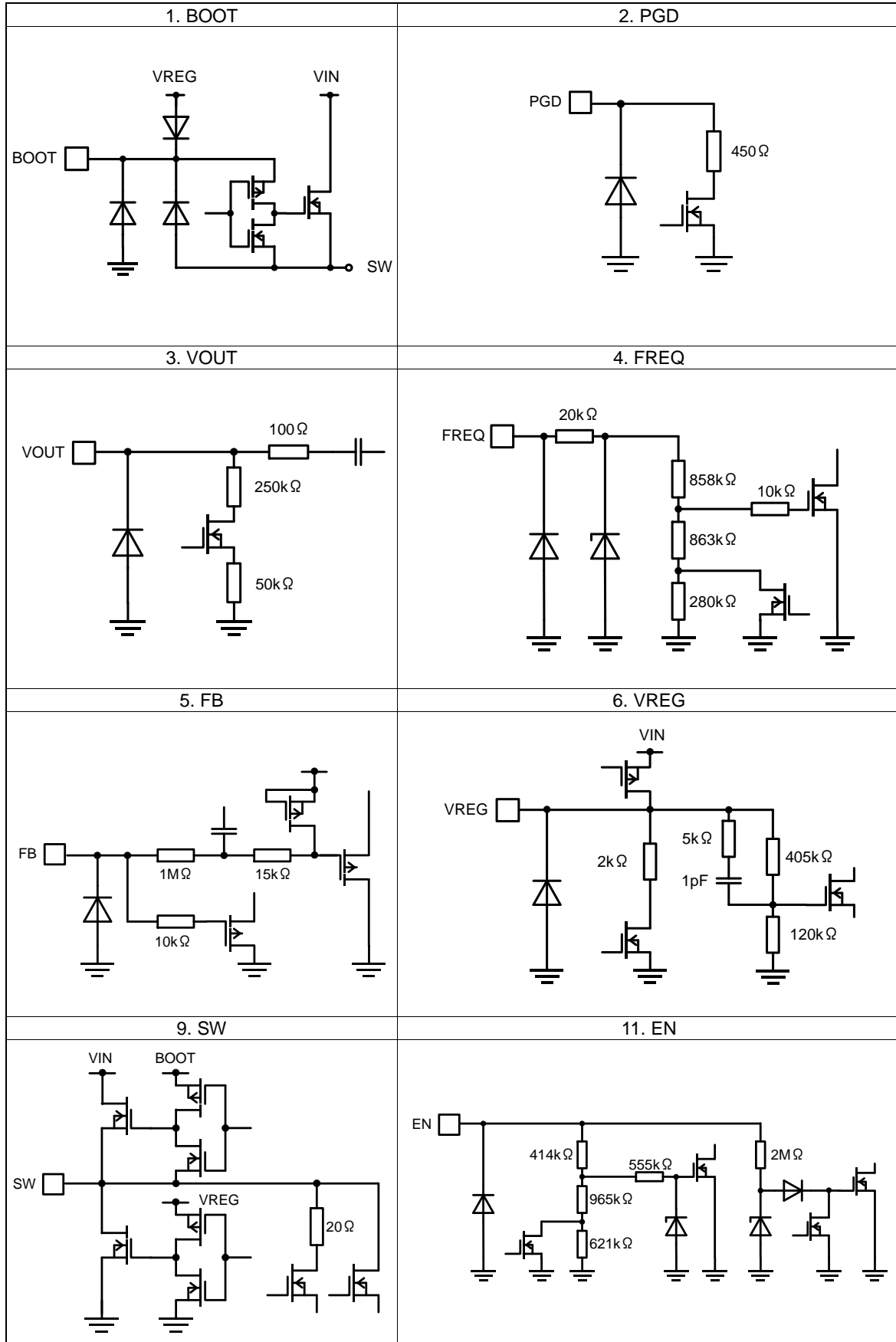


Figure 96. 入出力等価回路図

使用上の注意

1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れる等の対策を施してください。

2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。その際、デジタル系電源とアナログ系電源は、それらが同電位であっても、デジタル系電源パターンとアナログ系電源パターンは分離し、配線パターンの共通インピーダンスによるアナログ電源へのデジタル・ノイズの回り込みを抑制してください。グラウンドラインについても、同様のパターン設計を考慮してください。

また、LSI のすべての電源端子について電源ーグラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. 推奨動作条件について

推奨動作条件で規定される範囲で IC の機能・動作を保証します。また、特性値は電気的特性で規定される各項目の条件下においてのみ保証されます。

6. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

7. 強電磁界中の動作について

強電磁界中でのご使用では、まれに誤動作する可能性がありますのでご注意ください。

8. セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

9. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けた場合、IC が破壊する恐れがあります。また、出力と電源およびグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

●使用上の注意 — 続き

10. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャンネル、n チャンネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

11. 各入力端子について

本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、GND > (端子 A) の時、トランジスタ (NPN) では GND > (端子 B) の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ (NPN) では、GND > (端子 B) の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND (P 基板) より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

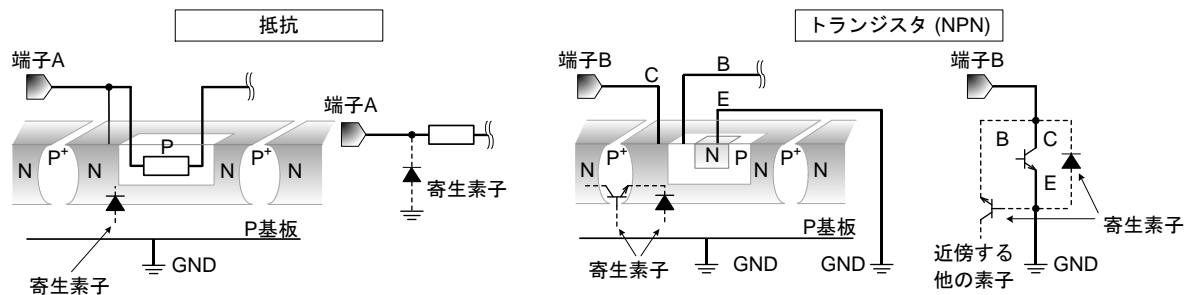


Figure 97. モノリシック IC 構造例

12. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ定数を決定してください。

13. 安全動作領域について

本製品を使用する際には、出力トランジスタが絶対最大定格及び ASO を超えないよう設定してください。

14. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。最高接合部温度内でご使用いただきますが、万が一最高接合部温度を超えた状態が継続すると、温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度 T_j が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

15. 過電流保護回路について

出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

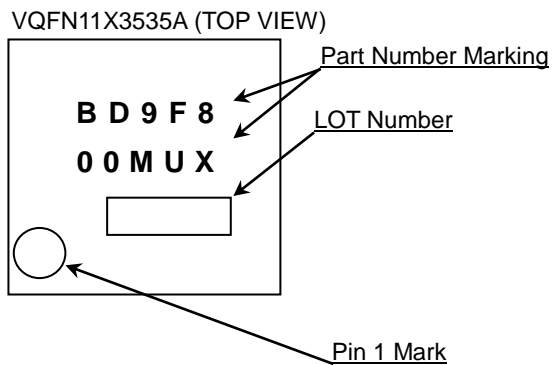
16. 外乱光の影響について

WL-CSP やチップ品のようにシリコン面の一部が露出しているデバイスは、外乱光が当たると光電効果により特性に影響を与える恐れがあります。フィルタの設置や遮光など外乱光の影響を受けない設計をしてください。

発注形名情報

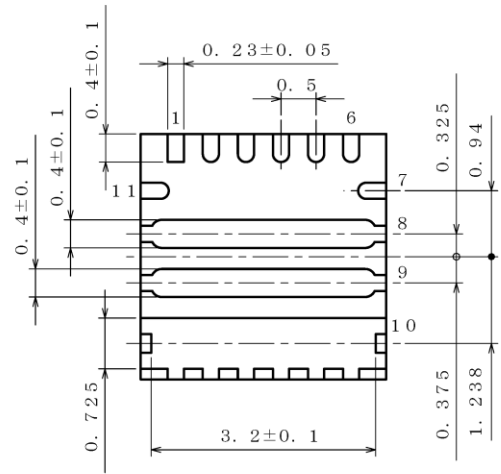
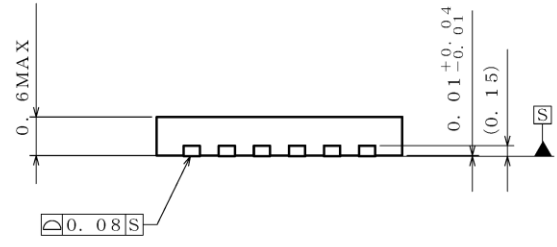
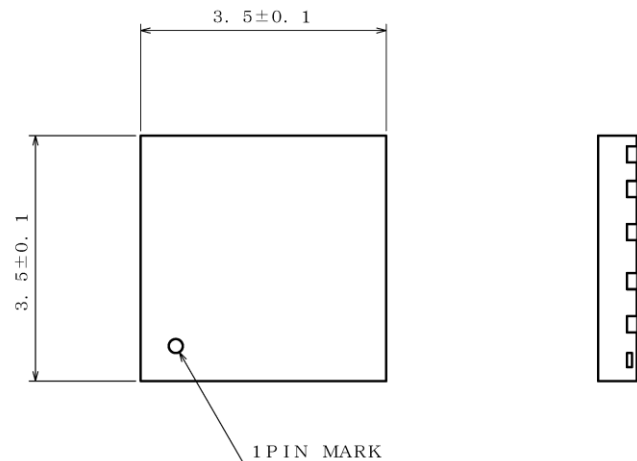


標印図



外形寸法図と包装・フォーミング仕様

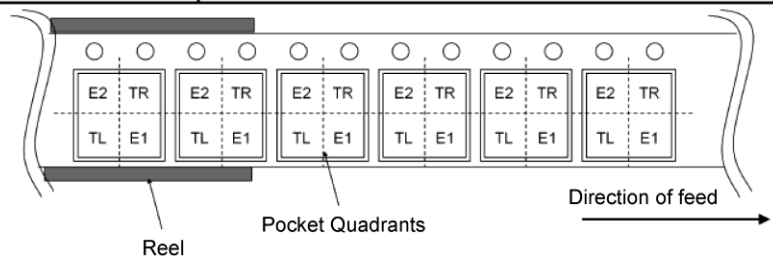
Package Name	VQFN11X3535A
--------------	--------------



(UNIT : mm)
 PKG : VQFN11X3535A
 Drawing No. EX378-5001

<包装形態、包装数量、包装方向>

包装形態	エンボステーピング
包装数量	2500pcs
包装方向	E2 (リールを左手に持ち、右手でテープを引き出したときに、製品の1番ピンが左上にくる方向。)



改訂履歴

日付	Revision	変更内容
2017.07.31	001	新規作成
2018.03.19	002	包装数量を更新
2018.12.27	003	形名を更新

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
 - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。)又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
 - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ①潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ②推奨温度、湿度以外での保管
 - ③直射日光や結露する場所での保管
 - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き(梱包箱に表示されている天面方向)で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等(ソフトウェア含む)との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。