

# 1chip FET 内蔵タイプスイッチングレギュレータ かんたん降圧 スイッチングレギュレータ パワーMOSFET 内蔵タイプ

## BD9G101G

### 概要

BD9G101G は高入力電圧 42V に対応したパワー MOSFET 内蔵の降圧スイッチングレギュレータです。SSOP6 の小型パッケージながら最大出力電流 0.5A を供給することが可能です。  
また 1.5MHz の高周波動作により小型コイルの使用を可能とし、電流モードによる位相補償素子の内蔵化によって機器の小型化を実現しています。

### 特長

- 高耐圧で広い入力電圧範囲(VCC=6V~42V)
- 45V/800mΩ Power Nch-FET 内蔵
- 高周波動作 1.5MHz
- 基準電圧(0.75V±1.5%)回路内蔵
- 位相補償回路内蔵
- 過電流保護(OCP)、低入力誤動作防止(UVLO)、温度保護回路(TSD)等、保護機能搭載
- スタンバイ機能(Ist=0μA)
- 小型 パッケージ SSOP6

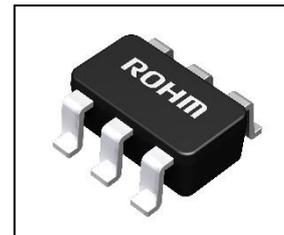
### 重要特性

- 入力電圧 6V ~ 42V
- 基準電圧精度 (Ta=25°C) ±1.5%
- (Ta=-25°C~105°C) ±2.0%
- 出力最大電流 0.5A(Max)
- 動作温度範囲 -40°C ~ +105°C
- 動作ジャンクション温度 150°C

### パッケージ

SSOP6

W(Typ) x D(Typ) x H(Max)  
2.90mm x 2.80mm x 1.25mm



SSOP6

### 用途

- 産業用機器
- バッテリー使用機器
- OA 機器

### 標準アプリケーション回路

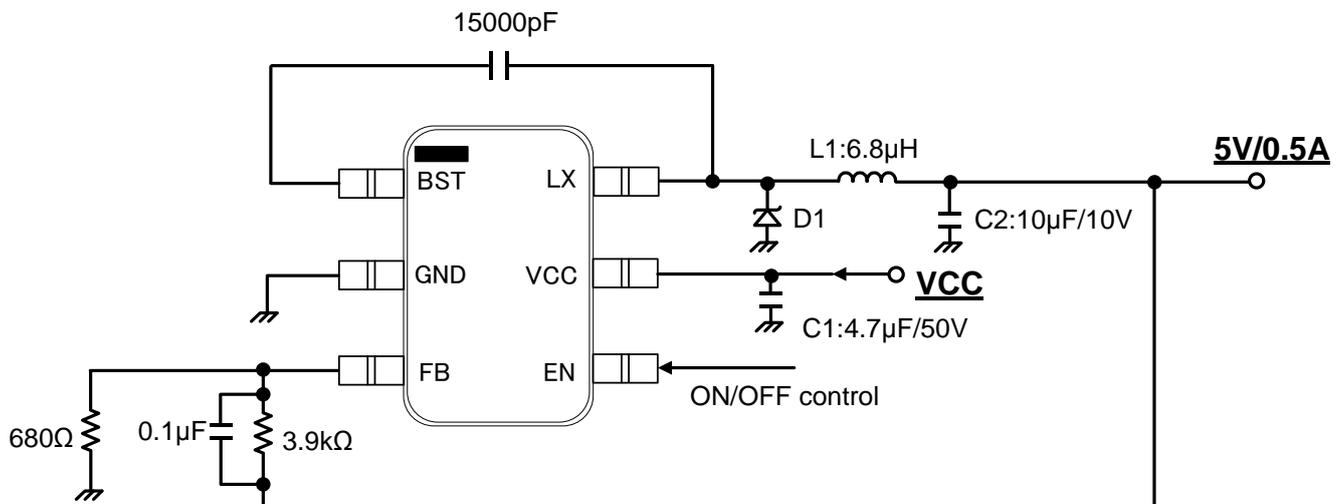


Figure 1. 標準アプリケーション

端子配置図

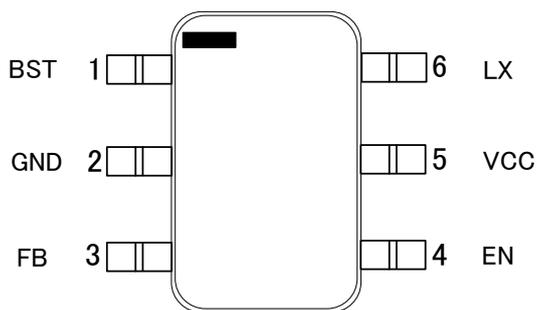


Figure 2. 端子配置図(TOP VIEW)

端子説明

Pin No.	Pin Name	Description
1	BST	Power Nch-FET 駆動用フローティングドライバの電源。 ブートストラップ動作のため、LX 端子間に 15000pF を付けてください。
2	GND	接地端子。
3	FB	電圧帰還端子。エラーアンプの入力端子となっておりこの端子が 0.75V になるようフィードバックされます。
4	EN	ON/OFF 端子。2.0V 以上の電圧印加で ON、OPEN または 0.8V 以下で OFF します。また 550kΩ(Typ)のプルダウン抵抗が内蔵されております。
5	VCC	電源入力端子。端子付近にバイパスコンデンサを打ち、太いパターンでインピーダンスを減らしてください。
6	LX	Power Nch-FET スイッチングノード端子。付近に SBD とコイルを接続してください。

ブロック図

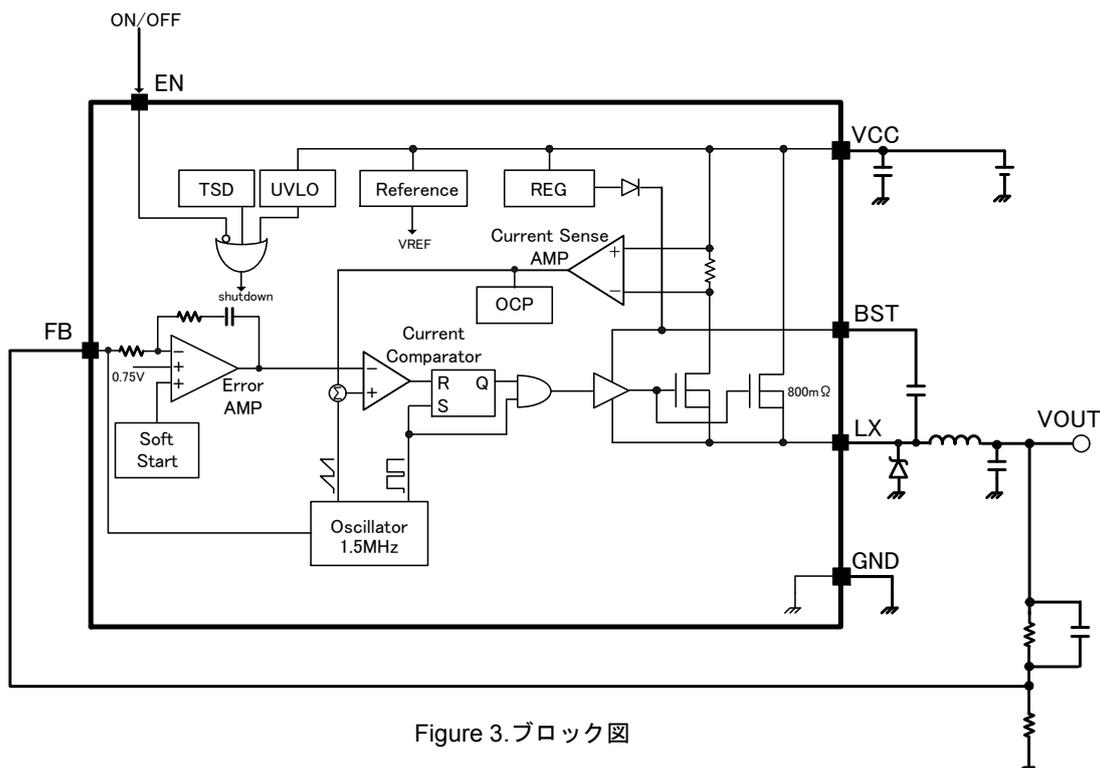


Figure 3. ブロック図

## 各ブロック動作説明

1. Reference  
IC 内部の基準電圧を発生させるブロックです。EN に 2.0V 以上印加することにより動作します。  
エラーアンプ基準電圧や発振器の基準等様々なブロックに基準電圧、電流を供給しています。
2. REG  
ゲート駆動電圧生成及び内部回路電源用 4.2V レギュレータです。
3. OSC  
定常時の動作周波数が 1.5MHz の矩形波を生成しております。  
出力短絡時の過電流を防止するため、周波数フォールドバック機能により、FB 端子電圧に応じて周波数を変更します。
4. Soft Start  
DC/DC コンバータの出力電圧にソフトスタートをかけ、起動時の突入電流を防ぐ回路です。  
ソフトスタート時間に関しましては、周波数フォールドバック機能により、周波数が FB 端子電圧により変化するため  
起動時アプリケーション条件により異なります。
5. ERROR AMP  
出力信号を検出し、PWM 制御信号を出力する誤差増幅器です。  
内部基準電圧は 0.75V に設定されています。  
また本 IC はエラーアンプ入出力間に位相補償素子を内蔵しております。
6. Current Comparator  
電流フィードバックとエラーアンプ出力から PWM 信号を出力する電流モード用コンパレータです。
7. Nch-FET SW  
DC/DC コンバータのコイル電流を切り換える 45V/800mΩ Power Nch-FET SW です。
8. UVLO  
低電圧誤動作防止回路です。  
電源電圧の立上がり時、及び電源電圧低下時の内部回路の誤動作を防止します。  
VCC 端子電圧をモニタしており、VCC 電圧が 5.4V 以下となると DC/DC コンバータ  
出力を OFF にして、ソフトスタート回路がリセットされます。なお本スレッシュホールドは 200mV の  
ヒステリシスを有しています。
9. EN  
2.0V 以上の電圧を印加すると ON、オープンもしくは 0.8V 印加以下の電圧を印加すると OFF となります。  
端子には 550kΩ(Typ)のプルダウン抵抗が内蔵されています。
10. OCP  
過電流保護回路です。  
ハイサイド Nch-FET に流れる電流をモニタしており、1.2A(Typ)以上の電流が流れた場合、パルスバイパルスにて  
Duty を狭め、入力電流を抑制します。
11. TSD  
異常発熱による IC の誤動作を防止するための保護回路です。異常発熱( $T_j=175^{\circ}\text{C}$ )を検知すると、DC/DC コンバータ出  
力を OFF します。また、保護回路にはヒステリシス幅( $25^{\circ}\text{C}$ )があり、スレッシュホールド温度付近での変動による誤動作  
を防止しています。

## 絶対最大定格

項目	記号	定格	単位
VCC – GND 間	VCC	45	V
BST – GND 間	VBST	50	V
最大定格電流	I <sub>max</sub>	1.0	A
BST – LX 間	ΔVBST	7	V
EN – GND 間	VEN	45	V
LX – GND 間	VLX	45	V
FB – GND 間	VFB	7	V
許容損失	P <sub>d</sub>	0.675 <sup>(*)1</sup>	W
動作温度範囲	Topr	-40~+105	°C
保存温度範囲	Tstg	-55~+150	°C
ジャンクション温度	Tjmax	150 <sup>(*)2</sup>	°C

(\*1)70 mm×70 mm×1.6 mm 1 層基板実装時。1°C 上昇する度に 5.4mW 減ずる。(25°C 以上)

(\*2)異常発熱による IC の誤動作を防止するための保護回路です。異常発熱(T<sub>j</sub>=175°C)を検知すると、DC/DC コンバータ出力を OFF します。また、保護回路にはヒステリシス幅(25°C)があり、スレッシュホールド温度付近での変動による誤動作を防止しています。

## 電気的特性 (特に指定のない限り Ta=25°C, VCC=24V, VOUT=5V, EN=3V)

項目	記号	規格値			単位	条件
		最小	標準	最大		
<b>【回路電流】</b>						
スタンバイ時回路電流	I <sub>st</sub>	—	0	5	μA	VEN=0V
動作時回路電流	I <sub>cc</sub>	—	0.7	1.2	mA	FB=1.2V
<b>【低電圧入力誤動作防止回路】</b>						
検出スレッシュホールド電圧	V <sub>uv</sub>	5.1	5.4	5.7	V	
ヒステリシス幅	V <sub>uvh</sub>	—	200	300	mV	
<b>【発振器】</b>						
発振周波数	F <sub>osc</sub>	1.3	1.5	1.7	MHz	
Max Duty Cycle	D <sub>max</sub>	85	-	-	%	
<b>【エラーアンプ】</b>						
FB 端子スレッシュホールド電圧	VFBN	0.739	0.750	0.761	V	Ta=25°C
	VFBA	0.735	0.750	0.765	V	Ta=-25°C ~105°C
FB 端子入力電流	IFB	-100	0	100	nA	VFB=2.0V
ソフトスタート時間	T <sub>soft</sub>	1.2	4.0	-	ms	
<b>【電流検出アンプ】</b>						
相互コンダクタンス	G <sub>cs</sub>	-	3	-	A/V	
<b>【出力部】</b>						
ハイサイド Nch-FET ON 抵抗	R <sub>onH</sub>	—	800	—	mΩ	
Min ON Time	T <sub>min</sub>	—	100	—	ns	
過電流検出電流	I <sub>ocp</sub>	0.85	1.2	—	A	
<b>【CTL】</b>						
EN 端子スレッシュホールド電圧	ON	VENON	2.0	—	VCC	V
	OFF	VENOFF	-0.3	—	0.8	V
EN 端子入力電流	I <sub>EN</sub>	2.7	5.5	11	μA	VEN=3V

推奨動作範囲

項目	記号	電圧範囲			単位
		Min	Typ	Max	
電源電圧	VCC	6	-	42	V
出力電圧	VOOUT	1.0 <sup>(*)3</sup>	-	VCC × 0.7 <sup>(*)4</sup>	V
出力電流	IOUT	-	-	500	mA

(\*)3 Min ON Time Typ 100 ns により制限されます。  
 (\*)4 Max duty と RonH、BST-UVLO により制限されます。

出力電圧範囲 出力電圧設定

BD9G101G はハイサイド Nch-FET の駆動電圧を確保するための BST-LX 間電圧の減電保護(BST-UVLO)と Maxduty(min85%), Min ON Time(Typ 100ns), ハイサイド Nch-FET ON 抵抗(RonH)により、使用範囲が制限されます。

1. BST-UVLO

Nch-FET のゲート電圧を確保し IC の誤動作を防止するシステムです。BST-LX 間の電位差が 1.5V を下回った場合、Nch-FET を OFF し、BST-VCC 間の経路が ON します。これにより BST を VCC から充電し、Nch-FET の駆動電圧を確保します。

BST-LX 間電圧差が 1.8V を上回った場合この機能は解除されます。

BST-UVLO が有効に働くためには  $VCC > (BST-UVLO \text{ 値} + V_f) + \text{出力電圧}$  となる VCC が必要となります。

よって最大出力電圧は VCC-3.0V により制限されます。

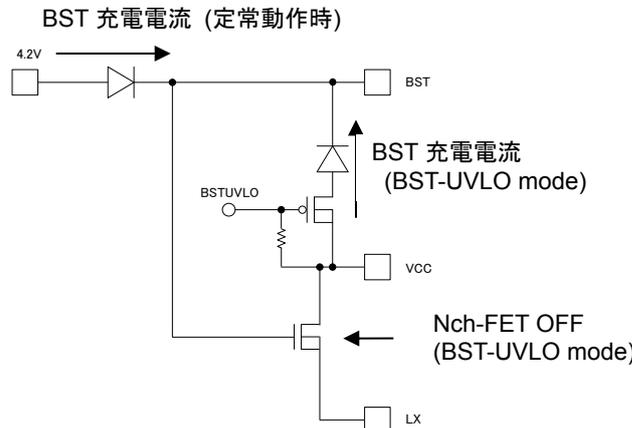


Figure 4. BST-UVLO 等価回路図

※VCC-VOUT<3Vにて動作が考えられる場合には、軽負荷時 BST-UVLO 動作により出力電圧が入力電圧付近まで跳ね上がります。

減電軽負荷時の動作波形とメカニズムを示します。

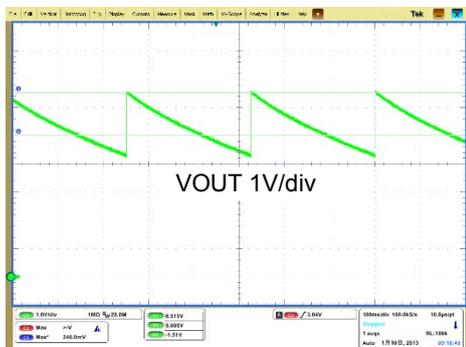
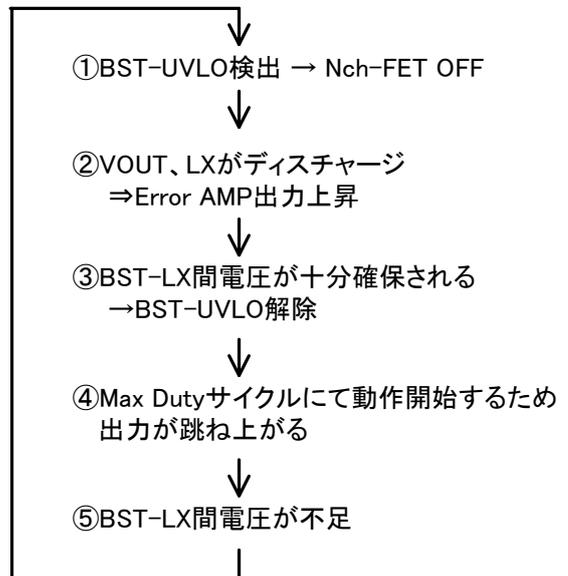


Figure 5. 減電軽負荷時 BST-UVLO 動作波形  
 VOUT=5V VCC=7V IOUT=0mA



対策としてはFB端子に接続される分割抵抗のオーダーを下げ、出力-FB端子間にフィードフォワードコンデンサを入れる必要があります。  
出力分割抵抗及び出力-FB端子間のフィードフォワードコンデンサの設定方法を以下に示します。

・出力電圧設定方法

ERROR AMPの内部基準電圧は0.75Vとなっています。出力電圧は(1)式のように決定されます。

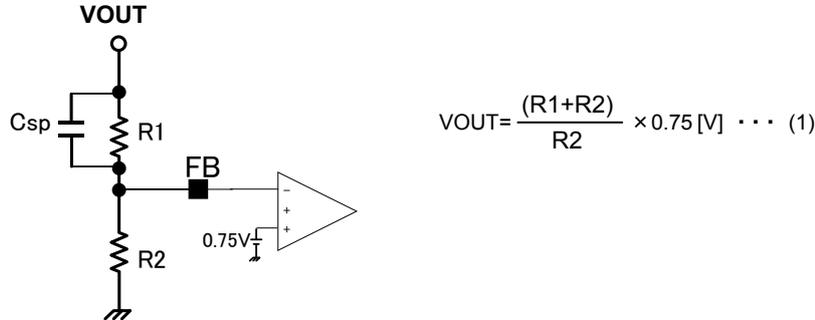


Figure 6. 電圧帰還抵抗設定方法

ただし減電軽負荷時のBST-UVLO動作を避けるため出力抵抗の和R1+R2が以下の式を満たすよう設定してください。

$$R1 + R2 \leq V_{OUT} \times 10^3 \dots (2)$$

出力抵抗設定例： 5V出力時 R1=3.9kΩ R2=0.68kΩ  
12V出力時 R1=7.5kΩ R2=0.51kΩ

・フィードフォワードコンデンサ Csp

フィードフォワードコンデンサCspを出力抵抗R1に並列接続してください。

フィードフォワードコンデンサはループ特性にポールとゼロの対を追加することにより、ループ特性を調整するため位相マージンが改善され過渡応答速度が向上します。結果として出力変動を抑制する働きとなります。

フィードフォワードコンデンサCspは以下の計算式に近い値を用いてください。

$$C_{sp} = \frac{4.7k}{R1} \times 0.15 \quad [\mu F] \dots (3)$$

Csp設定例： 5V出力時 R1=3.9kΩ R2=0.68kΩ Csp = 0.1μF or 0.22μF  
12V出力時 R1=7.5kΩ R2=0.51kΩ Csp = 0.1μF

上記対策により、VCC-VOUT<3Vとなる減電軽負荷時でもBST-UVLO動作による出力の跳ね上がりなく使用することが可能です。

## 2. Max duty, Ron

Max duty(min85%)とNch-FETのON抵抗により、出力電圧上限が決定されます。

最大出力電流をImaxとすると、出力電圧はRonによりImax x 0.8Ω(Typ)

降下し、これにMax dutyが加わるため、

VOUTmax = (VCC - RonH x Imax) x 0.85の略式により制限されます。

ダイオードから電流を引いている際のVf降下分も考慮が必要であるため、

VOUTmax = VCC x 0.7の範囲内で使用してください。

## 3. Min ON Time

Min ON Time(Typ 100ns)により最小出力電圧が制限されます。

出力電圧 = 周波数(Typ 1.5MHz) x Nch-FET ON時間 x VCC

出力電圧が上記の式以下の場合間欠動作となりリップルが大きくなります。

### 周波数フォールドバック機能

本 IC は出力 short 時の過電流を防止するため、周波数フォールドバック機能を搭載しております。周波数フォールドバックは、FB 端子電圧に応じて周波数が変わる機能となっております。FB 電圧-周波数特性図を下に示します。

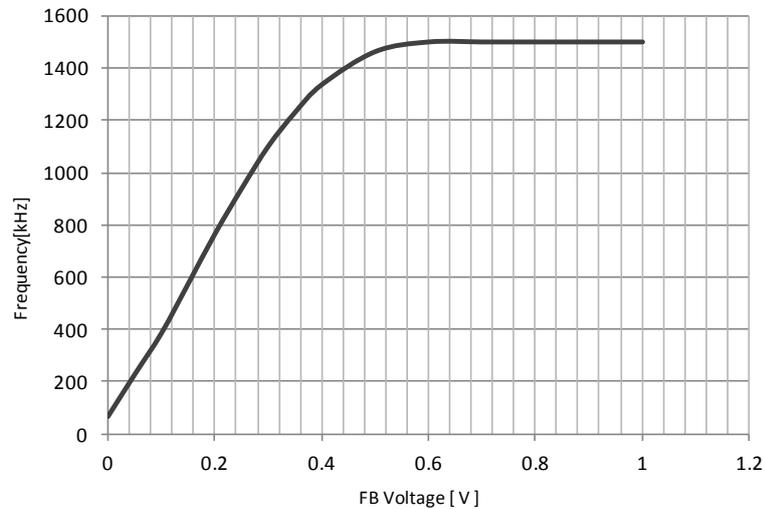


Figure 7. FB 電圧-周波数特性

出力-GND short 時の FB 電圧は 0V となるため、周波数を約 150kHz まで絞ることにより入力電流を制限します。定常動作時の FB 電圧は 0.75V 付近となりますので、1.5MHz(Typ)にて動作します。

### 起動特性

起動時は Soft start 機能により FB 端子電圧を緩やかに上昇させ、ラッシュ電流を防止しています。起動時の FB 端子は内部クロックに同期させることで緩やかに上昇します。周波数フォールドバックにより内部クロック周波数は FB 端子電圧に依存するため、FB 電圧が上昇するにつれて、Soft start 動作速度が速くなります。

起動特性は負荷、出力コンデンサ等のアプリケーション条件により異なりますので、アプリケーションの起動波形は、標準アプリケーション起動波形(P11、P14)を参照のうえ、ご使用条件にてご確認ください。

特性データ(参考データ)

(特に指定のない限り, Ta=25°C, VCC=12V, VOUT=5V, EN=3V)

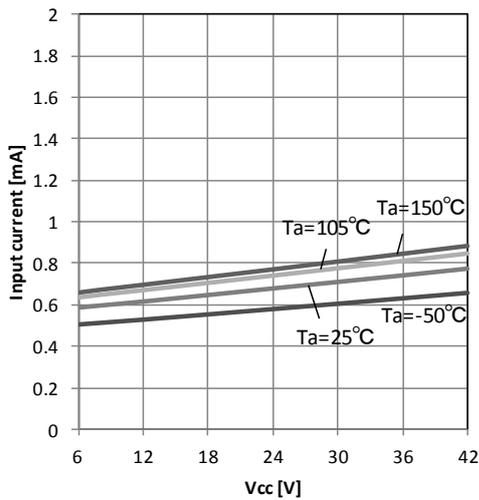


Figure 8. 動作時回路電流-電圧特性

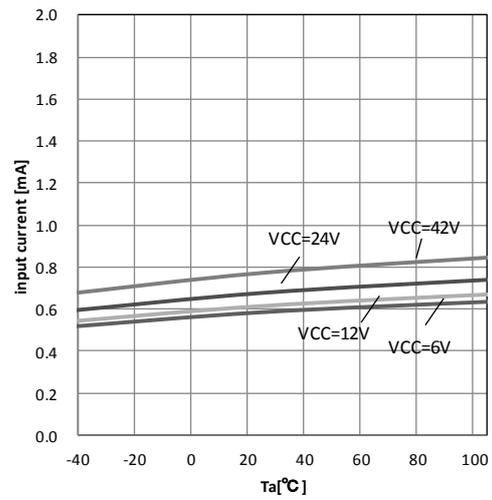


Figure 9. 動作時回路電流-温度特性

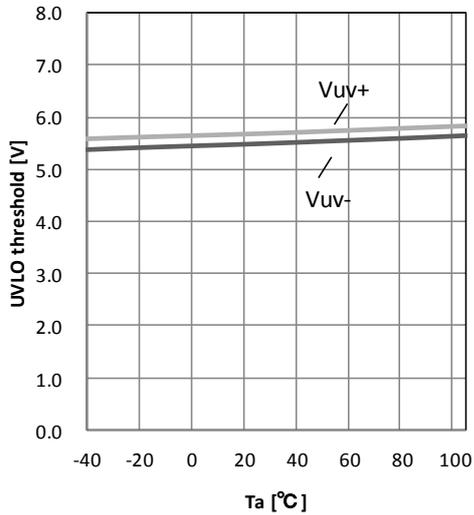


Figure 10. UVLO スレッシュホールド温度特性

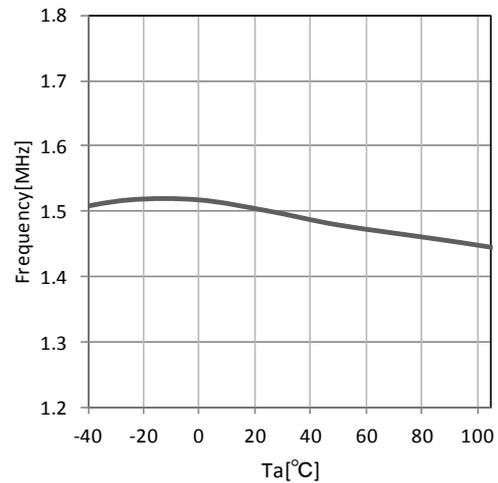


Figure 11. 発振周波数温度特性

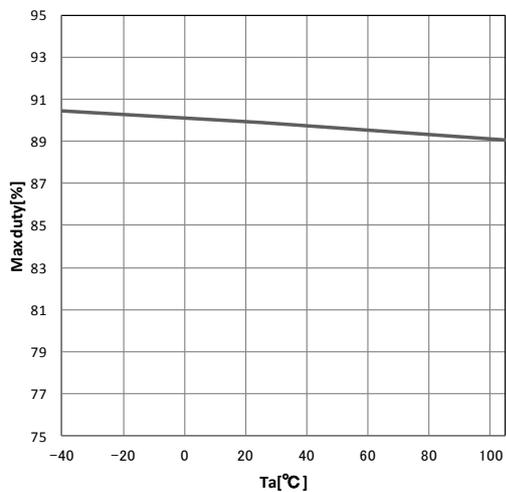


Figure 12. Max Duty 温度特性

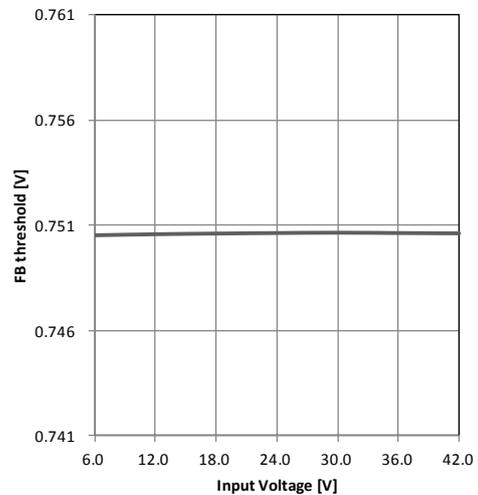


Figure 13. FB スレッシュホールド 入力電圧特性

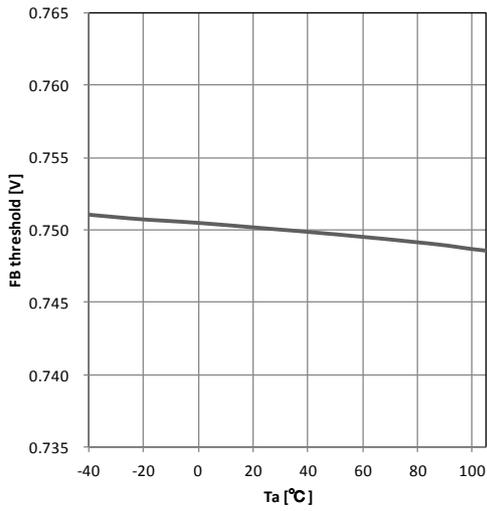


Figure 14. FB スレッシュヨルド温度特性

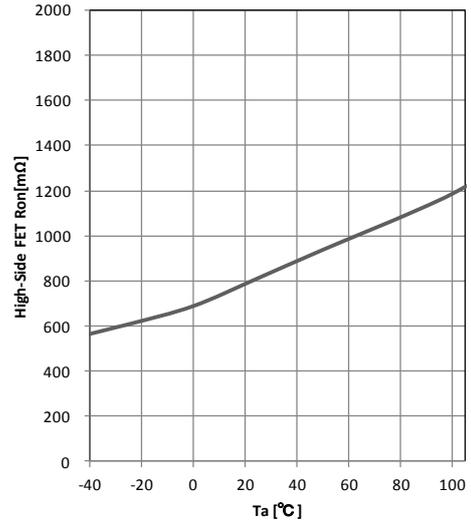


Figure 15. ハイサイド Nch-FET ON 抵抗温度特性

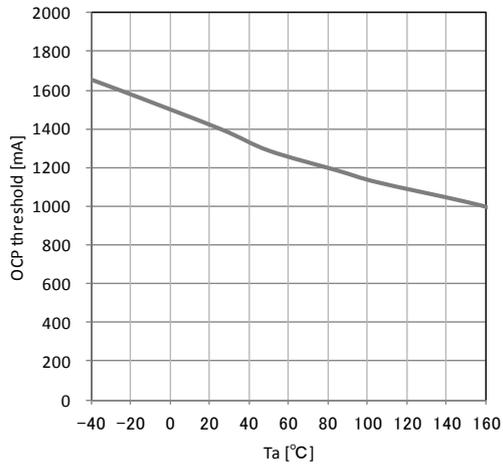


Figure 16. OCP 検出電流温度特性

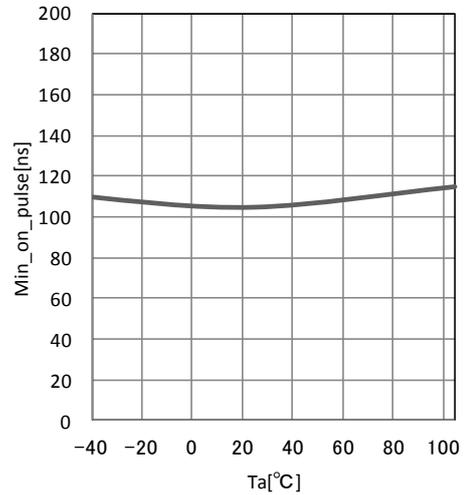


Figure 17. Min ON Time 温度特性

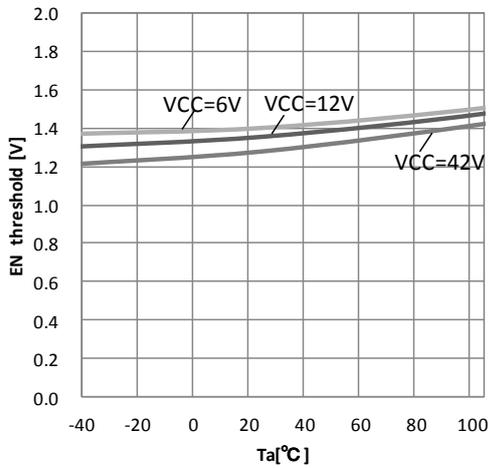


Figure 18. EN スレッシュヨルド電圧 温度特性

標準アプリケーション特性データ(参考データ)

1. VOUT=5V, IOU=0.5A

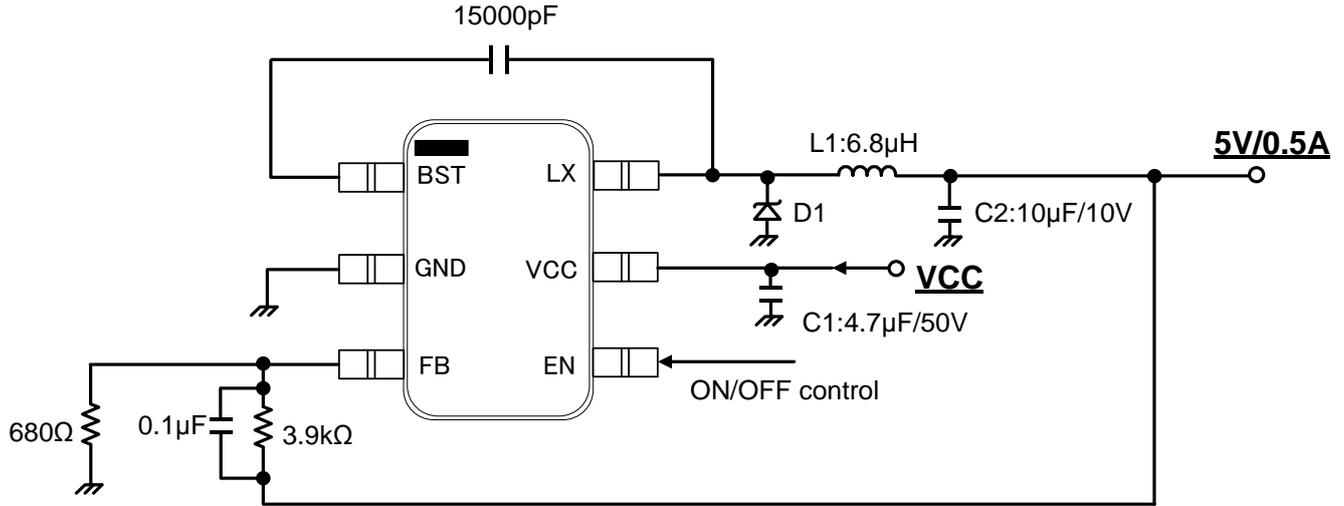


Figure 19. 標準アプリケーション回路(VOUT=5V)

使用部品	L1	Murata TAIYO YUDEN	DEM4518C 1235AS-H-6R8M LSXND4040TKL6R8MDG	6.8µH 6.8µH
	C1	Murata	GRM32EB31H475KA87	4.7µF/50V
	C2	Murata	GRM31CB11A106KA01	10µF/10V
	D1	ROHM	RBR2MM60B	

推奨部品は、本データシート(Rev.010)作成時点で製品および情報が入手可能なものから選定しています。供給状況が変わり入手できない場合は同等品を使用してください。

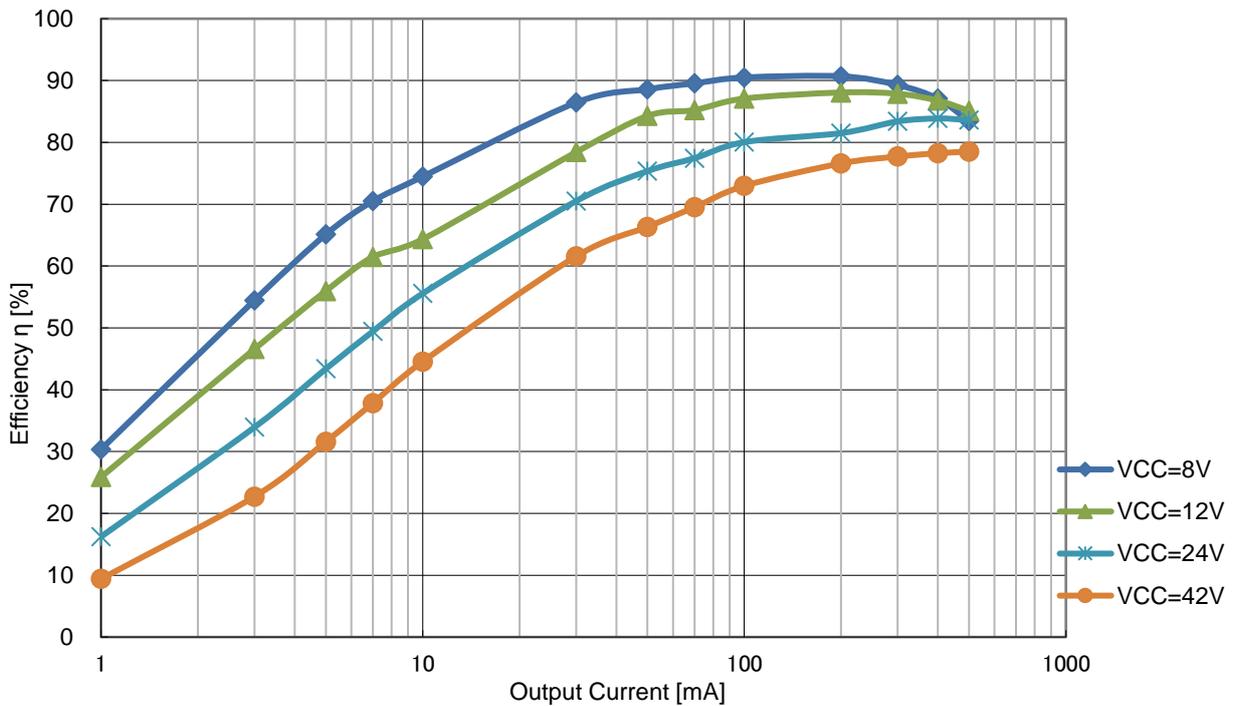


Figure 20. 電力変換効率-出力電流 VOUT=5V

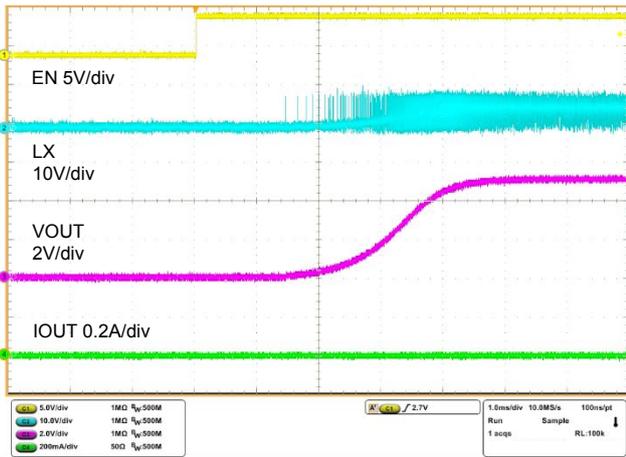


Figure 21. 起動波形  
VCC=8V, IOUT=0mA, VOUT=5V

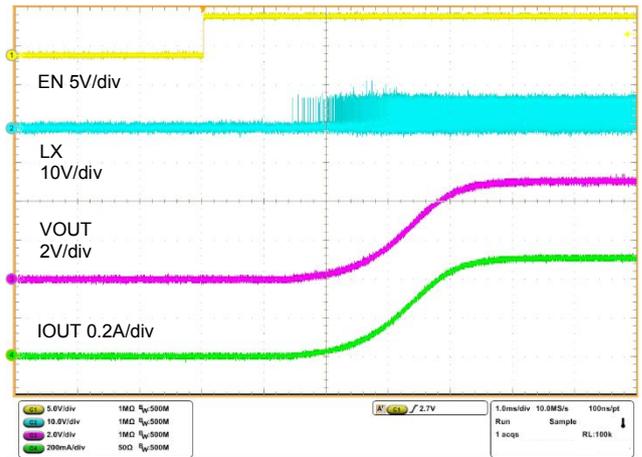


Figure 22. 起動波形  
VCC=8V, IOUT=500mA, VOUT=5V

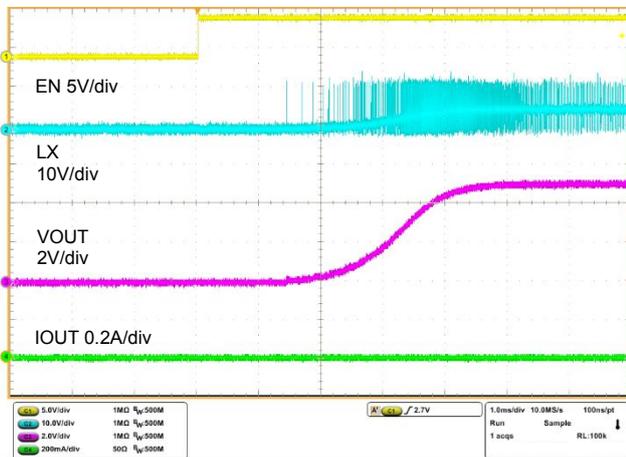


Figure 23. 起動波形  
VCC=12V, IOUT=0mA, VOUT=5V

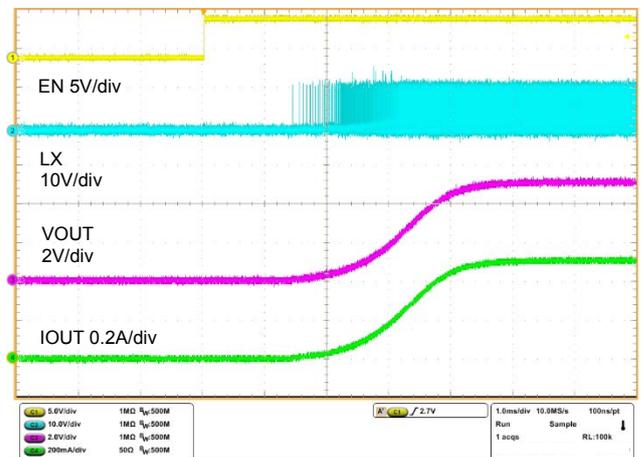


Figure 24. 起動波形  
VCC=12V, IOUT=500mA, VOUT=5V

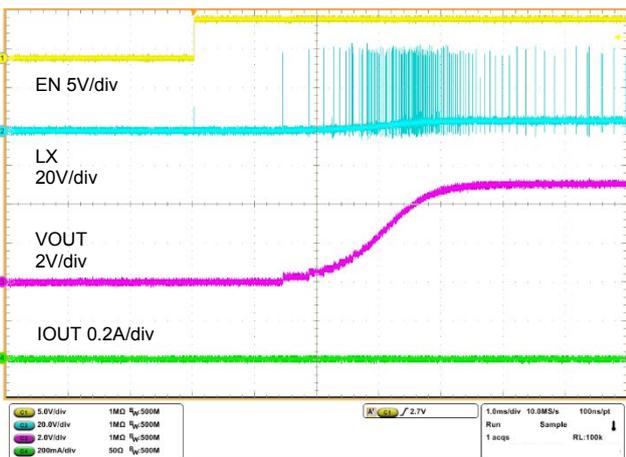


Figure 25. 起動波形  
VCC=42V, IOUT=0mA, VOUT=5V

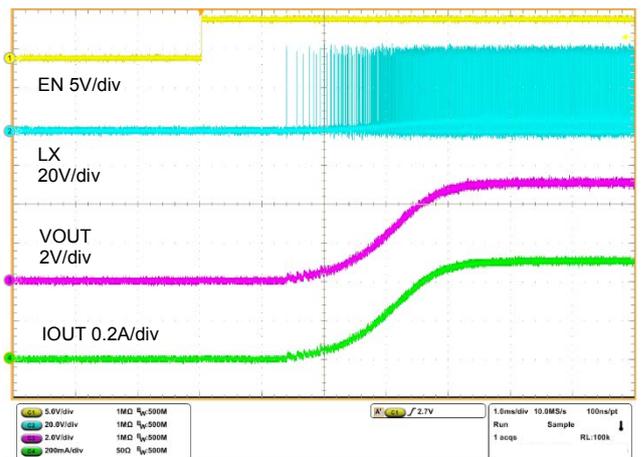


Figure 26. 起動波形  
VCC=42V, IOUT=500mA, VOUT=5V

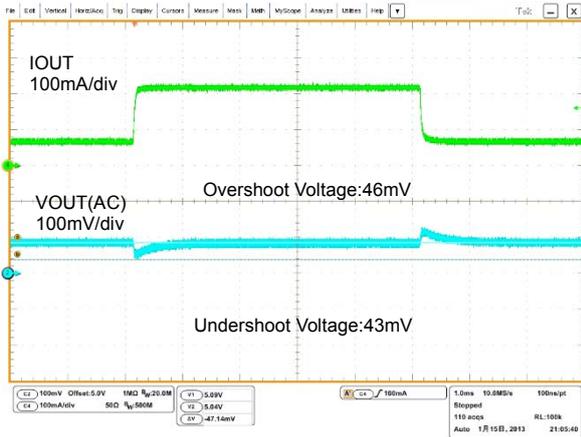


Figure 27. 負荷応答特性  
IOUT=50mA⇔200mA, VOUT=5V

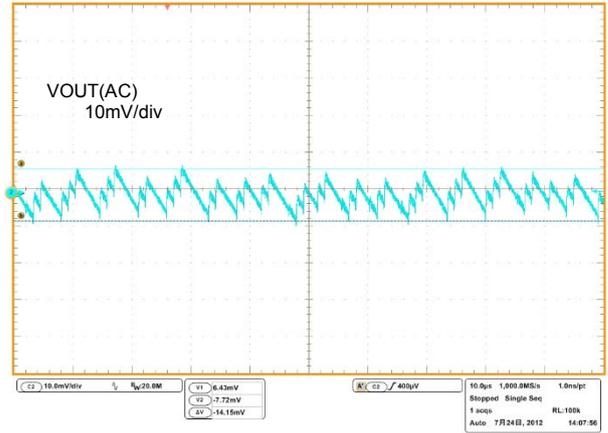


Figure 28. 出力リップ波形  
IOUT=20mA, VOUT=5V

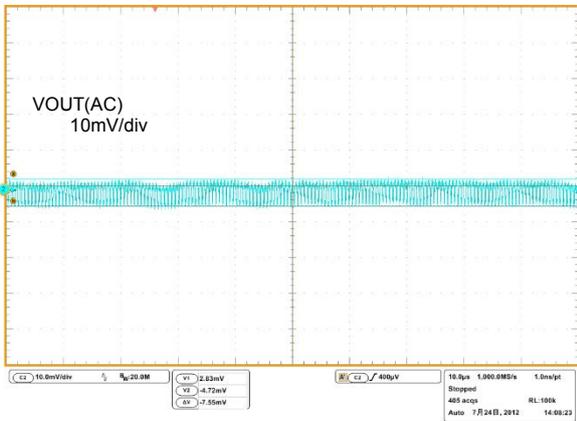


Figure 29. 出力リップ波形  
IOUT=200mA, VOUT=5V

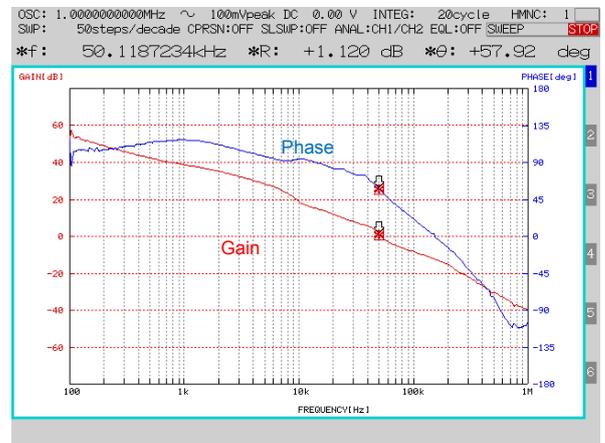


Figure 30. 周波数応答特性  
IOUT=100mA, VOUT=5V

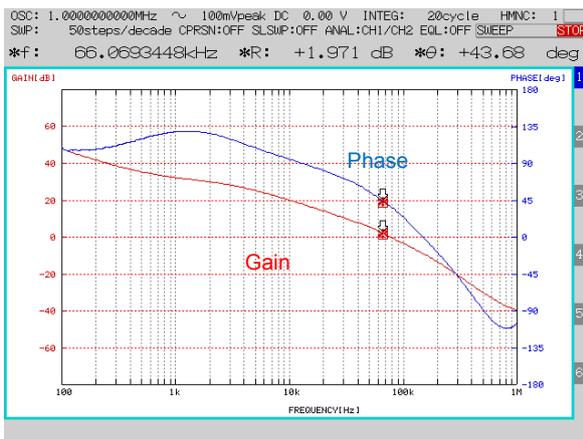


Figure 31. 周波数応答特性  
IOUT=500mA, VOUT=5V

2. VOUT=12V, IOUT=0.5A

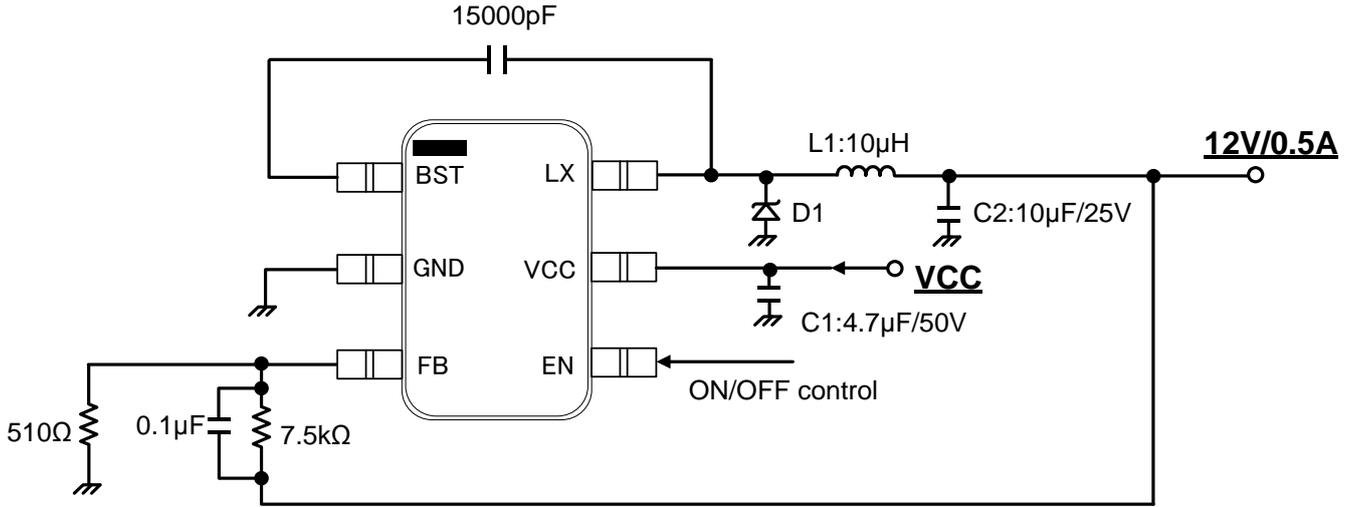
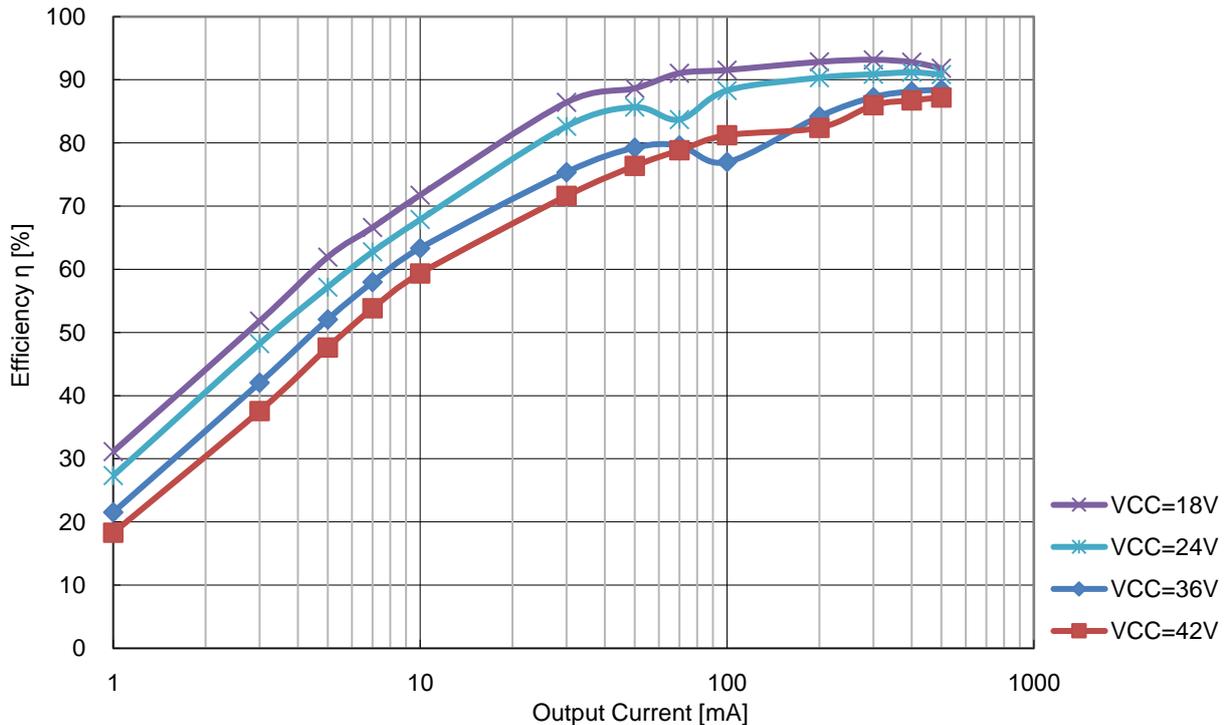


Figure 32. 標準アプリケーション回路(VOUT=12V)

使用部品	L1	Murata TAIYO YUDEN	DEM4518C 1235AS-H-100M LSXND4040TKL100MDG	10μH 10μH
	C1	Murata	GRM32EB31H475KA87	4.7μF/50V
	C2	Murata	GRM319B31E106KA12	10μF/25V
	D1	ROHM	RBR2MM60B	

推奨部品は、本データシート(Rev.010)作成時点で製品および情報が入手可能なものから選定しています。供給状況が変わり入手できない場合は同等品を使用してください。



\*スイッチングの間欠動作から連続動作への遷移時に効率が下がります

Figure 33. 電力変換効率-出力電流 VOUT=12V

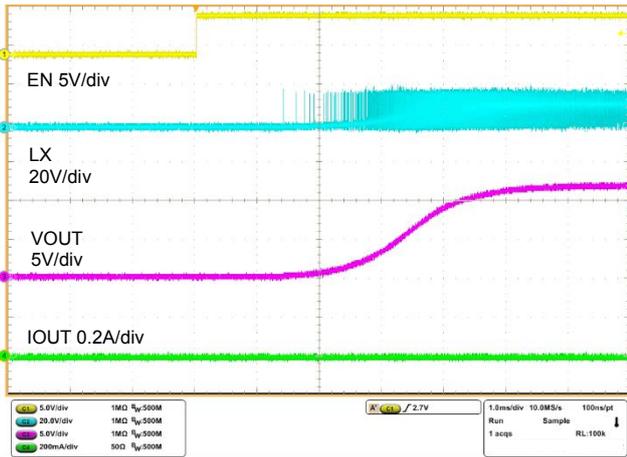


Figure 34. 起動波形  
VCC=18V, IOUT=0mA, VOUT=12V

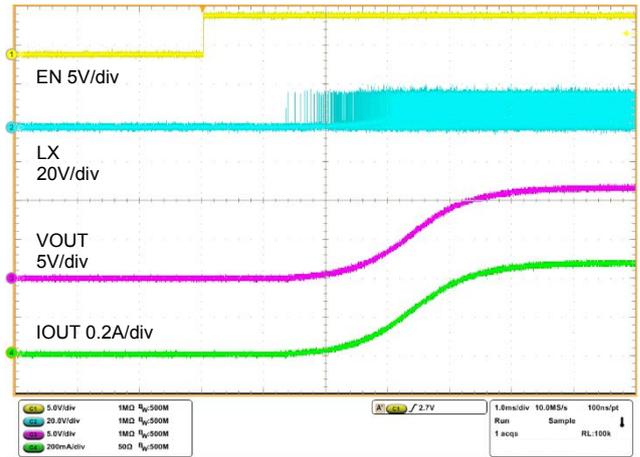


Figure 35. 起動波形  
VCC=18V, IOUT=500mA, VOUT=12V

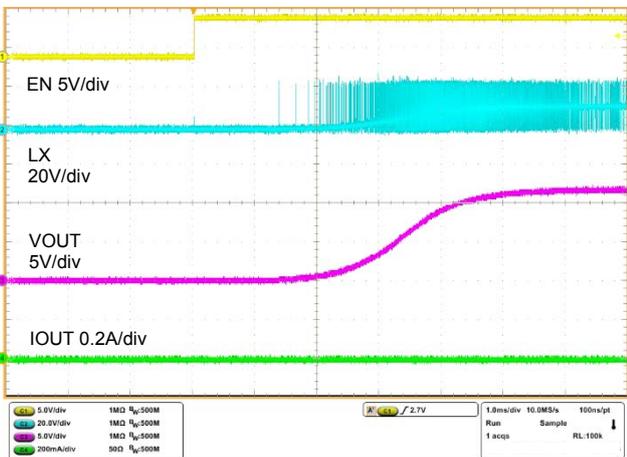


Figure 36. 起動波形  
VCC=24V, IOUT=0mA, VOUT=12V

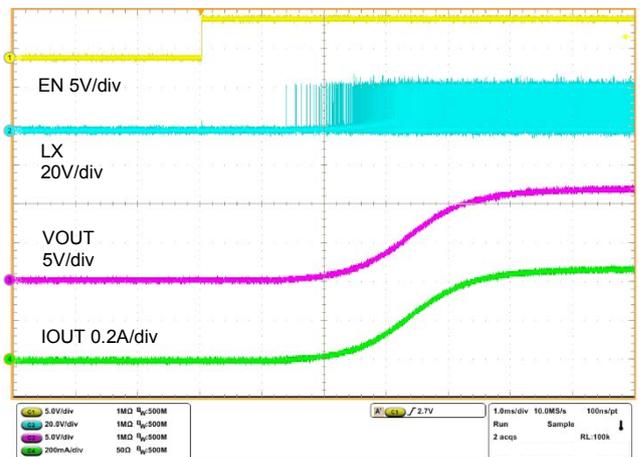


Figure 37. 起動波形  
VCC=24V, IOUT=500mA, VOUT=12V

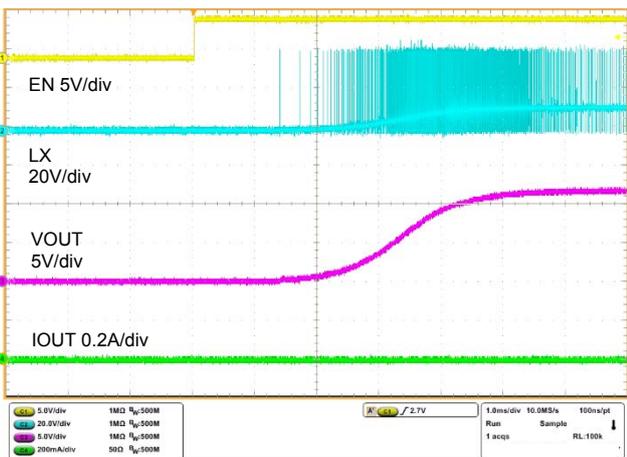


Figure 38. 起動波形  
VCC=42V, IOUT=0mA, VOUT=12V

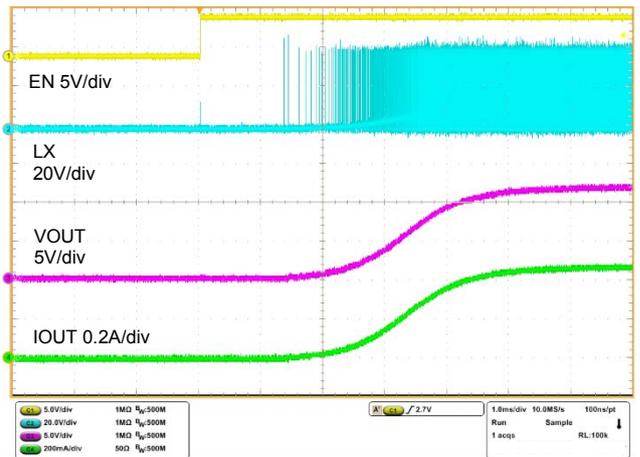


Figure 39. 起動波形  
VCC=42V, IOUT=500mA, VOUT=12V

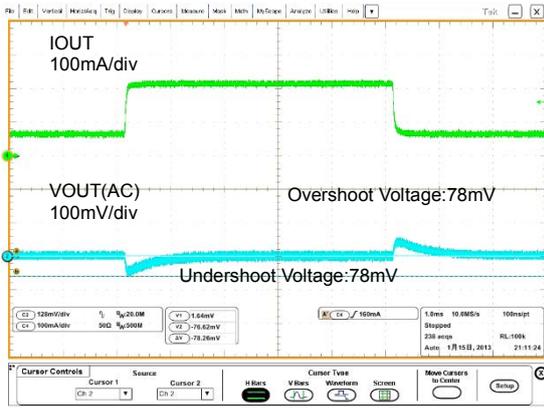


Figure 40. 負荷応答特性  
IOUT=50mA⇔200mA, VOUT=12V

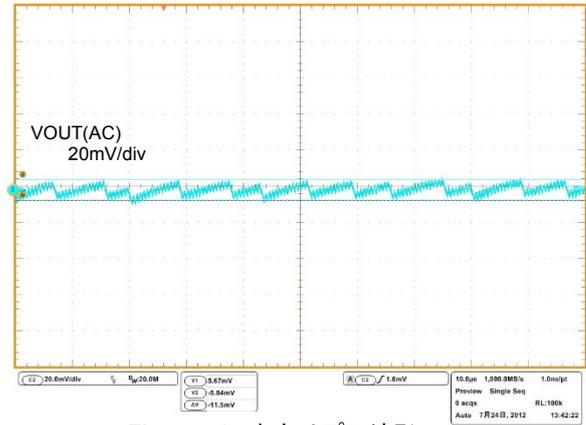


Figure 41. 出力リップル波形  
IOUT=50mA, VOUT=12V

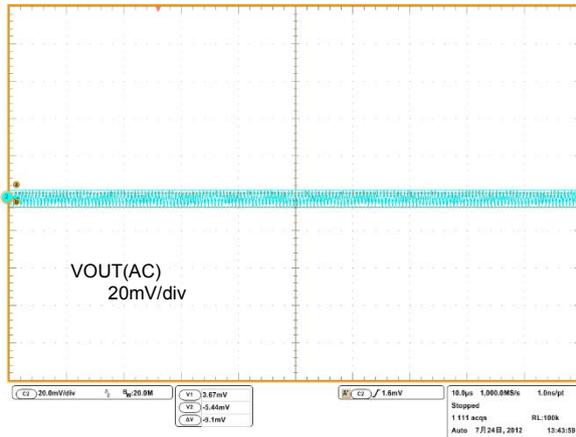


Figure 42. 出力リップル波形  
IOUT=200mA, VOUT=12V

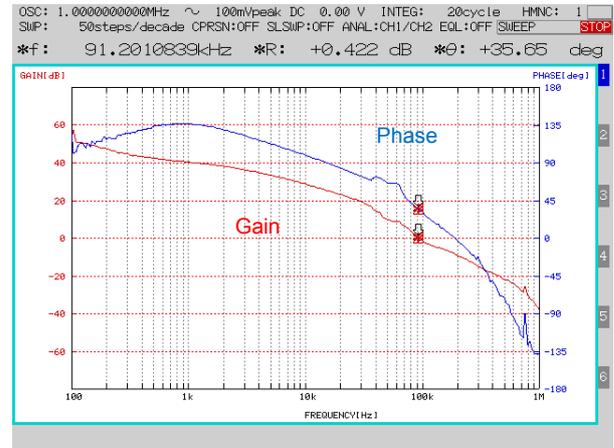


Figure 43. 周波数応答特性  
IOUT=100mA, VOUT=12V

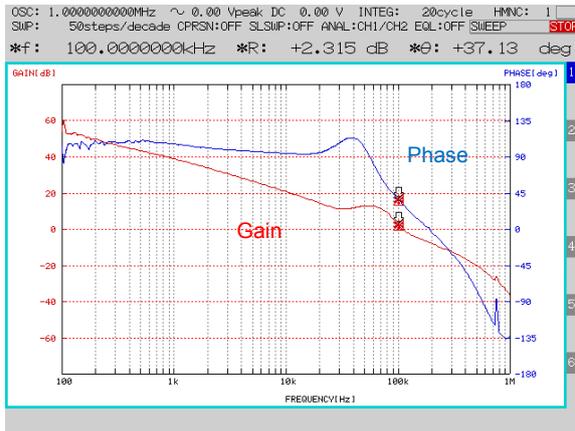


Figure 44. 周波数応答特性  
IOUT=500mA, VOUT=12V

## アプリケーション部品選定方法

## (1) インダクタ

電流定格(下記電流値 I<sub>peak</sub>)を満たし、DCR(直流抵抗成分)が低く、シールドタイプのものを推奨いたします。  
 インダクタの値はインダクタリプル電流に影響し、出力リプルの原因となります。  
 このリプル電流は以下の式のようにコイルの L 値が大きいほど、またスイッチング周波数が高いほど小さくすることができます。

$$I_{\text{peak}} = I_{\text{OUT}} + \Delta I_L / 2 \quad [\text{A}] \quad (4)$$

$$\Delta I_L = \frac{V_{\text{CC}} - V_{\text{OUT}}}{L} \times \frac{V_{\text{OUT}}}{V_{\text{CC}}} \times \frac{1}{f} \quad [\text{A}] \quad (5)$$

( $\Delta I_L$  : 出力リプル電流、 $f$  : スwitchング周波数)

BD9G101G では 4.7 $\mu\text{H}$ ~15 $\mu\text{H}$  までの下記のコイルを推奨しています。(ただし、供給状況が変わり 入手できない場合は同等品を使用してください。)

推奨コイル Murata DEM4518C シリーズ  
 TAIYO YUDEN LSXND4040 シリーズ

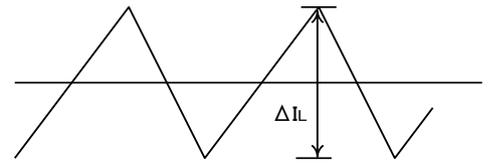


Figure 45. インダクタ電流

## (2) 入力コンデンサ

入力リプル電圧を低減するため、VCC 端子付近に ESR の低いセラミックコンデンサを使用してください。

BD9G101G では 4.7 $\mu\text{F}$  以上のセラミックコンデンサを推奨しています。仕様上電解コンデンサの使用が必要な場合には発振の恐れがあるため 1 $\mu\text{F}$  程度のセラミックコンデンサを並列に使用してください。

## (3) 出力コンデンサ

出力に使用するコンデンサは出力リプルを軽減するため、ESR の低いセラミックコンデンサを推奨いたします。また、コンデンサの定格は DC バイアス特性を考慮にいれたうえ、最大定格が出力電圧に対して十分マージンのあるものを使用してください。

出力リプル電圧は次式より求められます。

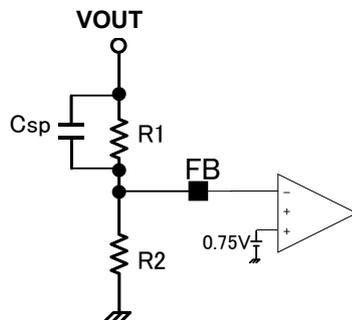
$$V_{\text{pp}} = \Delta I_L \times \frac{1}{2\pi \times f \times C_o} + \Delta I_L \times R_{\text{ESR}} \quad [\text{V}] \quad \dots (6)$$

許容リプル電圧内に収まるよう設定を行ってください。

BD9G101G では 10 $\mu\text{F}$  以上のセラミックコンデンサを推奨しています。

## (4) 出力電圧設定

ERROR AMP の内部基準電圧は 0.75V となっています。出力電圧は(7)式のように決定されます。



$$V_{\text{OUT}} = \frac{(R1+R2)}{R2} \times 0.75[\text{V}] \quad \dots (7)$$

Figure 46. 電圧帰還抵抗設定方法

ただし減電軽負荷時の BST-UVLO 動作を避けるため出力抵抗の和 R1+R2 が以下の式を満たすよう設定してください。

$$R1 + R2 \leq V_{\text{OUT}} \times 10^3 \quad \dots (8)$$

## (5) フィードフォワードコンデンサ Csp

フィードフォワードコンデンサ Csp を出力抵抗 R1 に並列接続してください。

フィードフォワードコンデンサはループ特性にポールとゼロの対を追加することにより、ループ特性を調整するため位相マージンが改善され過渡応答速度が向上します。結果として出力変動を抑制する働きとなります。

フィードフォワードコンデンサ Csp は以下の計算式に近い値を用いてください。

$$C_{sp} = \frac{4.7k}{R1} \times 0.15 \quad [\mu F] \quad \dots (9)$$

## (6) ブートストラップコンデンサ

BST 端子内部回路誤動作防止のため、BST 端子-LX 端子間に、CBS=15000pF のセラミックコンデンサを接続してください。

## (7) ダイオード

耐圧、定格電流の合ったショットキーダイオードを実装してください。

## 基板レイアウトの注意点

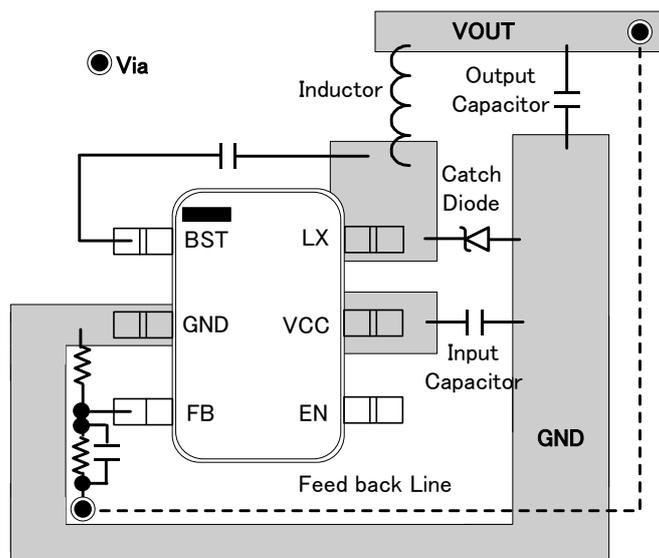


Figure 47. ランドパターン参考

良好な特性の電源回路を設計するためには基板レイアウトが非常に重要です。高速に変動する信号経路においては、漏れ磁束や寄生容量によってノイズが生じたり、電源回路の性能を低下させる恐れがあります。これらの問題を低減するために、VCC 端子直近に低 ESR のセラミックコンデンサをバイパスコンデンサとして GND 間に配置してください。また特に次の 2 つのループには大電流が流れます：バイパスコンデンサ→インダクタ→出力コンデンサ / キャッチダイオード→インダクタ→出力コンデンサ。このため、GND パターン内における出力コンデンサ-キャッチダイオード間、出力コンデンサ-バイパスコンデンサ間の距離は可能な限り短くなるようパターンを設計してください。入力のバイパスコンデンサ、キャッチダイオード、インダクタはできるだけ端子の近くに配置してください。GND ラインは外部の影響で GND 電位が変動しないように Top 層で直接接続してください。

## 熱設計について

下記に 70mm x 70mm x 1.6mm の 1 層基板にて測定した熱軽減特性を示します。T<sub>j</sub> が 150°C を超えないよう十分マージンをとった設計をしてください。

実際の使用では実パターンでの放熱特性の差異や、他の熱源による温度上昇も考えられますので十分に検討ください。

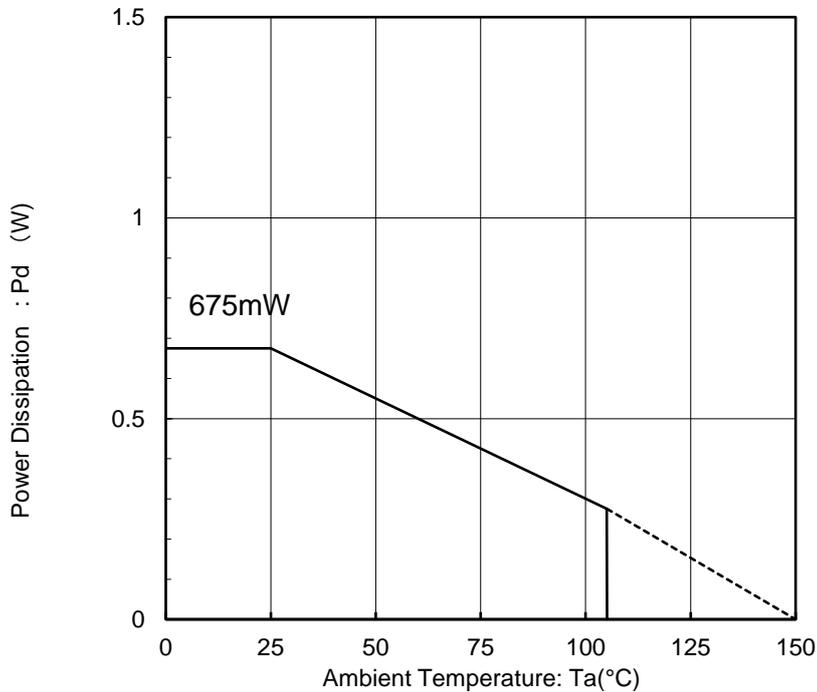


Figure 48. 熱軽減特性 (70mm x 70mm x 1.6mm 1 層基板)

## 消費電力について

以下の式は、連続導通モード動作でのデバイスの消費電力を見積もる方法を示しています。デバイスが非連続導通モードで動作している場合は、これらの式を使用しないでください。IC 内部の各損失は以下の通りです。

- 1) 導通損失 :  $P_{con} = I_{OUT}^2 \times R_{onH} \times V_{OUT}/V_{CC}$
- 2) スイッチング損失 :  $P_{sw} = 2.5 \times 10^{-9} \times V_{CC} \times I_{OUT} \times f_{sw}$
- 3) ゲート・チャージ損失 :  $P_{gc} = 4.88 \times 10^{-9} \times f_{sw}$
- 4) 非スイッチング動作時電流損失 :  $P_q = 0.8 \times 10^{-3} \times V_{CC}$

ここで、I<sub>OUT</sub> = 出力電流(A)、R<sub>onH</sub> = ハイサイド Nch-FET のオン抵抗(Ω)、V<sub>OUT</sub> = 出力電圧(V)、V<sub>CC</sub> = 入力電圧(V)、f<sub>sw</sub> = スイッチング周波数(Hz)です。

IC 内部損失(P<sub>d</sub>)は上記損失の総和であり、以下の通りです。

$$P_d = P_{con} + P_{sw} + P_{gc} + P_q$$

ジャンクション温度は、下式の通りです。

$$T_j = T_a + \theta_{ja} \times P_d$$

ここで、T<sub>a</sub> は周囲温度、T<sub>j</sub> はジャンクション温度、θ<sub>ja</sub> はパッケージの熱抵抗です。

上記ジャンクション温度が最大値 T<sub>j\_max</sub>=150°C を超えないように十分マージンを持った熱設計を行ってください。

入出力等価回路図

Pin. No	端子名	端子等価回路図	Pin. No	端子名	端子等価回路図
6 2 1 5	LX GND BST VCC LX GND		4	EN	
3	FB GND				

Figure 49. 入出力等価回路図

## 使用上の注意

### 1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

### 2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

### 3. グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

### 4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

### 5. 推奨動作条件について

推奨動作条件で規定される範囲で IC の機能・動作を保証します。また、特性値は電気的特性で規定される各項目の条件下においてのみ保証されます。

### 6. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

### 7. セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

### 8. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けた場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

### 9. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

## 使用上の注意 — 続き

### 10. 各入力端子について

本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、GND > (端子 A)の時、トランジスタ(NPN)では GND > (端子 B)の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ(NPN)では、GND > (端子 B)の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND(P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

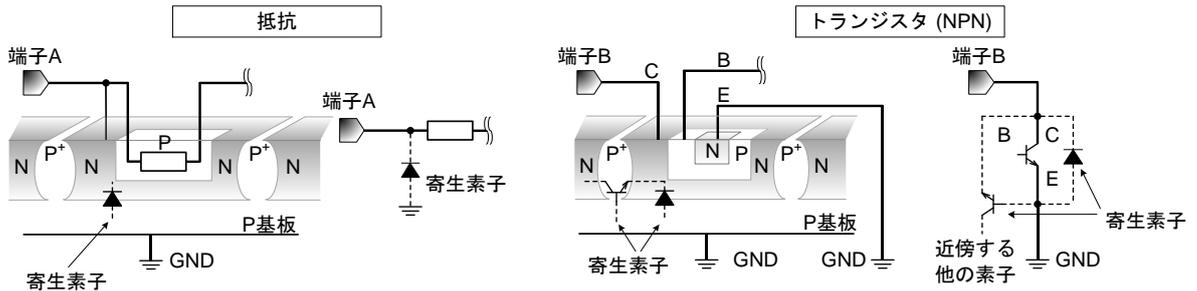


Figure 50. モノリシック IC 構造例

### 11. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ、定数を決定してください。

### 12. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。最高接合部温度内でご使用いただきますが、万が一最高接合部温度を超えた状態が継続すると、温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度  $T_j$  が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

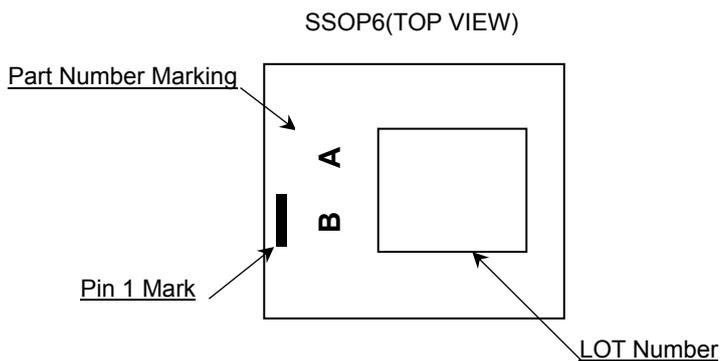
### 13. 過電流保護回路について

出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

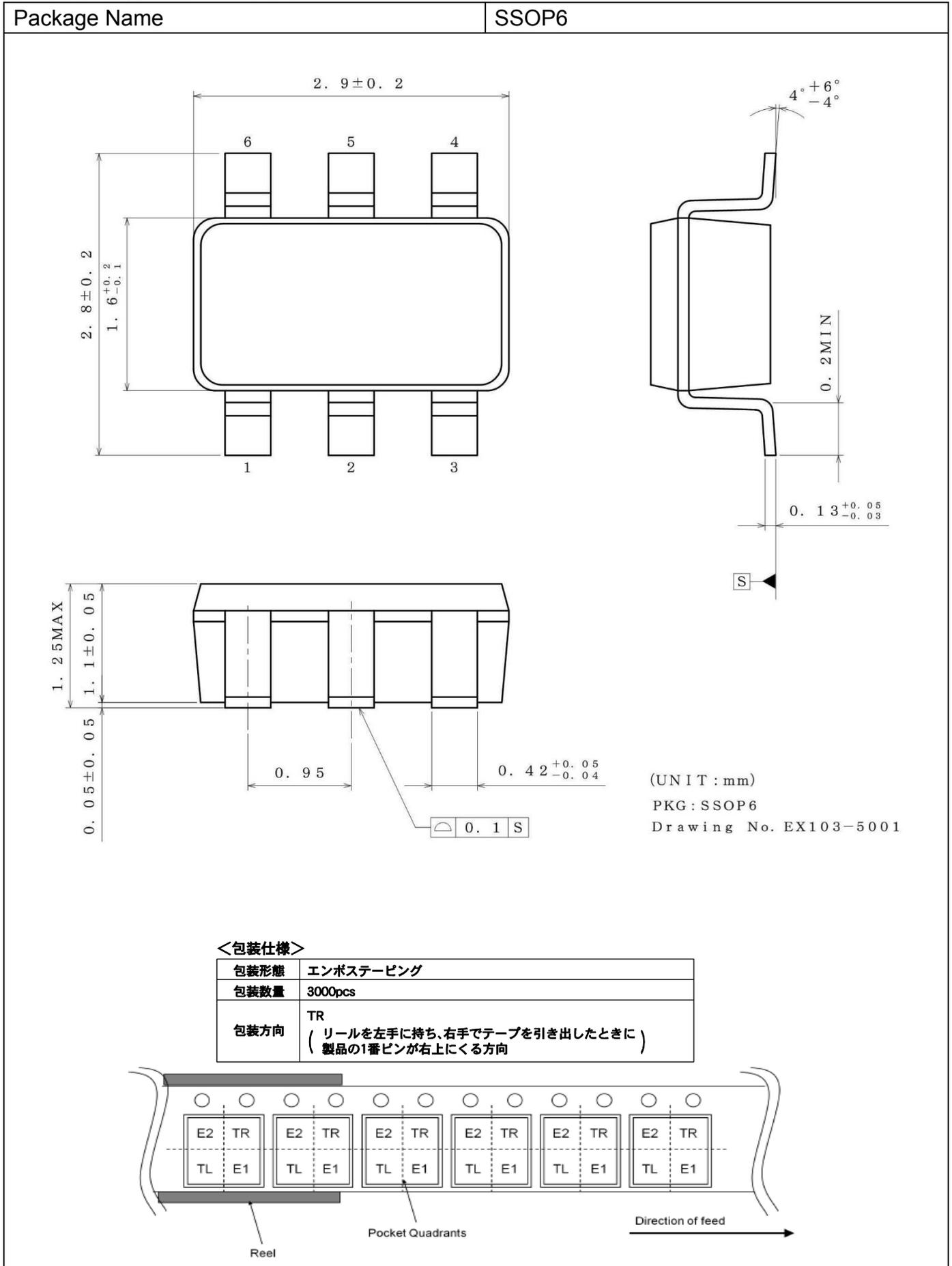
発注形名セレクション



標印図



外形寸法図と包装・フォーミング仕様



## 改訂履歴

日付	版	変更内容
2012.08.21	001	新規作成
2013.02.04	002	5~6 ページ：出力電圧範囲追加 1, 10, 13 ページ：標準アプリケーション回路図変更 12, 15 ページ：特性データ変更
2013.03.22	003	16 ページ：入力コンデンサに関する記載追記
2014.03.04	004	10, 13 ページ：アプリケーション推奨部品訂正
2015.01.13	005	19 ページ：損失計算式の誤記訂正
2015.02.16	006	23 ページ：発注形名セレクションフォーマット訂正
2017.06.26	007	17 ページ：フィードフォワードコンデンサの計算式誤記訂正
2018.12.11	008	1 ページ：用途のカーアプリケーション削除 11, 14 ページ：標準アプリケーション特性データ誤記訂正 全ページにわたり、文章の見直しを実施
2021.12.03	009	p.1 フッター右下の文字列を更新しました。 p.2 端子説明 BST の Description の内容を変更しました。 p.3 1. Reference: 記述を一部訂正しました。 p.3 10.OCP: 記述を一部訂正しました。 p.3 11.TSD: 記述を一部訂正しました。 p.4 絶対最大定格の注 2 の記述を一部訂正しました。 p.7 Figure 7 の表記を変更しました。 p.10 Figure 20 グラフの形式を変更しました。 p.12 Figure 28, 29 VOUT の波形ラベルを訂正しました。:「VOUT:offset 5V」->「VOUT(AC)」 p.13 Figure 33 グラフの形式を変更しました。 p.15 Figure 41, 42 VOUT の波形ラベルを訂正しました。:「VOUT:offset 12V」->「VOUT(AC)」 p.16 (1)インダクタ: 推奨コイルの型番を訂正しました(TOKO DE4518C シリーズ -> TOKO DEM4518C シリーズ) p.18 基盤レイアウトの注意点: 記述を一部変更 p.19 熱設計について: 説明文内の「パッケージパワー」を削除
2022.12.28	010	p.10 推奨品番のメーカー名を変更: TOKO DEM4518C 1235AS-H-6R8M→Murata DEM4518C 1235AS-H-6R8M p.10 推奨品番を変更: NR4018T680M→LSXND4040TKL6R8MDG p.10 推奨品番を変更: Rohm RB060M-60→ROHM RBR2MM60B p.10 推奨部品に関する注意文を追加: 推奨部品は、本データシート(Rev.010)作成時点で製品および情報が入手可能なものから選定しています。供給状況が変わり 入手できない場合は同等品を使用してください。 p.13 推奨品番のメーカー名を変更: TOKO DEM4518C 1235AS-H-100M→Murata DEM4518C 1235AS-H-100M p.13 推奨品番を変更: NR4018T100M→LSXND4040TKL100MDG p.13 推奨品番を変更: Rohm RB060M-60→ROHM RBR2MM60B p.13 推奨部品に関する注意文を追加: 推奨部品は、本データシート(Rev.010)作成時点で製品および情報が入手可能なものから選定しています。供給状況が変わり 入手できない場合は同等品を使用してください。 p.16 推奨部品に関する注意文を追加: (ただし、供給状況が変わり 入手できない場合は同等品を使用してください。) p.16 推奨品番のメーカー名を変更: TOKO DEM4518C シリーズ→Murata DEM4518C シリーズ p.16 推奨品番を変更: NR4018 シリーズ→LSXND4040 シリーズ

# ご注意

## ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器<sup>(Note 1)</sup>、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
  - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
  - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
  - ①水・油・薬液・有機溶剤等の液体中でのご使用
  - ②直射日光・屋外暴露、塵埃中でのご使用
  - ③潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub>等の腐食性ガスの多い場所でのご使用
  - ④静電気や電磁波の強い環境でのご使用
  - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
  - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
  - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。)又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
  - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

## 実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

## 応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

## 静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

## 保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
  - ①潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub>等の腐食性ガスの多い場所での保管
  - ②推奨温度、湿度以外での保管
  - ③直射日光や結露する場所での保管
  - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き(梱包箱に表示されている天面方向)で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

## 製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

## 製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

## 外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

## 知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等(ソフトウェア含む)との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

## その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

**一般的な注意事項**

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。