

車載システム電源シリーズ

# 車載マイコン用システム電源

## BD39012EFV-C

### 概要

BD39012EFV-C は 1ch DC / DC コンバータ、1ch LDO、リセット、ウォッチドッグタイマを内蔵したシステム電源です。バッテリーから直接、モジュールへ電源を供給できます。LDO にはリセットが内蔵されており、モジュールへ安定した電源を供給しているかを常に監視しています。またマイコンの異常を検知するためにウィンドウ式のウォッチドッグタイマ機能を備えています。BD39012EFV-C は HTSSOP-B24 パッケージにより優れた放熱とコンパクトな PCB 設計を可能にします。

### 特長

- FET 内蔵同期整流降圧 DC / DC コンバータ (出力可変)
- 5 V 出力 FET 内蔵セカンダリ LDO
- 監視機能  
出力過電圧 / 低電圧検出機能 (PG 出力)  
リセット機能 (LDO)  
ウィンドウ方式ウォッチドッグタイマ機能
- 保護内蔵機能  
入力低電圧保護 (UVLO)、温度保護 (TSD)  
出力過電流保護 (OCP)
- 独立したイネーブル制御
- HTSSOP-B24 パッケージ

### 用途

- 車載マイコン等

### 重要特性

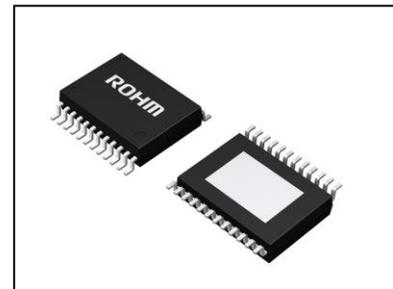
- 入力電圧範囲 : 4 V ~ 45 V  
(初期起動は 4.45 V 以上)
- 出力電圧精度  
降圧 DC / DC コンバータ FB 電圧 : 0.8 V ± 2 %  
セカンダリ LDO : 5.0 V ± 2 %
- 出力最大電流 降圧 DC / DC コンバータ : 1.0 A  
セカンダリ LDO : 0.4 A
- 動作周波数 降圧 DC / DC コンバータ :  
可変 200 k ~ 600 kHz (Typ)
- スタンバイ時回路電流 : 0 μA (Typ)
- 動作温度範囲 : -40 °C ~ +125 °C

### パッケージ

HTSSOP-B24

W(Typ) x D(Typ) x H(Max)

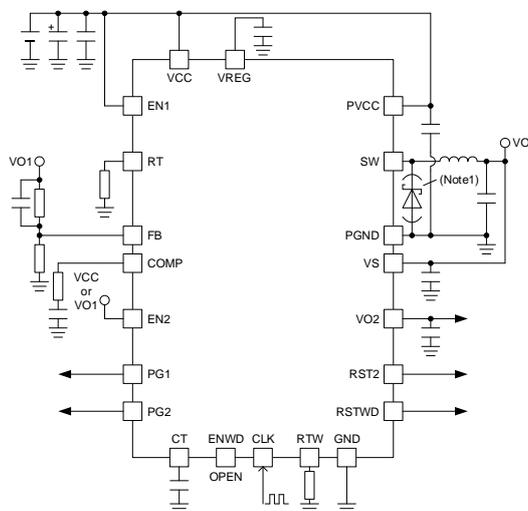
7.80 mm x 7.60 mm x 1.00 mm



HTSSOP-B24

### 基本アプリケーション回路

回路例 1

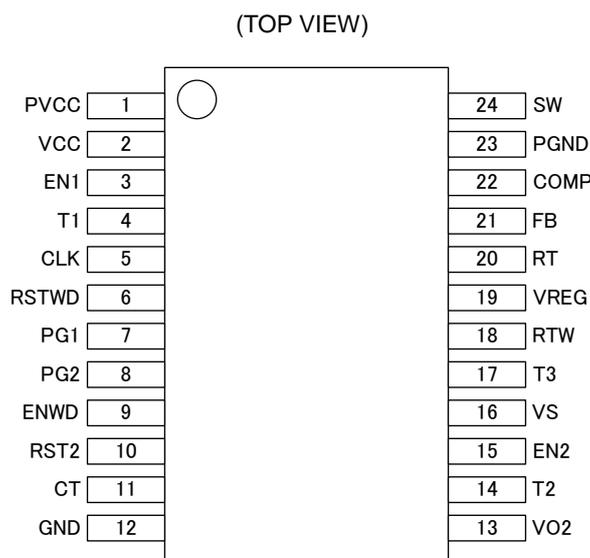


☆これらの仕様は予告なく変更することがあります。  
(Note 1) VO1 出力の負荷電流が 500 mA を超えるアプリケーションの場合は接続してください。

## 目次

概要 .....	1
特長 .....	1
用途 .....	1
重要特性 .....	1
パッケージ .....	1
基本アプリケーション回路 .....	1
端子配置図 .....	3
端子説明 .....	3
ブロック図 .....	4
各ブロック動作説明 .....	5
絶対最大定格 .....	7
推奨動作条件 .....	7
電気的特性 .....	8
特性データ .....	11
タイミングチャート .....	20
応用回路例 .....	24
アプリケーション部品選定方法 .....	25
熱損失について .....	32
入出力等価回路図 .....	33
使用上の注意 .....	35
発注形名情報 .....	37
標印図 .....	37
外形寸法図と包装・フォーミング仕様 .....	38
改訂履歴 .....	39

## 端子配置図

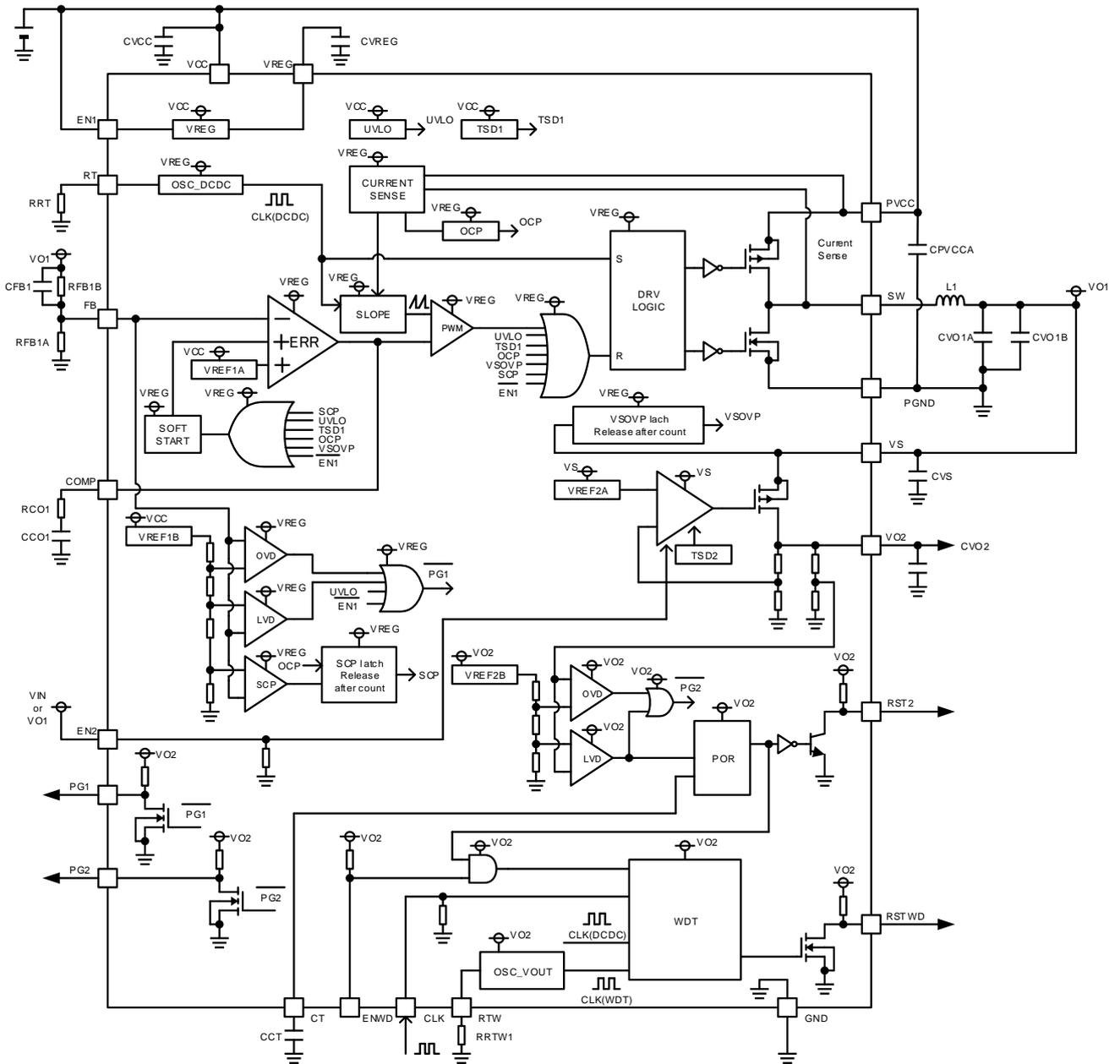


## 端子説明

端子番号	記号	機能	端子番号	記号	機能
1	PVCC	パワー系電源入力端子	13	VO2	LDO 出力端子
2	VCC	電源入力端子	14	T2	テスト端子 <sup>(Note1)</sup>
3	EN1	EN 端子 (DC / DC)	15	EN2	EN 端子 (LDO)
4	T1	テスト端子 <sup>(Note1)</sup>	16	VS	LDO 用電源入力端子
5	CLK	WDT CLK 入力端子	17	T3	テスト端子 <sup>(Note1)</sup>
6	RSTWD	リセット出力端子 (WDT 監視)	18	RTW	WDT カウント用周波数 設定抵抗接続端子
7	PG1	パワーグッド出力端子 (DC / DC 監視)	19	VREG	内部電源端子
8	PG2	パワーグッド出力端子 (LDO 監視)	20	RT	スイッチング周波数 設定抵抗接続端子
9	ENWD	EN 端子 (WDT)	21	FB	DC / DC 出力電圧 フィードバック端子
10	RST2	リセット出力端子 (LDO 監視)	22	COMP	DC/DC エラーアンプ出力端子
11	CT	パワーオンリセット時間 設定コンデンサ接続端子	23	PGND	パワー系 GND 端子
12	GND	GND 端子	24	SW	DC / DC 出力端子

(Note 1) GND にショートしてください。

ブロック図



## 各ブロック動作説明

- 内部電源 (VREG)  
4.0 V 内部電源電圧を生成するブロックです。IC 内部に供給する電源であり、外部の回路に接続してはいけません。VREG は 1  $\mu$ F 以上の外付けコンデンサが必要です。ESR の低いセラミックコンデンサを推奨します。
- イネーブル (EN1)  
EN1 端子が 0.8 V 以下になることで回路はスタンバイ状態になります。スタンバイ状態では内部電源及び DC/DC コンバータが OFF し、VCC からの消費電流が 0 $\mu$ A (25°C、Typ)になります。VCC に接続するか、マイコンからの信号を入力して使用します。
- ソフトスタート部 (SOFT START)  
ソフトスタートは、起動時の出力電圧のオーバーシュートと出力段への突入電流を、エラーアンプ入力電圧を制御することとスイッチングパルス幅を徐々に増やすことで防ぐためのブロックです。ソフトスタート時間は発振周波数により内部のカウンターを動作させ時間を決めているため、DC/DC コンバータの発振周波数設定に依存します。発振周波数が 500 kHz の時、3.28 ms (Typ)となります。VSOVP、TSD1、SCP を検出すると内部の SS 端子をディスチャージし再起動します。
- エラーアンプ部 (ERR)  
基準電圧 0.8 V と出力電圧のフィードバック電圧を比較する回路です。この比較結果が COMP 端子に電流として出力されて COMP 端子の電圧により、スイッチング Duty が決定されます。起動時はソフトスタートがかかるため、COMP 電圧は SOFT START 電圧によって制限されます。また COMP 端子は位相補償用として外付け抵抗とコンデンサを必要とします。
- PWM COMP 部 (PWM)  
PWM コンパレータは COMP 端子の電圧にて出力トランジスタを制御する連続的なデューティサイクルへ変換します。入力電圧が設定出力電圧以下になると、デューティが 100 % となりハイサイドの出力トランジスタが ON 状態になります。
- DC/DC コンバータ用発振器部 (OSC\_DCDC)  
RT 端子に接続される抵抗によって発生する電流で発振周波数が決定します。発振周波数範囲は 200 kHz ~ 600 kHz まで設定できます。RT 端子が GND に短絡されると、短絡保護回路が動作し発振器が停止します。
- 短絡保護回路 (SCP)  
DC/DC コンバータは短絡保護回路を備えています。短絡保護回路は FB 端子電圧が 0.45 V (Typ)以下の状態で過電流保護が動作すると、出力がショート状態とみなし、短絡保護が動作します (ソフトスタート中は除く)。短絡保護回路が動作すると DC/DC コンバータ出力を OFF します。また SOFT START を初期値化し、COMP 端子をディスチャージします。その後、発振周波数の 1024 サイクル後に再起動します。
- 2 系統の基準電圧  
DC/DC コンバータと LDO は出力電圧部と異常検出部にそれぞれ独立したブロックから作られる基準電圧を持っています。これによりどちらかの基準電圧に異常があった場合でも、PG 端子より異常を知らせることができ安全設計に適しています。それぞれの基準電圧は以下のように使用されます。  
VREF1A : DC/DC コンバータ出力電圧、VREG 電圧の基準  
VREF1B : DC/DC コンバータ OVD、LVD、SCP、VSOVP、OCP の基準  
VREF2A : LDO 出力電圧の基準  
VREF2B : LDO OVD、LVD の基準
- 過電圧検出 (OVD)  
DC/DC コンバータの基準電圧が 0.95 V (Typ)を超えると PG1 端子を L にします。  
LDO の出力電圧が 5.38 V (Typ)を超えると PG2 端子を L にします。
- 減電圧検出 (LVD)  
DC/DC コンバータの基準電圧が 0.65 V (Typ)を下回ると PG1 端子を L にします。  
LDO の出力電圧が 4.62 V (Typ)を下回ると PG2 端子を L にします。
- 過電流保護回路 (OCP、SCP)  
DC/DC コンバータ、LDO は過電流保護を備えています。DC/DC コンバータの過電流検出時は電流制限がかかり、ON デューティサイクルが制限され出力電圧が低下します。さらに過負荷になり FB 端子電圧が低下し 0.45 V (Typ)を下回ると SCP を検出します。その後、発振周波数の 1024 サイクル後に再起動します。LDO の過電流検出時は電流制限がかかり、出力電圧が低下します (フの字特性)。負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

- DRV LOGIC  
SW 端子を駆動する FET のドライバブロックです。
- 過電圧保護回路 (VSOVP\_latch)  
VS 端子に過電圧保護を備えており、VS 端子の電圧が過電検出値 13.5 V (Typ)以上になると動作します。過電圧保護回路が動作すると DCDC 出力を OFF し、SS と COMP をディスチャージします。その後、VS 端子電圧が 13.0 V (Typ)まで戻ると解除から発振周波数の 1024 サイクル後に再起動します。VSOVP は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作時でのご使用は避けてください。
- 低電圧誤動作防止回路 (UVLO\_VCC)  
VCC 電圧が 3.5 V (Typ)以下になると UVLO が動作し DC / DC コンバータ回路をシャットダウンします。VCC 電圧が 4.0 V (Typ)以上になると UVLO が解除され通常動作します。初期起動には必ず 4.45 V 以上 VCC 電圧に印加するようにしてください。
- 過熱保護 (TSD1、TSD2)  
BD39012EFV-C は DCDC コンバータ (TSD1)、LDO (TSD2)にそれぞれ過熱保護回路を有しており、個別に動作します。チップ温度  $T_j$  が 175 °C (Typ)を超えると保護がかかり DCDC コンバータはスイッチングを OFF させ、LDO は出力が OFF します。また 150 °C (Typ)以下になると復帰します。
- SLOPE、CURRENT SENCE  
DC / DC コンバータの電流モードのスロープ補償、電流帰還をかけるブロックになります。
- LDO ブロック  
LDO は完全独立で動作します。PVCC 端子、VCC 端子に電圧が入っていない状態でも VS 端子に電源が投入されるとパワーオンリセット部 (POR)、ウォッチドッグタイマ部 (WDT)、PG2 端子、RST 端子、RSTWD 端子、ENWD 端子は有効になります。ただし、OSC\_WDT に異常が生じた場合 (RTW 端子地絡、OPEN など)、RSTWD を Low にし、異常を知らせる (OSC\_WDT ERR Detect)が機能しません。(タイミングチャート⑥ (\*4))
- パワーオンリセット部 (POR)  
LDO 出力 VO2 が減電圧検出を解除すると、CT 端子の外付けコンデンサ (以下、CCT) へのチャージを開始し、CT 端子電圧が 1.18 V (Typ)以上になると RST2 端子は 'H' を出力します。VO2 が低電圧を検出したとき、CCT はディスチャージされ、RST2 端子は 'L' を出力します。CCT の設定範囲は 0.001  $\mu$ F ~ 10  $\mu$ F の範囲で設定してください。
- ウォッチドッグタイマ用発振器部 (OSC\_VOUT)  
ウォッチドッグタイマ部 (WDT)の同期信号 (CLK\_WDT)を生成するブロックです。RTW 端子に接続される抵抗によって発生する電流で発振周波数が決定します。発振周波数範囲は 50 kHz ~ 250 kHz まで設定できます。RTW 端子が GND に短絡されると、短絡保護回路が動作し発振器が停止します。
- ウォッチドッグタイマ部 (WDT)  
CLK 端子を用いてマイクロプロセッサ ( $\mu$ C)の動作を監視します。システムの信頼性をあげるためにウィンドウ式ウォッチドッグタイマを内蔵しています。POR かつ ENWD が High になると WDT が動作します。CLK 端子の両エッジ (立ち上がりエッジ・立ち下りエッジ)を監視し、両エッジの幅がウォッチドッグ下限 (Fast NG)以下、またはウォッチドッグ上限 (Slow NG)以上になった場合、RSTWD を WDT リセット時間 (tWRES)の間 Low にします ( $\mu$ C ERR Detect)。Fast NG、Slow NG は OSC\_WDT のカウント数で決定するため、OSC\_WDT の周波数を変更することで、Fast NG、Slow NG の時間変更が可能です。また、OSC\_WDT に異常が生じた場合 (RTW 端子地絡など)、RSTWD を Low にし、異常を知らせます (OSC\_WDT ERR Detect)。

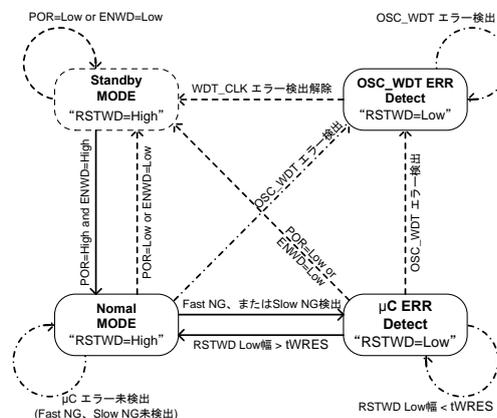


Figure 1. ウォッチドッグタイマ状態遷移図 (WDT FSM)

## 絶対最大定格

項目	記号	定格	単位
電源電圧	VCC	-0.3 ~ 45 (Note 1)	V
出力スイッチ端子電圧	VSW	-0.3 ~ VCC	V
EN1 端子電圧	VEN1	-0.3 ~ 45	V
VREG 端子電圧	VREG	-0.3 ~ 7	V
RT、FB、COMP 端子電圧	VRT、VFB、VCOMP	-0.3 ~ 7	V
VS 端子電圧	VS	-0.3 ~ 45 <sup>*1</sup>	V
EN2 端子電圧	VEN2	-0.3 ~ 45	V
VO2 端子電圧	VO2	-0.3 ~ 7	V
PG1、PG2 端子電圧	VPG1、VPG2	-0.3 ~ VO2	V
RST2、RSTWD 端子電圧	VRST2、VRSTWD	-0.3 ~ VO2	V
CT 端子電圧	VCT	-0.3 ~ 7 (Note 2)	V
RTW 端子電圧	VRTW	-0.3 ~ 7	V
ENWD 端子電圧	VENWD	-0.3 ~ VO2	V
CLK 端子電圧	VCLK	-0.3 ~ 7	V
許容損失 (Note 3)	Pd	4.0	W
保存温度範囲	Tstg	-55 ~ +150	°C
ジャンクション温度	Tjmax	150	°C

(Note 1) ただし、Pd を超えないこと。

(Note 2) ただし、VS+0.3 V を超えないこと。

(Note 3) Ta = 25°C 以上は、32.0 mW / °C で軽減。銅箔面積：70 × 70 mm、ローム標準基板サイズ 70 × 70 × 1.6mm 4層ローム標準基板実装時。

注意：印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施して頂けるようご検討をお願いします。

## 推奨動作条件 (Ta = -40 °C ~ +125 °C)

項目	記号	最小	標準	最大	単位
動作電源電圧	VCC	4 (Note 4)	-	36 (Note 5)	V
VS 動作電圧	VS	6.0	-	10	V
スイッチ電流	ISW	0	-	1	A
発振周波数	FOSC	200	-	600	kHz
WDT 発振周波数	FOSCW	50	-	250	kHz
LDO 出力電流	I VO2	0	-	0.4 (Note 5)	A
動作温度範囲	Topr	-40	-	125	°C

(Note 4) 初期起動は 4.45 V 以上。

(Note 5) ただし、Pd を超えないこと。

## 電气的特性（特に指定のない限り、Ta = -40 ~ 125 °C、VCC = 4 ~ 36 V）

項目	記号	最小	標準	最大	単位	条件
<全体>						
スタンバイ時回路電流 1	ISTB1	-	0	10	μA	VEN1 = 0 V、Ta = 25 °C
スタンバイ時回路電流 2	ISTB2	-	-	50	μA	VEN1 = 0 V
VCC 回路電流	IQVCC	-	2	4	mA	FB = 0 V
VS 回路電流	IQVS	-	505	1100	μA	VS = 6 V、VEN2 = 5 V、 ENWD = 0 V、RTW = 24 kΩ、 CLK = 0 V、 PG1、PG2、RST2、RSTWD = H
UVLO 検出電圧	VUVLO	3.3	3.5	3.7	V	VCC 検出
UVLO ヒステリシス電圧	VUVLOHYS	0.25	0.5	0.75	V	VCC 検出
VREG 出力電圧	VVREG	3.6	4.0	4.4	V	
EN1L スレッシュホールド電圧	VEN1L	-	-	0.8	V	
EN1H スレッシュホールド電圧	VEN1H	3.5	-	-	V	
EN1 流入電流	IEN1	-	13	26	μA	VEN1 = 5 V
<DCDC 部>						
Pch MOSFET ON 抵抗	RONSWP	-	0.4	1	Ω	ISW = 300 mA
Nch MOSFET ON 抵抗	RONSWN	-	0.4	1	Ω	ISW = -300 mA
過電流保護	IOLIM	1	-	-	A	
出カリーク電流 1	ISWLK1	-	0	10	μA	VEN1 = 0 V、Ta = 25 °C
出カリーク電流 2	ISWLK2	-	-	50	μA	VEN1 = 0 V
基準電圧	VREF	0.784	0.800	0.816	V	VCOMP = VFB
FB 入力バイアス電流	IFBB	-1	-	1	μA	FB = 0.8 V
ソフトスタート時間	TSS	2.70	3.28	4.00	ms	RT = 24 kΩ
発振周波数	FOSC	450	500	550	kHz	RT = 24 kΩ
VS 過電圧検出	VVSOVP	11	13.5	16	V	
PG1 プルアップ抵抗	RPUPG1	30	50	75	kΩ	内部抵抗（VO2 プルアップ）
PG1 出力 L 電圧	VPG1L	-	-	0.3	V	PG1、PG2、RST2、RSTWD 端子ショート (Note 1)
PG1 減電圧 検出電圧	VLVD1	0.60	0.65	0.70	V	VFB monitor、PG1 output
PG1 過電圧 検出電圧	VOVD1	0.90	0.95	1.00	V	VFB monitor、PG1 output

(Note 1) PG1、PG2、RST2、RSTWD 端子をショートし、PG1 の Tr のみ ON した場合においても満たす。

## 電気的特性 - 続き (特に指定のない限り、Ta = -40 ~ 125 °C、VCC = 4 ~ 36 V)

項目	記号	最小	標準	最大	単位	条件
<LDO/リセット部>						
出力電圧	VO2	4.90	5.00	5.10	V	5 mA ~ 400 mA、 VS = 6.0 V ~ 10 V
ドロップ電圧 1	ΔVdd1	-	0.17	0.33	V	VS = 4.75 V、Io = 200 mA
ドロップ電圧 2	ΔVdd2	-	0.33	0.67	V	VS = 4.75 V、Io = 400 mA
EN2L スレッシュホールド電圧	VEN2L	-	-	0.8	V	
EN2H スレッシュホールド電圧	VEN2H	2.8	-	-	V	
EN2 流入電流	IEN2	-	25	50	μA	VEN2 = 5 V
低電圧検出 検出電圧	VRST2DET	4.50	4.62	4.75	V	
低電圧検出 ヒステリシス	VRST2DETH	20	60	100	mV	
パワーオンリセット時間	tPOR0	10	14	18	ms	CCT = 0.1 μF (Note 2)
RST2 プルアップ抵抗	RPURST2	30	50	75	kΩ	内部抵抗 (VO2 プルアップ)
RST2 出力 L 電圧	VRST2L	-	0.15	0.30	V	VO2 ≥ 1 V、 PG1、PG2、RST2、RSTWD 端子ショート (Note 3)
PG2 プルアップ抵抗	RPUPG2	30	50	75	kΩ	内部抵抗 (VO2 プルアップ)
PG2 出力 L 電圧	VPG2L	-	-	0.3	V	PG1、PG2、RST2、RSTWD 端子ショート (Note 4)
PG2 減電圧 検出電圧	VLVD2	4.50	4.62	4.75	V	VO2 monitor、PG2 output
PG2 過電圧 検出電圧	VOVD2	5.25	5.38	5.50	V	VO2 monitor、PG2 output

(Note 2) パワーオンリセット時間 tPOR は CT に接続するコンデンサの容量で可変可能。(使用可能範囲 0.001 ~ 10 μF)

tPOR (ms) ≙ tPOR0 (0.1 μF 接続時のリセット遅延時間) × CCT (μF) / 0.1      CT 容量 : 0.1 ≤ CCT ≤ 10 μF

tPOR (ms) ≙ tPOR0 (0.1 μF 接続時のリセット遅延時間) × CCT (μF) / 0.1 (±0.1)      CT 容量 : 0.001 ≤ CCT ≤ 0.1 μF

(Note 3) PG1、PG2、RST2、RSTWD 端子をショートし、RST2 の Tr のみ ON した場合においても満たす。

(Note 4) PG1、PG2、RST2、RSTWD 端子をショートし、PG2 の Tr のみ ON した場合においても満たす。

電气的特性 - 続き (特に指定のない限り、 $T_a = -40 \sim 125 \text{ }^\circ\text{C}$ 、 $V_{CC} = 4 \sim 36 \text{ V}$ )

項目	記号	最小	標準	最大	単位	条件
<WDT 部>						
WDT 発振周波数	FOSCW	75	100	125	kHz	RTW = 24 k $\Omega$ 、 VO2 = 4.9 V ~ 5.1 V
CLK FAST NG スレッシュホールド	tWF	123 / FOSCW	128 / FOSCW	133 / FOSCW	s	CLK エッジ間時間
CLK SLOW NG スレッシュホールド	tWS	865 / FOSCW	870 / FOSCW	875 / FOSCW	s	
WDT リセット時間	tWRES	123 / FOSCW	128 / FOSCW	133 / FOSCW	s	
CLK 検出最小パルス幅	WCLK	1	-	-	$\mu\text{s}$	
CLK L スレッシュホールド電圧	VCLKL	-	-	0.8	V	
CLK H スレッシュホールド電圧	VCLKH	2.6	-	-	V	
CLK 流入電流	ICLK	-	25	50	$\mu\text{A}$	VCLK = 5 V
ENWD L スレッシュホールド電圧	VENWDL	-	-	0.2 $\times$ VO2	V	VO2 = 4.9 V ~ 5.1 V
ENWD H スレッシュホールド電圧	VENWDH	0.8 $\times$ VO2	-	-	V	VO2 = 4.9 V ~ 5.1 V
ENWD プルアップ抵抗	RPURENWD	100	200	300	k $\Omega$	
RSTWD プルアップ抵抗	RPURSTWD	30	50	75	k $\Omega$	内部抵抗 (VO2 プルアップ)
RSTWD 出力 L 電圧	VRSTWDL	-	-	0.3	V	PG1、PG2、RST2、RSTWD 端 子ショート (Note 5)

(Note 5) PG1、PG2、RST2、RSTWD 端子をショートし、RSTWD の Tr のみ ON した場合においても満たす。

特性データ

(参考データ)

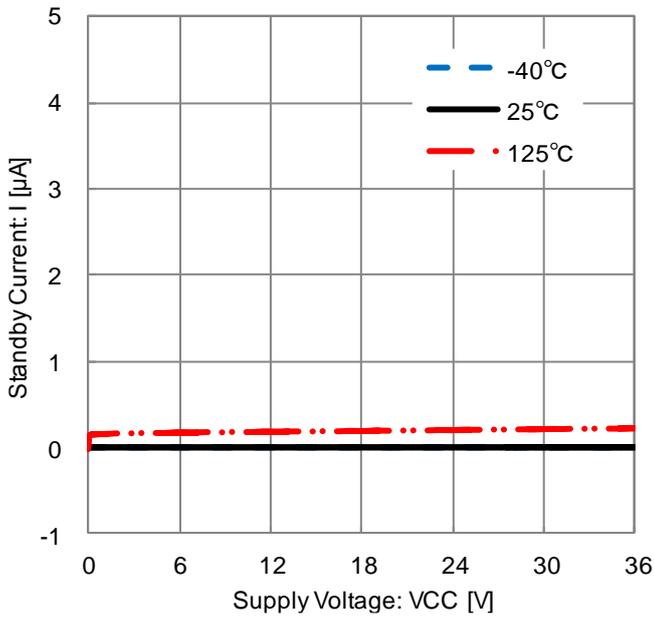


Figure 2. Standby Current vs Supply Voltage  
(スタンバイ回路電流)

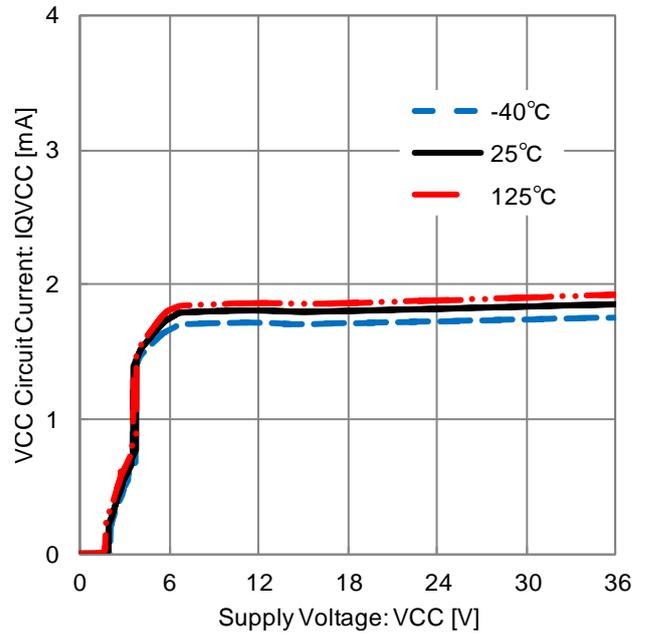


Figure 3. VCC Circuit Current vs Supply Voltage  
(VCC 回路電流)

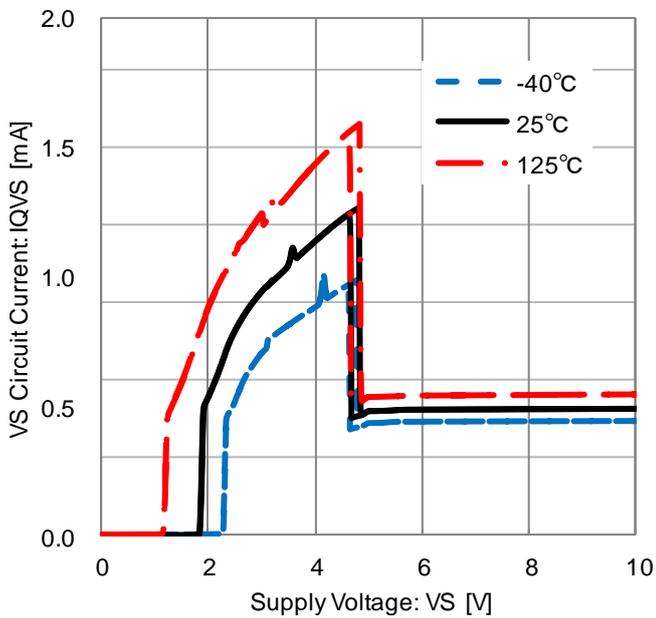


Figure 4. VS Circuit Current vs VS Supply Voltage  
(VS 回路電流)

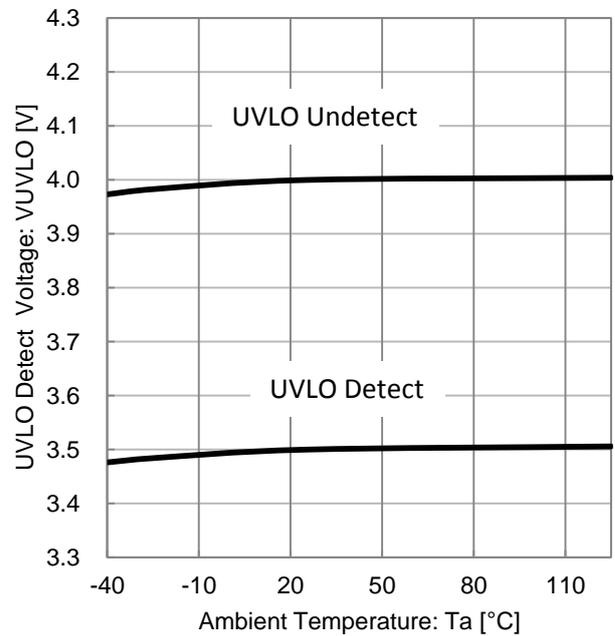


Figure 5. UVLO Detect Voltage vs Ambient Temperature  
(UVLO 検出電圧)

特性データ - 続き  
(参考データ)

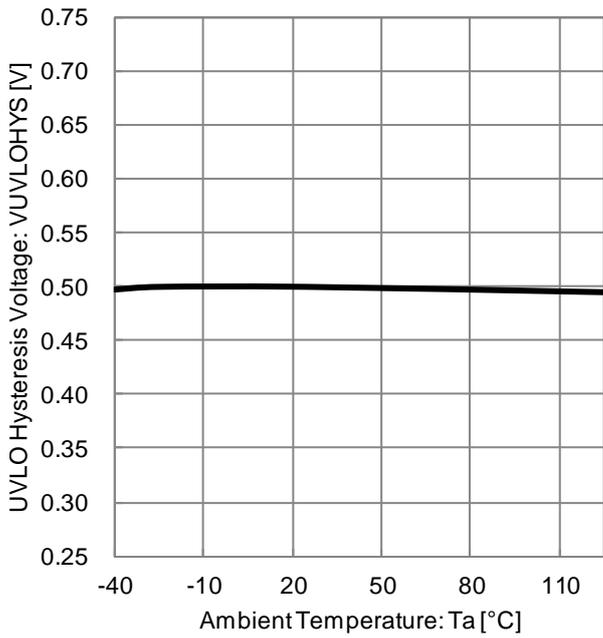


Figure 6. UVLO Hysteresis Voltage vs Ambient Temperature  
(UVLO ヒステリシス電圧)

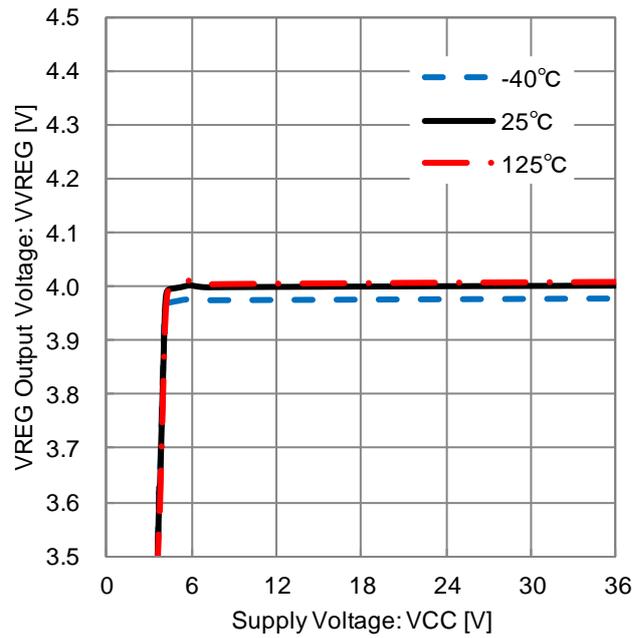


Figure 7. VREG Output Voltage vs Supply Voltage  
(VREG 出力電圧)

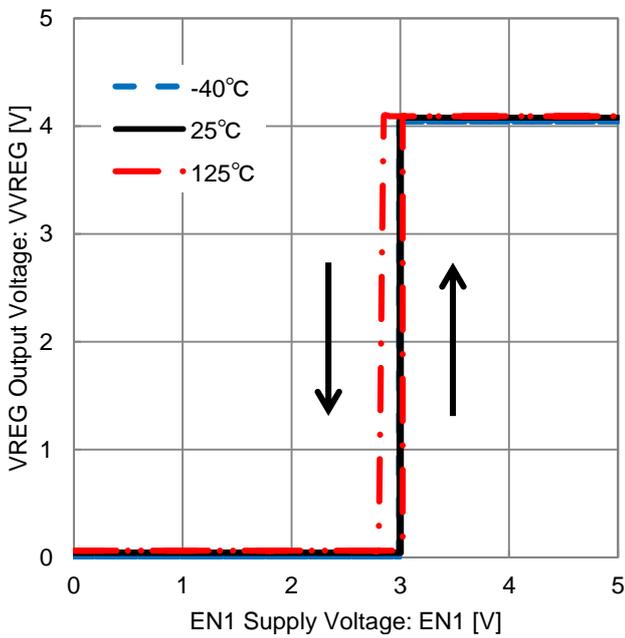


Figure 8. VREG Output Voltage vs EN1 Supply Voltage  
(EN スレッシュホールド電圧)

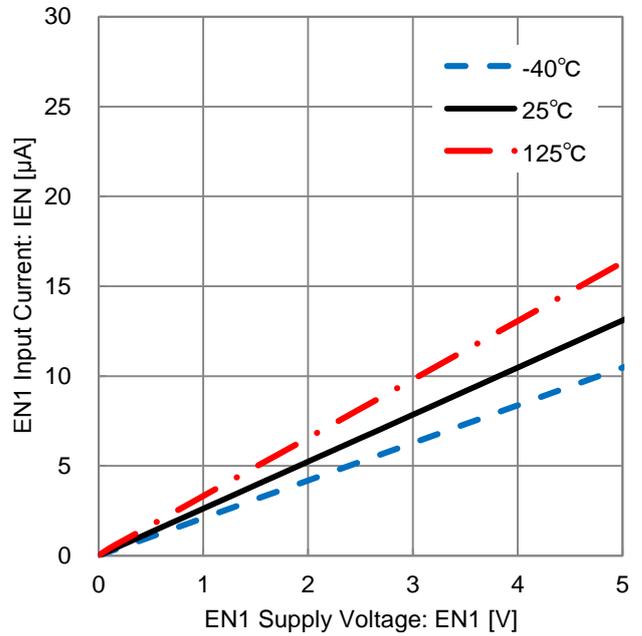


Figure 9. EN1 Input Current vs EN1 Supply Voltage  
(EN 流入電流)

特性データ - 続き  
(参考データ)

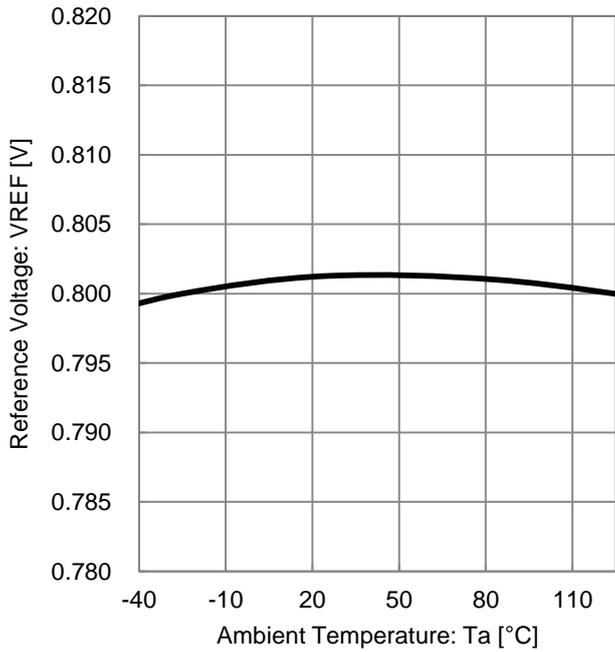


Figure 10. Reference Voltage vs Ambient Temperature  
(基準電圧)

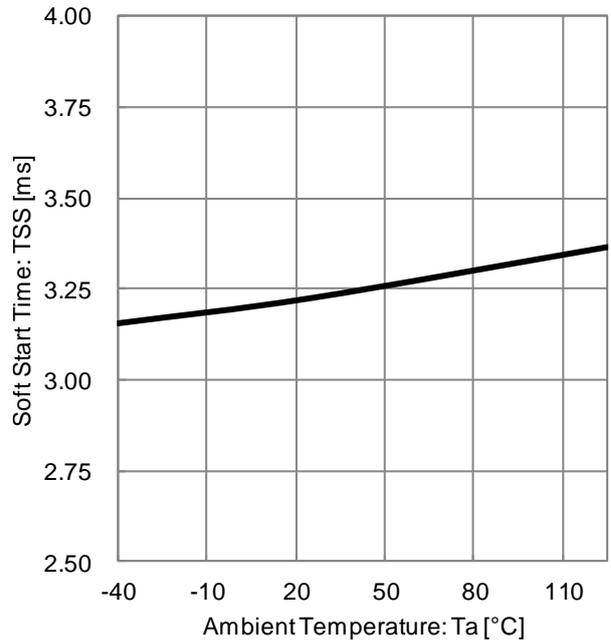


Figure 11. Soft Start Time vs Ambient Temperature  
(ソフトスタート時間)

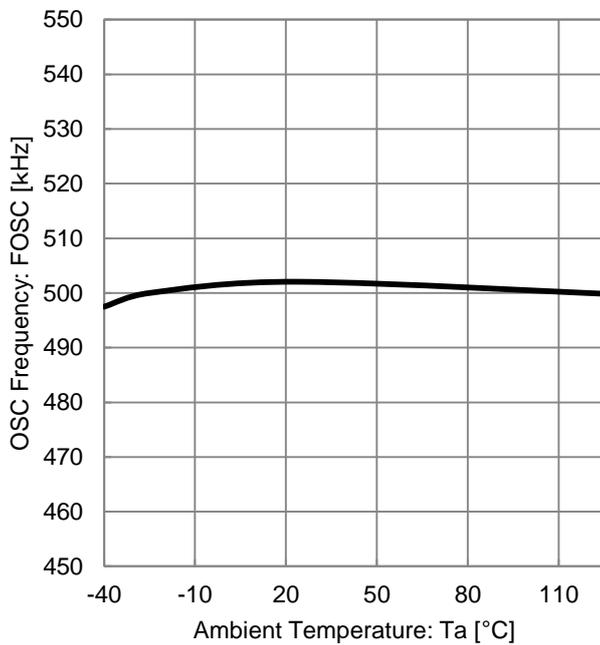


Figure 12. OSC Frequency vs Ambient Temperature  
(発振周波数)

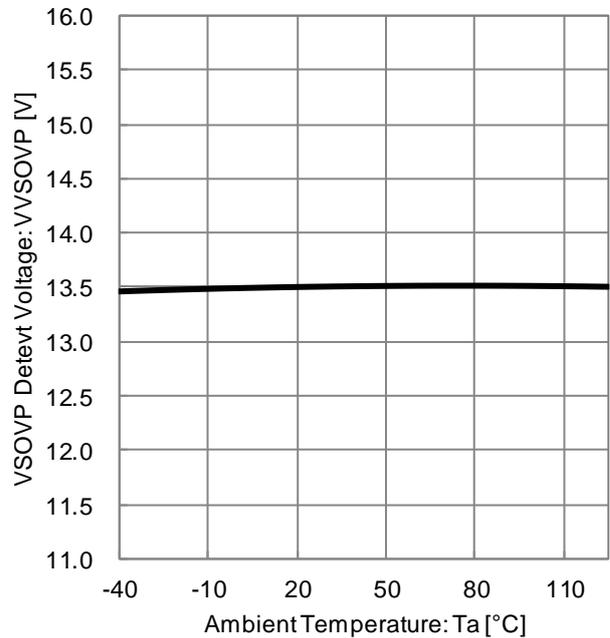


Figure 13. VSOVP Detect Voltage vs Ambient Temperature  
(VS 過電圧検出)

特性データ - 続き  
(参考データ)

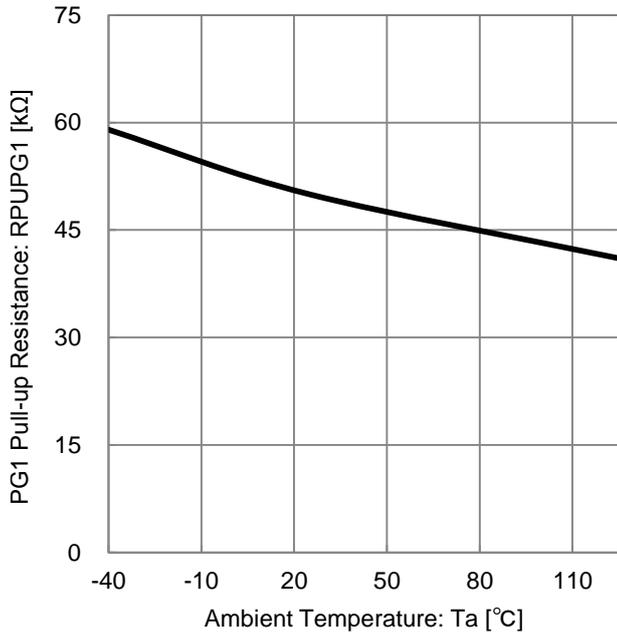


Figure 14. PG1 Pull-up Resistance vs Ambient Temperature  
(PG1 プルアップ抵抗)

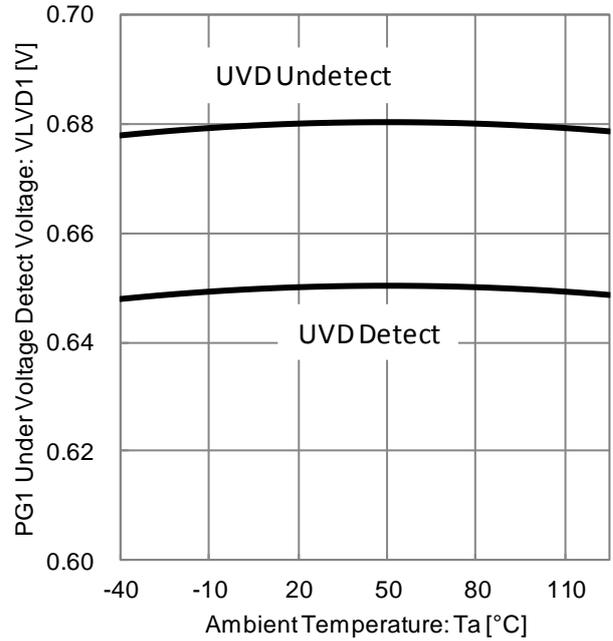


Figure 15. PG1 Under Voltage Detect Voltage vs Ambient Temperature  
(PG1 減電圧検出電圧)

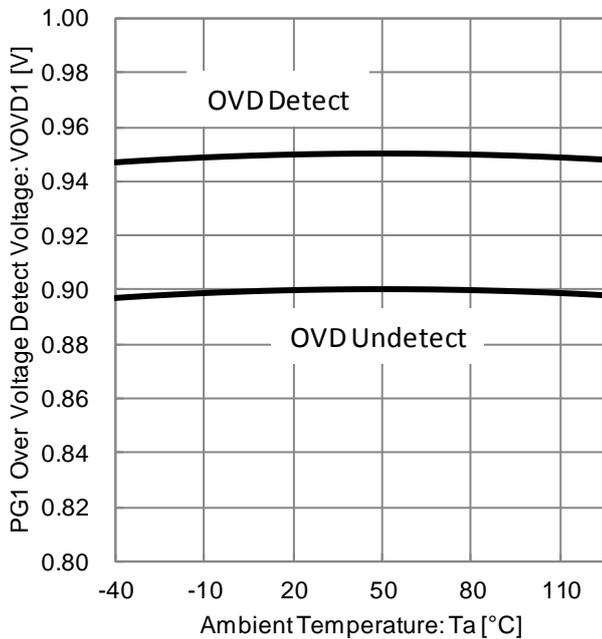


Figure 16. PG1 Over Voltage Detect Voltage vs Ambient Temperature  
(PG1 過電圧検出電圧)

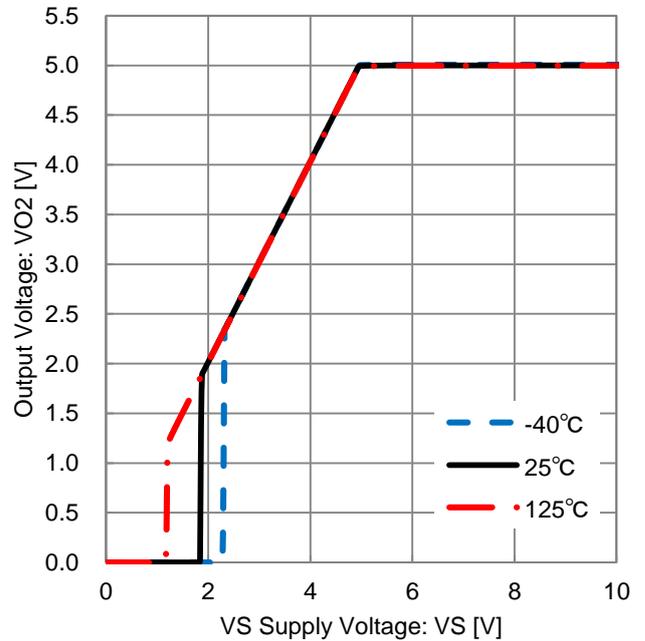


Figure 17. Output Voltage vs VS Supply Voltage  
(出力電圧)

特性データ - 続き  
(参考データ)

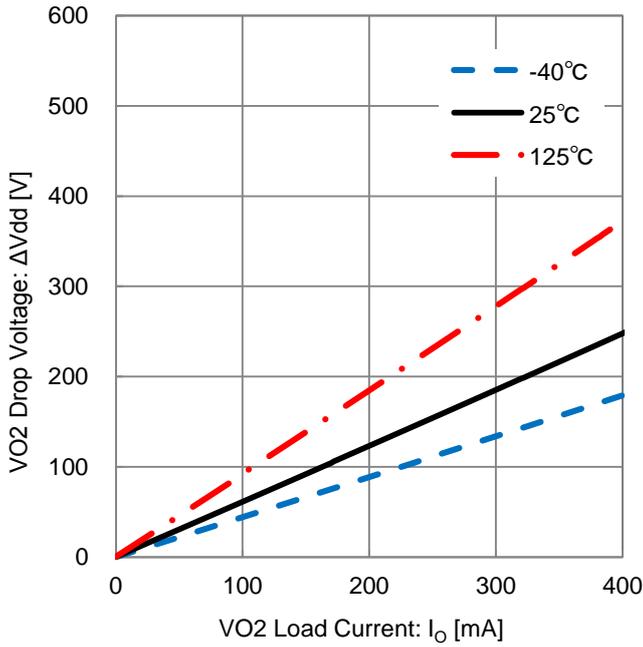


Figure 18. VO2 Drop Voltage vs VO2 Load Current (ドロップ電圧)

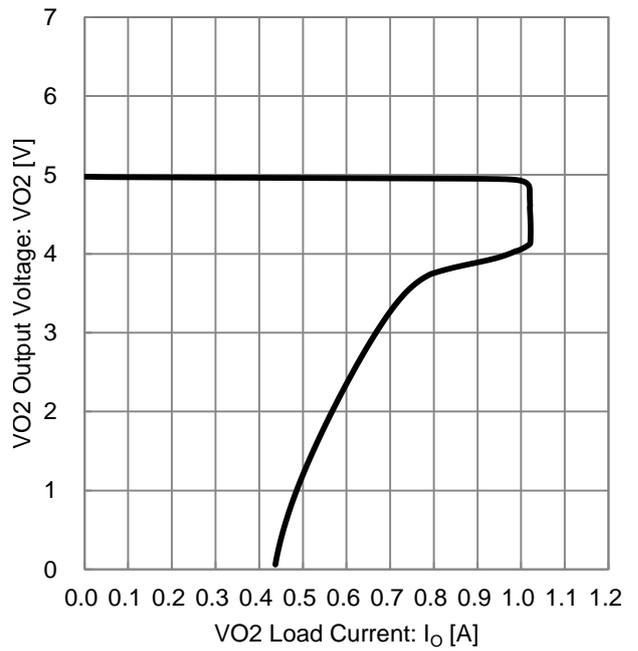


Figure 19. VO2 Output Voltage vs VO2 Load Current (LDO OCP)

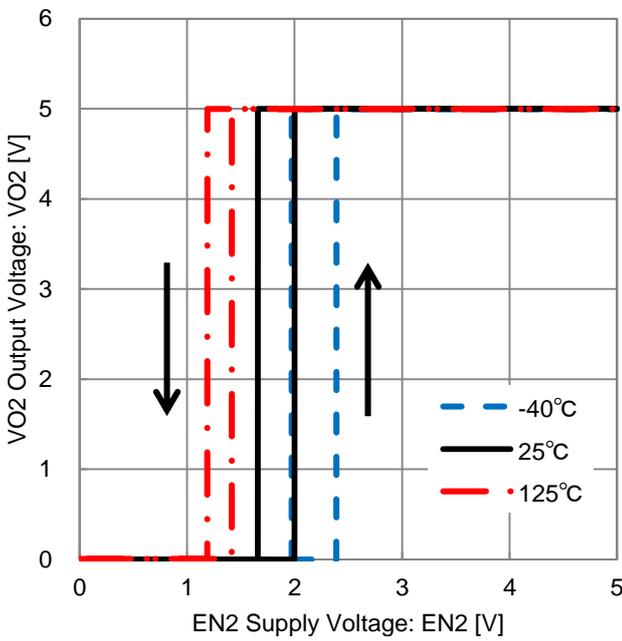


Figure 20. VO2 Output Voltage vs EN2 Supply Voltage (EN2 スレッシュホールド電圧)

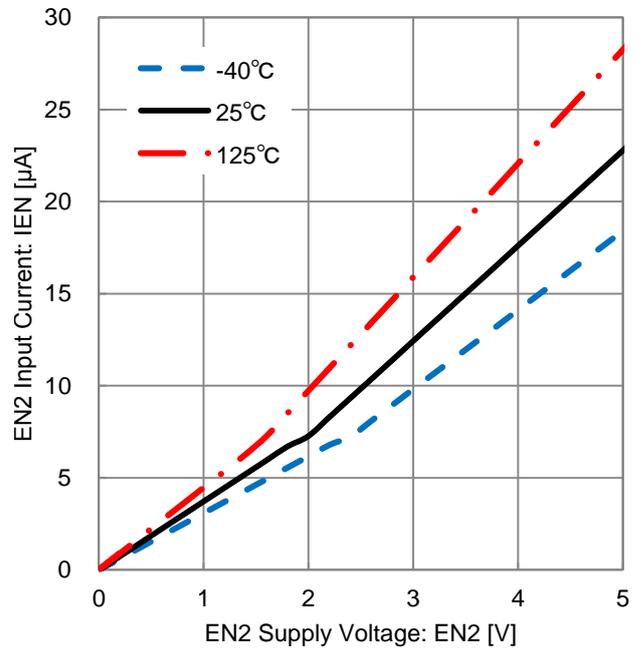


Figure 21. EN2 Input Current vs EN2 Supply Voltage (EN2 流入電流)

特性データ - 続き  
(参考データ)

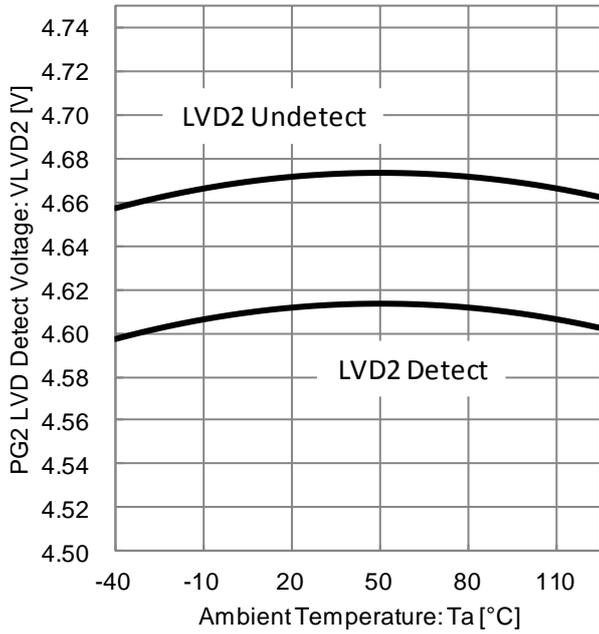


Figure 22. PG2 LVD Detect Voltage vs Ambient Temperature  
(PG2 減電圧検出電圧)

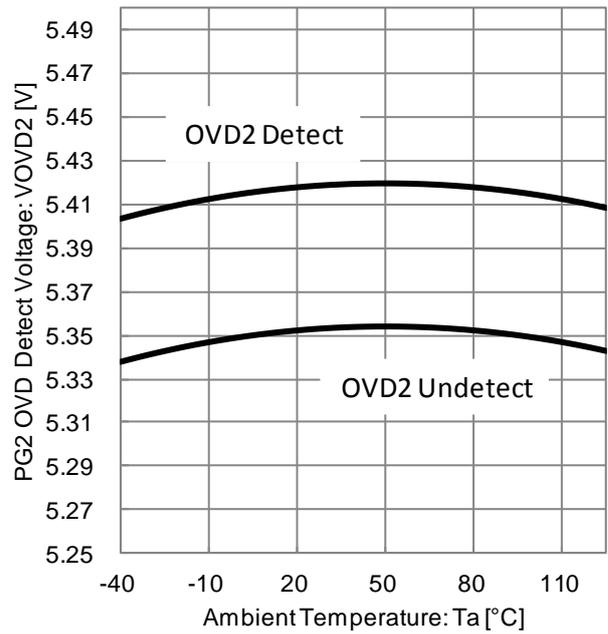


Figure 23. PG2 OVD Detect Voltage vs Ambient Temperature  
(PG2 過電圧検出電圧)

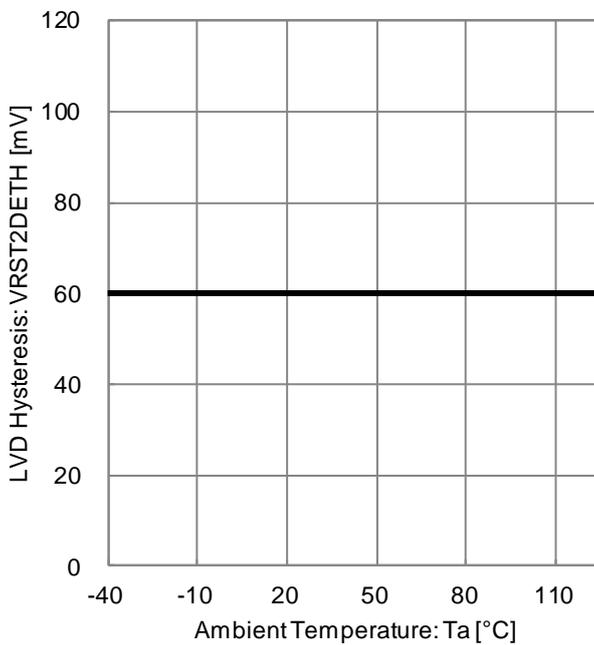


Figure 24. LVD Hysteresis vs Ambient Temperature  
(低電圧検出ヒステリシス)

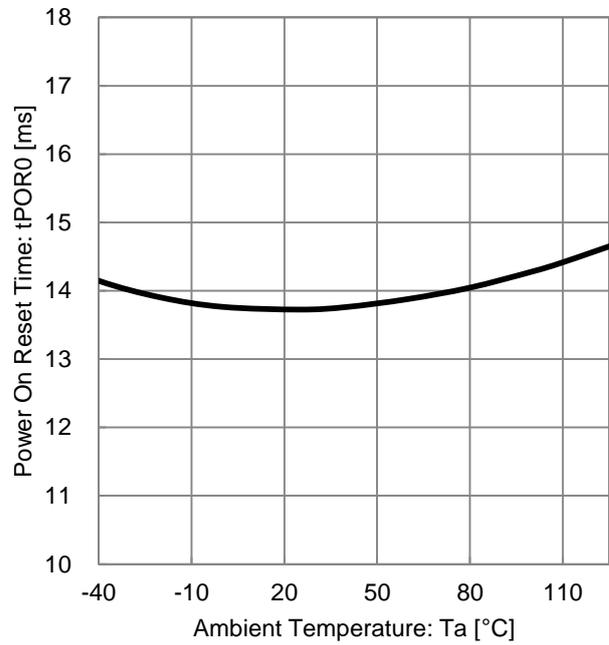


Figure 25. Power On Reset Time vs Ambient Temperature  
(パワーオンリセット時間)

特性データ - 続き  
(参考データ)

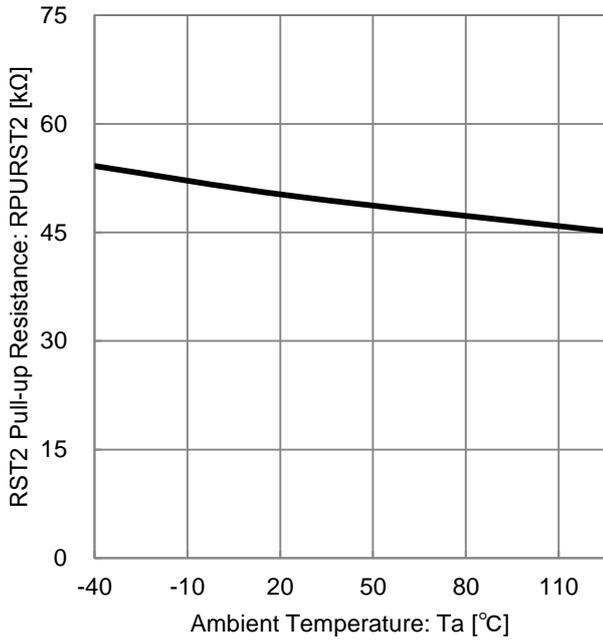


Figure 26. RST2 Pull-up Resistance vs Ambient Temperature  
(RST2 プルアップ抵抗)

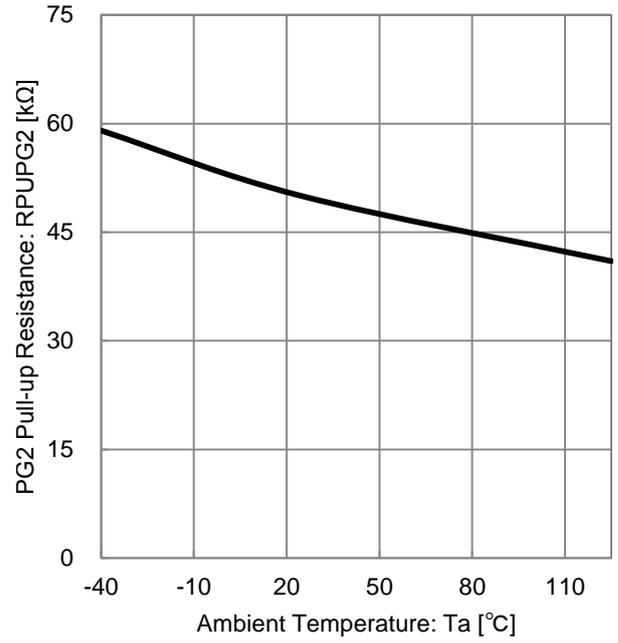


Figure 27. PG2 Pull-up Resistance vs Ambient Temperature  
(PG2 プルアップ抵抗)

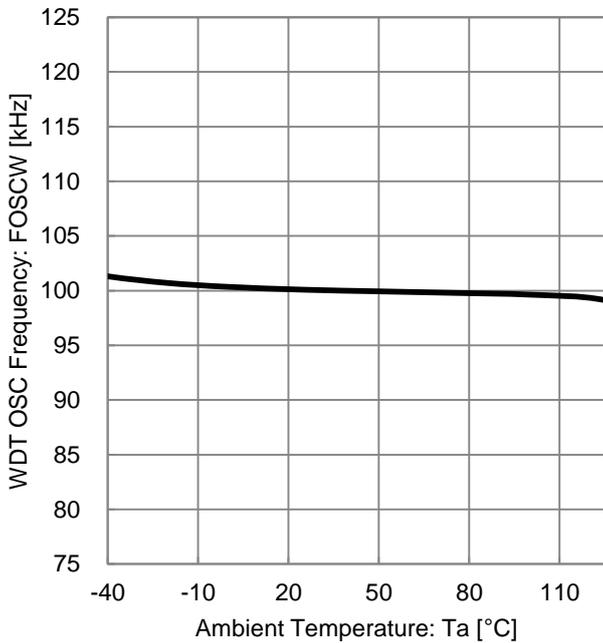


Figure 28. WDT OSC Frequency vs Ambient Temperature  
(WDT 発振周波数)

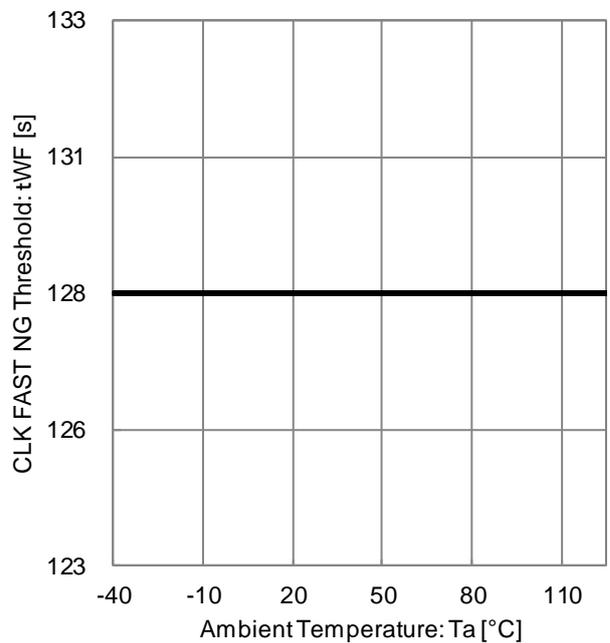


Figure 29. CLK FAST NG Threshold vs Ambient Temperature  
(CLK FAST NG スレッシュホールド)

特性データ - 続き  
(参考データ)

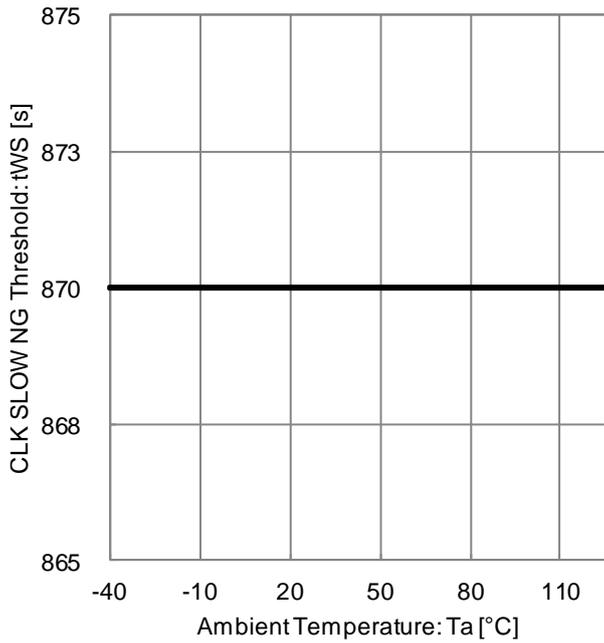


Figure 30. CLK SLOW NG Threshold vs Ambient Temperature  
(CLK SLOW NG スレッシュヨルド)

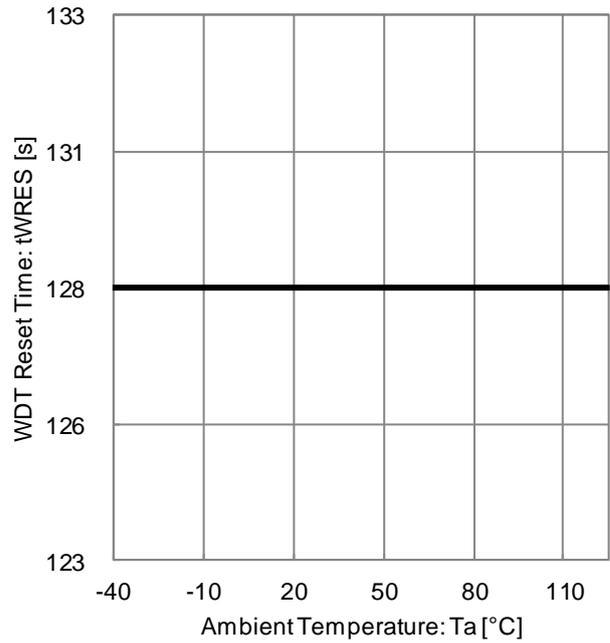


Figure 31. WDT Reset Time vs Ambient Temperature  
(WDT リセット時間)

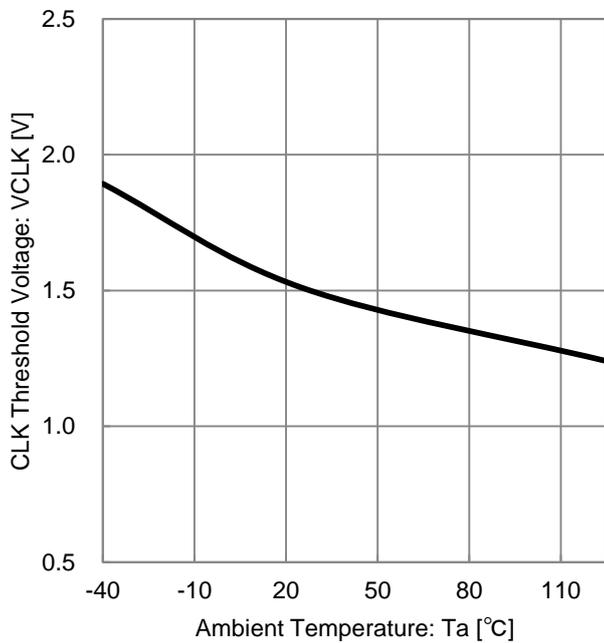


Figure 32. CLK Threshold Voltage vs Ambient Temperature  
(CLK スレッシュヨルド電圧)

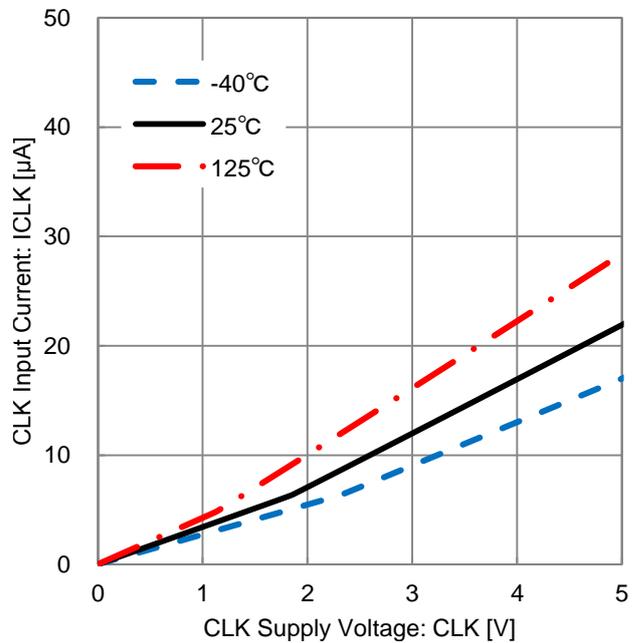


Figure 33. CLK Input Current vs CLK Supply Voltage  
(CLK 流入電流)

特性データ - 続き  
(参考データ)

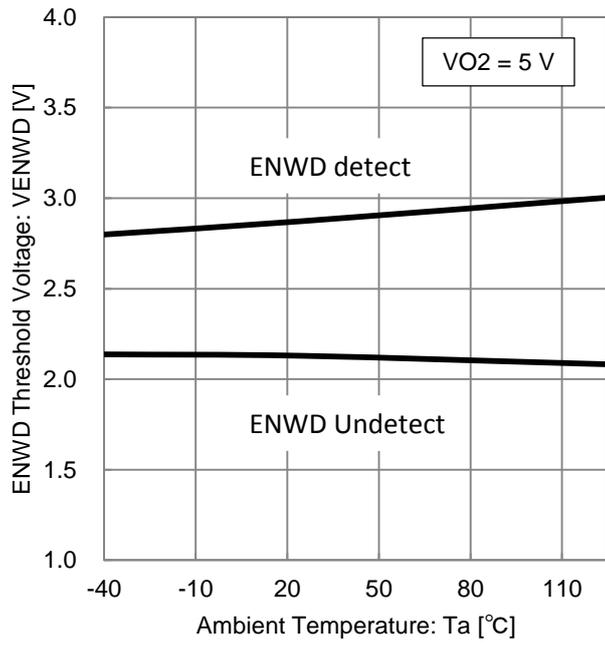


Figure 34. ENWD Threshold Voltage vs Ambient Temperature  
(ENWD スレッシュヨルド電圧)

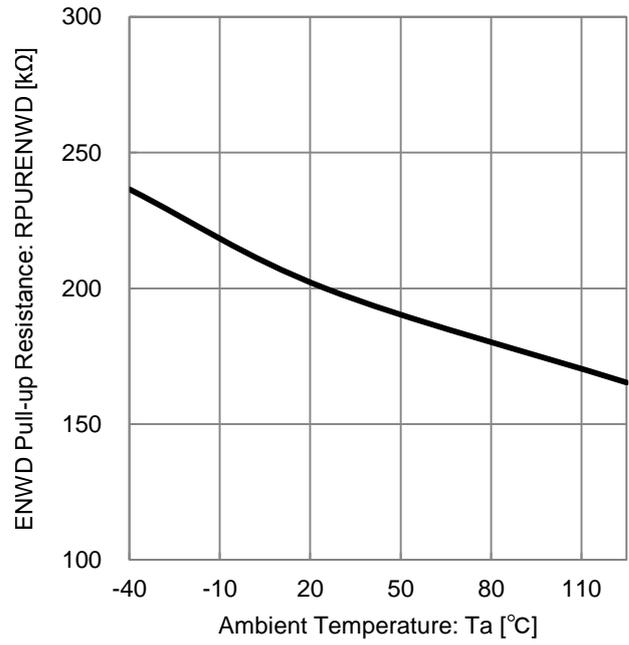


Figure 35. ENWD Pull-up Resistance vs Ambient Temperature  
(ENWD プルアップ抵抗)

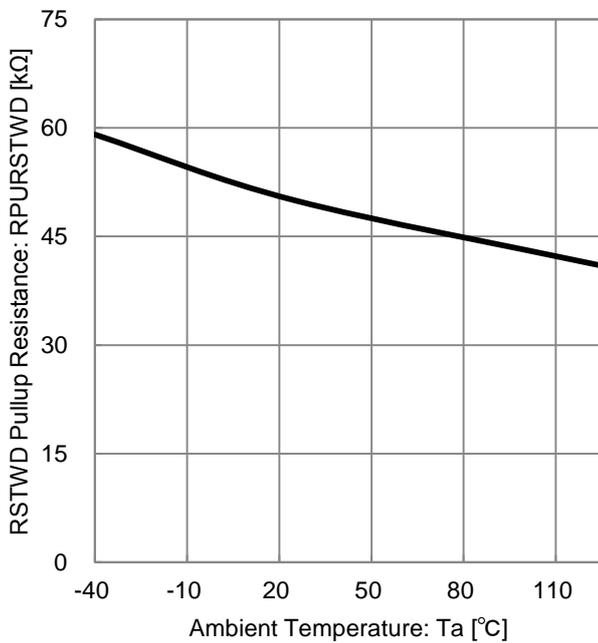
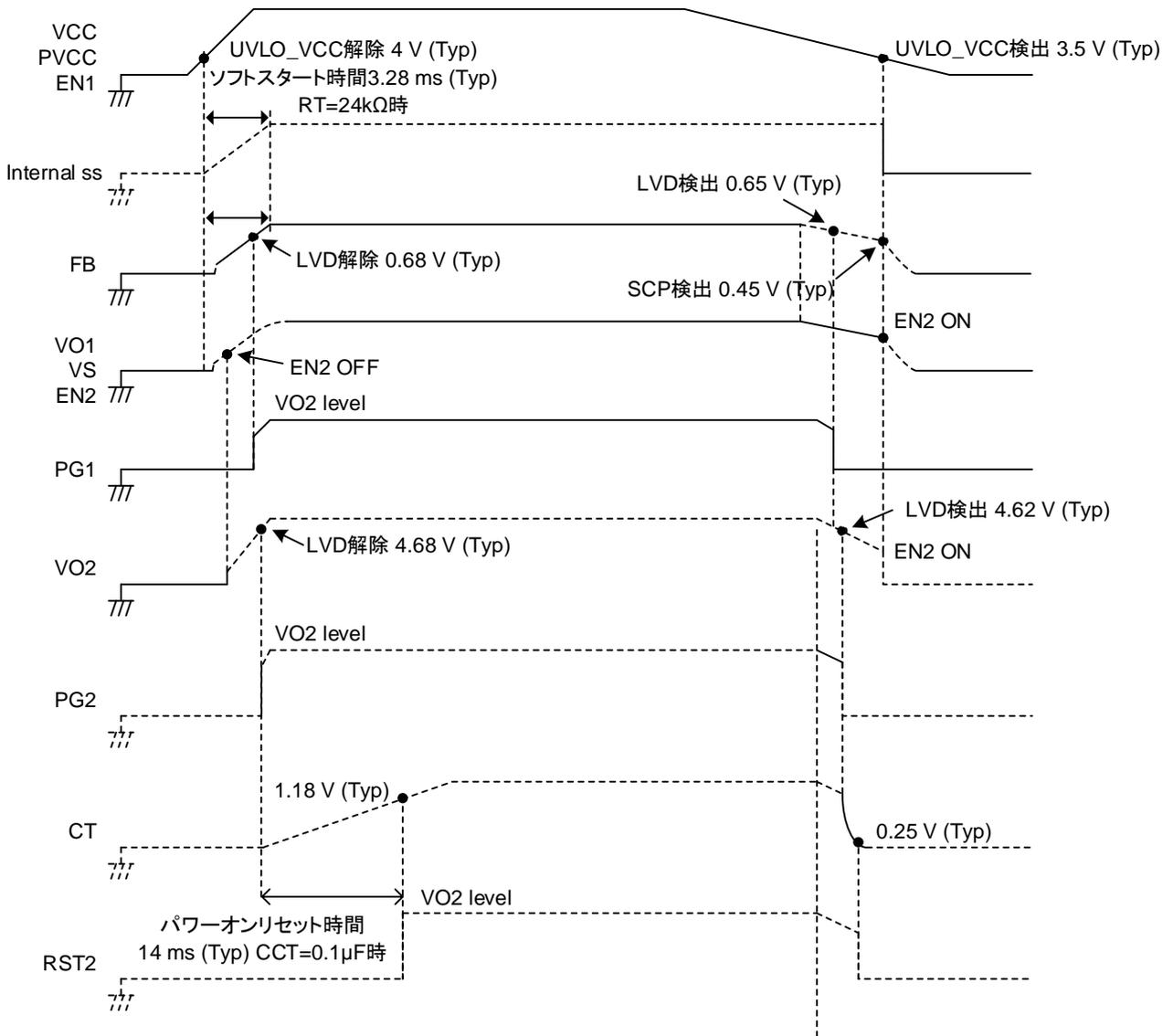


Figure 36. RSTWD Pull-up Resistance vs Ambient Temperature  
(RSTWD プルアップ抵抗)

タイミングチャート

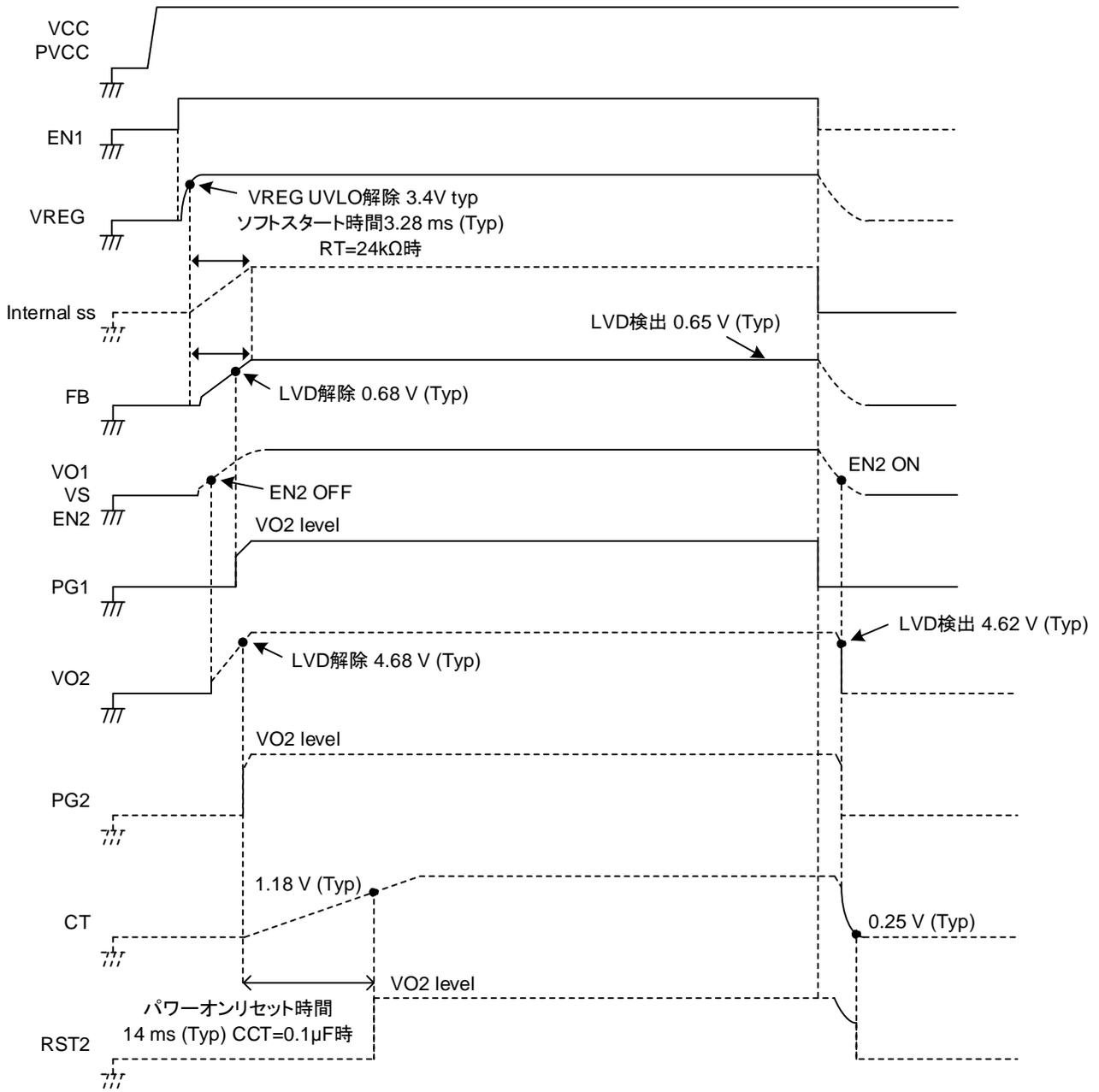
① 起動・停止

EN1 を VCC にショート、EN2 を VS にショート、VOUT = 6 V、VO2 からの負荷は 400 mA 時。

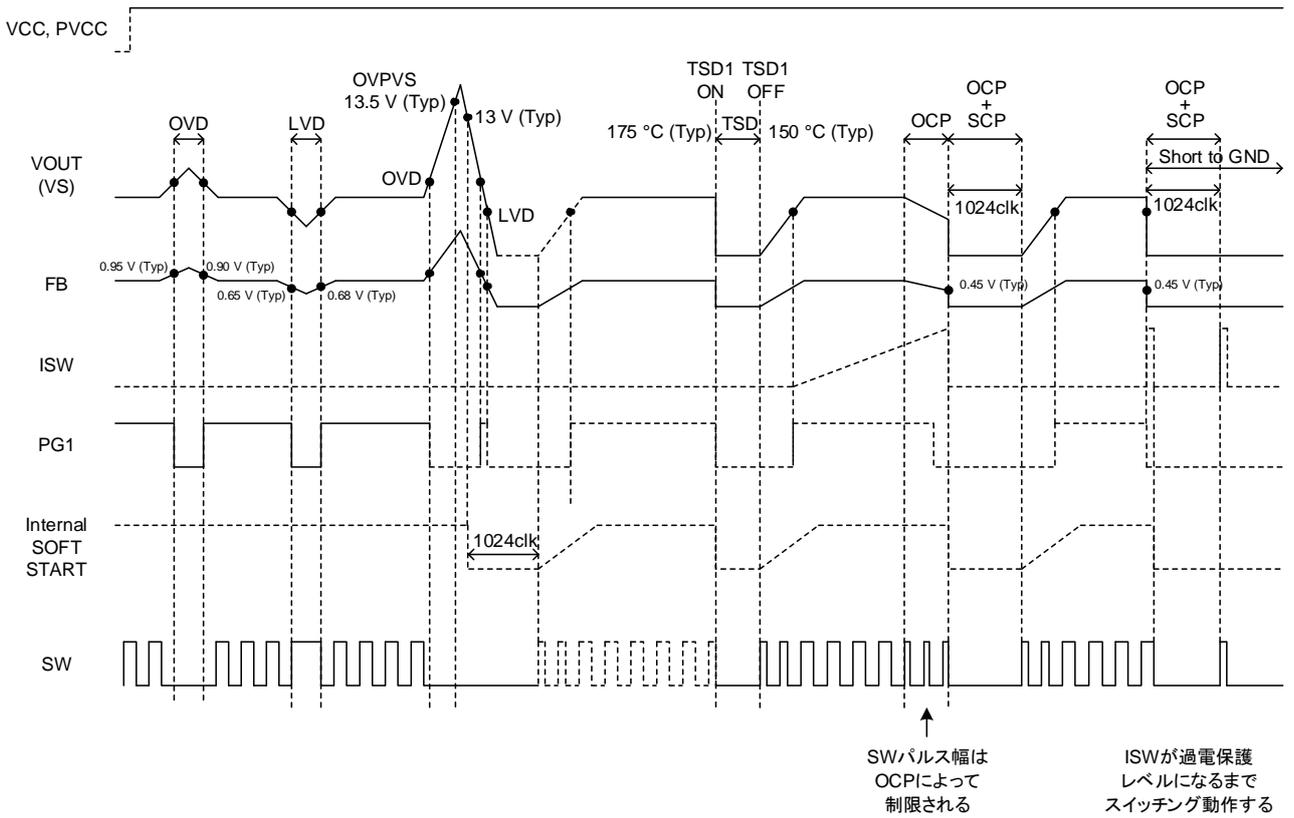


② 起動・停止

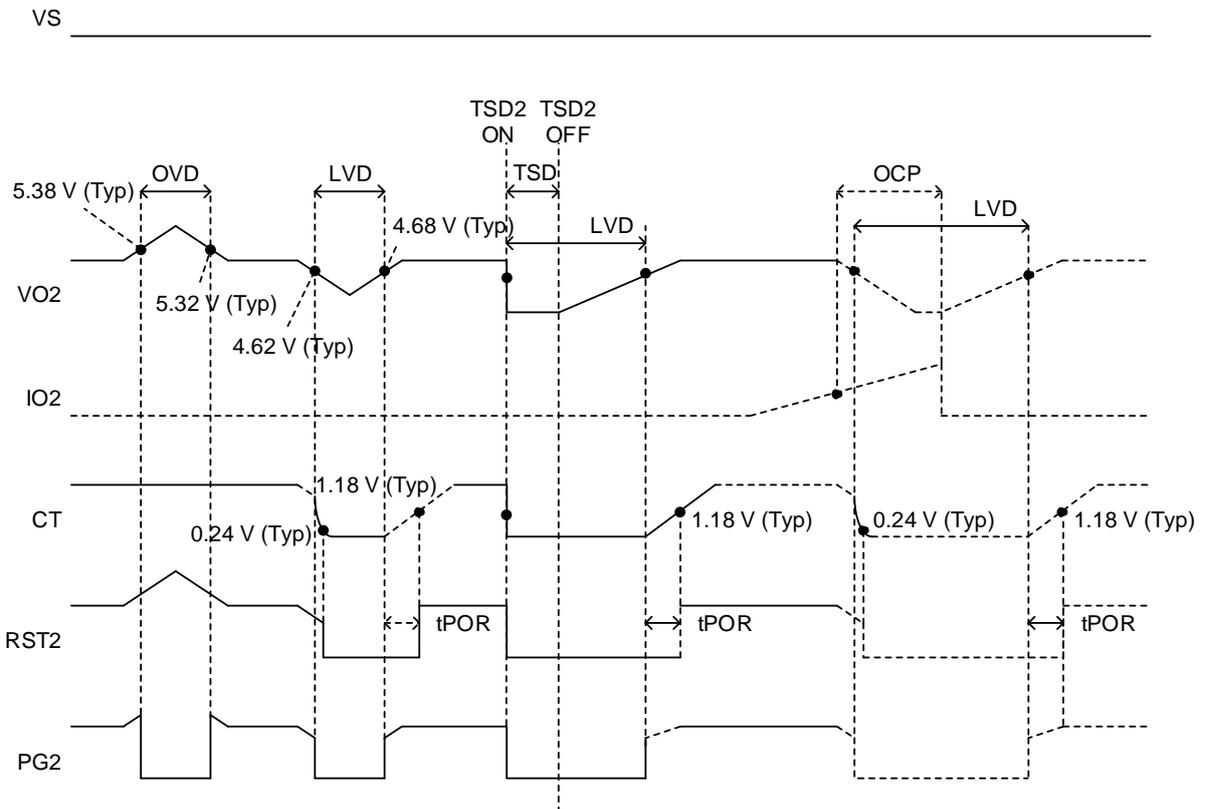
VCC 起動後に EN1 制御、EN2 を VS にショート、VOUT =6 V、VO2 からの負荷は 400 mA 時。



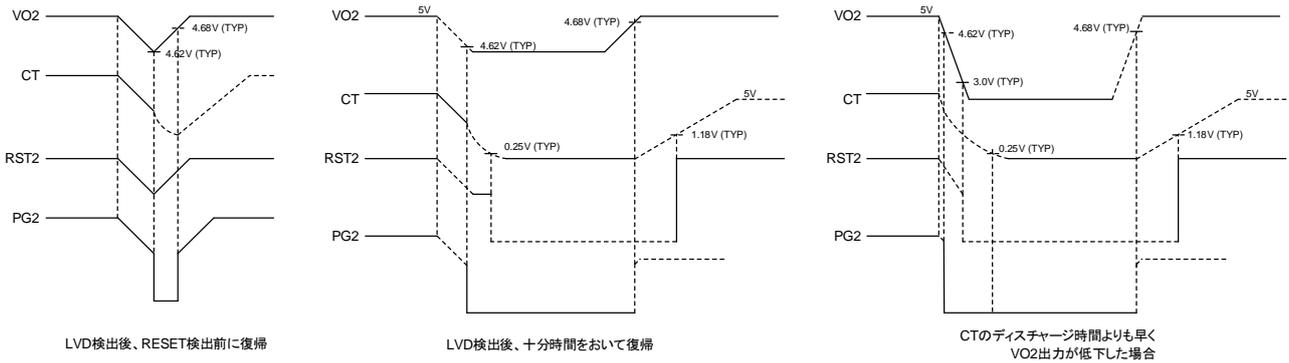
③ DCDC コンバータ保護動作



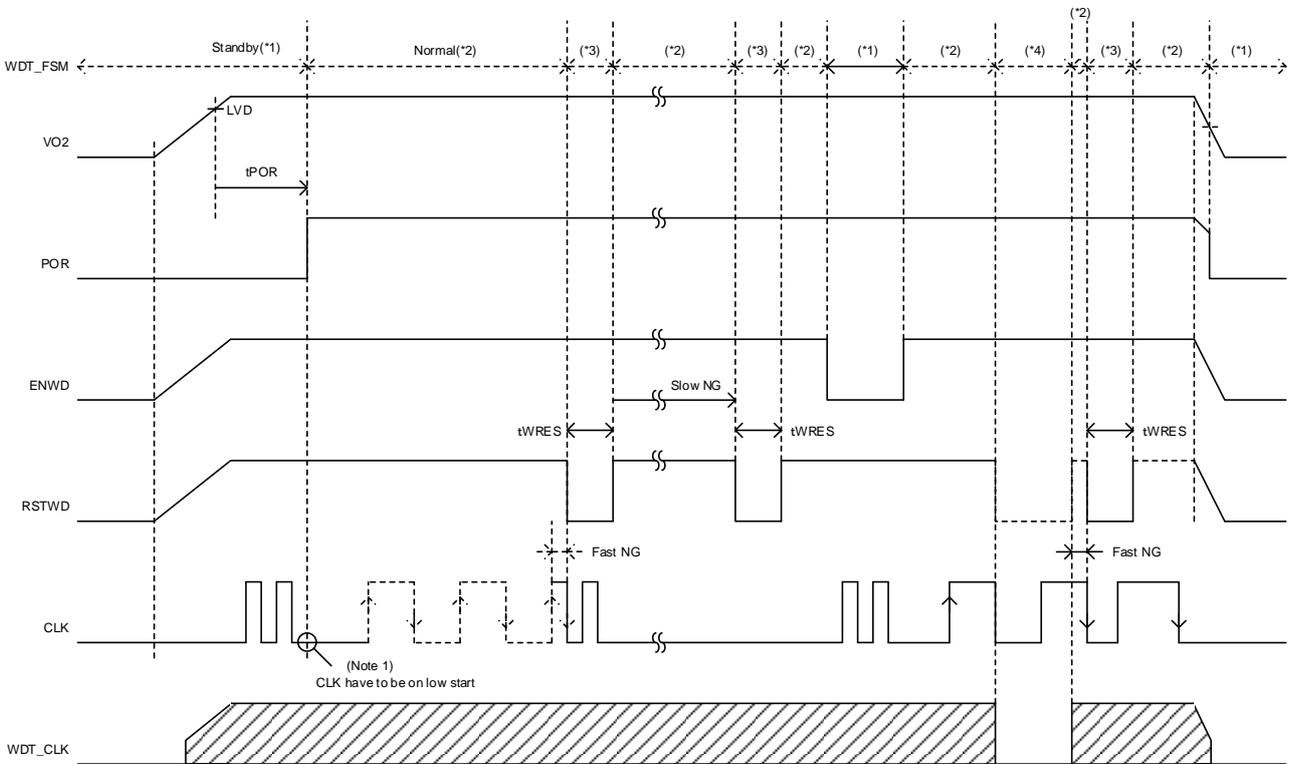
④ LDO 保護動作 (全般)



⑤ LDO 保護動作 (RESET タイミング)



⑥ WDT



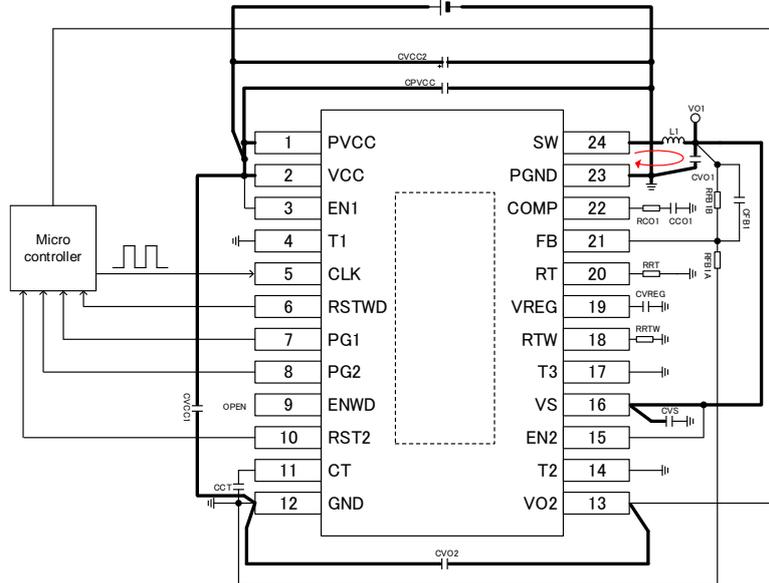
\*1 : Standby Mode、\*2 : Normal Mode、\*3 :  $\mu$ C ERR Detect、\*4 : OSC\_WDT ERR Detect (Figure 1. WDT FSM 参照)  
(Note 1) 必ず、CLK = LOW の状態で、パワーオンリセットを解除してください。

### 応用回路例

※基板のレイアウト、部品の種類の違いにより特性が大きく変化する可能性がありますので  
実機での十分な確認をお願い致します。

※T1、T2、T3 端子は GND に接続してください。

※大電流（目安としては DC/DC コンバータから 500 mA 以上）のアプリケーションの場合は SW-PGND 間に  
ショットキーバリアダイオードを挿入してください。



### 設定アプリケーション

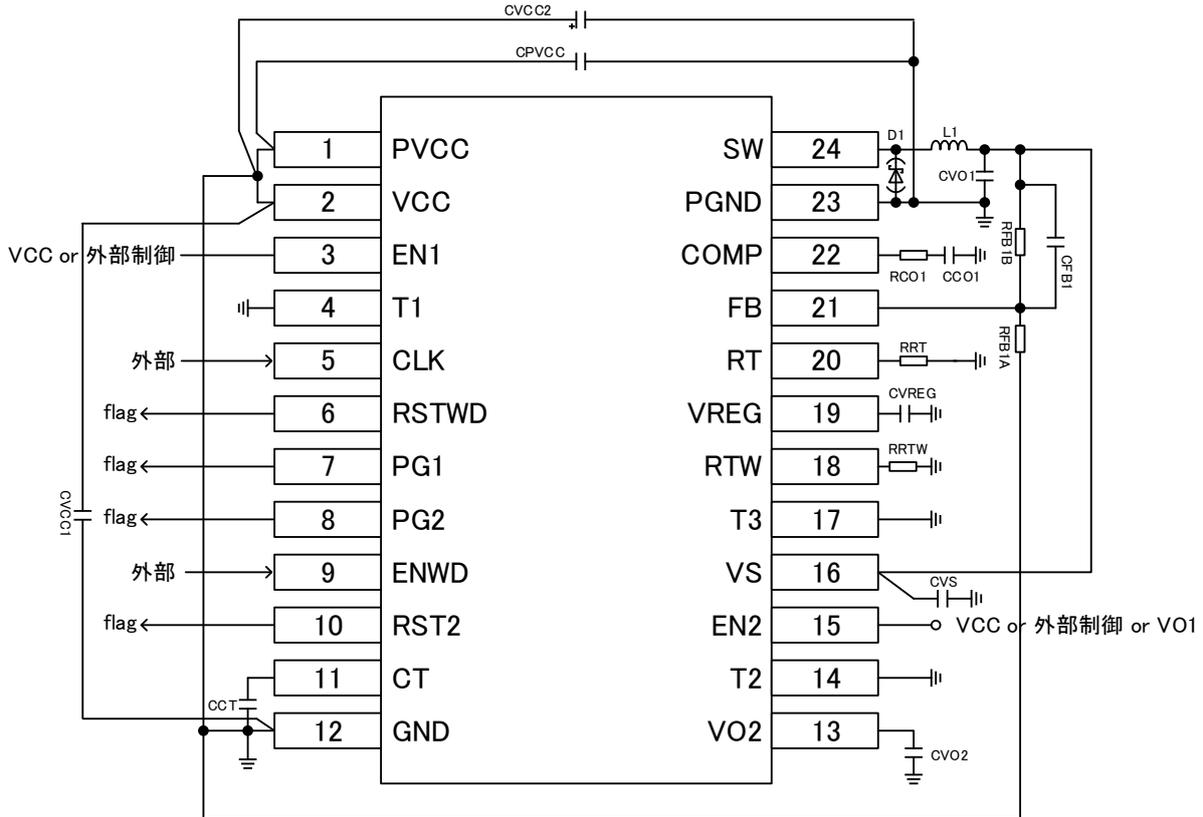
VCC = 13.5 V、VO1 = 6.5 V、fsw = 500 kHz、ILOAD (VO2) = 400 mA、fwdt = 100 kHz

name	Value	Unit	Parts No	size	manufacture
IC	-	-	BD39012EFV-C	7.8mm x 7.6mm	ROHM
L1	4.7	uH	3N1CDH74NP470KC	7.0mm x 7.0mm	SUMIDA
CVCC1	4.7	uF	GCM32ER71H475KA40L	3225	murata
CVCC2	47	uF	-	-	-
CPVCC	4.7	uF	GCM32ER71H475KA40L	3225	murata
CVO1	10 // 2	uF	GCM31CR71C106K	3216	murata
CVS	1	uF	GCM188R71C105K	1608	murata
CCT	0.1	uF	GCM188R11H104K	1608	murata
CVREG	1	uF	GCM188R71C105K	1608	murata
CFB1	100	pF	GCM1882C1H101JA01	1608	murata
CCO1	4700	pF	GCM2162C1H472JA01	1608	murata
CVO2	10	uF	GCM31CR71C106K	3216	murata
RFB1B	22	kΩ	MCR03	1608	ROHM
RFB1A	6.2 // 6.2	kΩ	MCR03	1608	ROHM
RRT	24	kΩ	MCR03	1608	ROHM
RRTW	24	kΩ	MCR03	1608	ROHM
RCO1	12	kΩ	MCR03	1608	ROHM

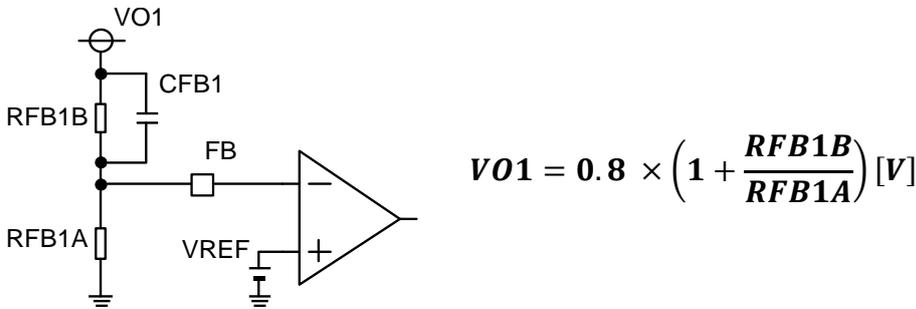
### 基板レイアウトの注意点

- ① 太線の部分は幅広のパターンでできるだけ短くしてください。
- ② 入力コンデンサ CVCC1、CVCC2、CPVCC、CVO1、CVS、CVO2 は IC にできるだけ近い位置に配置してください。
- ③ RRT、RRTW はノイズを受けない様に IC 直近の GND 端子に配置してください。
- ④ RFB1A と RFB1B は FB 端子にできるだけ近い位置に配置し、FB 端子までの配線を短くしてください。  
またハイインピーダンスラインなので SW 端子、L1 の大電流ラインと並走しないように気をつけてください。
- ⑤ 赤色の矢印のループは大電流ラインです。できるだけ最短のループでレイアウトするようにし、スルーホールを通さず、1 層目で配線してください。
- ⑥ IC 裏面のサーマルパッドは、GND に接続してください。

アプリケーション部品選定方法



- 出力電圧の設定 (RFB1A, RFB1B, CFB1)  
BD39012EFV-C では、VO1 電圧を基準電圧 0.8V (Typ)をもとに、フィードバック抵抗 RFB1A、RFB1B の抵抗分割比によって設定することができます。出力電圧は以下の通りです。



[出力電圧設定抵抗]

出力電圧設定には±1%以下の高精度抵抗の使用を推奨します。抵抗値としては1kΩ～100kΩあたりで設定することを推奨します。FB端子は非常にハイインピーダンスでノイズの影響の受けやすい端子になります。必ずIC直近に抵抗を接続し、SW端子のノイズの影響を受けない様に並走させずレイアウトしてください。また必要に応じて、RFB1Bに並列CFB1を実装することでゼロ点を作り制御系の安定比を図ることができます。ゼロ点の式は以下の通りです。

$$f_{zcf} = \frac{1}{2\pi \times RFB1B \times CFB1} [Hz]$$

- 2) DC/DC コンバータの周波数設定 (RRT)  
 RT に接続する抵抗値により、内部発振周波数を設定することが可能です。(Figure 37. 参照)  
 設定可能範囲は 200 kHz ~ 600 kHz で、抵抗値と発振周波数の関係は下図のように決まります。  
 この範囲から外れた設定での動作保証できませんのでご注意ください。基盤の寄生容量の影響を受けると、  
 目的の周波数に設定できませんので IC 直近に接続し GND に落としてください。

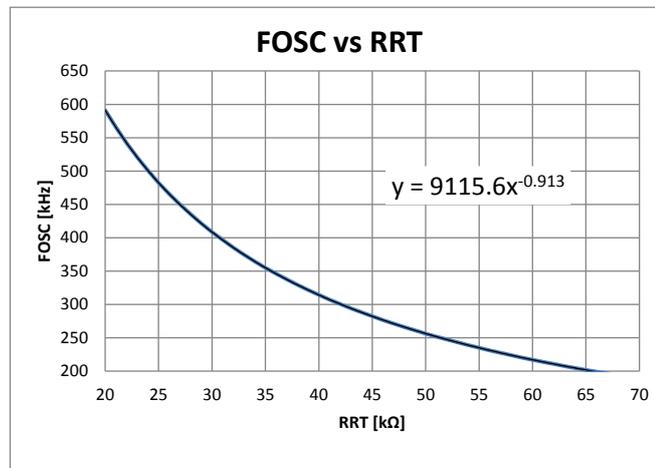


Figure 37. DC / DC 発振周波数特性

- 3) デューティサイクル  
 DC/DC コンバータのデューティサイクルは、出力電圧 ( $V_{out}$ )、入力電圧 ( $V_{in}$ )、効率 ( $\eta$ )とすると以下の式に近似されます。

$$D = \frac{V_{out}}{V_{in}} \times \frac{100}{\eta} [\%]$$

- 4) インダクタンスの選択 (L1)  
 インダクタ値は、動作周波数 ( $f_{sw}$ )、負荷電流 ( $I_{out}$ )、リップル電流 ( $\Delta I_L$ )、入力電圧 ( $V_{in}$ )、出力電圧 ( $V_{out}$ ) デューティサイクルに基づいて選択していきます。コイルの損失はコイルの巻線抵抗 LDCR、フェライトコアに生じる損失の合計となります。2 MHz 程度までの発振周波数ではコイルの損失のほとんどが LDCR によるものであると考えて問題ありません。BD39012EFV-C の設定周波数は  $f = 200 \text{ kHz} \sim 600 \text{ kHz}$  なので LDCR の小さいものを選択します。  
 ただし、LDCR を小さくしすぎると L 値も小さくなり、FET の ON 時間に流れるピーク電流値が大きくなりすぎて内部損失、コイルの熱損失が大きくなり効率が悪化してしまいます。  
 逆にインダクタンス値を大きくしすぎると LDCR が大きくなり重負荷での効率が悪化するうえ、フェライトコアが磁気飽和を起し、インダクタンス値が急激に低下してしまい過大な電流が流れる危険性があります。一般的には出力最大負荷の 30% 以下のリップル電流になるように設定することでほとんどの場合安定した特性を得ることができます。次式により最小インダクタンス値の目安を計算できます。

$$\Delta I_L = 0.3 \times I_{out} [A]$$

$$L_{min} = \frac{(V_{in} - V_{out}) \times D}{\Delta I_L \times f_{sw}} [H]$$

ここで選択したインダクタンス値はあくまで指標の一つです。  
 ピーク電流がインダクタの直流重量特性を満たしているか十分確認してください。  
 ピーク電流 ( $I_{peak}$ )の式は以下の通りです。

$$I_{peak} = I_{out} + \frac{1}{2} \Delta I_L [A]$$



インダクタ電流波形

- 5) 入力コンデンサの選択 (CVCC1、CPVCC)  
 入力コンデンサは VCC、PVCC に接続される電源の出力インピーダンスを下げる役割を果たします。電源インピーダンスが大きくなるような基板レイアウトの場合は CVCC2 の様な電解コンデンサを挿入することを推奨します。IC 直近に接続するバイパスコンデンサはインピーダンスが低く実装面積が小さいセラミックコンデンサを使用し、最低 2  $\mu$ F 以上を使用してください。入力コンデンサのリップル電流定格は以下の式で近似されます。定格電流が十分大きなセラミックコンデンサを使用することを推奨します。

$$I_{CVCC, CPVCC} \approx I_{out} * \sqrt{D \times (1 - D)} [A_{rms}]$$

目標の入力リップル電圧 ( $\Delta V_{in}$ ) を元に最小入力容量を以下の式によって近似することができます。  
 入力コンデンサ ESR ( $C_{esr}$ )

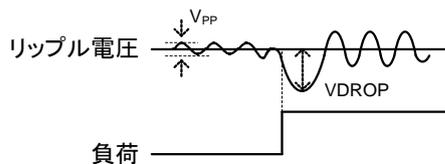
$$C_{CVCC, CPVCC} \geq \frac{I_{out} \times D \times (1 - D)}{\left(\Delta V_{in} - \left(I_{out} + \frac{\Delta I_L}{2}\right) \times C_{esr}\right) \times f_{sw}} [F]$$

- 6) 内部 REG 入力コンデンサの設定 (CVREG)  
 内部基準電源の VREG 端子には 1  $\mu$ F のセラミックコンデンサを挿入してください。  
 VREG 端子直近に挿入するようにしてください。
- 7) 出力コンデンサの設定 (CVO1)  
 出力コンデンサ CVO1 は出力リップル電圧、負荷応答性及びループの安定性に重要な役割を持ちます。  
 出力電圧リップルは、一般的に出力電圧の 1 % 以内で設定し次式で近似されます。(CVO1 の ESR =  $R_{CVO1}$ )

$$\Delta V_{out} = \Delta I_L \times \left( R_{CVO1} + \frac{1}{8 \times f_{sw} \times C_{V01}} \right) [V]$$

出力コンデンサは、負荷変動時の出力電圧変動に大きく影響します。変動量は、容量、寄生 ESR、寄生インダクタ位相特性、負荷のスルーレートなど、多くの要因に依存します。実機にて十分確認のうえ使用してください。位相特性が十分取れている場合、負荷変動 ( $I_{pulse}$ ) による出力電圧の低下量 VDROP は次式で近似できイメージ図を下記に示します。

$$V_{DROP} = I_{pulse} \times C_{V01esr} + \frac{L \times I_{pulse}^2}{C_{V01} \times (V_{in} - V_{out})} [V]$$

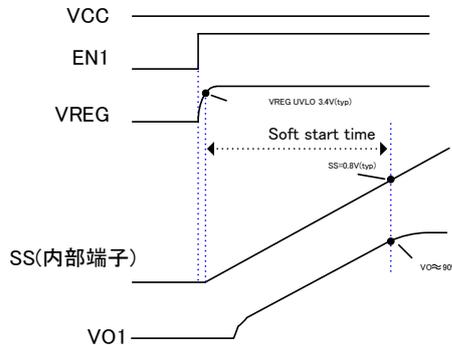


入力コンデンサ、出力コンデンサは共に、直流電圧特性や温度特性を十分考慮してご使用ください。  
 セラミックコンデンサを使用される場合、その容量は印加電圧や温度に大きな影響を受け、急激に容量の低下が発生します。特性を十分に考慮して、B 特性や X7R 特性等の温度特性の良好な製品を選定する必要があります。  
 アルミ電解コンデンサを使用される場合、小型で大容量を得られますが、温度変化により容量や ESR が急激に変化するため、使用される際には ESR や容量の温度特性を十分に検証する必要があります。  
 耐圧に関しては、定格の 1.5 倍~2 倍のものを推奨します。

- 8) SW 端子のショットキーバリアダイオードの設定 (D1)  
 BD39012EFV-C は同期整流方式の DC / DC コンバータの特性上大きな負荷電流を引くと SW 端子が L の区間 GND 以下に振れます。このことによって IC が誤動作することを防ぐために SW - PGND 間にショットキーバリアダイオードを挿入してください。目安としては DC / DC コンバータの負荷電流 ( $I_{out}$ ) が 500 mA を超えるような設定であれば挿入することを推奨します。

9) ソフトスタート時間の設定

ソフトスタートは起動時の突入電流とオーバーシュートを低減させるための機能です。BD39012EFV-Cのソフトスタート時間はDC/DCコンバータの発振周波数によって決まります。EN1を解除すると、内部の回路遅延動作の後VREGが立ち上がります。VREGが3.4V(Typ)以上に達するとSS端子がカウントアップされ0.8Vまで起動した時、出力電圧VO1としてはおおよそ90%まで起動します。内部のSS端子が起動し始めて0.8Vに達するまでの時間は以下の式によって求められます。



$$Soft\ start\ time = 1638.4 \times \frac{1}{f_{sw}} [ms]$$

10) CT端子の設定 (CCT)

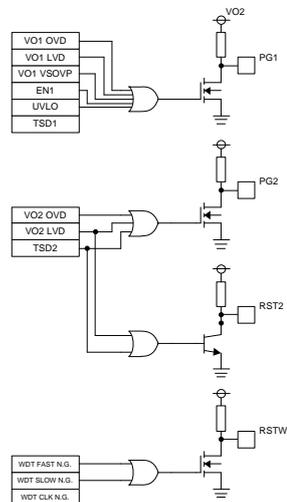
CTピンとグランド間にコンデンサを追加することにより、パワーオンリセット時間を自由に決めることができます。CCTの値が大きいくほどパワーオンリセット時間が長くなります。CCTのコンデンサの一覧と対応する標準的なパワーオンリセット時間を示します。ノイズによって誤動作をしない様に、IC直近のGNDに接続するようにしてください。

CCT (μF)	Power ON RESET TIME [ms]
10	1400
4.7	658
1	140
0.47	65.8
0.1	14
0.047 <sup>(Note1)</sup>	6.58
0.01 <sup>(Note1)</sup>	1.4
0.0047 <sup>(Note1)</sup>	0.658
0.001 <sup>(Note1)</sup>	0.14

(Note1) 設定時間 ±100 μs

11) PG1、PG2、RST2、RSTWD端子の設定

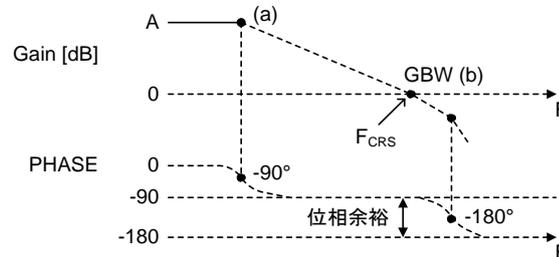
PG1、PG2、RST2、RSTWDはVO2出力に内部でプルアップされているオープンドレイン端子です。各異常を検出するとそれぞれL出力になります。正常動作に戻るとH(VO2出力)出力になります。これらの4端子をすべて接続して、OR出力として使用することも可能です。各保護による論理イメージを下図に示します。



## 12) 位相補償回路の設定 (DC/DC コンバータ)

電流モード制御の降圧 DC/DC コンバータは、エラーアンプと負荷によって形成される 2 つのポールと、位相補償にて付加する 1 つのゼロを持つ、2-pole 1-zero システムとなります。それぞれのポール・ゼロの極点を適切に配置することで、良好な過渡応答特性と安定性を確保します。一般的な DC/DC コンバータのボードプロット図を下図に示します。

(a)点では、エラーアンプの出カインピーダンスと CCO1 容量によって形成されるポールによってゲインが落ち始めます。その後、(b)点がくるまでに負荷によるポールをキャンセルするために、RCO1 抵抗と CCO1 容量によって形成されるゼロを挿入し、ゲイン・位相の変動を相殺します。



位相余裕度

次に具体的な各定数の決定方法を説明します。

位相補償抵抗 RCO1 は、DC/DC コンバータのトータルループゲインが 0 dB に落ちる時の周波数、クロスオーバー周波数 FCRS を決定します。このクロスオーバー周波数 FCRS を高く設定した場合、良好な過渡負荷応答特性が得られますが、安定性において不利になります。一方クロスオーバー周波数 FCRS を低く設定した場合は、非常に安定した特性になりますが、過渡負荷応答特性において劣ります。

ここでは、クロスオーバー周波数 FCRS をスイッチング周波数の 1/5 から 1/10 となるように定数を決定します。

## (i) 位相補償抵抗 RCO1 の選定

位相補償抵抗 RCO1 は、次の式にて求めることができます。

$$R_{CO1} = \frac{2\pi \times V_{O1} \times F_{CRS} \times C_{VO1}}{0.8 \times G_{NP} \times G_{MA}} [\Omega]$$

Where :

$V_{O1}$ : 出力電圧

$F_{CRS}$ : クロスオーバー周波数

$C_{O1}$ : 出力キャパシタ、フィードバック基準電圧 (0.8V (Typ))

$G_{MP}$ : カレントセンスゲイン (0.2 A/V (Typ))

$G_{MA}$ : エラーアンプトランスコンダクタンス (300uA/V (Typ))

## (ii) 位相補償容量 CCO1 の選定

位相補償容量 CCO1 は、次の式にて求めることができます。

$$C_{CO1} = \frac{V_{O1} \times C_{VO1}}{I_{out} \times R_{CO1}} [F]$$

Where :

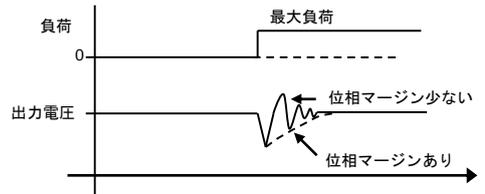
$I_{out}$ : 出力負荷

なお、この設定は簡易的に求めたもので厳密な計算は行っておりませんので、実機での調整が必要となる場合があります。また、これらの特性は基板レイアウト、負荷条件により変化しますので、量産設計の際には実機での十分な確認をお願い致します。

## 13) 位相補償回路の設定

位相補償の出発点としては以上の条件式より設定する方法が適当です。ボード線図を作成し、目標とする周波数特性を満たしていることを確認してください。実際には、PCBのレイアウトや配線の引き回し、使用する部品の種類、使用条件（温度など）により特性は大きく変化します。例えば、出力コンデンサに電解コンデンサを使用する場合、低温での容量低下、ESRの増加によりLC共振点が移動し発振の恐れがあります。位相補償用のコンデンサには、温度補償タイプなどを使用することを推奨いたします。必ず実機にて安定性、応答性の確認をしてください。実機での周波数特性の確認には、ゲインフェーズアナライザやFRAを使用します。

測定方法などは各測定器メーカーにお問い合わせください。また、これらの測定器がない場合は、負荷応答により余裕度を推し量る方法もございます。無負荷状態から最大負荷に変動させたときの出力の変動をモニタし、変動量が多い場合は応答性が低く、変動後のリングング回数が多い場合は位相余裕度が少ないといえます。目安としてはリングング2回以上です。ただし、定量的な位相余裕度の確認はできません。



## 14) LDO 出力コンデンサの設定 (CVO2)

出力端子とGND間には発振止めのコンデンサを必ず入れてください。

使用する電圧、温度範囲で6 $\mu$ F以上の容量値を確保してください。

実際には、基板の配線インピーダンス、入力電源のインピーダンス、負荷のインピーダンスによって変化するため、必ずご使用になる最終状態での十分なご確認をお願い致します。

セラミックコンデンサの選定の際には、温度特性のよいB特性もしくはX7R以上で、直流バイアス特性の優れた高耐圧品をお勧めします。

実アプリケーションにて十分ご確認のうえ、容量値の最終決定をお願いします。

## 15) LDO 入力コンデンサの設定 (CVS)

VS - GND間にコンデンサ0.1 $\mu$ F以上を付加してください。容量値設定はアプリケーションにより異なるため、

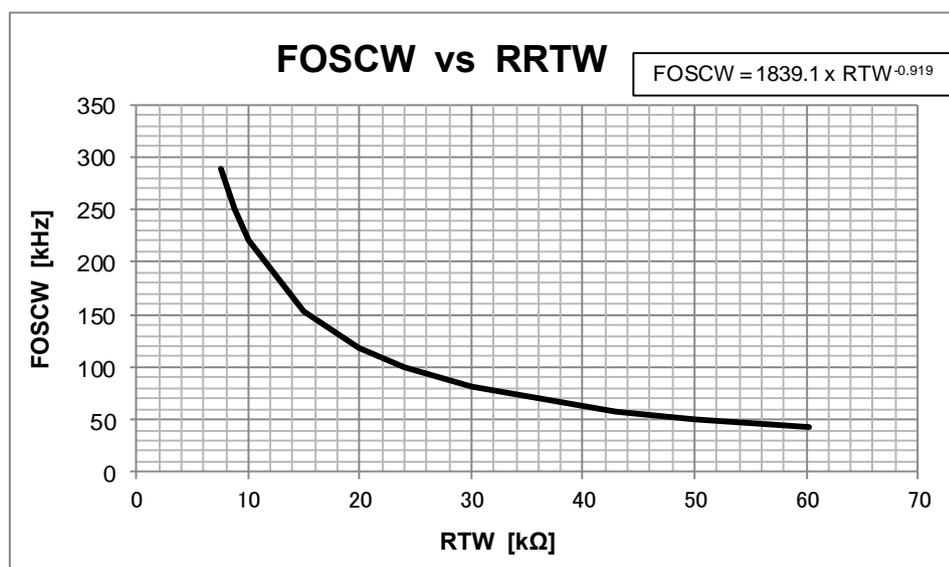
確認のうえ、マージンを持って設計してください。使用するコンデンサには電圧特性、温度特性に優れたものを推奨します。CVO1と併用せず、必ずVS端子直近に挿入してください。

## 16) ウォッチドッグタイマ用発振器 周波数設定 (RRTW)

RTWに接続する抵抗値により、内部発振周波数を設定することが可能です。

設定可能範囲は50kHz～250kHzで、抵抗値と発振周波数の関係は下図のように決まります。

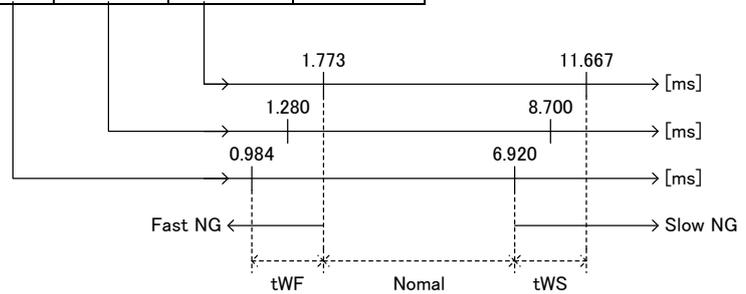
ウォッチドッグタイマ用発振器 周波数設定 (FOSCW vs. RTW)



## ① ウォッチドッグタイマ設定方法例

RTW = 24 kΩ の場合、CLK のエッジ幅が正常時 1.773 ms ~ 6.920 ms になります。

Symbol	Min	Typ	Max	Unit
FOSCW	75	100	125	kHz
tWT	0.984	1.280	1.773	ms
tWS	6.920	8.700	11.667	ms



## ウォッチドッグ設定方法

- 17) ENWD 端子について  
WDT 機能を有効にするための端子です。通常は VO2 端子に内部でプルアップされて WDT 機能が有効になっています。WDT 機能を無効にする際には ENWD 端子を GND に接続してください。ENWD を GND に接続することで RSTWD 端子が常に H (VO2 出力) になります。
- 18) RSTWD 端子について  
正常動作時には通常 H (VO2 出力) を示します。  
WDT に異常を検知した際に、出力を H から L に切り替えます。
- 19) CLK 端子について  
WDT 用のクロック入力端子です。WDT の設定周波数に応じてマイコンからの信号を入力してください。  
必ず、CLK = LOW の状態で、パワーオンリセットを解除してください。
- 20) T1、T2、T3 テスト端子について  
GND に接続してください。
- 21) EN1、EN2 端子について  
EN1 は VCC またはマイコンから制御してください。  
EN2 は VCC または VO1 またはマイコンから制御してください。

### 熱損失について

BD39012EFV-C の許容最大接合部温度  $T_j$  は 150 °C です。接合部温度が 175 °C 以上になると温度保護回路が動作し、回路がシャットダウンされます。したがって、電源電圧、出力負荷、使用温度範囲において接合部温度が 150 °C を超えないように使用環境や基板レイアウトを設計する必要があります。

熱設計において、次の条件内で動作させてください。

(下記温度は保証温度ですので、必ずマージン等を考慮してください。)

1. 周囲温度  $T_a$  が 125 °C 以下であること。
2.  $T_j$  が 150 °C 以下であること。

温度  $T_j$  は以下の 2 通りで考えることができます。

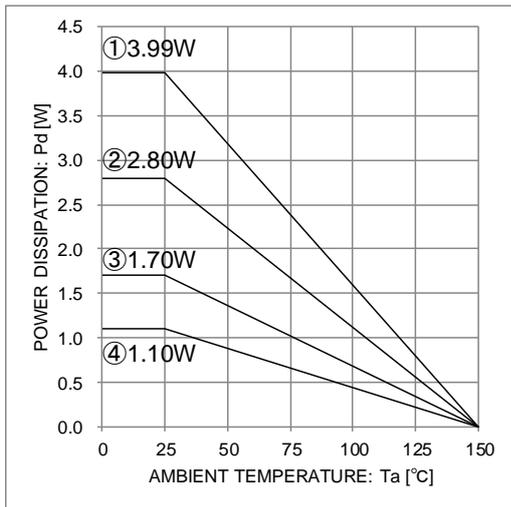
- ①実使用状態での IC 表面温度  $T_c$  から求める場合      ②周囲温度  $T_a$  から求める場合

$$T_j = T_c + \theta_{jc} \times P_{TOTAL}$$

$$T_j = T_a + \theta_{ja} \times P_{TOTAL}$$

パッケージの熱抵抗  $\theta_{ja}$  は基板のレイヤー数、銅箔面積などにより変化しますので、下図を参考に実際の基板に近いものを使用してください。

### 熱軽減特性



ローム標準基板実装時、及び IC 単体

- ・基板サイズ：70mm × 70mm × 1.6mm
- ・基板サイズ：15mm × 15mm × 1.6mm
- ・基板とパッケージ裏面露出放熱板部分を半田接続

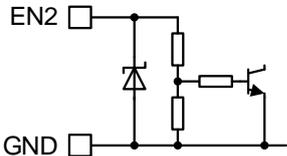
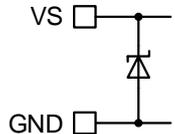
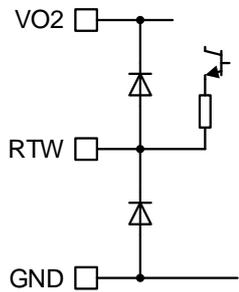
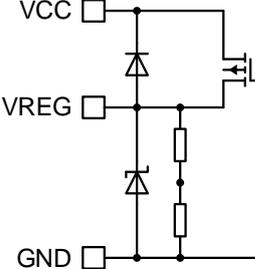
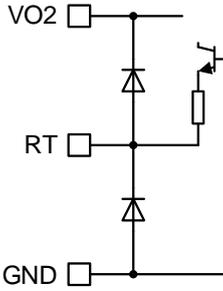
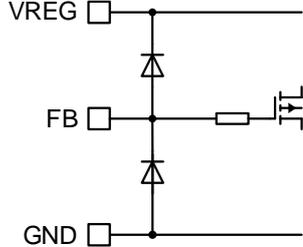
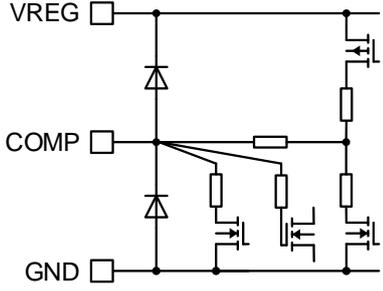
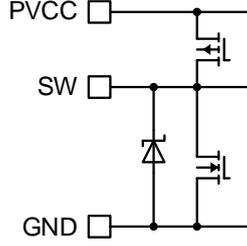
- ①：4層基板 70 × 70 × 1.6mmt
- ②：2層基板 70 × 70 × 1.6mmt
- ③：2層基板 15 × 15 × 1.6mmt
- ④：IC 単体時

Figure 38. HTSSOP-B24 熱軽減特性図

入出力等価回路図

1.PVCC、 2.VCC	3.EN1	4.T1、 14.T2、 17.T3
5.CLK	6.RSTWD、 7.PG1、 8.PG2	9.ENWD
10.RST2	11.CT	13.VO2

入出力等価回路図 - 続き

15.EN2	16.VS	18.RTW
		
19.VREG	20.RT	21.FB
		
22.COMP	24.SW	
		

## 使用上の注意

## 1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

## 2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。

その際、デジタル系電源とアナログ系電源は、それらが同電位であっても、デジタル系電源パターンとアナログ系電源パターンは分離し、配線パターンの共通インピーダンスによるアナログ電源へのデジタル・ノイズの回り込みを抑制してください。グラウンドラインについても、同様のパターン設計を考慮してください。

また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量ぬげが起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

## 3. グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

DC / DC コンバータから定常的に 500 mA 以上の負荷電流引くアプリケーションでは SW - PGND 間にショットキーバリアダイオードを接続するようにしてください。

## 4. グラウンド配線パターンについて

PGND パターンと GND パターンは分離し、パターン配線の抵抗分と大電流による電圧変化が GND の電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

## 5. 熱設計について

万一、許容損失を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。本仕様書の絶対最大定格に記載しています許容損失は、70mm x 70mm x 1.6mm ガラスエポキシ基板実装時、放熱板なし時の値であり、これを超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなどの対策をして、許容損失を超えないようにしてください。

## 6. 推奨動作条件について

この範囲であればほぼ期待通りの特性を得ることができる範囲です。電気特性については各項目の条件下において保証されるものです。

## 7. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

## 8. 強電磁界中の動作について

強電磁界中でのご使用では、まれに誤動作する可能性がありますのでご注意ください。

## 9. セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

## 10. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けられた場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

## 使用上の注意 — 続き

## 11. 各入力端子について

本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

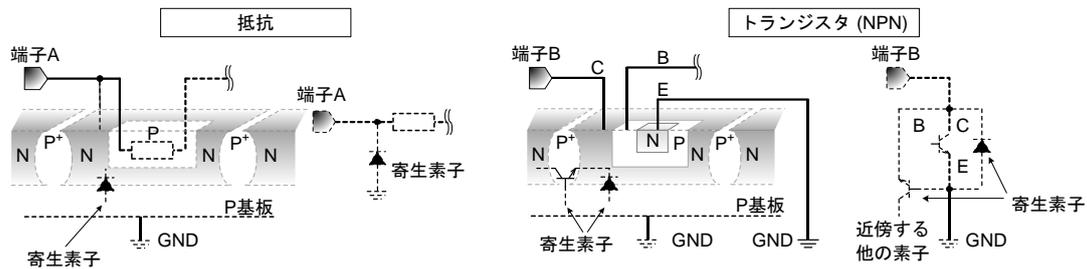
○抵抗では、GND > (端子 A) の時、トランジスタ (NPN) では GND > (端子 B) の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ (NPN) では、GND > (端子 B) の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできません。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND (P 基板) より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。

例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。

また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。



モノリシック IC 構造例

## 12. セラミックコンデンサの特性変動について

外付けコンデンサに、セラミックコンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮の上定数を決定してください。

## 13. 安全動作領域について

本製品を使用する際には、出力トランジスタが絶対最大定格及び ASO を超えないよう設定してください。

## 14. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。許容損失範囲内でご使用いただきますが、万が一許容損失を超えた状態が継続すると、チップ温度  $T_j$  が上昇し温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度  $T_j$  が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

## 15. 過電流保護回路について

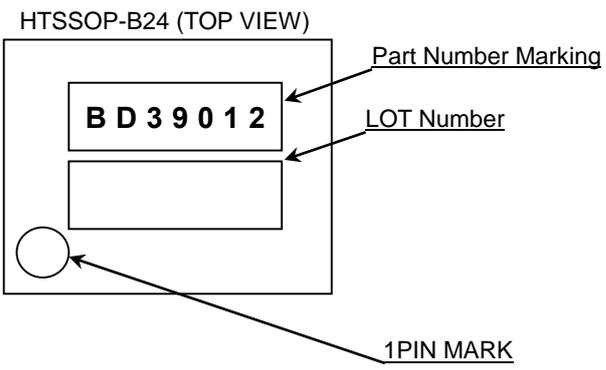
出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

発注形名情報

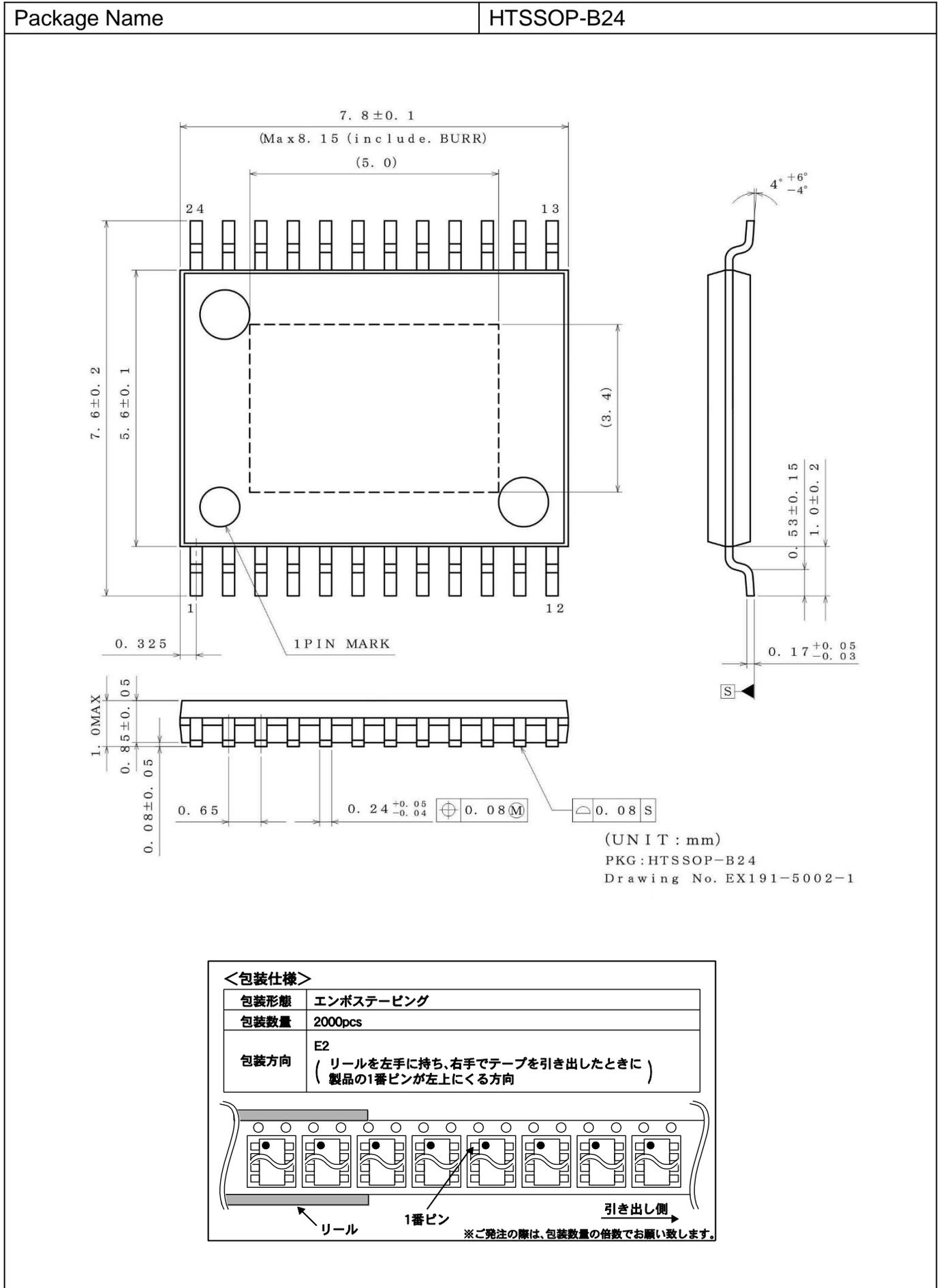
BD39012EFV - CE2

品名	パッケージ EFV : HTSSOP-B24	包装、フォーミング仕様 C : 車載ランク E2 : リール状エンボステーパーピング (HTSSOP-B24)
----	---------------------------	--

標印図



外形寸法図と包装・フォーミング仕様



## 改訂履歴

日付	版	変更内容
2014.08.04	001	新規作成
2014.09.11	002	SI 単位系に統合 特性データ誤記訂正 タイミングチャート修正 アプリケーション選定方法 3)、7)、10)、14)修正 入出力等価回路図修正 使用上の注意 16 削除 発注形名情報修正

# ご注意

## ローム製品取扱い上の注意事項

- 極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険若しくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器<sup>(Note 1)</sup>、航空宇宙機器、原子力制御装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

- 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
  - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
  - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
- 本製品は、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。従いまして、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
  - ①水・油・薬液・有機溶剤等の液体中でのご使用
  - ②直射日光・屋外暴露、塵埃中でのご使用
  - ③潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub>等の腐食性ガスの多い場所でのご使用
  - ④静電気や電磁波の強い環境でのご使用
  - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
  - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
  - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用された場合も、残渣の洗浄は確実にを行うことをお勧め致します)、又ははんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合。
  - ⑧結露するような場所でのご使用。
- 本製品は耐放射線設計はなされておられません。
- 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
- パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
- 許容損失(Pd)は周囲温度(Ta)に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、ディレーティングカーブ範囲内であることをご確認ください。
- 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
- 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

## 実装及び基板設計上の注意事項

- ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
- はんだ付けは、リフローはんだを原則とさせていただきます。なお、フロー方法でのご使用につきましては別途ロームまでお問い合わせください。  
詳細な実装及び基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

## **応用回路、外付け回路等に関する注意事項**

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。従いまして、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

## **静電気に対する注意事項**

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施の上、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

## **保管・運搬上の注意事項**

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
  - ①潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub>等の腐食性ガスの多い場所での保管
  - ②推奨温度、湿度以外での保管
  - ③直射日光や結露する場所での保管
  - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を超過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を超過した製品は、はんだ付け性を確認した上でご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を超過した場合はベーク処置を行った上でご使用ください。

## **製品ラベルに関する注意事項**

本製品に貼付されている製品ラベルにQRコードが印字されていますが、QRコードはロームの社内管理のみを目的としたものです。

## **製品廃棄上の注意事項**

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

## **外国為替及び外国貿易法に関する注意事項**

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

## **知的財産権に関する注意事項**

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。従いまして、上記第三者の知的財産権侵害の責任、及び本製品の使用により発生するその他の責任に関し、ロームは一切その責任を負いません。
2. ロームは、本製品又は本資料に記載された情報について、ローム若しくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。

## **その他の注意事項**

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社若しくは第三者の商標又は登録商標です。

**一般的な注意事項**

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。