

## カーエレクトロニクス用システム電源 LSI シリーズ

## カーオーディオ向けシステム電源 IC

## BD49101AEFS-M

## 概要

BD49101AEFS-M はカーオーディオに必要な電源を複数内蔵したシステム電源 IC です。本 IC は DCDC 2ch、リニアレギュレータ(以下 REG) 5ch、ハイサイド SW を内蔵しており、マイコン、CD、チューナ、USB、イルミネーション、オーディオなど本 IC のみで供給が可能です。また、効率の良い DCDC 電源をベースにシステム化しており、従来タイプより発熱を抑えることが可能です。さらに、低消費電力モード切り替え機能及び電源制御機能などを内蔵しており、①高効率②低暗電流③電源設計の容易性を実現します。

## 特長

- AEC-Q100 対応<sup>(Note1)</sup>
- カーオーディオ用電源を 7 系統内蔵
  - DCDC 2 系統(うち 1 つはコントローラタイプ)
  - REG 5 系統
- ハイサイド SW 1 系統内蔵
- マイコン用電源(DCDC2)にスタンバイモード用レギュレータ(以下 STBREG)切り替え機能
- USB 用電源(REG4)ケーブルインピーダンス補正機能
- I<sup>2</sup>C インタフェース内蔵
- 外付抵抗により発振周波数設定可能
- 外部同期機能
- 電源制御機能(パワーオン/オフ シーケンサ)
- バッテリ電圧監視用、USB 用電源過電流検出時用エラーフラグ機能
- 保護回路内蔵(過電圧保護回路、過電流保護回路、温度保護回路)

(Note1:Grade3)

## 重要特性

- 動作電源電圧範囲: 5.5V ~ 25V(VIN0=BCAP)
- DCDC1(コントローラタイプ)
- DCDC2(低消費電力モード付、マイコン用): 1A
- REG1 (FET 内蔵,可変): 500mA
- REG2 (FET 内蔵,可変): 100mA
- REG3 (FET 内蔵,可変): 300mA
- REG4 (FET 内蔵,可変 USB 用): 1.5A
- REG5 (FET 内蔵,可変): 50mA
- ハイサイド SW: 500mA
- スタンバイ時電流: 100μA(Typ)
- USB 用電源 REG4 過電流検出精度: ±20%
- 動作温度範囲: -40°C~+85°C
- DCDC スイッチング周波数範囲: 200~500kHz

## パッケージ

HTSSOP-A44

W(Typ) x D(Typ) x H(Max)

18.50mm x 9.50mm x 1.00mm



HTSSOP-A44

## 用途

- カーオーディオ

端子配置図

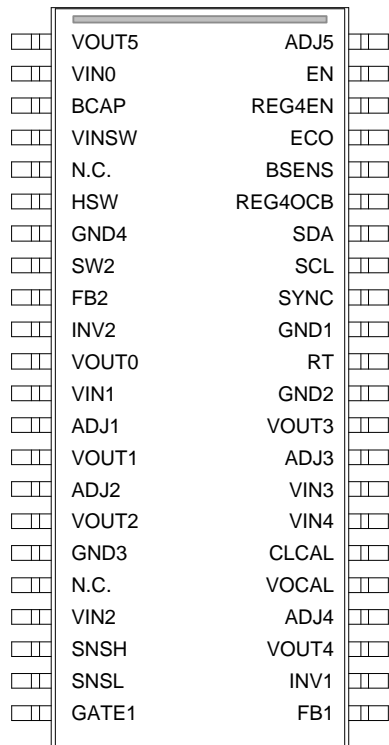


Figure 1. 端子配置図

端子説明

Pin No	端子名	機能	Pin No	端子名	機能
1	VOUT5	REG5 電圧出力端子	23	FB1	DCDC1 エラーアンプ出力端子
2	VIN0	バッテリー接続端子	24	INV1	DCDC1 エラーアンプ入力端子
3	BCAP	バックアップ容量接続端子	25	VOUT4	REG4 電圧出力端子
4	VINSW	ハイサイド SW 出力用電源端子	26	ADJ4	REG4 出力電圧調整端子
5	N.C.	—	27	VOCAL	REG4 出力電圧降下補正端子
6	HSW	ハイサイド SW 出力端子	28	CLCAL	REG4 過電流保護設定端子
7	GND4	グランド端子	29	VIN4	REG4 内蔵 FET 用電源端子
8	SW2	DCDC2 スイッチング出力端子	30	VIN3	REG3 内蔵 FET 用電源端子
9	FB2	DCDC2 エラーアンプ出力端子	31	ADJ3	REG3 出力電圧調整端子
10	INV2	DCDC2 エラーアンプ入力端子	32	VOUT3	REG3 電圧出力端子
11	VOUT0	STBREG 出力電圧端子	33	GND2	グランド端子
12	VIN1	REG1 内蔵 FET 用電源端子	34	RT	発振周波数設定端子
13	ADJ1	REG1 出力電圧調整端子	35	GND1	デジタル用グランド端子
14	VOUT1	REG1 電圧出力端子	36	SYNC	外部同期信号入力端子
15	ADJ2	REG2 出力電圧調整端子	37	SCL	2 線シリアルインタフェースクロック端子
16	VOUT2	REG2 電圧出力端子	38	SDA	2 線シリアルインタフェースデータ端子
17	GND3	グランド端子	39	REG4OCB	REG4 過電流検出フラグ端子
18	N.C.	—	40	BSENS	バッテリー電圧監視フラグ端子
19	VIN2	REG2 内蔵 FET 用電源端子	41	ECO	低消費電力モード切り替え端子
20	SNSH	DCDC1 電流検出端子	42	REG4EN	REG4 イネーブル端子
21	SNSL	DCDC1 電流検出端子	43	EN	イネーブル端子
22	GATE1	DCDC1 外部 FET ゲートドライブ端子	44	ADJ5	REG5 出力電圧調整端子

N.C 端子は内部回路への接続はされていません。

## ブロック図

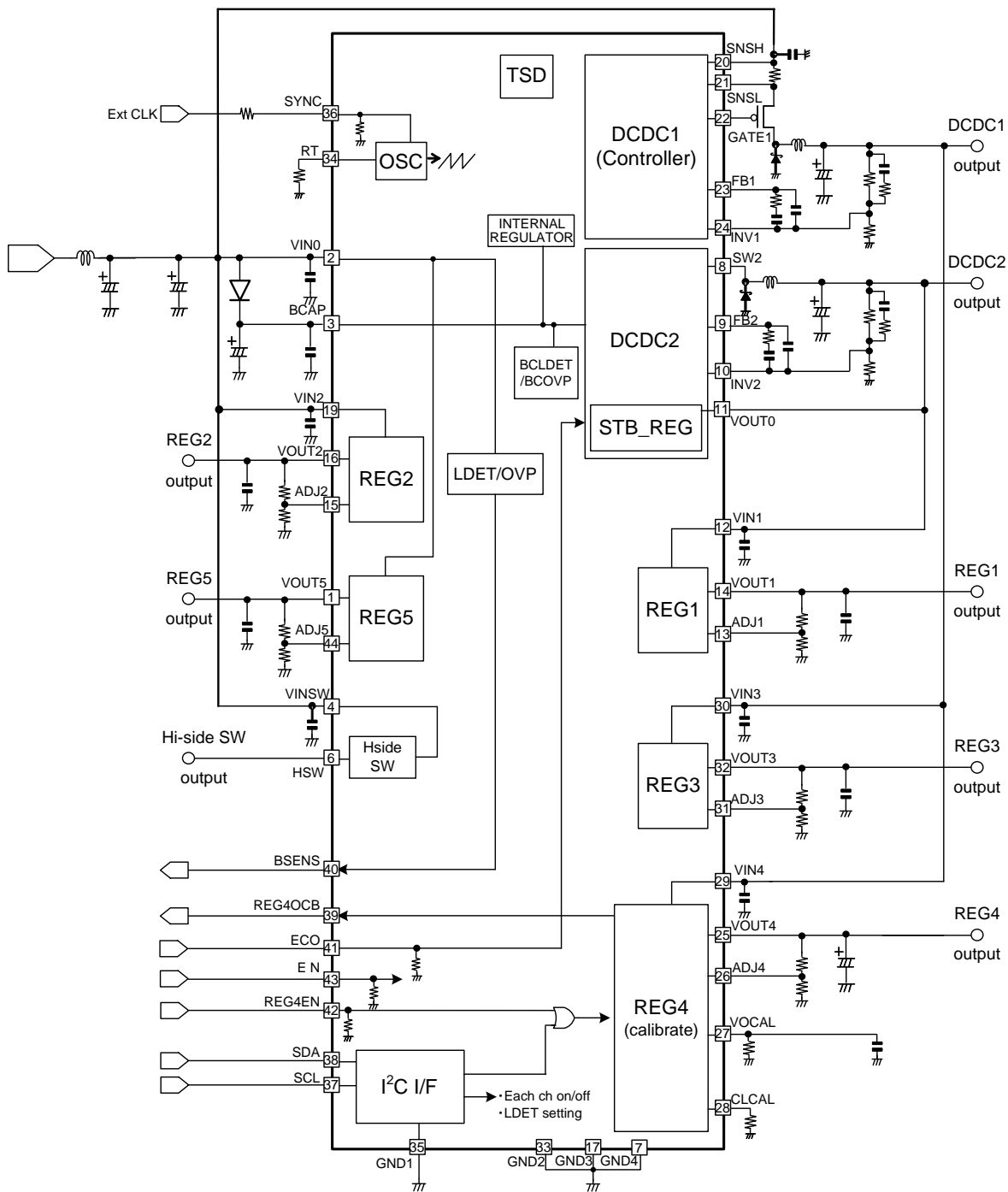


Figure 2. ブロック図

## 各ブロック動作説明

## ・ DCDC2/STBREG 切り替え機能

ECO 端子によって DCDC2 出力と STBREG 出力を切り替えることが可能です。

低消費電力モード(STBREG 動作)にすることにより通常動作モード時(DCDC2 動作)と比較して軽負荷時の消費電力を低く抑えることができます。そのため、STBREG 動作モードにすることにより、スタンバイ時の低消費電力を実現します。(STBREG が固定出力電圧のため、3.3V 系マイコンへの使用を前提とした機能です。)

端子設定方法は以下の通りです。

ECO 端子 H：通常動作モード (DCDC2)

L：低消費電力モード(STBREG)

## ・ VIN0 投入時の STBREG 動作モード切り替え時シーケンス

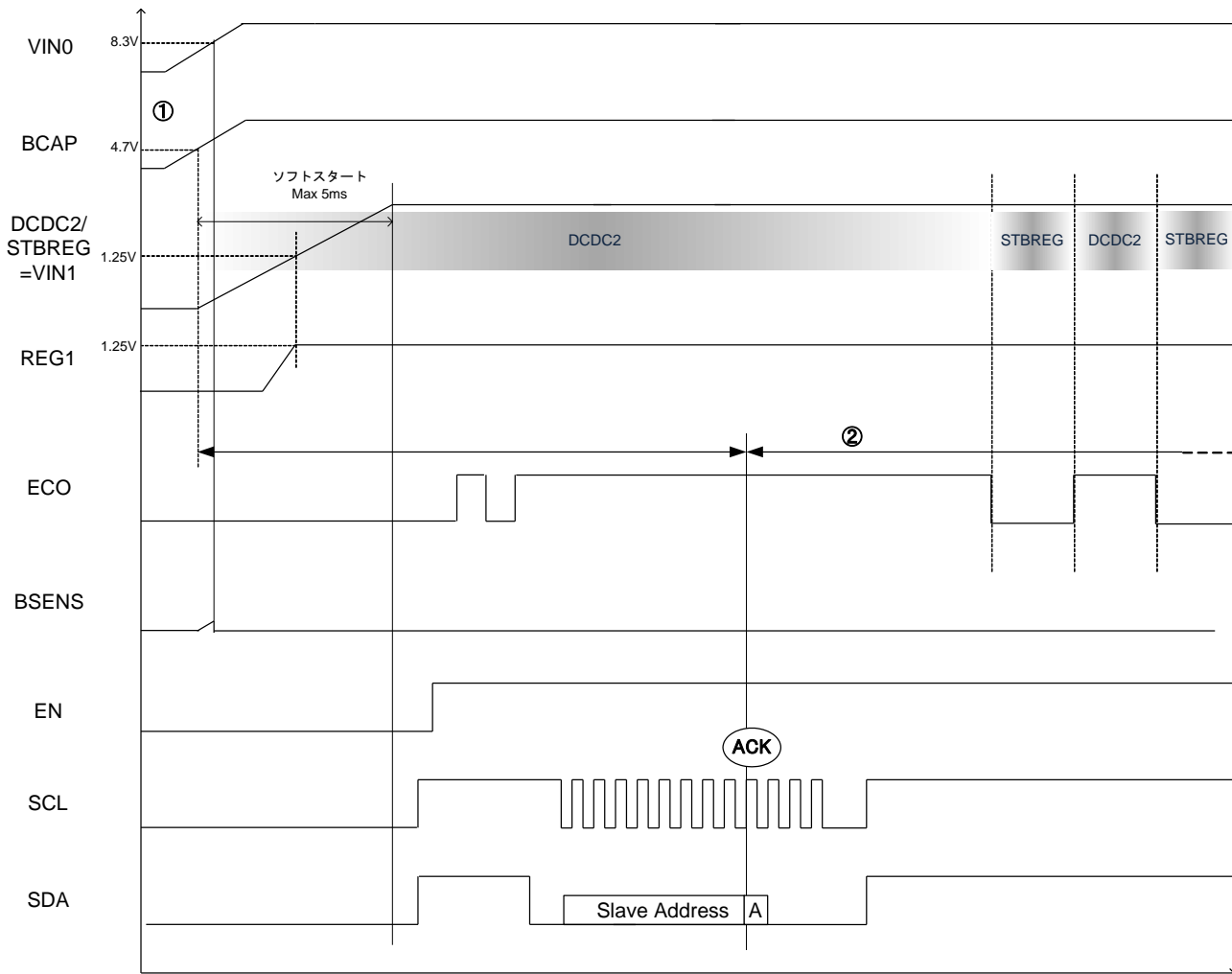


Figure 3. VIN0 投入時、STBREG 動作モード切り替え時タイミングチャート

- ① 最初の VIN0 投入時は EN 及び ECO 端子の設定によらず、DCDC2 及び REG1 が起動します。VIN0 投入によって BCAP 端子電圧が BCAP 減電検出電圧(4.7V)より大きくなると内部レギュレータ、基準電圧回路、OSC 回路が起動し DCDC2 の動作を開始します。
- ② 本 IC の I<sup>2</sup>C インタフェースへの最初のアクセスがあると DCDC2/STBREG の動作モードの切り替えが ECO 端子によって制御できるようになります。そのため、I<sup>2</sup>C インタフェースへの最初のアクセス前に ECO 端子を外部から設定しておく必要があります。
- ③ ECO 端子制御が無効となる状態は以下の 3 通りです。
  - 1) VIN0 投入時
  - 2) BCAP 端子が 4.5V を下回った時
  - 3) DCDC2 が過電流を検出し、再起動する時

いずれの場合も I<sup>2</sup>C コマンドを送信することで、ECO 端子は有効となります。

・BCAP 端子電圧低下時のマイコン 3.3V 系電源の動作モードについて

BCAP 端子電圧が 4.5V 以下に低下すると、BCAP 減電検出回路(BCLDET)が動作し、レジスタがリセットされます。また、ECO 端子設定が無効となり、強制的に STBREG 動作モードになります。その後、本 IC の POWER ON リセット電圧(3.1V Typ)を下回らずに BCLDET 解除電圧以上(4.7V Typ)に復帰した場合、VIN0 投入時と同様に DCDC2 動作モードへ切り替わります。また、BCAP 端子が本 IC の POWER ON リセット電圧を下回るといずれの出力も停止し、再び BCAP 端子電圧が上昇し 4.7V を上回ると DCDC2 動作モードによる動作を開始します。

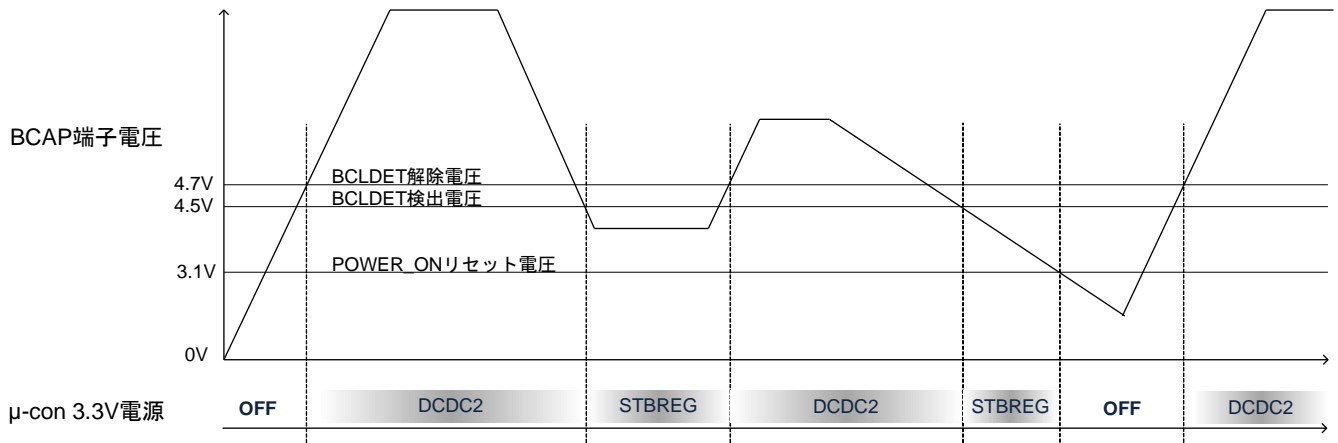


Figure 4. BCAP 端子電圧と動作モードの関係について

・通常動作モード⇔低消費電力モード切り替え時

ECO 端子を 0V から 3.3V に変更すると、STBREG 動作モードから DCDC2 動作モードに切り替わります。通常動作モードに切換わるとき、DCDC2/STBREG 出力電圧は、負荷電流に応じた出力電圧変動が発生します (Figure 5) (参考): 電源電圧 14.4V, 出力容量 100μF, 負荷電流 200mA の時 出力電圧変動量: -80mV(Typ) 通常動作モードに切り替えた後、1ms 以内はマイコン消費電流を 200mA 以下にしてください (Figure 6)。

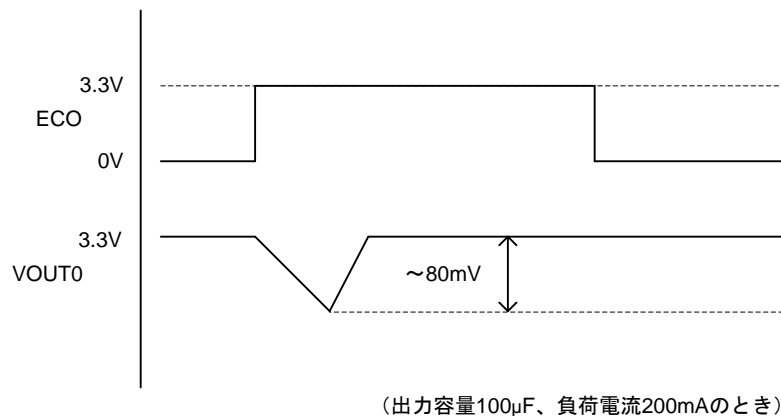


Figure 5. 通常動作、低消費電力モード切り替え時タイミングチャート

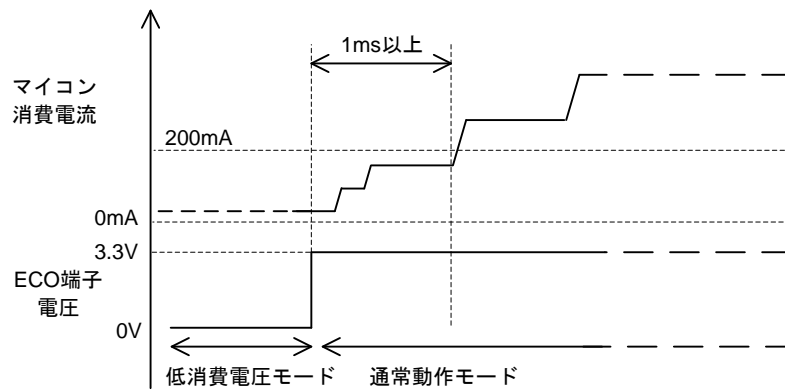


Figure 6. 低消費電力モードから通常動作切り替え時の負荷電流増加イメージ

- ・ USB 電源ケーブルインピーダンス補正機能(REG4)

USB 電源ケーブルインピーダンス(以下  $R_{cable}$ )があらかじめ想定できる場合に USB コネクタまでの電圧を補正します。VOCAL 端子に接続される抵抗によって、負荷電流によって変わる補正電圧の傾きを設定します。また、CLCAL 端子に接続される抵抗によって、過電流検出値の設定をします。詳細は後述 2-(3)-②ケーブルインピーダンス補正值の設定(P32)をご参照ください。

- ・ 過電流保護機能 (詳細は P8)

すべてのレギュレータ及びハイサイド SW にそれぞれ搭載されています。各系統で過電流を検出したとき、それぞれ以下の動作をします。

DCDC1: 一定期間動作を OFF したあと、再起動。  
 DCDC2: 一定期間動作を OFF したあと、再起動。またこの時レジスタは初期化されます。  
 REG4 : 電流制限回路が動作し、REG4OCB に L を出力。  
 上記以外のレギュレータ及びハイサイド SW  
 : 電流制限回路が動作。

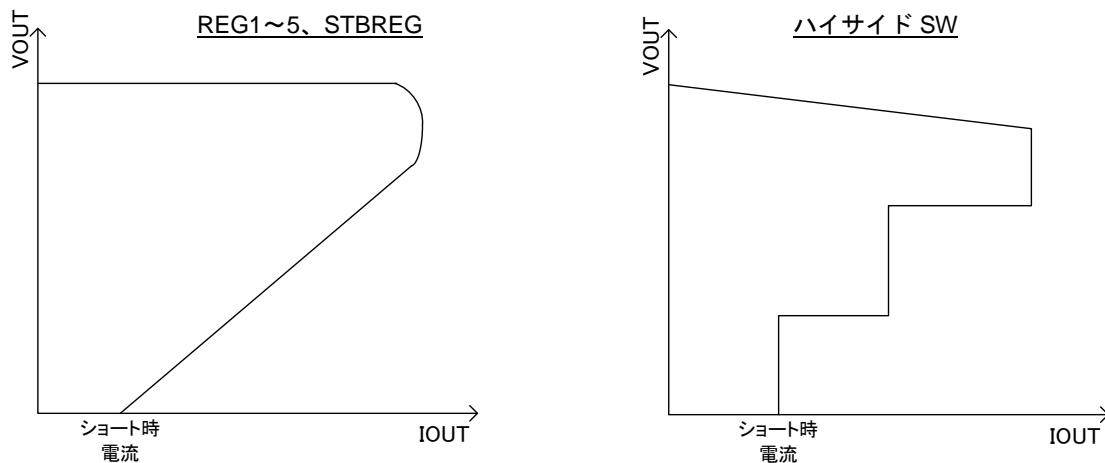


Figure 7. REG,ハイサイド SW 出力電圧-出力電流特性例

- ・ バッテリ電圧監視機能(OVP,LDET)及び BSENS 端子について

VIN0 端子電圧が 20.2V(Typ)を超えると過電圧検出回路(OVP)により BSENS 端子が H を出力します。その後 VIN0 端子電圧が 18.2V(Typ)以下になると BSENS 端子は L を出力します。同様に VIN0 端子電圧が 7.8V(Typ,レジスタ初期状態時)を下回ると減電圧検出回路(LDET)により BSENS 端子が H を出力します。その後 VIN0 端子電圧が 8.3V(Typ,レジスタ初期状態)以上になると BSENS 端子は L を出力します。LDET 検出電圧は 5.7V~6.4V、7.7V~8.4V の間で 0.1V ステップで変更可能です。(初期値は 7.8V)

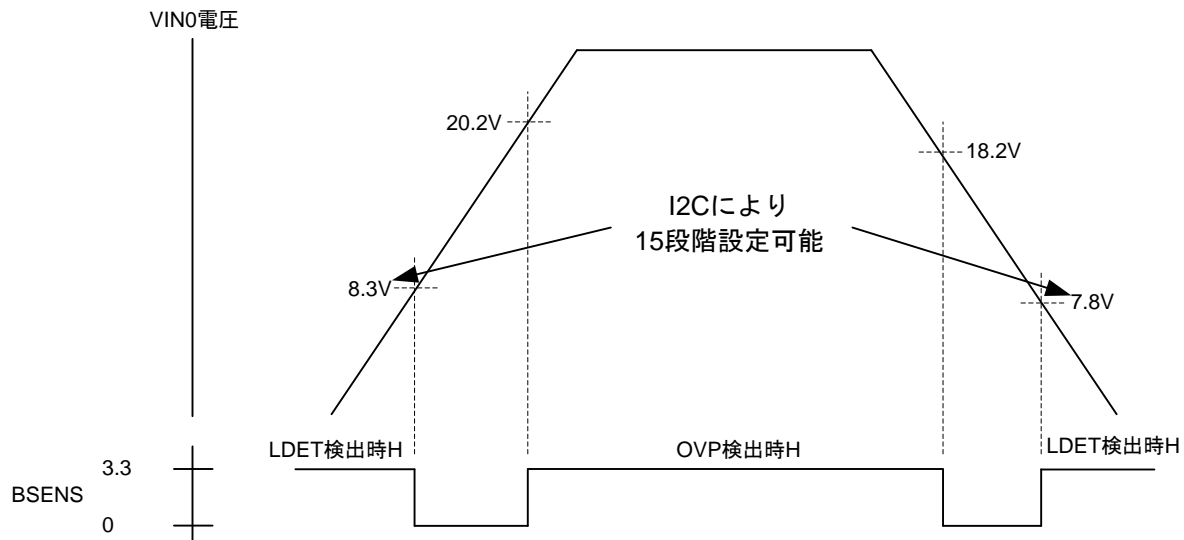


Figure 8. OVP/LDET 検出動作タイミングチャート

#### ・ REG4OCB 端子について

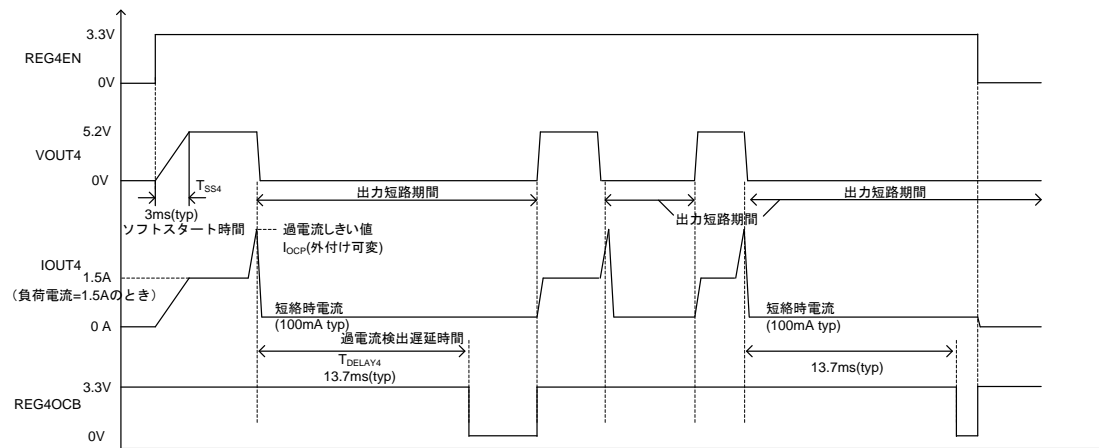


Figure 9. REG4OCB 端子出力タイミングチャート

REG4は3ms(Typ)の時間で起動します(ソフトスタート起動)。また、OCP検出後は13.7ms(Typ)の遅延時間後にREG4OCBフラグがL出力します。過電流状態解除後はエラーフラグが解除されます。

#### ・ 外部同期機能

SYNC端子からパルスを入力することによって、DCDC1及びDCDC2のスイッチング周波数の外部同期が可能です。

入力周波数は200kHz～500kHzで動作可能です。

外部同期周波数はRT端子による設定周波数の0.6倍以上、1.5倍以下に設定してください。(SYNC Duty45-55%のとき)  
 $(RT \text{ の設定周波数} \times 0.6 \leq \text{外部同期周波数} \leq RT \text{ の設定周波数} \times 1.5)$

また、内部発振から外部同期に切り替える場合は、SYNC端子から3パルス連続で入力されると、外部同期パルスを検出し、外部同期に切り替えます。外部同期から内部発振に切り替える場合は、外部同期パルスがLで停止してから、内部発振周波数の1周期以内で切り替えます。外部同期パルスがHで停止した場合は、内部発振に切り替わりません。SYNC端子にノイズなどにより50ns(Typ)以下の"H"パルスが印加されるとDCDCの出力が停止する可能性があります。その場合はダンピング抵抗挿入などの対策が有効です。

最初の電源投入時に、SYNC端子はDCDC2が立ち上がるまで"入力Lレベル"max値以下(0.8V)の電圧にしてください。正常に起動しない可能性があります。

さらに、外部同期時、外部同期パルスのデューティ比によってDCDC1、DCDC2のスイッチング位相を調整することができます。

DCDC1、2のスイッチングの立ち上がりタイミングは以下の通りとなっています。

DCDC1 : 外部同期クロックの立ち下がりに同期している。

DCDC2 : 外部同期クロックの立ち上がりに同期している。

・ EN, REG4EN 端子

EN 端子が H の時は I<sup>2</sup>C レジスタ設定が可能となり、L の時はレジスタがリセットされます。これにより DCDC2/STBREG, REG1 以外のレギュレータ及びハイサイド SW を一斉に OFF することが可能です。

また REG4EN 端子は REG4 専用の EN 端子であり、I<sup>2</sup>C レジスタ設定との OR 制御が可能です。ただし EN 端子が L の時は REG4EN 端子が H の場合も REG4 は OFF となります。

入力端子	各電源出力							レジスタ
	STBREG	DCDC2	REG1	DCDC1	REG2,3,5	REG4	HSW	
EN	—	—	—	L=OFF ONする時はH入力の後レジスタの再設定が必要				"L"入力 で Reset
REG4EN	—	—	—	—	—	L=OFF H=ON <sub>(Note 1)</sub>	—	—
ECO	L=STBREG H=DCDC2		—	—	—	—	—	—

(Note 1) EN=H の時に限る

Figure 10. EN 制御一覧

・ I<sup>2</sup>C インタフェース

I<sup>2</sup>C インタフェースから以下の設定及び状態の確認が可能です。

- ① DCDC2/STBREG 以外の電源のイネーブルの設定(アドレス 0x01)
- ② VIN0 電圧低下検出しきい値 LDET の設定(アドレス 0x02)
- ③ ハイサイド SW の過電流状態(アドレス 0x04)

保護、検出機能について

		各電源出力							ERRORフラグ		レジスタ
		STBREG	DCDC2	REG1	DCDC1	REG2,3,5	REG4	HSW	BSENS	REG4OCB	
過電流 検出	STBREG	フノ字 制限	—	—	—	—	—	—	—	—	—
	DCDC2	—	再起動 (Note 1)	—	OFF <sub>(Note 2)</sub>				—	—	Reset
	REG1	—	—	フノ字 制限	—	—	—	—	—	—	—
	DCDC1	—	—	—	再起動 (Note 1)	—	—	—	—	—	—
	REG2,3,5	—	—	—	—	フノ字 制限	—	—	—	—	—
	REG4	—	—	—	—	—	フノ字 制限	—	—	○	—
	HSW	—	—	—	—	—	—	フノ字 制限	—	—	—
温度、 電源電圧 検出	TSD	—	—	—	OFF <sub>(Note 3)</sub>				—	—	—
	LDET	—	—	—	—	—	—	—	○	—	—
	OVP	—	—	—	—	—	—	—		—	—
	BCLDET	ON (Note 4)	OFF (Note 4)	—	OFF <sub>(Note 2)</sub>				—	—	Reset
	BCOVP	—	—	—	OFF <sub>(Note 3)</sub>				—	—	—

(Note 1) ON デューティサイクルが制限され、出力電圧が低下し、INV 端子電圧が低下すると、1024clk 停止後、再起動する。

(Note 2) 検出解除後も各電源 ch 出力は復帰しない。

(Note 3) 検出解除後に各電源 ch 出力は検出前の状態へ復帰する。

(Note 4) BCAP 端子減電検出時は ECO 端子の設定によらず STBREG 動作モードに切り替わる。

Figure 11. 保護、検出機能一覧



## 絶対最大定格 (Ta=25°C)

項 目	記号	定 格	単位
電源電圧(PIN2,4,19)	V <sub>CC</sub>	-0.3 ~ +42	V
入力電圧(PIN37,38,41-43)	V <sub>in</sub>	-0.3 ~ +7	V
端子電圧 1(PIN1,3,6,8,16,22)	V <sub>PIN1</sub>	-0.3 ~ +42	V
端子電圧 2(PIN20,21)	V <sub>PIN2</sub>	V <sub>IN0</sub> - 7 ~ V <sub>IN0</sub>	V
端子電圧 3(PIN9-15,23-32,34,36,39,40,44)	V <sub>PIN3</sub>	-0.3 ~ +7	V
動作温度範囲	T <sub>opr</sub>	-40 ~ +85	°C
保存温度範囲	T <sub>stg</sub>	-55 ~ +150	°C
許容損失	P <sub>d</sub>	6.19 <sup>(Note 1)</sup>	W
最大接合部温度	T <sub>jmax</sub>	150	°C

(Note 1) Ta = 25°C以上は 49.5mW/°Cで軽減。70×70×1.6mm<sup>4</sup> 層基板実装時(銅箔面積: 70×70mm<sup>2</sup>)

注意: 印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施して頂けるようご検討をお願いします。

## 推奨動作範囲

項 目	記号	動作範囲	単位
動作電源電圧(V <sub>IN0</sub> ,BCAP)	V <sub>INopr</sub>	5.5 ~ 25	V
出力電圧設定可能範囲 1(DCDC1/2)	V <sub>OUTopr1</sub>	0.8 ~ V <sub>INopr</sub>	V
出力電圧設定可能範囲 2(REG1/3/4)	V <sub>OUTopr2</sub>	0.8 ~ 2.4 (REG1) 0.8 ~ V <sub>IN3,4</sub> - V <sub>SAT</sub> <sub>RG3,4</sub> (REG3.4)	V
出力電圧設定可能範囲 3(REG2/5)	V <sub>OUTopr3</sub>	0.8 ~ 10.5 (REG2) 0.8 ~ 8.5 (REG5)	V
発振周波数	f <sub>SW</sub>	200 ~ 500	kHz
発振周波数設定抵抗値	R <sub>T</sub>	27 ~ 82	kΩ
外部同期動作周波数	f <sub>CLK</sub>	200 ~ 500	kHz
外部同期パルス DUTY	D <sub>CLK</sub>	20 ~ 80	%
REG4 過電流検出しきい値設定抵抗値	R <sub>CLCAL</sub>	5 ~ 50	kΩ
REG4 ケーブルインピーダンス補正值設定抵抗値	R <sub>VOCAL</sub>	0 ~ 230	Ω

## 電気的特性

(特に指定のない限り Ta=25°C, VIN0=BCAP=14.4V, RT=51kΩ, EN=3.3V, VOUT1=1.25V, VOUT2=5.78V, VOUT3=3.3V, VOUT4=5.2V, VOUT5=5.0V とする)

項 目	記号	規 格 値			単位	条 件
		最小	標準	最大		
【消費電流】						
スタンバイ時回路電流	I <sub>STB</sub>	—	100	150	μA	ECO=0V, EN=0V
回路電流	I <sub>Q</sub>	—	5.0	7.5	mA	ECO=3.3V, EN=3.3V, I <sub>o</sub> =0A ENABLE=0x7F
【過電圧検出回路】						
検出スレッシュホールド電圧	V <sub>OVPON</sub>	18.2	20.2	22.2	V	LDET_SETTING=0x09
解除スレッシュホールド電圧	V <sub>OVP OFF</sub>	16.2	18.2	20.2	V	
【減電圧検出回路】						
検出スレッシュホールド電圧	V <sub>LDETON</sub>	7.5	7.8	8.1	V	LDET_SETTING=0x09
解除スレッシュホールド電圧	V <sub>LDETOFF</sub>	8.0	8.3	8.6	V	
【OSC】						
発振周波数	F <sub>OSC</sub>	285	300	315	kHz	RT=51kΩ
【DCDC1】						
基準電圧	V <sub>REF1_DC1</sub>	0.784	0.800	0.816	V	
過電流検出スレッシュホールド電圧	V <sub>OCP_TH_DC1</sub>	—	0.1	—	V	SNSH-SNSL
最大 FB1 電圧	V <sub>FB1H</sub>	—	3.0	—	V	INV1=0V
最小 FB1 電圧	V <sub>FB1L</sub>	—	0.8	—	V	INV1=2V
FB1 シンク電流	I <sub>FB1SINK</sub>	-800	-400	-200	μA	FB1=1V, INV1=1V
FB1 ソース電流	I <sub>FB1SOURCE</sub>	50	100	200	μA	FB1=1V, INV1=0.6V
最大 GATE1 電圧	V <sub>GT1H</sub>	—	—	V <sub>IN</sub> +0.3V	V	INV1=2V
最小 GATE1 電圧	V <sub>GT1L</sub>	8.1	—	-	V	INV1=0V
ソフトスタート時間	TSS1	—	—	5	ms	
【DCDC2】						
基準電圧	V <sub>REF1_DC2</sub>	0.784	0.800	0.816	V	
出力電流能力	I <sub>O DC2</sub>	1	—	—	A	
最大 FB2 電圧	V <sub>FB2H</sub>	—	3.0	—	V	INV2=0V
最小 FB2 電圧	V <sub>FB2L</sub>	—	0.8	—	V	INV2=2V
FB2 シンク電流	I <sub>FB2SINK</sub>	-800	-400	-200	μA	FB2=1V, INV2=1V
FB2 ソース電流	I <sub>FB2SOURCE</sub>	50	100	200	μA	FB2=1V, INV2=0.6V
ソフトスタート時間	TSS2	—	—	5	ms	
POWER MOS FET ON 抵抗	R <sub>ON</sub>	125	250	500	mΩ	I <sub>o</sub> =800mA

項 目	記号	規 格 値			単位	条 件
		最小	標準	最大		
【STBREG】						
基準電圧	V <sub>O_STRG</sub>	3.234	3.300	3.366	V	
出力電流能力	I <sub>O_STRG</sub>	200	—	—	mA	
入力安定度	ΔV <sub>I_STRG</sub>	—	—	15	mV	VIN0=7～18V, I <sub>o</sub> =5mA
負荷安定度	ΔV <sub>L_STRG</sub>	—	—	30	mV	I <sub>o</sub> =5m～200mA
リップル除去率	RR <sub>STRG</sub>	—	70	—	dB	F <sub>rp</sub> =100Hz, VIN0 <sub>rp</sub> =1Vpp
入出力電位差	VSAT <sub>STRG</sub>	—	—	0.6	V	I <sub>o</sub> =100mA
【REG1】						
基準電圧	V <sub>REF_RG1</sub>	0.588	0.600	0.612	V	
出力電流能力	I <sub>O_RG1</sub>	500	—	—	mA	VIN1=3.3V
入力安定度	ΔV <sub>I_RG1</sub>	—	—	10	mV	VIN1=3～6V, I <sub>o</sub> =5mA
負荷安定度	ΔV <sub>L_RG1</sub>	—	—	20	mV	I <sub>o</sub> =5m～500mA
リップル除去率	RR <sub>RG1</sub>	—	70	—	dB	F <sub>rp</sub> =100Hz, VIN1 <sub>rp</sub> =1Vpp
入出力電位差	VSAT <sub>RG1</sub>	—	—	1.0	V	I <sub>o</sub> =250mA
【REG2】						
基準電圧	V <sub>REF_RG2</sub>	0.777	0.793	0.809	V	
出力電流能力	I <sub>O_RG2</sub>	100	—	—	mA	
入力安定度	ΔV <sub>I_RG2</sub>	—	—	25	mV	VIN0=9～18V, I <sub>o</sub> =5mA
負荷安定度	ΔV <sub>L_RG2</sub>	—	—	50	mV	I <sub>o</sub> =5mA～100mA
リップル除去率	RR <sub>RG2</sub>	—	70	-	dB	F <sub>rp</sub> =100Hz, VIN2 <sub>rp</sub> =1Vpp
入出力電位差	VSAT <sub>RG2</sub>	—	—	0.65	V	I <sub>o</sub> =50mA
【REG3】						
基準電圧	V <sub>REF_RG3</sub>	0.784	0.800	0.816	V	
出力電流能力	I <sub>O_RG3</sub>	300	—	—	mA	VIN3=6V
入力安定度	ΔV <sub>I_RG3</sub>	—	—	20	mV	VIN3=4.0～6.5V, I <sub>o</sub> =5mA
負荷安定度	ΔV <sub>L_RG3</sub>	—	—	40	mV	I <sub>o</sub> =5m～300mA
リップル除去率	RR <sub>RG3</sub>	—	70	—	dB	F <sub>rp</sub> =100Hz, VIN3 <sub>rp</sub> =1Vpp
入出力電位差	VSAT <sub>RG3</sub>	—	—	0.6	V	I <sub>o</sub> =150mA

項 目	記号	規 格 値			単位	条 件
		最小	標準	最大		
【REG4】						
基準電圧	V <sub>REF_RG4</sub>	0.784	0.800	0.816	V	
出力電流能力	I <sub>ORG4</sub>	1.5	—	—	A	VIN4=6V,VOCAL=0Ω
入力安定度	ΔV <sub>IRG4</sub>	—	—	50	mV	VIN4=5.6～6.5V, I <sub>o</sub> =5mA
負荷安定度	ΔV <sub>LRG4</sub>	—	—	40	mV	I <sub>o</sub> =5m～1.5A
リップル除去率	RR <sub>RG4</sub>	—	55	—	dB	F <sub>rp</sub> =100Hz, VIN4 <sub>rp</sub> =1V <sub>pp</sub>
入出力電位差	VSAT <sub>RG4</sub>	—	—	0.4	V	I <sub>o</sub> =1.5A
過電流しきい値 1	I <sub>OC1</sub>	1.18	1.47	1.76	A	VIN4=6V, CLCAL= 6.8kΩ, VOCAL=0Ω
過電流しきい値 2	I <sub>OC2</sub>	534	667	800	mA	VIN4=6V, CLCAL= 15kΩ, VOCAL=0Ω
ケーブルインピーダンス補正時電圧	V <sub>cal</sub>	5.32	5.46	5.60	V	VIN4=6.5V,I <sub>o</sub> =1.0A, VOCAL=120Ω
ソフトスタート時間	T <sub>SS4</sub>	—	3	—	ms	
OCPdelay 時間	T <sub>DELAY4</sub>	8.7	13.7	18.7	ms	f <sub>sw</sub> = 300kHz
【REG5】						
基準電圧	V <sub>REF_RG5</sub>	0.784	0.800	0.816	V	
出力電流能力	I <sub>ORG5</sub>	50	—	—	mA	
入力安定度	ΔV <sub>IRG5</sub>	—	—	25	mV	VIN0=9～18V, I <sub>o</sub> =5mA
負荷安定度	ΔV <sub>LRG5</sub>	—	—	50	mV	I <sub>o</sub> =5mA～50mA
リップル除去率	RR <sub>RG5</sub>	—	70	—	dB	F <sub>rp</sub> =100Hz, VIN5 <sub>rp</sub> =1V <sub>pp</sub>
入出力電位差	VSAT <sub>RG5</sub>	—	—	0.65	V	I <sub>o</sub> =25mA
【ハイサイド SW】						
出力電流能力	I <sub>OSW1</sub>	500	—	—	mA	
ON 抵抗	R <sub>ON_SW1</sub>	—	—	3	Ω	I <sub>o</sub> =500mA
【デジタル IO】 (EN,REG4EN,ECO,SYNC,BSENS,REG4OCB)						
入力 H レベル	V <sub>IH</sub>	2.6	—	—	V	EN, REG4EN, ECO,SYNC 端子に適用
入力 L レベル	V <sub>IL</sub>	—	—	0.8	V	EN, REG4EN, ECO,SYNC 端子に適用
入力プルダウン抵抗	R <sub>IND1</sub>	—	100k	—	Ω	REG4EN, ECO,SYNC 端子に適用
入力プルダウン抵抗	R <sub>IND2</sub>	—	660k	—	Ω	EN 端子に適用
出力 H レベル	V <sub>OH</sub>	2.6	—	—	V	BSENS,REG4OCB 端子に適用 I <sub>o</sub> =1mA
出力 L レベル	V <sub>OL</sub>	—	—	0.8	V	BSENS,REG4OCB 端子に適用 I <sub>o</sub> = -1mA

特性データ(参考データ)

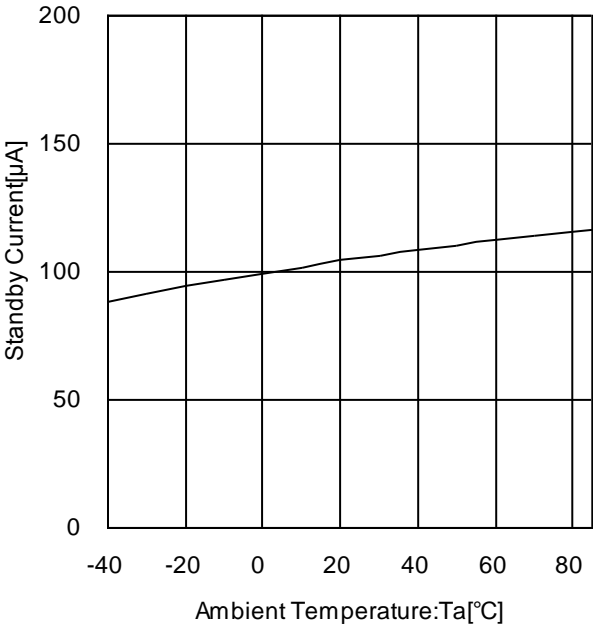


Figure 12. スタンバイ電流温度特性

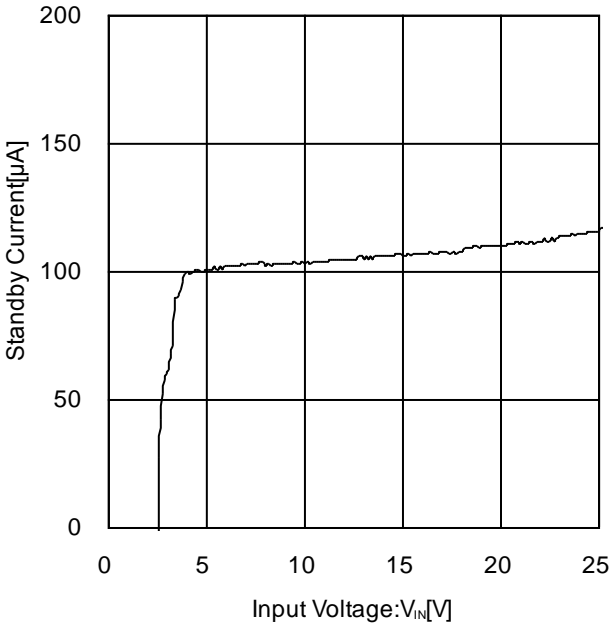


Figure 13. スタンバイ電流電源特性

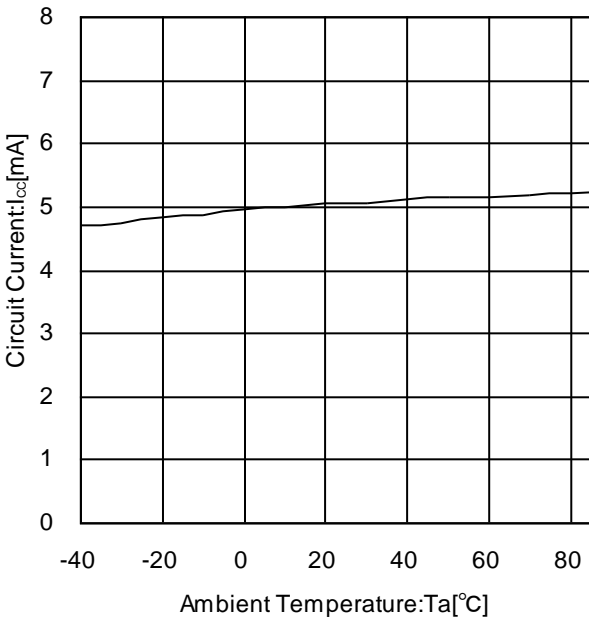


Figure 14. 回路電流温度特性

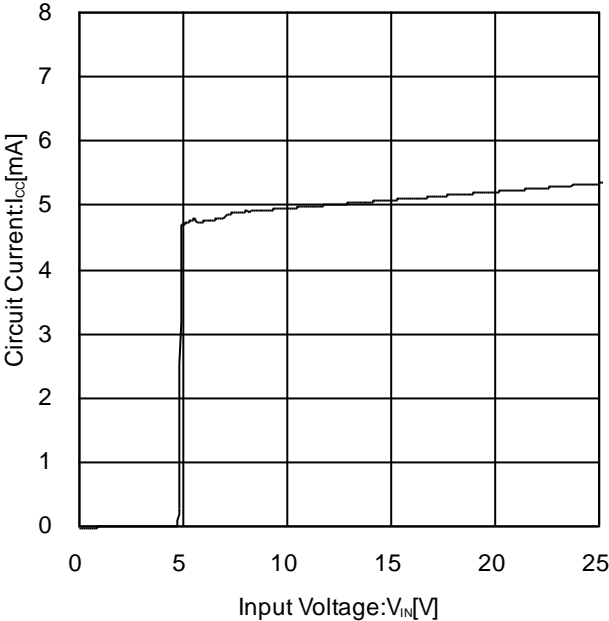


Figure 15. 回路電流電源特性

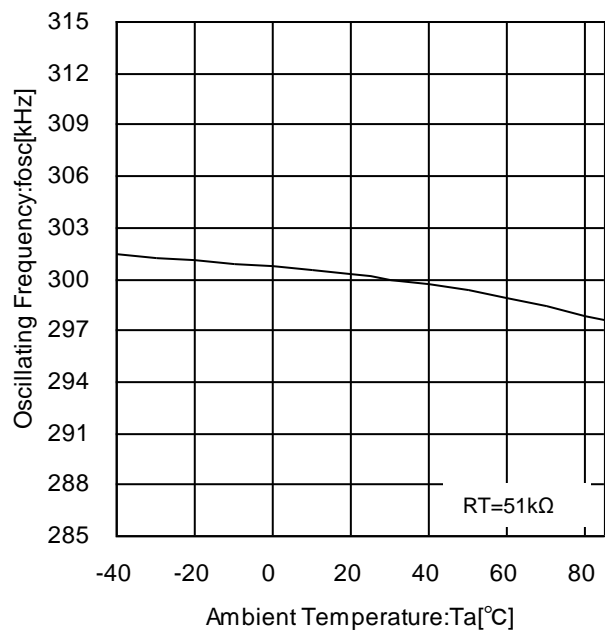


Figure 16. 周波数温度特性

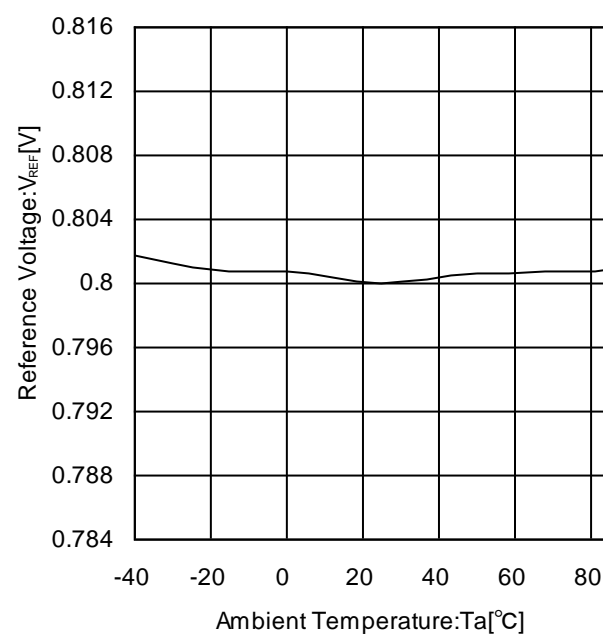


Figure 17. DCDC1 基準電圧温度特性

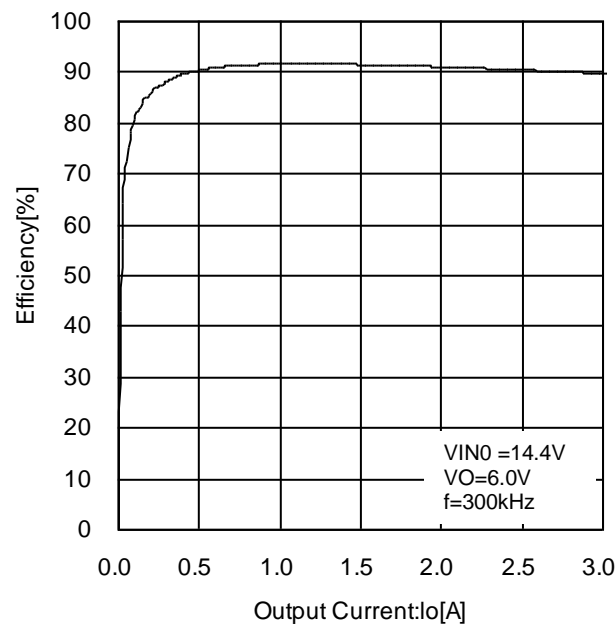


Figure 18. DCDC1 効率

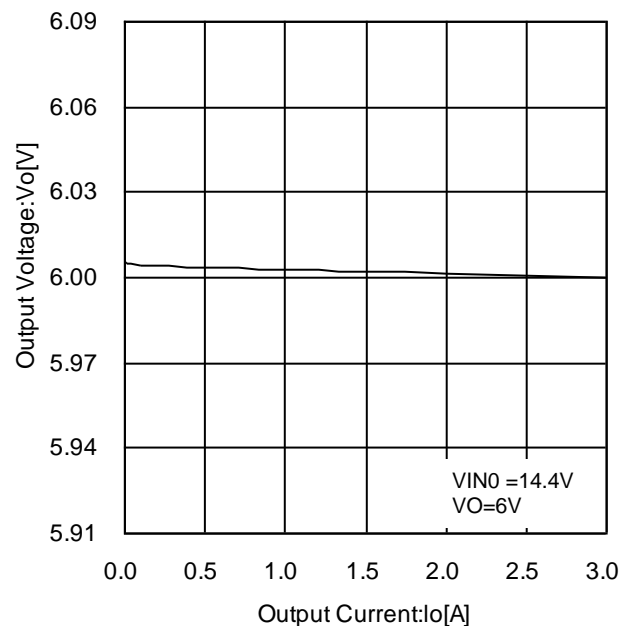


Figure 19. DCDC1 負荷特性

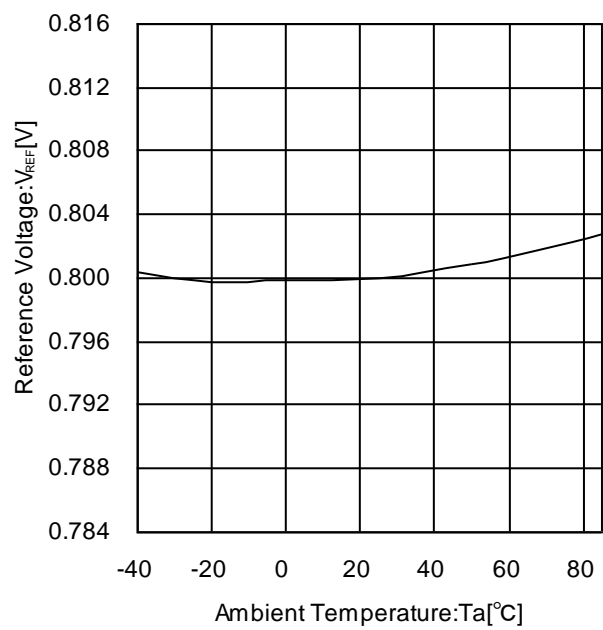


Figure 20. DCDC2 基準電圧温度特性

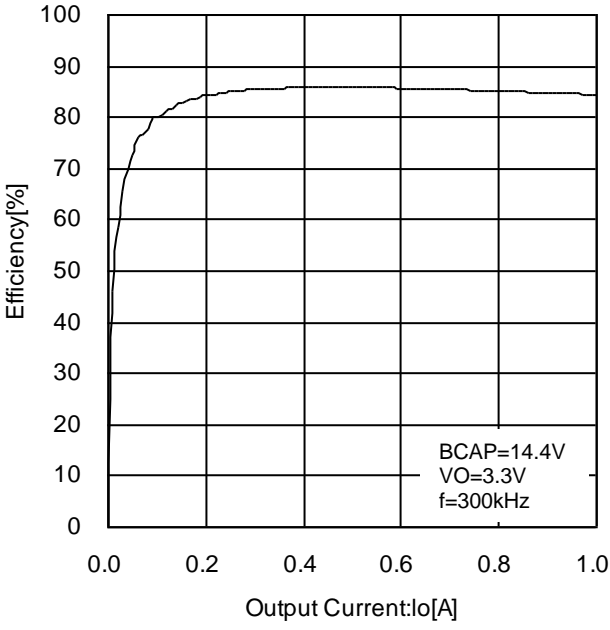


Figure 21. DCDC2 効率

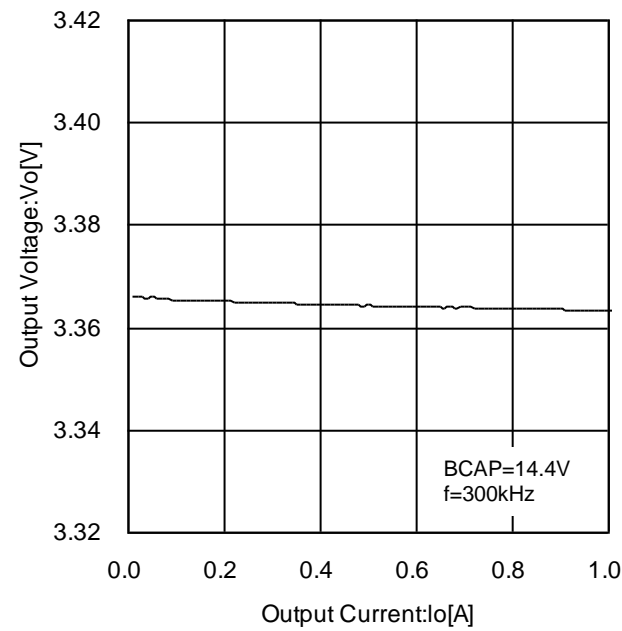


Figure 22. DCDC2 負荷特性

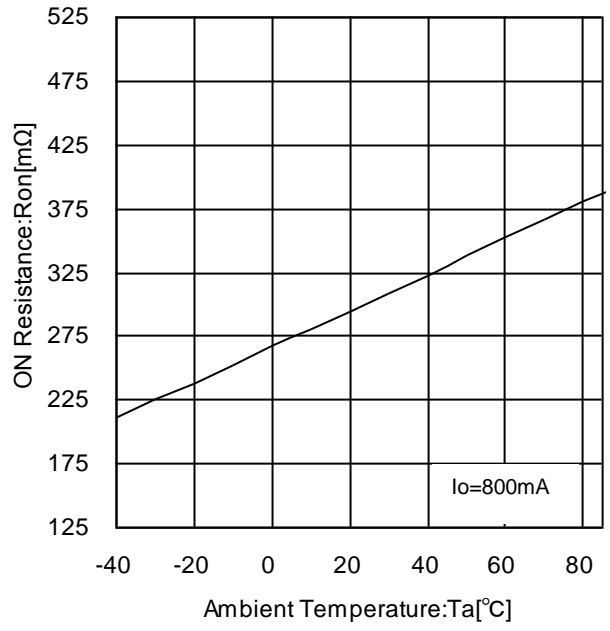


Figure 23. DCDC2 FETON 抵抗温度特性

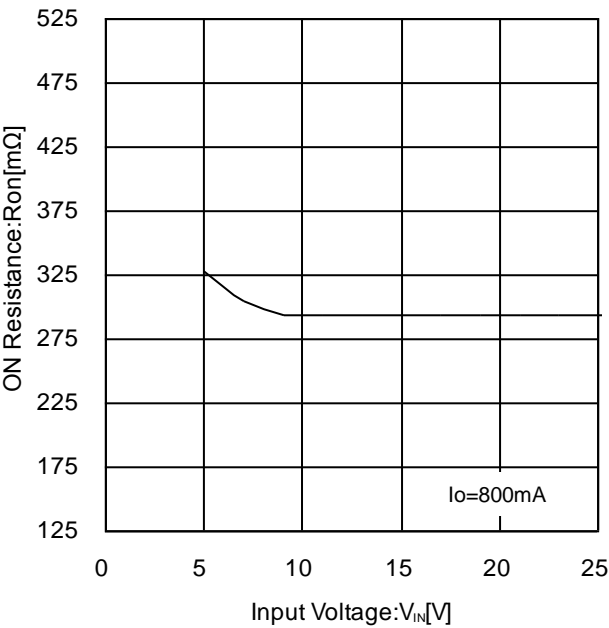


Figure 24. DCDC2 FETON 抵抗電源特性

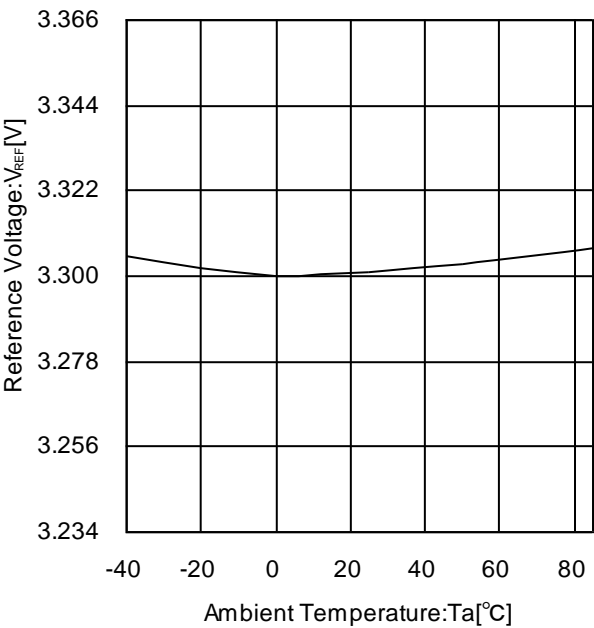


Figure 25. STBREG 出力電圧温度特性

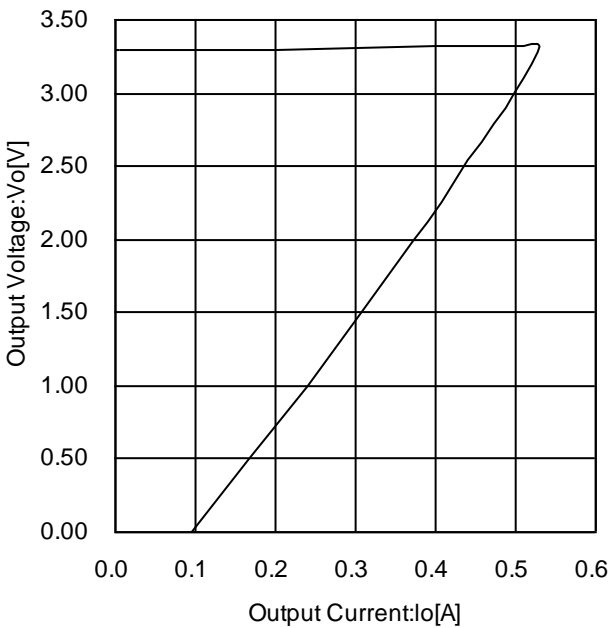


Figure 26. STBREG 負荷特性

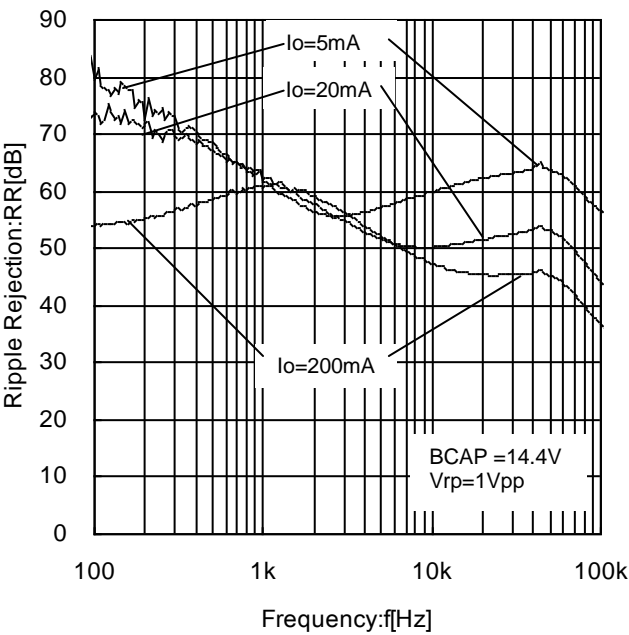


Figure 27. STBREG PSRR



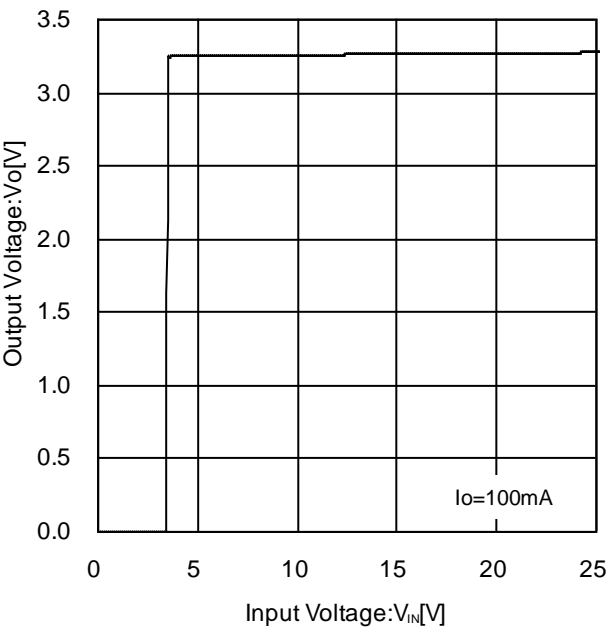


Figure 28. STBREG 入出力電圧特性

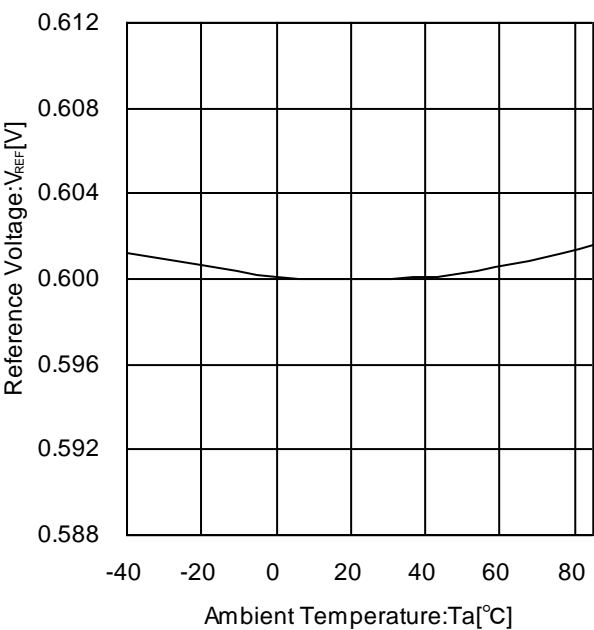


Figure 29. REG1 基準電圧温度特性

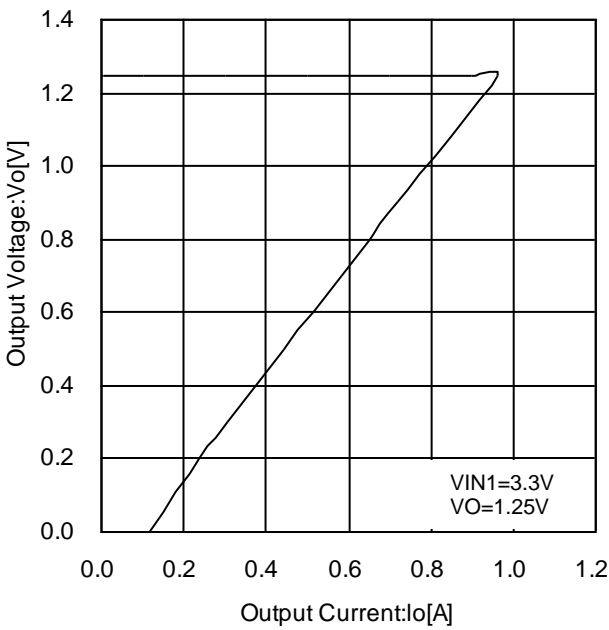


Figure 30. REG1 負荷特性

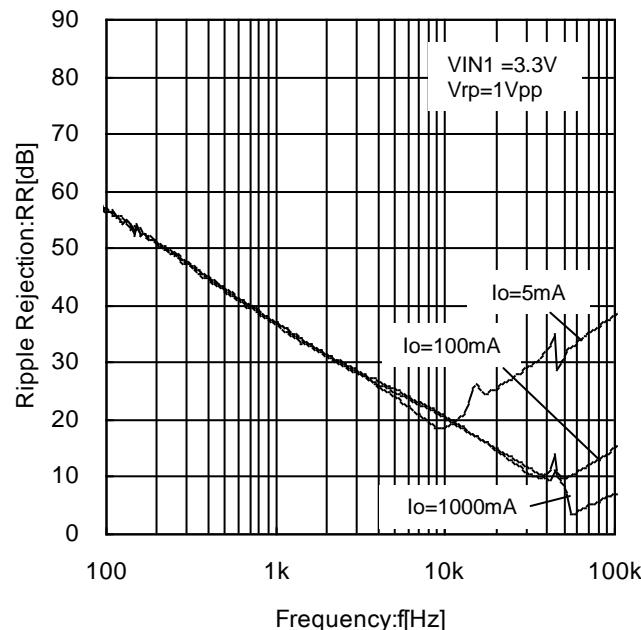


Figure 31. REG1 PSRR

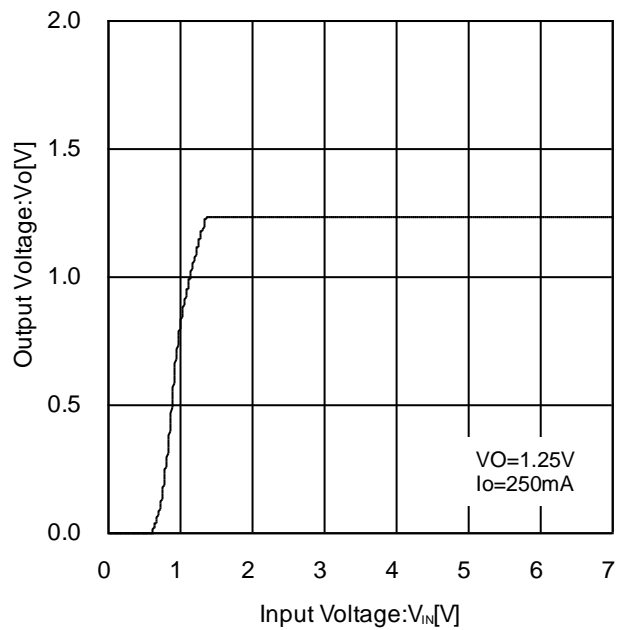


Figure 32. REG1 入出力電圧特性

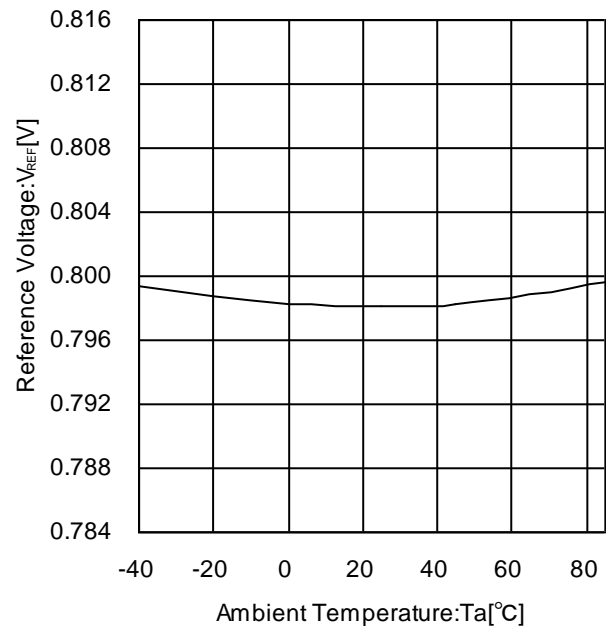


Figure 33. REG2 基準電圧温度特性

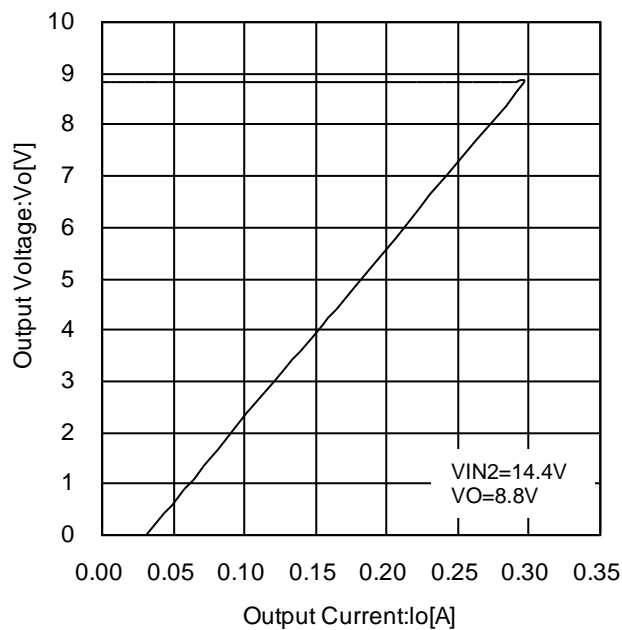


Figure 34. REG2 負荷特性

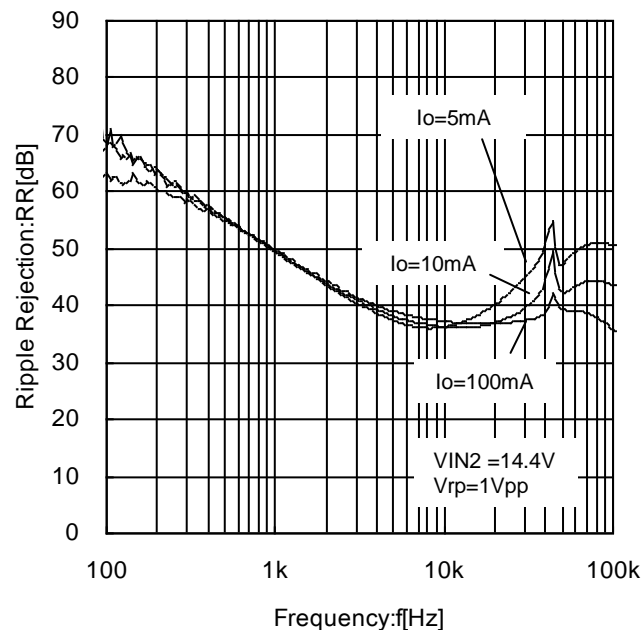


Figure 35. REG2 PSRR

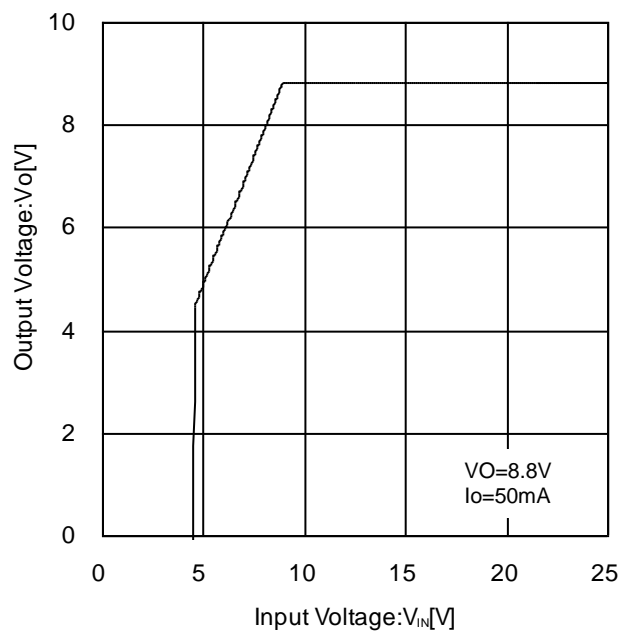


Figure 36. REG2 入出力電圧特性

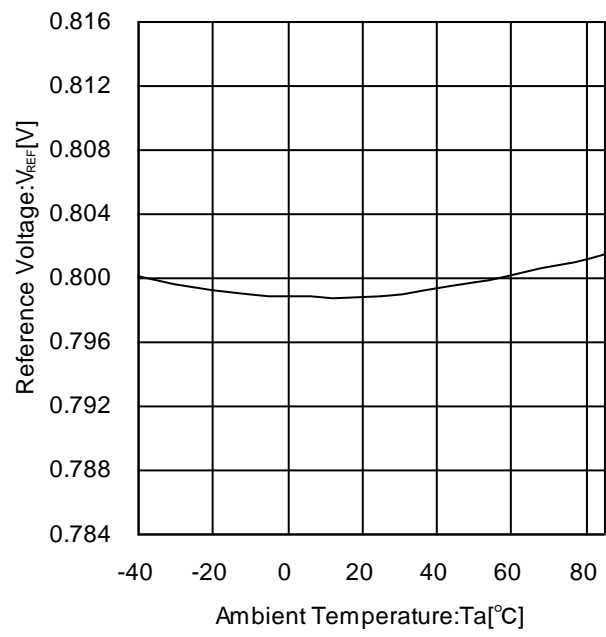


Figure 37. REG3 基準電圧温度特性

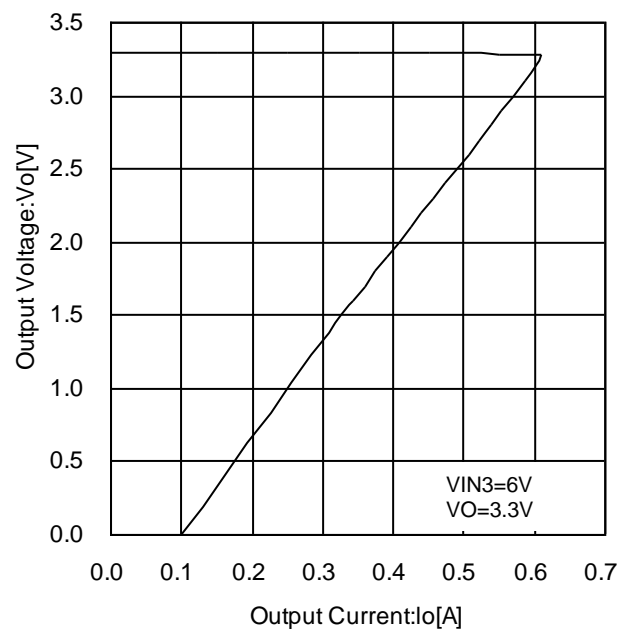


Figure 38. REG3 負荷特性

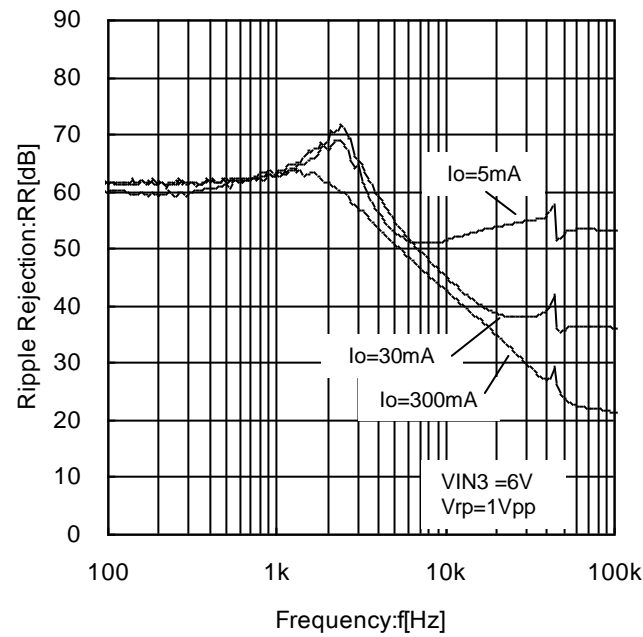


Figure 39. REG3 PSRR

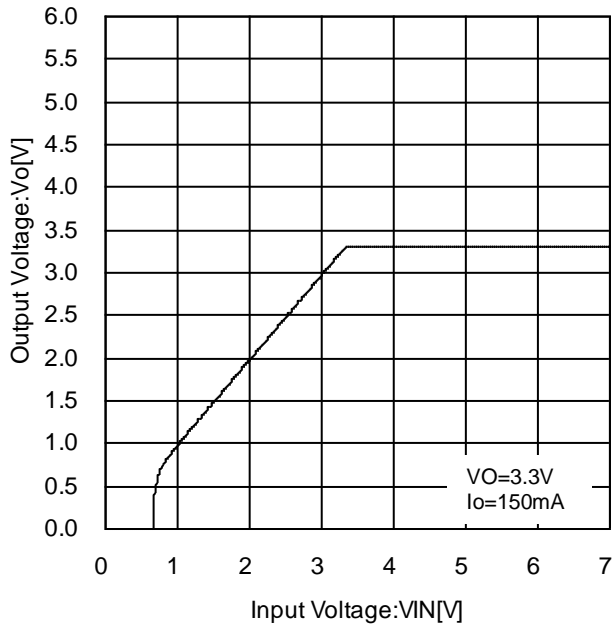


Figure 40. REG3 入出力電圧特性

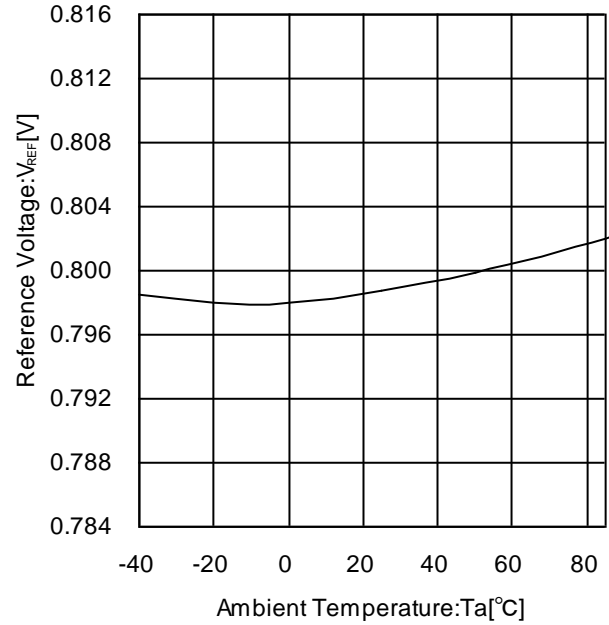


Figure 41. REG4 基準電圧温度特性

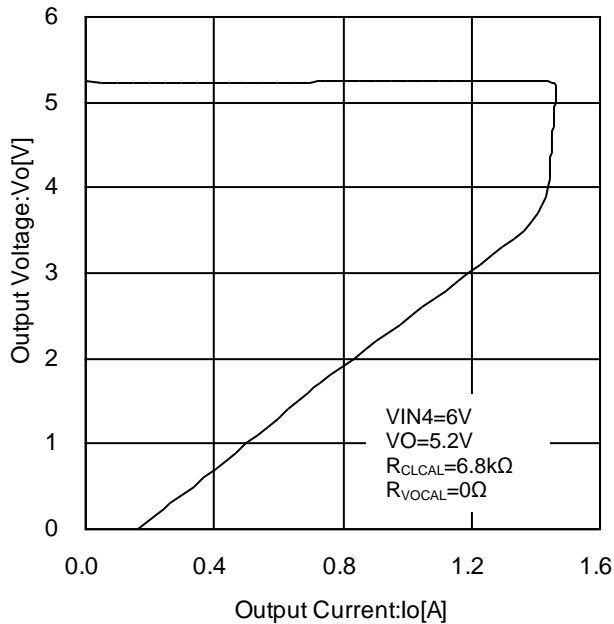


Figure 42. REG4 負荷特性

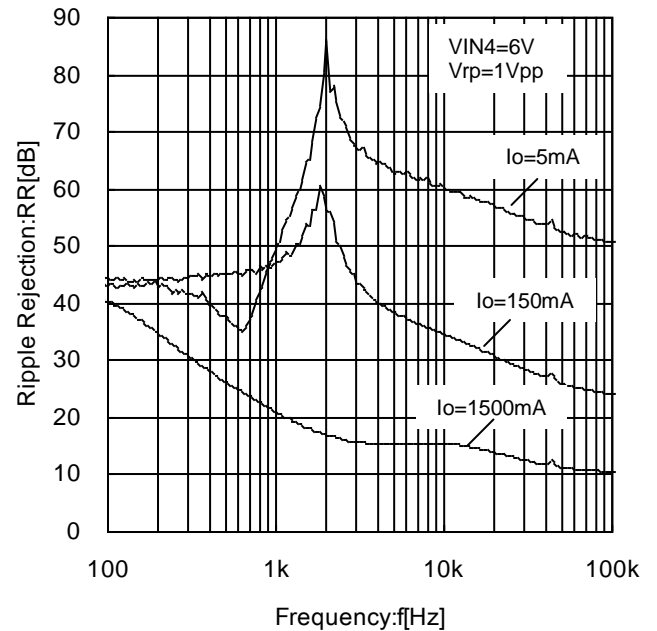


Figure 43. REG4 PSRR

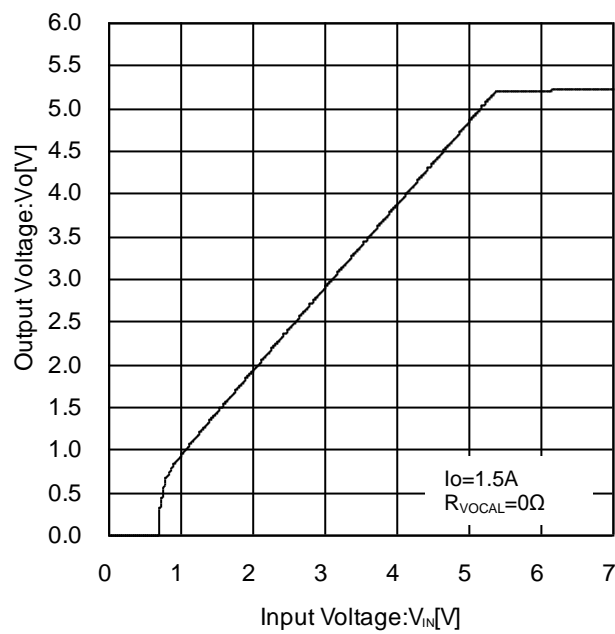


Figure 44. REG4 入出力電圧特性

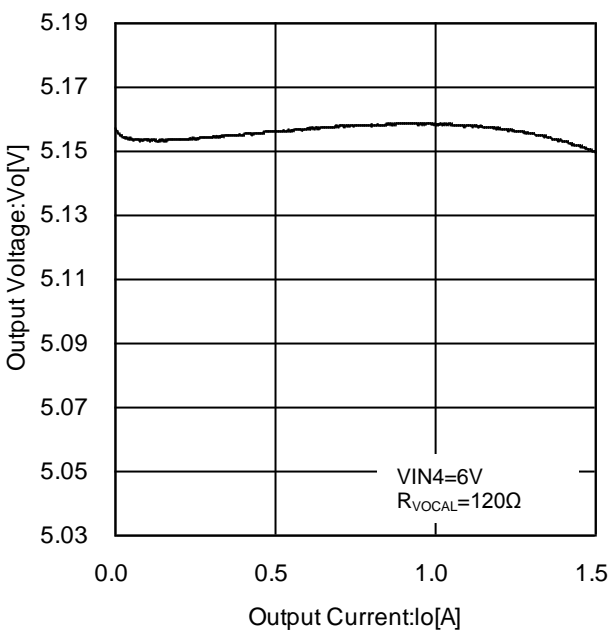


Figure 45. ケーブルインピーダンス補正時負荷特性

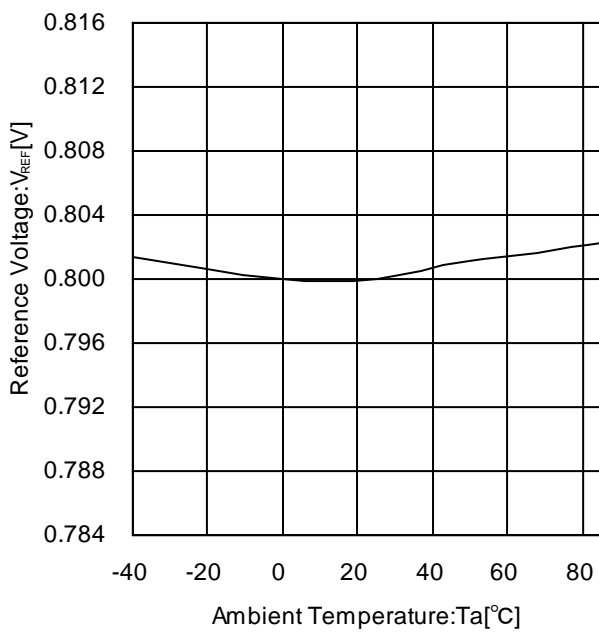


Figure 46. REG5 基準電圧温度特性

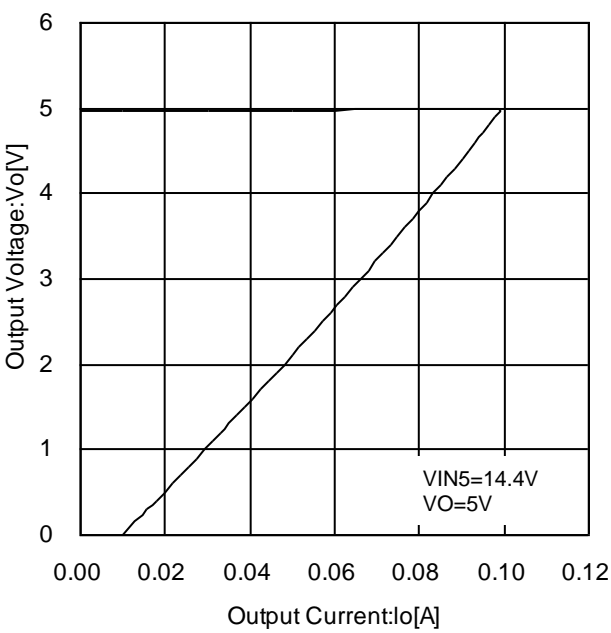


Figure 47. REG5 負荷特性

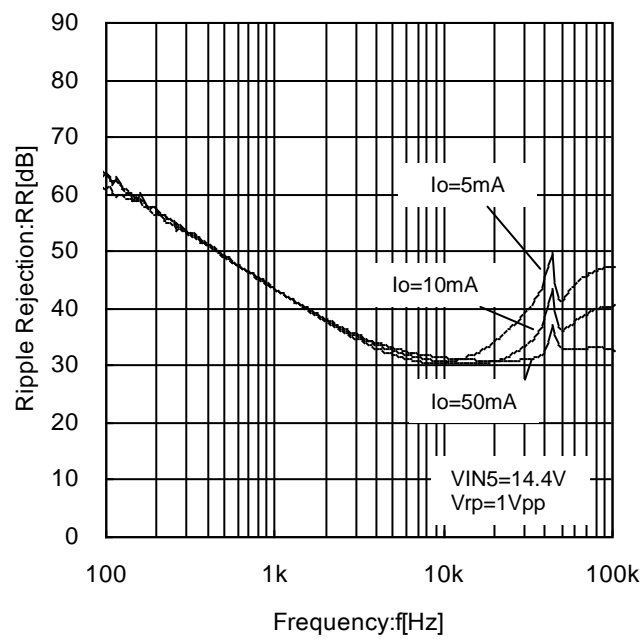


Figure 48. REG5 PSRR

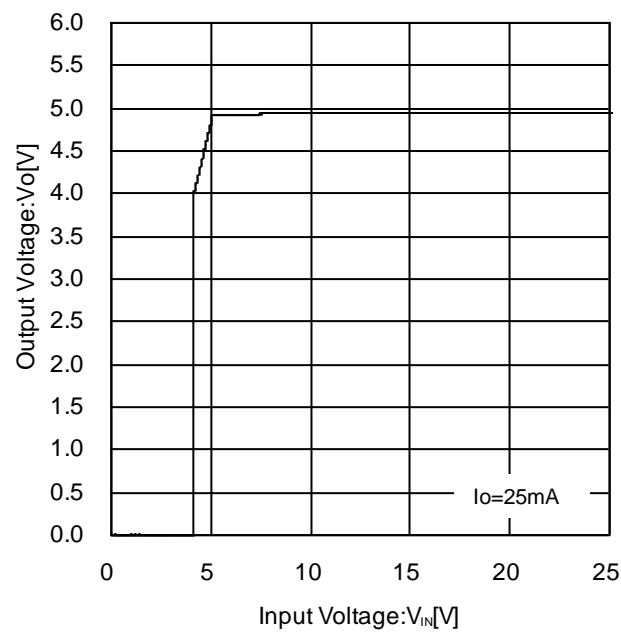


Figure 49. REG5 入出力電圧特性

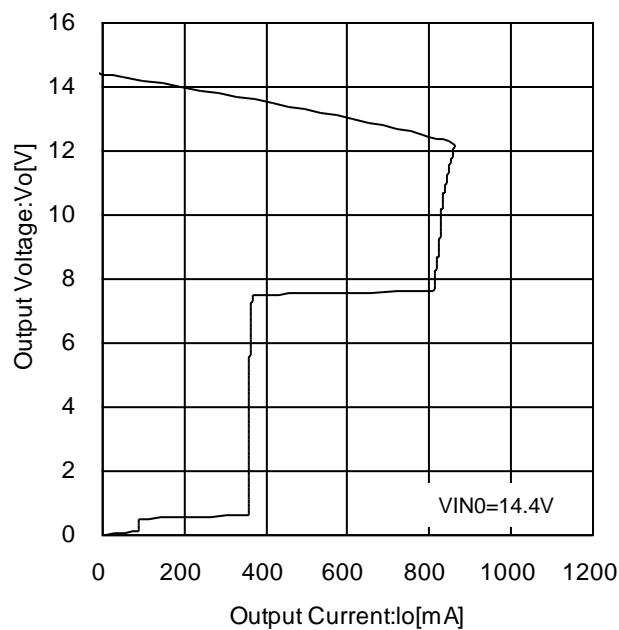


Figure 50. HSW 負荷特性

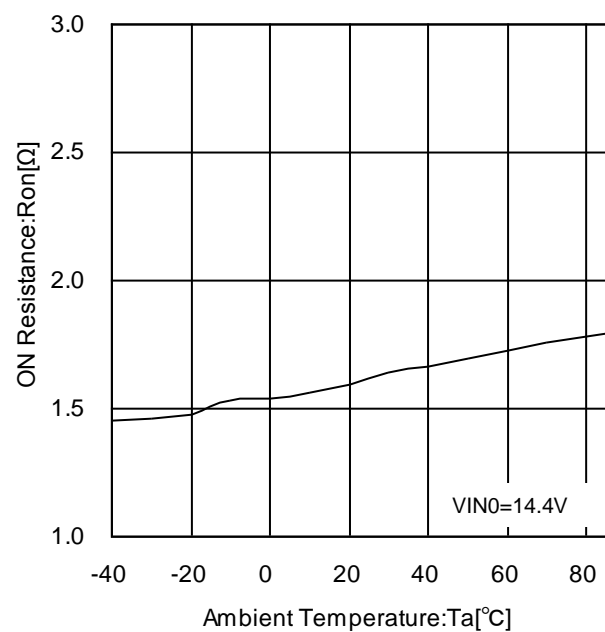


Figure 51. HSW ON 抵抗温度特性

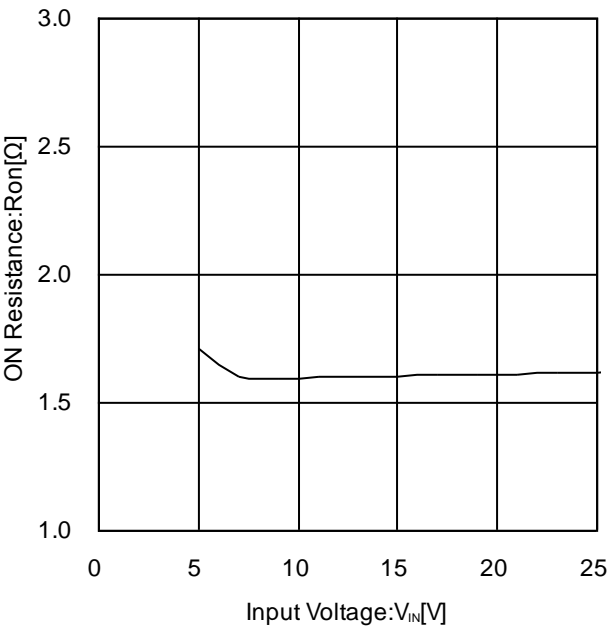


Figure 52. HSW ON 抵抗電源特性

I<sup>2</sup>C バス部

(1)バス・ライン及び I/O ステージの電氣的仕様及びタイミング

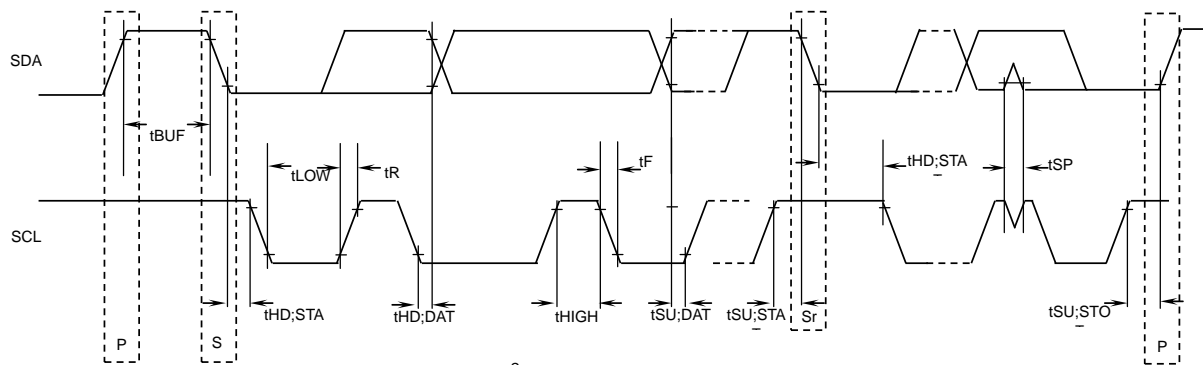


Figure 53. I<sup>2</sup>C バス上のタイミング定義

Table 1. I<sup>2</sup>C バスの SDA 及び SCL バス・ラインの特性(Ta=25°C, VIN0=14.4V)

Parameter		Symbol	高速モード I <sup>2</sup> C バス		Unit
			Min	Max	
1	SCL クロック周波数	fSCL	0	400	kHz
2	「停止」条件と「開始」条件の間のバス・フリー・タイム	tBUF	1.3	—	µs
3	ホールド・タイム(再送)「開始」条件 (この期間の後、最初のクロック・パルスが生成されます)	tHD;STA	0.6	—	µs
4	SCL クロックの LOW 状態ホールド・タイム	tLOW	1.3	—	µs
5	SCL クロックの HIGH 状態ホールド・タイム	tHIGH	0.6	—	µs
6	再送「開始」条件のセットアップ時間	tSU;STA	0.6	—	µs
7	データ・ホールド・タイム	tHD;DAT	0.06 (Note 1)	—	µs
8	データ・セットアップ時間	tSU;DAT	120	—	ns
9	「停止」条件のセットアップ時間	tSU;STO	0.6	—	µs

上記の数値はすべて VIH min 及び VIL max レベルに対応した値です。(Table 2 参照)

(Note 1) 送信装置は SCL の立ち下がり端の未定義領域を越えるために、(SCL 信号の VIH min での)SDA 信号用に最低 300ns のホールド時間を内部的に提供する必要があります。  
7(tHD;DAT), 8(tSU;DAT)に関しては、十分マージンのある設定にしてください

Table 2. I<sup>2</sup>C バスの SDA 及び SCL I/O ステージの特性

Parameter		Symbol	高速モード		Unit
			Min	Max	
10	LOW レベル入力電圧	VIL	-0.3	+1	V
11	HIGH レベル入力電圧	VIH	2.3	5	V
12	入力フィルタによって抑制されるスパイクのパルス幅	tSP	0	50	ns
13	LOW レベル出力電圧(オープン・ドレインまたはオープン・コレクタ): シンク電流 3mA 時	VOL1	0	0.4	V
14	入力電圧 0.4V~4.5V 時の各 I/O ピンの入力電流	li	-10	+10	µA

上記の数値はすべて VOUT0=3.3V の時の値です。

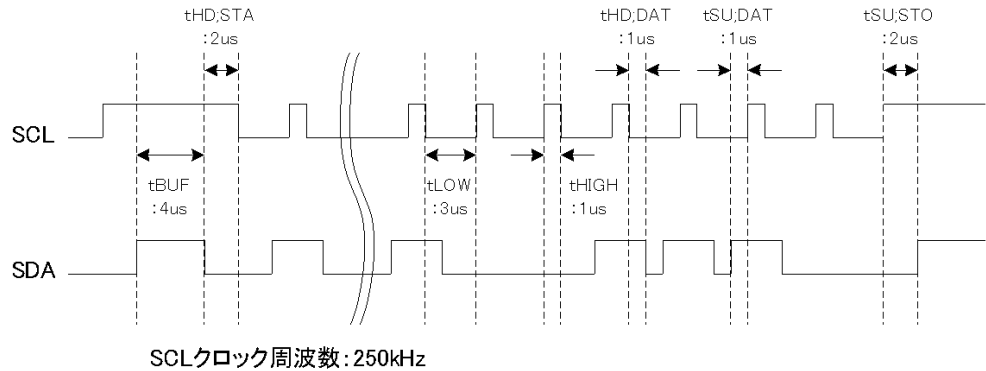


Figure 54. I<sup>2</sup>C データ送信におけるコマンドタイミング例



(2) I<sup>2</sup>C バス フォーマット

MSB	LSB	MSB	LSB	MSB	LSB		
S	Slave Address	A	Select Address	A	Data	A	P
1bit	8bit	1bit	8bit	1bit	8bit	1bit	1bit
	S		= Start Conditions (Recognition of Start Bit)				
	Slave Address		= Recognition of Slave Address. 7 bits in upper order are voluntary.				
			The least significant bit is "L" due to writing.				
	A		= Acknowledge Bit (SDA "L")				
	$\bar{A}$		= Not Acknowledge Bit (SDA "H")				
	Select Address		= Select ENABLE / LDET SETTING / HSW OCP.				
	Data		= Data on ENABLE / LDET SETTING / HSW OCP.				
	P		= Stop Condition (Recognition of Stop Bit)				

(3) I<sup>2</sup>C バス インタフェース・プロトコル

## 1) Write モードの基本形

S	Slave Address	A	Select Address	A	Data	A	P
MSB	LSB	MSB	LSB	MSB	LSB		

## 2) Write モードのオートインクリメント(セレクトアドレスが、データ数だけインクリメント(+1)します。)

S	Slave Address	A	Select Address	A	Data1	A	Data2	A	...	DataN	A	P
MSB	LSB	MSB	LSB	MSB	LSB	MSB	LSB	MSB	LSB	MSB	LSB	

- (例) ①データ 1 は、セレクトアドレスで指定したアドレスのデータとして設定します。  
 ②データ 2 は、セレクトアドレス+1 で指定したアドレスのデータとして設定します。  
 ③データ N は、セレクトアドレス+N-1 で指定したアドレスのデータとして設定します。

## 3) 送信できない構成(この場合は、セレクトアドレス 1 のみ設定されます。)

S	Slave Address	A	Select Address1	A	Data	A	Select Address 2	A	Data	A	P
MSB	LSB	MSB	LSB	MSB	LSB	MSB	LSB	MSB	LSB		

(注意) データの次にセレクトアドレス 2 としてデータを送信した場合、  
セレクトアドレス 2 として認識せず、データとして認識します。

## 4) Read モードのプロトコル(アドレス 0x04 リード時)

S	Slave Address	A	REQ Address	A	Select Address	A	P	
MSB	0xD8	LSB	MSB	0xD0	LSB	MSB	0x04	LSB

S	Slave Address	A	※READ DATA	A	P
MSB	0xD9	LSB	MSB	LSB	

※READ DATA は、1cycle 前の SCL の立下がりに同期して  
出力するので、SCL の立ち上がりでデータを  
取り込んでください。

(4) スレーブアドレス

MSB							LSB
A6	A5	A4	A3	A2	A1	A0	R/W
1	1	0	1	1	0	0	1/0

## レジスタマップ

Items	Select Address	init	DATA							
			D7	D6	D5	D4	D3	D2	D1	D0
ENABLE	01	0x02	—	HSW_EN	REG5_EN	REG4_EN	REG3_EN	REG2_EN	REG1_EN	DCDC1_EN
LDET SETTING	02	0x09	—	—	—	—	LDET[3:0]			
HSW OCP	04	0x00	—	—	—	—	—	—	—	HSW OCP

## • Select Address 01 : ENABLE

Items	Select Address	init	DATA							
			D7	D6	D5	D4	D3	D2	D1	D0
ENABLE	01	0x02	—	HSW_EN	REG5_EN	REG4_EN	REG3_EN	REG2_EN	REG1_EN	DCDC1_EN

D[0]: DCDC1\_EN . . . DCDC1 の ON/OFF 制御をします。

“0”: OFF (init)

“1”: ON

D[1]: REG1\_EN . . . REG1 の ON/OFF 制御をします。

“0”: OFF

“1”: ON (init)

D[2]: REG2\_EN . . . REG2 の ON/OFF 制御をします。

“0”: OFF (init)

“1”: ON

D[3]: REG3\_EN . . . REG3 の ON/OFF 制御をします。

“0”: OFF (init)

“1”: ON

D[4]: REG4\_EN . . . REG4 の ON/OFF 制御をします。

“0”: OFF (init)

“1”: ON

D[5]: REG5\_EN . . . REG5 の ON/OFF 制御をします。

“0”: OFF (init)

“1”: ON

D[6]: HSW\_EN . . . SW1 の ON/OFF 制御をします。

“0”: OFF (init)

“1”: ON

## • Select Address 02 : LDET SETTING

Items	Select Address	init	DATA							
			D7	D6	D5	D4	D3	D2	D1	D0
LDET SETTING	02	0x09	—	—	—	—	LDET[3:0]			

D[3:0]: LDET . . . VIN0 端子の電圧低下検出しきい値の設定をします。VIN0 端子が設定したしきい値以下になると BSENS 端子が H となります。

“0000”: 5.7V

“1000”: 7.7V

“0001”: 5.8V

“1001”: 7.8V (init)

“0010”: 5.9V

“1010”: 7.9V

“0011”: 6.0V

“1011”: 8.0V

“0100”: 6.1V

“1100”: 8.1V

“0101”: 6.2V

“1101”: 8.2V

“0110”: 6.3V

“1110”: 8.3V

“0111”: 6.4V

“1111”: 8.4V

## • Select Address 04 : HSW OCP (Read only)

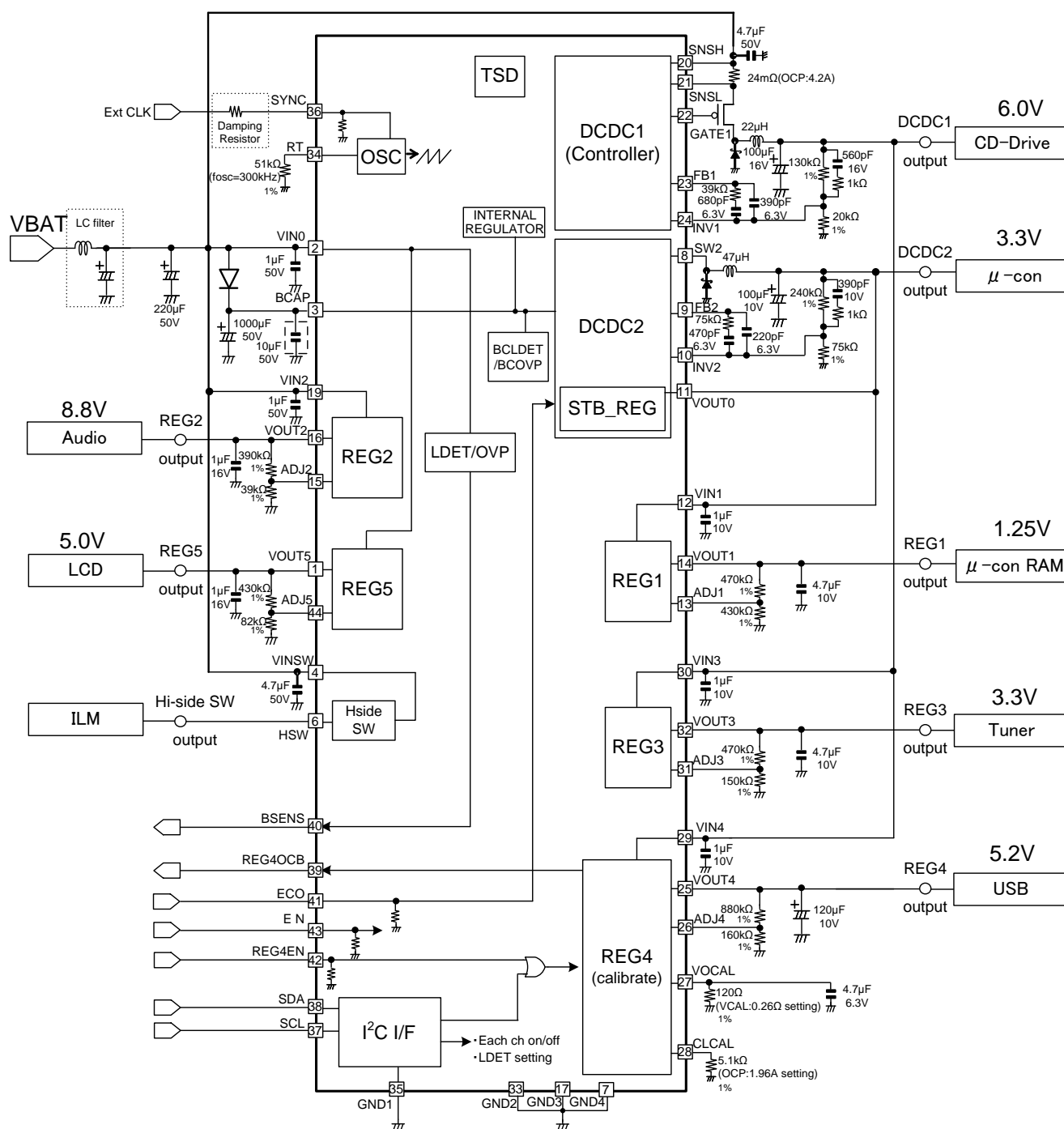
Items	Select Address	Init	DATA							
			D7	D6	D5	D4	D3	D2	D1	D0
HSW OCP	04	0x00	—	—	—	—	—	—	—	HSW OCP

D[0]: HSW OCP . . . HSW の OCP 検出状態を確認できます。

“0”: OCP 未検出 (init)

“1”: OCP 検出

## 応用回路例



「1」 BCAP端子の本コンデンサは出来るだけピンの近くに接続してください。

※ 電圧設定、過電流検出、周波数設定、ケーブル補正設定用抵抗は1%精度以下のものを推奨します。

※ 本応用例は一例であり、実際の設定においてはセットでの十分な評価、検証のうえ決定願います。

Figure 55. 応用回路例

## アプリケーション部品選定方法

## 1. DCDC 周辺定数の設定 ((1)~(6)は DCDC1、DCDC2 共通)

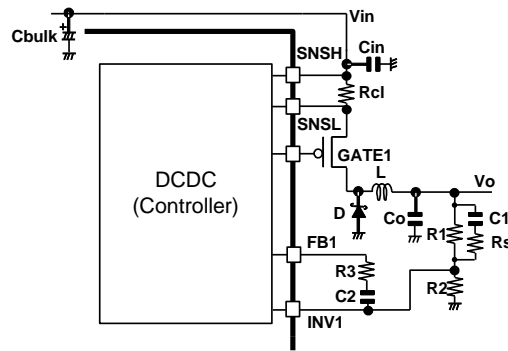


Figure 56. DCDC 部外付け回路

## (1) 出力電圧設定

出力電圧  $V_{OUT}$  を設定するには、 $V_{OUT}$ -INV 間に  $R1$  の抵抗、INV-GND 間に  $R2$  の抵抗を接続してください。  
 $R1, R2$  のオーダーは  $10k\Omega \sim$  数百  $k\Omega$  程度にしてください。

[計算式]  $V_{OUT} = V_{INV} \times (R1 + R2) / R2 [V]$   
 $V_{INV}$ : INV 端子電圧 0.8V (Typ)

## (2) コイルの選択

コイルの値は次式により求められます。

$$L = \frac{(V_{IN} - V_O) \times V_O}{V_{IN} \times f \times \Delta I_L}$$

$\Delta I_L$ : 出力リップル電流

$\Delta I_L$  は最大負荷電流  $I_{omax}$  の通常 20~30% 程度にします。

この設定が最適でないと、正常に(連続的に)発振しない可能性があります。また、コイルに流れるピーク電流値がコイルの定格電流値を超えないように十分にマージンをもって設定してください。

## (3) 出力コンデンサの選択

出力コンデンサは必要である出力リップル電圧  $\Delta V_{pp}$  により決定します。次式により必要な ESR 値を求め、容量を選択してください。

$$\Delta I_L = \frac{(V_{IN} - V_O) \times V_O}{L \times f \times V_{IN}}$$

$$\Delta V_{pp} = \Delta I_L \times ESR + \frac{\Delta I_L \times V_O}{2 \times C_o \times f \times V_{IN}}$$

コンデンサの定格電圧は出力電圧に対し十分にマージンをもって設定してください。また、最大許容リップル電流は  $\Delta I_L$  に対し十分にマージンをもって設定してください。また、出力立ち上がり時間はソフトスタート時間より短い必要があります。出力コンデンサは次式より求まる値より小さい値にしてください。

$$C_{MAX} = \frac{1.7ms \times \{ I_{LIMIT} - I_{O(Max)} \}}{V_O}$$

$I_{LIMIT}$ : DCDC 過電流制限値 0.1/Rcl [A] (DCDC1)  
 3.6 [A] (DCDC2)  
 Rcl: SNSH-SNSL 間に接続する過電流しきい値設定抵抗

容量値が最適でないと、起動不良などが発生する可能性があります。

(※1.7ms はソフトスタート min 時間です。)

## (4) ダイオードの選択

ダイオードの定格電流は最大負荷電流に対し十分にマージンをもって設定してください。

また、定格逆電圧は最大入力電圧に対し十分にマージンをもって設定してください。

順方向電圧が小さく逆回復時間が短いものを選択すると高効率が得られます。

## (5) 入力コンデンサの選択

Cin は 2~10μF のセラミックコンデンサを接続してください。

また、バッテリー電圧の低下を防ぎ、入力電圧を保持するために、Cbulk を接続してください。

Cbulk は低 ESR のもので十分に大きなリップル電流を備えている必要があります。

リップル電流 IRMS は次式により求められます。

$$IRMS = I_o \times \sqrt{V_o \times (V_{in} - V_o) / V_{in}^2}$$

このリップル電流を許容できるコンデンサを選択してください。

Cin、Cbulk の容量値が最適でないと、IC が正常に動作しない可能性があります。

## (6) 位相補償の方法

DC/DC コンバータのアプリケーション動作が安定するために、目標とする特性は以下のようになります。

- ・ゲイン 1(0dB)時の位相遅れが 150°以下(位相マージン 30°以上)
- ・GBW がスイッチング周波数の 1/10 以下

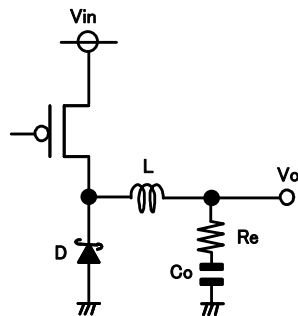


Figure 57. DCDC 部 LC フィルタ

$$f_r = \frac{1}{2\pi \times \sqrt{L \times C_o}} \quad [\text{Hz}] \text{に共振点}$$

$$f_{\text{ESR}} = \frac{1}{2\pi \times R_e \times C_o} \quad [\text{Hz}] \text{(位相進み)}$$

位相補償により安定性を確保するコツは、LC 共振によって生じる 2 次の位相遅れ(-180°)を 2 次の位相進み(位相進みを 2 つ入れる)によりキャンセルすることです。

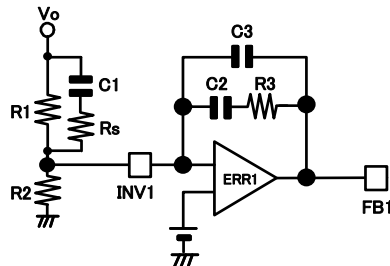


Figure 58. 位相補償回路

$$f_{z1} = \frac{1}{2\pi \times R1 \times C1} \quad [\text{Hz}] \text{(位相進み)}$$

$$f_{z2} = \frac{1}{2\pi \times R3 \times C2} \quad [\text{Hz}] \text{(位相進み)}$$

fz1, fz2 は、fr の 1/2~2 倍の周波数に設定することで最適な位相余裕値となります。

また、出力容量が ESR の大きい電解コンデンサなどの場合、fESR(位相進み)が LC 共振周波数付近に発生するため、fz1 は不要になります。fESR が LC 共振周波数よりも高い位置にある場合は、fz1 と以下の fp1(位相遅れ)を追加し、周波数特性の調整をします。

$$f_{p1} = \frac{C2 + C3}{2\pi \times R3 \times C2 \times C3} \quad [\text{Hz}] \text{(位相遅れ)}$$

設定は簡易的に求めたもので厳密な計算など行っておりませんので実機での調整が必要となる場合があります。また、これらの特性は基板レイアウト、負荷条件などにより変化しますので、量産設計の際には実機での十分な確認をお願いいたします。

実機での周波数特性の確認には、ゲインフェーズアナライザやFRAを使用します。測定方法などは各測定器メーカーにお問い合わせください。

また、これらの測定器がない場合は、負荷応答により余裕度を推し量る方法もあります。無負荷状態から最大負荷に変動させたときの出力の変動をモニタし、変動量が多い場合は応答性が低く、変動後のリングング回数が多場合は位相余裕度が少ないといえます。目安としてはリングング2回以上です。

ただし、定量的な位相余裕度の確認はできません。

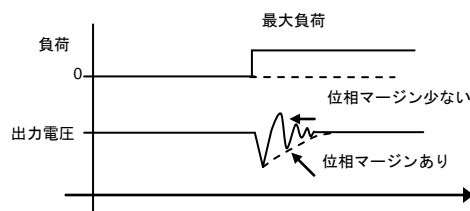


Figure 59. 負荷応答

#### (7) DCDC1 用過電流保護検出値の設定

コイルに流れる電流のピーク値が過電流保護検出値  $I_{ocp}$  を超えると過電流保護が動作します。検出値は SNSH-SNSL 間に接続する抵抗  $R_{cl}$  と SNSL 端子スレッシュホールド電圧 (Typ : 100mV) により次式のように決定されます。

$$I_{ocp} = \frac{100\text{mV}}{R_{cl}}$$

#### (8) DCDC1 用 MOS FET の選択

MOS FETはPch MOS を使います。

- ・  $V_{DS} < -V_{in}$
- ・  $V_{GS} < -5\text{V (Typ)}$
- ・ 許容電流 > 出力電流 + リップル電流

※推奨は過電流保護設定値以上

※ON 抵抗が小さいものを選ぶと高効率が得られます。

## 2. REG 周辺定数の設定

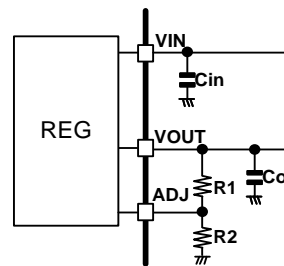


Figure 60. REG 部外付け回路

ch	出力電圧[V]	入力電圧 VIN 範囲[V]			OCP しきい値[A]			出力容量 Co[μF]		
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max
REG1	1.25	2.25 <sup>(Note 1)</sup>	3.3	6.5	0.5	1.0	1.5	4.7	-	-
REG2	8.8	9.45 <sup>(Note 1)</sup>	14.4	25	0.15	0.30	0.45	1	-	-
REG3	3.3	3.9 <sup>(Note 1)</sup>	6	6.5	0.3	0.6	0.9	4.7	-	-
REG4	5.2	5.6 <sup>(Note 1)</sup>	6	6.5	Typ-20%	可変	Typ+20%	47	-	-
REG5	5	5.65 <sup>(Note 1)</sup>	14.4	25	0.05	0.10	0.15	1	-	-

(Note 1) 出力電圧を上記の値に設定した場合

Figure 61. 各 REG の仕様

## (1) 出力電圧設定

出力電圧を設定するには、ADJ-GND 間に R2 抵抗、VOUT-ADJ 間に R1 抵抗を接続してください。  
また、R1 は 100kΩ 以上(REG3 は 400kΩ 以上)を推奨します。

[計算式]

$$V_{OUT} = V_{ADJ} \times (R1 + R2) / R2 \text{ [V]}$$

$$V_{ADJ}: \text{ADJ 端子電圧(=基準電圧)} \text{ REG3, REG4, REG5: } 0.8\text{V (Typ),}$$

REG1: 0.6V (Typ)

REG2: 0.793V (Typ)

## (2) 出力コンデンサの選択

出力端子と GND 間には発振を防ぐためコンデンサを必ず入れてください。各 REG の出力コンデンサの容量の最小値は Figure 61 をご確認ください(コンデンサの温度特性や電圧特性は含んでおりません)。また、セラミックコンデンサも使用できます。ただし、入力電圧変動、負荷変動が急峻な場合、出力電圧に影響を与えるため、出力コンデンサの容量値を実アプリケーションにて十分な検証のうえ、決定してください。

## (3) OCP しきい値

OCP しきい値は出力電圧設定に依存します。特に Figure 61.に示す出力電圧より低い値に設定する場合は OCP しきい値が低下します。

(4) REG4(USB 用)の過電流保護検出値及びケーブルインピーダンス補正值の設定

- ① 過電流保護検出値の設定
- CLCAL 端子に接続する抵抗(R<sub>CLCAL</sub>)によって、REG4 の過電流保護検出値(I<sub>RG4OCP</sub>)を設定することができます。  
任意の過電流保護検出値 I<sub>RG4OCP</sub> に対して接続する抵抗値 R<sub>CLCAL</sub> は以下の式で決まります。(Typ 特性)

$$R_{CLCAL}[\Omega] = 5.1k \times 1.96A / I_{RG4OCP}[A]$$

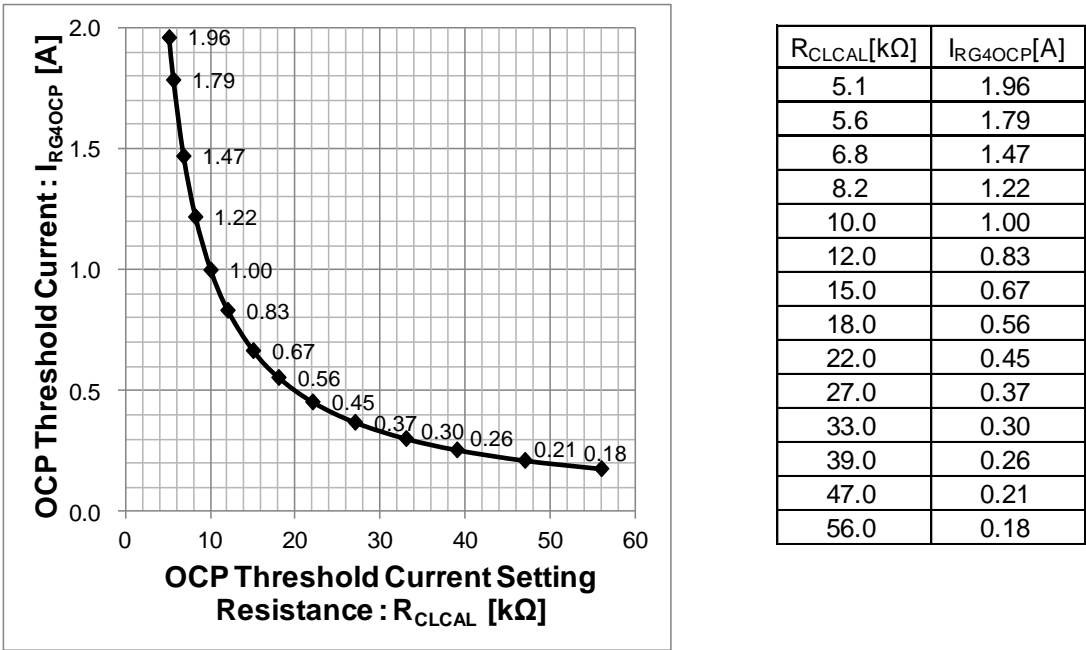


Figure 62. REG4 過電流保護検出値設定値

- ② ケーブルインピーダンス補正值の設定
- VOCAL 端子に接続する抵抗によって、USB ケーブルインピーダンス補正值(R<sub>CABLE</sub>)を設定することができます。  
設定する抵抗値(R<sub>VOCAL</sub>)は以下の式から計算します。(Typ 特性)

$$R_{VOCAL}[\Omega] = R_{CABLE}[\Omega] \times 2400 / V_{OUT4}$$
  
V<sub>OUT4</sub>: REG4 出力設定電圧値(Typ)

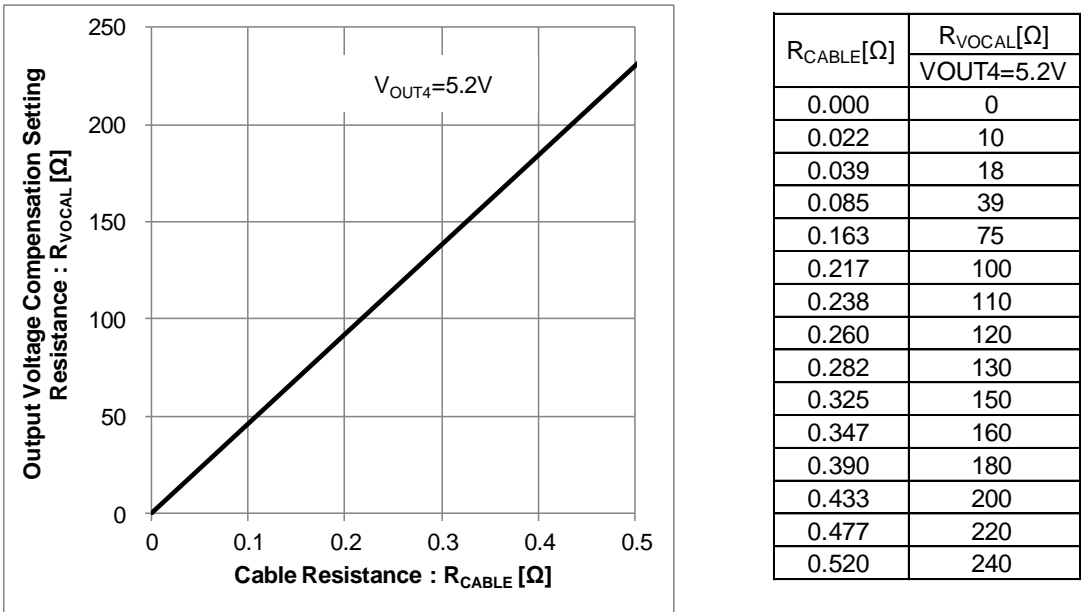
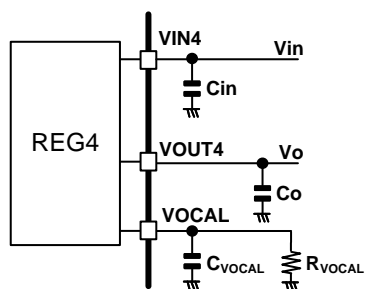


Figure 63. REG4 ケーブルインピーダンス補正設定値

※ケーブル補正範囲について  
ケーブル補正動作は出力端子の上昇を伴うため、V<sub>OUT4</sub> の最大定格電圧(7V)と入出力電圧差(max0.4V)を考慮のうえ、インピーダンス補正值を設定してください。



## ③ VOCAL 端子容量について

Figure 64. VOCAL 端子に付加する容量( $C_{VOCAL}$ )

REG4 はケーブルインピーダンス補正回路の発振対策のため、VOCAL 端子の上图  $C_{VOCAL}$  の位置に  $4.7\mu\text{F}$  以上のコンデンサを付ける必要があります。

## (5) VOUT0 端子設定について

VOUT0 端子(STBREG 出力)は必ず DCDC2 出力に接続してご使用ください。(Figure 55 応用回路例を参照)

制御系端子(36pin-43pin)は VOUT0(STBREG)が IC 内部で接続されています。

VOUT0 と DCDC2 が接続されていない場合、外部同期設定やレジスタ設定、DCDC2/STBREG 切り替えなどの設定が行えず、また BSENS 及び REG4OCB 端子のフラグも出力されません。

3. 内部発振周波数( $F_{osc}$ )の設定
- RT 端子に接続する抵抗値により、内部発振周波数を設定することが可能です。  
抵抗値と発振周波数の関係は下図のように決まります。(Typ 特性)

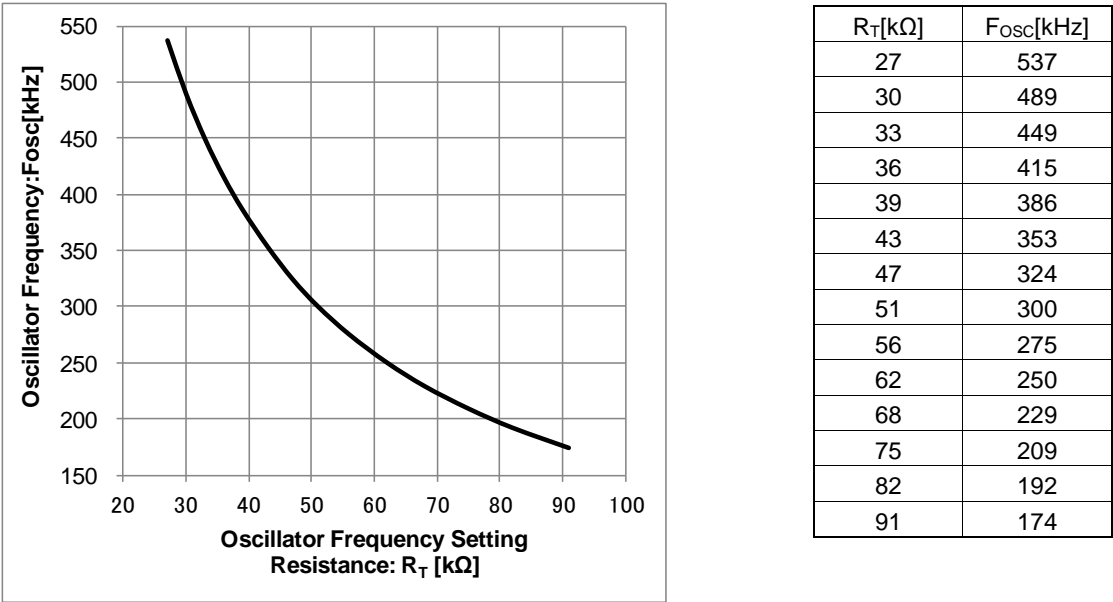


Figure 65.  $R_T$  抵抗値 対 発振周波数

熱軽減特性

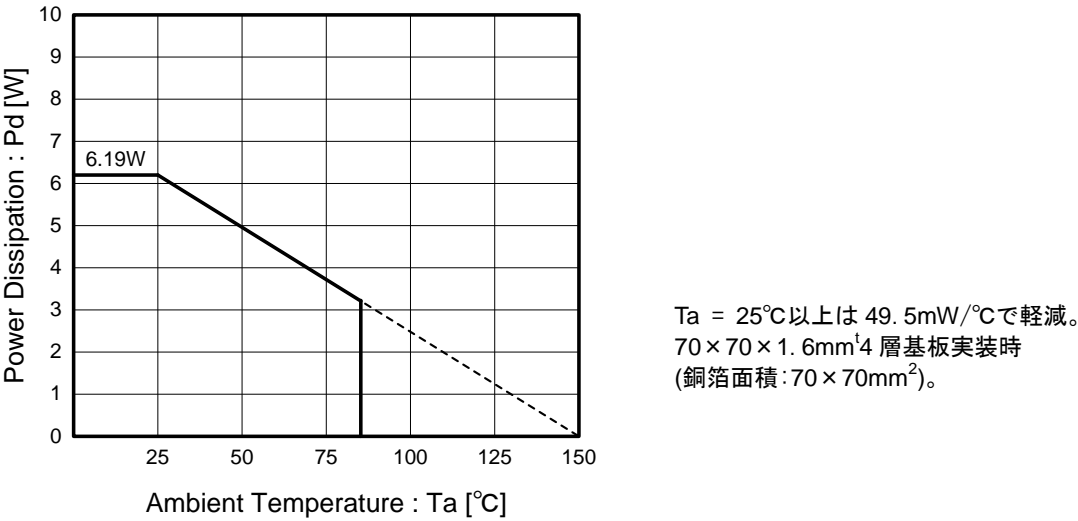


Figure 66. 熱軽減特性

入出力等価回路図

端子番号	端子名	等価回路	端子番号	端子名	等価回路
14 16 32 1	VOUT1 VOUT2 VOUT3 VOUT5		6	HSW	
8	SW2		23 9	FB1 FB2	
12 19	INV1 INV2		11	VOUT0	
13 15 31 26 44	ADJ1 ADJ2 ADJ3 ADJ4 ADJ5		21	SNSL	

端子番号	端子名	等価回路	端子番号	端子名	等価回路
22	GATE1		25	VOUT4	
27	VOCAL		28	CLCAL	
34	RT		36	SYNC	
37	SCL		38	SDA	

端子 番号	端子名	等価回路	端子 番号	端子名	等価回路
40 39	BSENS REG4 OCB		43 42 41	EN REG4 EN ECO	

Figure 67. 端子等価回路

## 使用上の注意

- 1. 電源の逆接続について**  
電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。
- 2. 電源ラインについて**  
基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。その際、デジタル系電源とアナログ系電源は、それらが同電位であっても、デジタル系電源パターンとアナログ系電源パターンは分離し、配線パターンの共通インピーダンスによるアナログ電源へのデジタル・ノイズの回り込みを抑止してください。グラウンドラインについても、同様のパターン設計を考慮してください。  
また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量ぬけが起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。
- 3. グラウンド電位について**  
グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。
- 4. グラウンド配線パターンについて**  
小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。
- 5. 熱設計について**  
万一、許容損失を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。本仕様書の絶対最大定格に記載しています許容損失を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなどの対策をして、許容損失を超えないようにしてください。
- 6. 推奨動作条件について**  
この範囲であればほぼ期待通りの特性を得ることができる範囲です。電気特性については各項目の条件下において保証されるものです。
- 7. ラッシュカレントについて**  
IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。
- 8. 強電磁界中の動作について**  
強電磁界中でのご使用では、まれに誤動作する可能性がありますのでご注意ください。
- 9. セット基板での検査について**  
セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。
- 10. 端子間ショートと誤装着について**  
プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けした場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。
- 11. 未使用の入力端子の処理について**  
CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

## 使用上の注意 — 続き

### 12. 各入力端子について

本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

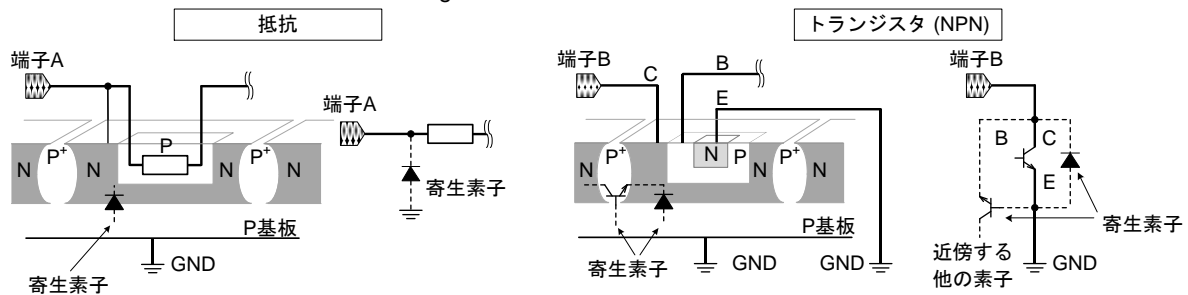
例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、 $GND > (\text{端子 A})$ の時、トランジスタ(NPN)では  $GND > (\text{端子 B})$ の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ(NPN)では、 $GND > (\text{端子 B})$ の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND(P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

Figure 68. モノリシック IC 構造例



### 13. セラミックコンデンサの特性変動について

外付けコンデンサに、セラミックコンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ定数を決定してください。

### 14. 安全動作領域について

本製品を使用する際には、出力トランジスタが絶対最大定格及び ASO を超えないよう設定してください。

### 15. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。許容損失範囲内でご使用いただきますが、万が一許容損失を超えた状態が継続すると、チップ温度  $T_j$  が上昇し温度保護回路が動作し STBREG/DCDC2 及び REG1 以外の出力パワー素子が OFF します。その後チップ温度  $T_j$  が低下すると回路は自動で復帰します。

なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

### 16. 過電流保護回路について

出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止します。フの字型の電流制限で、出力ショート状態において流れる電流を少なくして発熱を抑えるように設計されております。ただしこの保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。また、電流能力については温度に対して負の特性を持っていますので熱設計時にはご注意ください。

### 17. DCDC2 短絡保護回路について

過電流保護が動作した後、出力が 70%以下に下がると短絡保護が動作します。短絡保護が動作すると発振周波数の 1024 パルスの間出力を OFF し、出力 OFF 時間を延ばすことで出力平均電流を小さくします。又、電源立ち上げ時は出力が設定した電圧に達するまでこの機能はマスクされており、立ち上がり不良を防止しています。

### 18. BCAP 端子過電圧保護回路(BCOVP)について

BCAP 端子電圧が 30V(Typ)を超えると DCDC2/STBREG,REG1 以外の REG 及びハイサイド SW 出力が停止するように設計されております。BCAP 端子電圧が 28V(Typ)を下回るとそれらの出力は復帰しますが、使用電源電圧範囲にはご注意ください。

### 19. BCAP 端子のスルーレート制限について

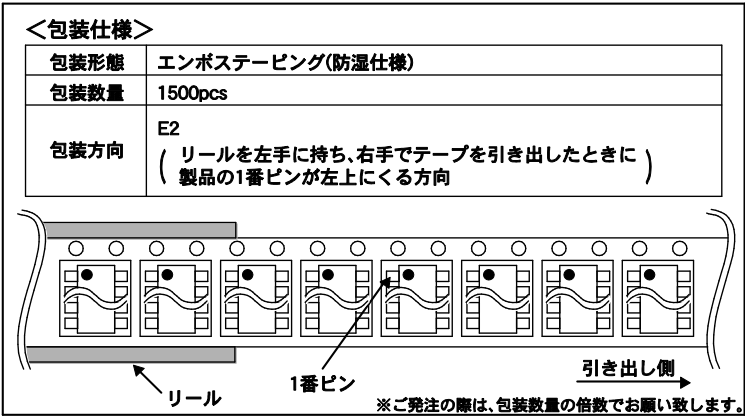
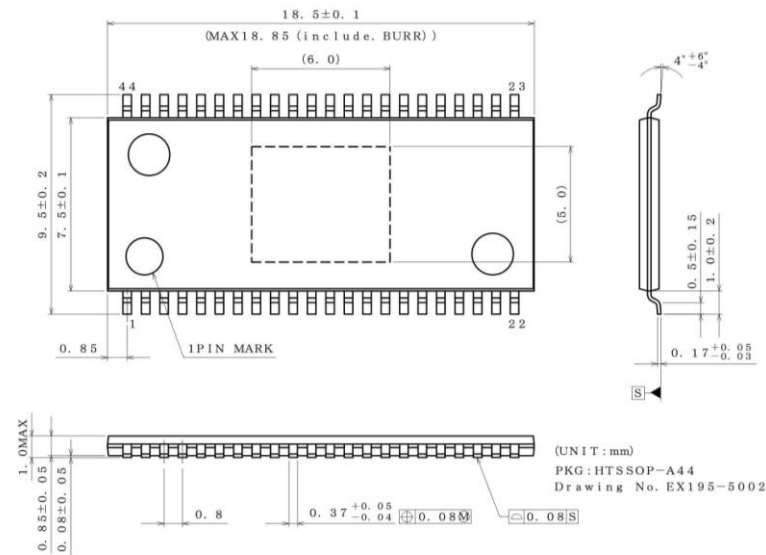
BCAP 端子に急峻な電圧変動(1V/μs 以上)が印加されると IC がリセットする可能性があります。バイパスコンデンサや入力 LC フィルタなどで対策を行ってください。

発注形名情報

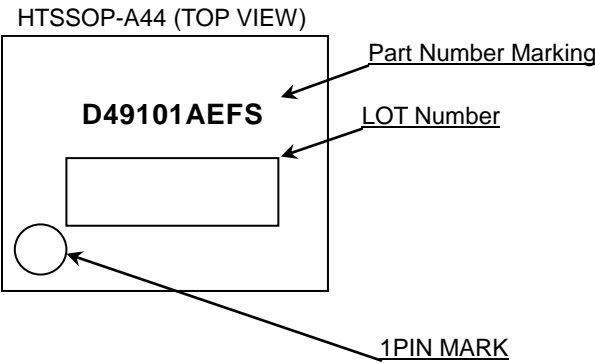
B   D   4   9   1   0   1   A   E   F   S   -   M E 2

品名	パッケージ EFS: HTSSOP-A44	M: 車載 対応	包装、フォーミング仕様 E2: リール状エンボステーピング
----	--------------------------	----------------	----------------------------------

外形寸法図と包装・フォーミング仕様



標印図





[illegible]

# ご注意

## ローム製品取扱い上の注意事項

- 極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器<sup>(Note 1)</sup>、航空宇宙機器、原子力制御装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

- 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
  - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
  - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
- 本製品は、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
  - ①水・油・薬液・有機溶剤等の液体中でのご使用
  - ②直射日光・屋外暴露、塵埃中でのご使用
  - ③潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub>等の腐食性ガスの多い場所でのご使用
  - ④静電気や電磁波の強い環境でのご使用
  - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合
  - ⑥本製品を樹脂等で封止、コーティングしてのご使用
  - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用された場合も、残渣の洗浄は確実にを行うことをお勧め致します)、又ははんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
  - ⑧結露するような場所でのご使用
- 本製品は耐放射線設計はなされておられません。
- 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
- パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
- 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
- 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
- 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

## 実装及び基板設計上の注意事項

- ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
- はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

## **応用回路、外付け回路等に関する注意事項**

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

## **静電気に対する注意事項**

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

## **保管・運搬上の注意事項**

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
  - ① 潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub>等の腐食性ガスの多い場所での保管
  - ② 推奨温度、湿度以外での保管
  - ③ 直射日光や結露する場所での保管
  - ④ 強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱いください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

## **製品ラベルに関する注意事項**

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

## **製品廃棄上の注意事項**

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

## **外国為替及び外国貿易法に関する注意事項**

本製品は、外国為替及び外国貿易法に定めるリスト規制貨物等に該当するおそれがありますので、輸出する場合には、ロームへお問い合わせください。

## **知的財産権に関する注意事項**

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

## **その他の注意事項**

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

**一般的な注意事項**

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。