TFT 電源シリーズ

DAC 内蔵
高精度階調電圧発生 IC

BD8143MUV

No.09035JBT08

●概要

DAC 内蔵階調電圧発生 IC BD8143MUV は、シリアル信号による設定値制御、高精度 10bit DAC、Buffer AMP (12ch)を 1chip に内蔵しています。

●特長

1) 1chip 化による部品数削減
2) 10bit DAC 内蔵
3) DAC 出力 Buffer AMP (12ch)
4) アンプ入力切り換え機能 (CTL)
5) 3 線シリアルインターフェース
6) 温度保護回路
7) パワーON リセット回路
8) VQFN032V5050 パッケージ

●用途

大画面液晶 TV、高画質液晶 TV 等 TFT-LCD パネルで使用可能です。

●絶対最大定格(Ta=25℃)

項　目	記　号	定　格	単　位
電源電圧 1	DVCC	7	V
電源電圧 2	VCC	20	V
REFIN 電圧	REF	20	V
アンプ出力電流能力	Io	30 *1	mA
ジャンクション温度	Tjmax	150	℃
許容損失	Pd	2440 *2	mW
動作温度範囲	Topr	-40～+105	℃
保存温度範囲	Tstg	-55～+150	℃

*1 Pd を越えないこと
*2 Ta=25℃以上は、19.52mW/℃で軽減。74.2 x 74.2 x 1.6mm 4 層ガラエポ基板実装時。

●動作条件(Ta=-40℃～105℃)

項目	記号	MIN	MAX	単位
電源電圧 1	DVCC	2.3	5.5	V
電源電圧 2	VCC	8	18	V
REFIN 電圧	REF	8	18	V
AMP0 出力電流能力	I_{OA}	-40	-	mA
AMP1～10 出力電流能力	I_{OB}	-20	20	mA
AMP11 出力電流能力	I_{OC}	-	40	mA
シリアルクロック周波数	fCLK	-	5	MHz
OSC 周波数	FOSC	-	200	kHz

© 2009 ROHM Co., Ltd. All rights reserved.

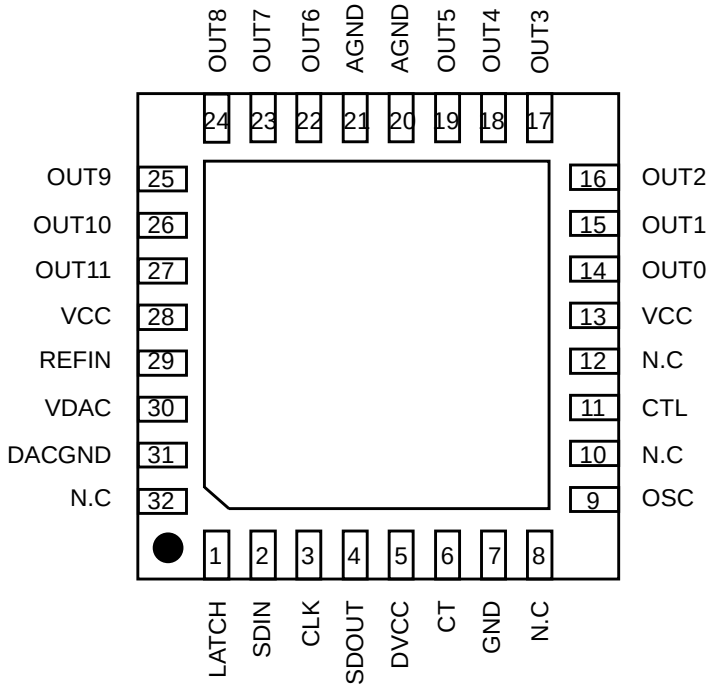
●電気的特性 (特に記載のない限り、Ta=25℃,DVCC=3.3V,VCC=15V)

項目	記号	規格値			単位	条件
		MIN	TYP	MAX		
〔REFIN〕						
流入電流	Iref		90	200	μA	REF=10V
〔階調アンプ部〕						
ソース電流能力 (AMP0)	IooA			-60	mA	DAC=7V,OUT0=13V
ソース電流能力 (AMP1～10)	IooB			-30	mA	DAC=3.5V,OUT1～10=0V
ソース電流能力 (AMP11)	IooC			-10	mA	DAC=0.5V,OUT11=0V
シンク電流能力 (AMP0)	IoiA	10			mA	DAC=7V,OUT0=15V
シンク電流能力 (AMP1～10)	IoiB	30			mA	DAC=3.5V,OUT1～10=15V
シンク電流能力 (AMP11)	IoiC	60			mA	DAC=0.5V,OUT11=2V
負荷安定度(OUT0)	⊿V-A		10		mV	Io=0mA～-35mA,OUTx=6V
負荷安定度(OUT1～10)	⊿V-B		10		mV	Io=-15mA～15mA,OUTx=6V
負荷安定度(OUT11)	⊿V-C		10		mV	Io=0mA～35mA,OUTx=6V
スルーレート	SR		3		V/μs	
OUT 最大出力電圧 (OUT0)	VOH-A	VCC-0.4	VCC-0.15	-	V	Io=-35mA
OUT 最大出力電圧 (OUT1～10)	VOH-B		VCC-0.75	-	V	Io=-15mA
OUT 最大出力電圧 (OUT11)	VOH-C		VCC-0.75	-	V	Io=-15mA
OUT 最小出力電圧 (OUT0)	VOL-A	-	0.75		V	Io=15mA
OUT 最小出力電圧 (OUT1～10)	VOL-B	-	0.75		V	Io=15mA
OUT 最小出力電圧 (OUT11)	VOL-C	-	0.1	0.2	V	Io=35mA
〔DAC〕						
分解能	Res		10		Bit	
非直線性誤差 (INL)	LE	-2	-	2	LSB	理想直線に対する誤差 00A～3F5 範囲
微分直線性誤差 (DNL)	DLE	-2	-	2	LSB	1LSB の理想増加量誤差 00A～3F5 範囲
〔OSC〕						
発振周波数	fosc	-	100	-	kHz	内部周波数モード
〔コントロール信号〕						
流入電流	Ictl		16.5		μA	VIN=3.3V
スレッシュ電圧	V_{TH}	DVCC×0.2		DVCC×0.8	V	
〔CONTROL〕						
OUT0 Voltage	Vpre0	-	REFIN×12/13	-	V	CTL=”LOW”
OUT1 Voltage	Vpre1	-	REFIN×1/13	-	V	CTL=”LOW”
OUT2 Voltage	Vpre2	-	REFIN×10/13	-	V	CTL=”LOW”
OUT3 Voltage	Vpre3	-	REFIN×9/13	-	V	CTL=”LOW”
OUT4 Voltage	Vpre4	-	REFIN×813	-	V	CTL=”LOW”
OUT5 Voltage	Vpre5	-	REFIN×7/13	-	V	CTL=”LOW”
OUT6 Voltage	Vpre6	-	REFIN×6/13	-	V	CTL=”LOW”
OUT7 Voltage	Vpre7	-	REFIN×5/13	-	V	CTL=”LOW”
OUT8 Voltage	Vpre8	-	REFIN×4/13	-	V	CTL=”LOW”
OUT9 Voltage	Vpre9	-	REFIN×3/13	-	V	CTL=”LOW”
OUT10 Voltage	Vpre10	-	REFIN×2/13	-	V	CTL=”LOW”
OUT11 Voltage	Vpre11	-	REFIN×1/13	-	V	CTL=”LOW”
〔デバイス全体〕						
VDAC 検出電圧	Vdet	2.6	3.2	3.6	V	
回路電流	ICC		5		mA	CTL=”LOW”

○耐放射線設計は行なっておりません。

© 2009 ROHM Co., Ltd. All rights reserved.

●ピン配置図



●ブロック図

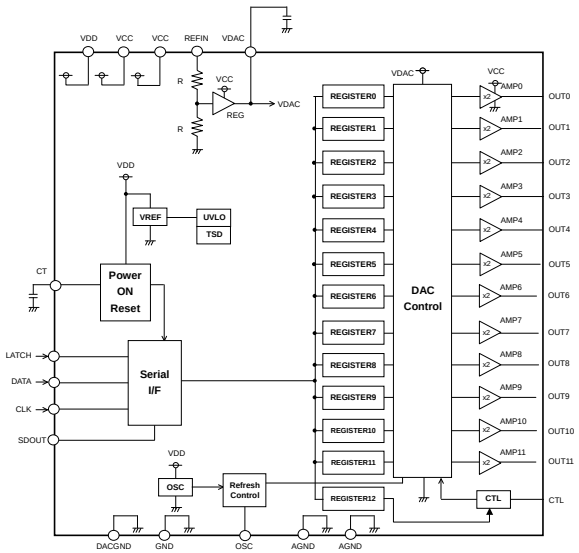


Fig.1 ピン配置図 & ブロック図

●ピン配置及び機能

PIN No.	端子名	機能	PIN No.	端子名	機能
1	LATCH	シリアルラッチ入力	17	OUT3	階調出力端子
2	SDIN	シリアルデータ入力	18	OUT4	階調出力端子
3	CLK	シリアルクロック入力	19	OUT5	階調出力端子
4	SDOUT	シリアルデータ出力	20	AGND	バッファアンプ GND 入力
5	DVCC	ロジック電源入力	21	AGND	バッファアンプ GND 入力
6	CT	パワーON リセット用 容量接続端子	22	OUT6	階調出力端子
7	GND	GND 入力	23	OUT7	階調出力端子
8	N.C	-	24	OUT8	階調出力端子
9	OSC	DAC 同調クロック入出力	25	OUT9	階調出力端子
10	N.C	-	26	OUT10	階調出力端子
11	CTL	アンプ入力切り替え信号入力	27	OUT11	階調出力端子
12	N.C	-	28	VCC	バッファアンプ電源入力
13	VCC	バッファアンプ電源入力	29	REFIN	DAC リファレンス入力
14	OUT0	階調出力端子	30	VDAC	DAC 電圧出力
15	OUT1	階調出力端子	31	DACGND	DAC 用 GND 入力
16	OUT2	階調出力端子	32	N.C	-

© 2009 ROHM Co., Ltd. All rights reserved.

●各ブロック動作説明

・REG
REFIN に印加した電圧を 0.5 倍にし,VDAC に出力します。VDAC 端子は位相補償用容量 1μF を接続します。

・DAC Control
Register に読み込んだ 10bit デジタル信号を電圧に変換します。

・Amp
DAC Control より出力された電圧を 2 倍アンプにて出力します。入力にはサンプル&ホールド機能がついており,OSC によってリフレッシュされます。

・OSC
Amp のリフレッシュ時間を決める周波数を生成しています。
シリアル入力により外部入力に切替え可能です。

・Power On Reset
デジタル電源 DVCC 投入時、リセット信号を発生させ、シリアル I/F、及び各レジスタの初期化を行います。
CT 端子に 1000pF 程度の容量を付加することで電源の立ち上がり速度に関係なく確実なリセット動作が可能となります。

・VREF
内部の基準電圧を生成するブロックです。

・TSD(Thermal Shut Down)
IC の熱破壊・熱暴走を防止するために、チップ温度が約 175℃以上になると出力が OFF します。また、一定温度に戻ると復帰します。
ただし、温度保護回路は本来 IC 自身を保護する目的で内蔵しておりますので、ジャンクション温度 150℃未満での熱設計をお願いします。

・CTL
アンプの入力を切り換えます。CTL=L のとき、アンプの出力電圧は REFIN 電圧を 13 等分した値に固定されます。CTL=H のときには、DAC の出力がアンプの入力と接続され、レジスタ設定値に対応した電圧が出力されます。

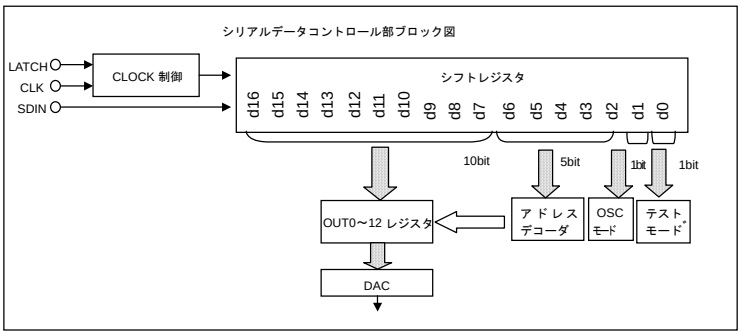
・Register
Serial I/F によって入力されたシリアル信号(10bit の階調電圧値)を Register アドレスごとに保持します。Power On Reset によるリセット信号によってデータは初期化されます。

・Serial I/F
3 線シリアル(LATCH, CLK, SDIN)形式の I/F です。階調電圧、Register アドレス、OSC 入出力切替を設定することができます。

© 2009 ROHM Co., Ltd. All rights reserved.

●シリアル通信

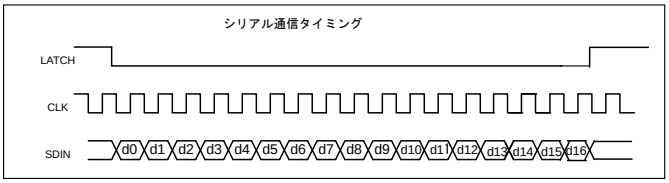
シリアルデータコントロール部は、LATCH，CLK，SDIN の各端子からデータを記憶するレジスタと、同レジスタの出力を受け各部に調整電圧を与える DAC 回路から構成されます。
電源投入時に、リセットが働きレジスタはプリセット値になります。 また最初の 1bit はテスト用となりますので､常に 0 として下さい。次の 1bit は OSC モードの切りかえ用です。0 を入力した場合、内部周波数モードとなり、周波数は 100KHz となります。1 を入力した場合は外部周波数モードとなりますので、OSC 端子より外部クロックを入力して下さい。



シリアルブロック図

①シリアル通信タイミング

SDIN 端子より入力される 17 ビットのシリアルデータは、CLK 端子に入力される信号の立ち上がりでシフトレジスタに取込まれ、 取込まれたデータは LATCH 端子に入力される信号の立ち上がりで DAC 用レジスタにロードされます。
LATCH 端子が Low レベルの期間にシフトレジスタに取込まれたデータが 17 ビットに満たない場合には、取込まれたデータは破棄されます。また、17 ビットを超える場合には、最後に取込まれた 17 ビットが有効になります。



シリアル通信タイミング図

②シリアル通信データ

SDIN 端子に入力するシリアルデータの構成を以下に示します。

First → → Last

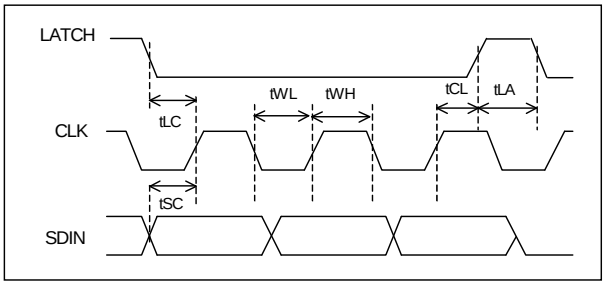
d0	d1	d2	d3	d4	d5	d6	d7	d8	d9	d10	d11	d12	d13	d14	d15	d16
0	X	レジスタアドレス					データ									

レジスタ名	アドレス					データ増加時の動作	プリセット値		
	d2	d3	d4	D5	d6		d7～d16		
Register 0	0	0	0	0	0	OUT0 電圧値増	00	0000	0000
Register 1	0	0	0	0	1	OUT1 電圧値増	00	0000	0000
Register 2	0	0	0	1	0	OUT2 電圧値増	00	0000	0000
Register 3	0	0	0	1	1	OUT3 電圧値増	00	0000	0000
Register 4	0	0	1	0	0	OUT4 電圧値増	00	0000	0000
Register 5	0	0	1	0	1	OUT5 電圧値増	00	0000	0000
Register 6	0	0	1	1	0	OUT6 電圧値増	00	0000	0000
Register 7	0	0	1	1	1	OUT7 電圧値増	00	0000	0000
Register 8	0	1	0	0	0	OUT8 電圧値増	00	0000	0000
Register 9	0	1	0	0	1	OUT9 電圧値増	00	0000	0000
Register 10	0	1	0	1	0	OUT10 電圧値増	00	0000	0000
Register 11	0	1	0	1	1	OUT11 電圧値増	00	0000	0000
Register 12(＊)	0	1	1	0	0	-	00	0000	0000

(＊)Register 12 はデータ 1010100000(2A0h)が書き込まれた場合にのみ、CTL の論理に関わらず DAC 設定値が出力されます。

© 2009 ROHM Co., Ltd. All rights reserved.

●シリアル通信タイミングチャート



●タイミング規格値

Parameter	Symbol	LIMIT			Unit
		Min.	Typ.	Max.	
LATCH セットアップ時間	tLC	0.1	ー	ー	μs
SDIN セットアップ時間	tSC	0.1	ー	ー	μs
クロック“H”時間	tWH	0.1	ー	ー	μs
クロック“L”時間	tWL	0.1	ー	ー	μs
LATCH ホールド時間	tCL	0.1	ー	ー	μs
LATCH“H”時間	tLA	0.6	ー	ー	μs

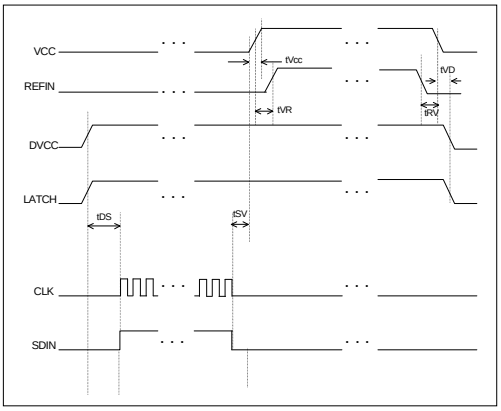
●階調出力設定

階調出力電圧(OUT0～OUT11)と DAC 設定値の関係は、式(1)の様になります。

出力電圧(OUT0～OUT11)=({(DAC 設定値+1)/1024}×(REFIN/2) - 10mV)×2.0025　　・・・(1)

●電源シーケンス

デジタル回路の論理不定による誤動作防止の為、デジタル電源 DVCC は電源 VCC より先に投入して下さい。シリアルデータは、Power on Reset 解除後に入力して下さい。電源を切断する場合、VCC→DVCC の順に切断して下さい。



電源シーケンス図

●電源シーケンス規格値

Parameter	Symbol	LIMIT			Unit	Condition
		Min.	Typ.	Max.		
シリアル入力タイミング	tDS	100	-	-	μs	Cct=1000pF
VCC 投入タイミング	tSV	-	10	-	μs	
REFIN 投入タイミング	tVR	0	10	-	μs	
REFIN OFF タイミング	tRV	0	10	-	μs	
電源 OFF タイミング	tVD	0	10	-	μs	
VCC(REFIN)立ち上げ時間	tVCC	1	-	-	ms	

© 2009 ROHM Co., Ltd. All rights reserved.

●レジスタへのデータ書き込み時間

レジスタへのデータ書き込み時間は CLK の周波数 f_{CLK} に依存します。
1 つのレジスタへデータを書き込むためには、17bit のデータ+ LATCH ”H” 期間が必要であるため、全レジスタへの書き込み時間は下式で表されます。

$$18\ \text{クロック} \times \frac{1}{f_{CLK}\,[\text{MHz}]} \times 12\text{ch} \qquad [\text{us}]$$

●アンプ入力リフレッシュ時間

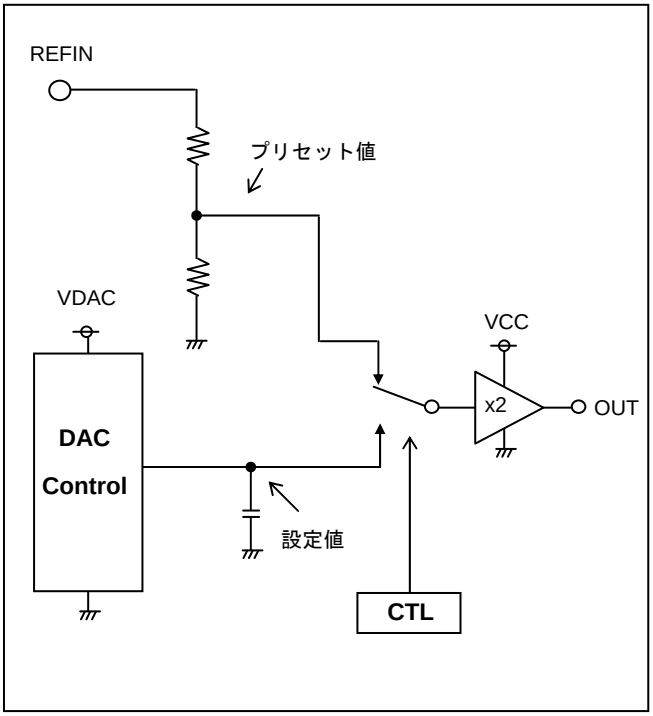
BD8143MUV では、各アンプの入力にサンプル&ホールド機能がついており、OSC 周波数 f_{OSC} によってリフレッシュされます。リフレッシュの周期は下式のようになります。

$$\frac{1}{f_{OSC}\,[\text{kHz}]} \times 12\text{ch} \qquad [\text{us}]$$

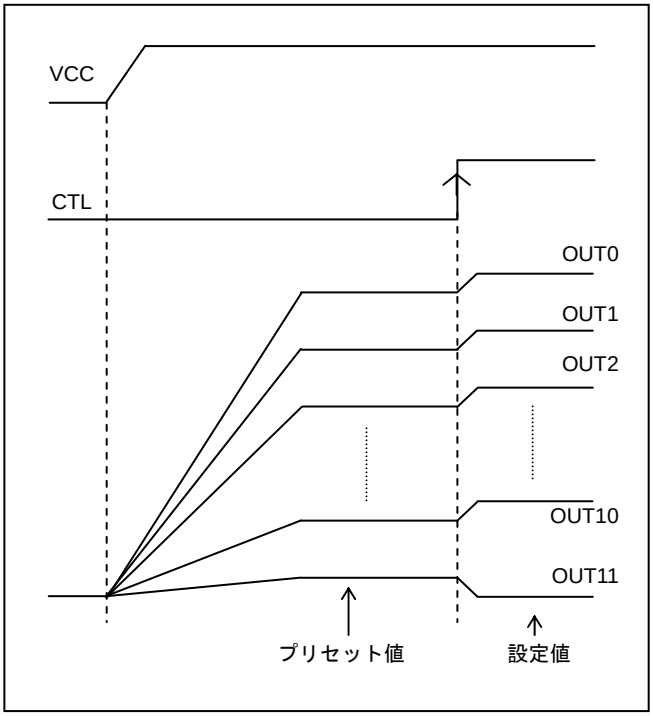
内部 OSC モードの場合 f_{OSC}=100kHz (TYP)となります。

●アンプ入力切り換え機能について

CTL 端子より入力される信号によって、出力バッファアンプの入力を切り換えることが出来ます。CTL=”L”のとき、アンプ入力は REFIN 電圧の抵抗分割に接続されます。CTL=”H”時には、DAC にて設定された電圧がアンプ入力となります。
VCC(REFIN)電源投入時、CTL=”L”とすることで、各出力電圧の上位、下位が逆転することなく立ち上げることが可能です。
出力設定 DATA の送信が完了し、且つ VCC(REFIN)電源が立ち上がってから 1ms 以上後に(リフレッシュ時間の確保のため) CTL を”L”から”H”にすることで、下図のような立ち上がりシーケンスが可能です。
(＊Register 12 にデータ 1010100000(2A0h)を書き込むことによっても、アンプの入力を DAC 設定値にする事が可能です。この場合にも、12CH の出力設定 DATA の送信完了、且つ VCC(REFIN)電源の立ち上がりから 1ms 以上後に Register 12 にデータ 1010100000 を送信して下さい。このとき、CTL=GND として下さい。)



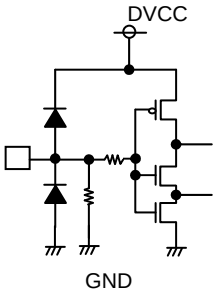
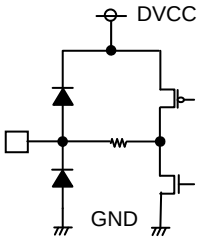
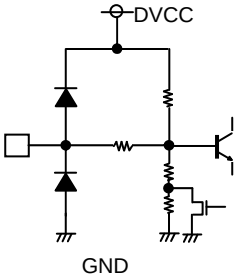
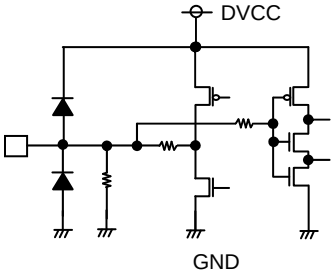
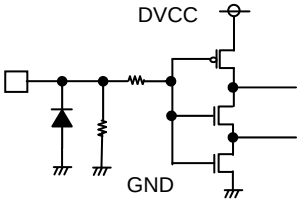
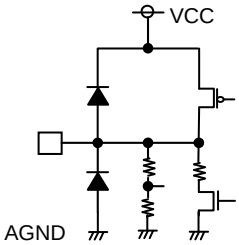
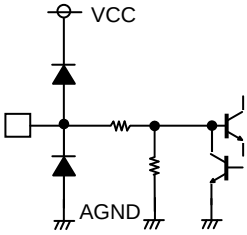
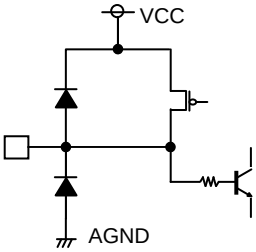
アンプ入力切り替え機能ブロック図



出力立ち上がりシーケンス図

© 2009 ROHM Co., Ltd. All rights reserved.

●入出力等価回路図 (BD8143MUV)

1.LATCH 2.SDIN 3.CLK	4.SDOUT	6.CT
		
9.OSC	11. CTL	14.OUT0 15.OUT1 16.OUT2 17.OUT3 18.OUT4 19.OUT5 22.OUT6 23.OUT7 24.OUT8 25.OUT9 26.OUT10 27.OUT11
		
29.REFIN	30.VDAC	
		

© 2009 ROHM Co., Ltd. All rights reserved.

●使用上の注意

1) 絶対最大定格について
印加電圧及び動作温度範囲等の絶対最大定格を超えた場合、破壊の可能性があります。破壊した場合、ショートモードもしくはオープンモード等、特定できませんので絶対最大定格を超えるような特殊モードが想定される場合、ヒューズ等、物理的な安全な対策を施すようお願い致します。

2) GND 電位について
GND 端子の電位はいかなる動作状態においても、最低電位になるようにしてください。

3) 熱設計について
実際の使用状態での許容損失(Pd)を考え、十分マージンを持った熱設計を行ってください。

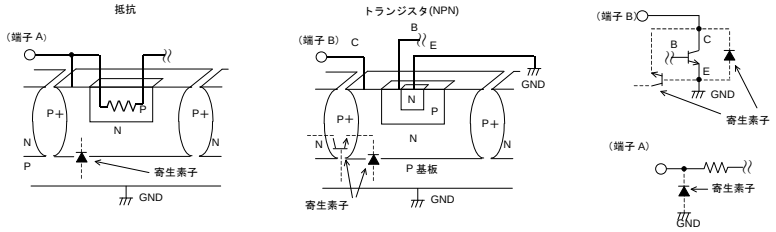
4) 端子間ショートと誤装着について
セット基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けた場合、IC が破壊する恐れがあります。また出力間や出力と電源-GND 間に異物が入るなどしてショートした場合についても破壊の可能性があります。

5) 強電磁界中での動作について
強電磁界中の御使用では、誤動作をする可能性がありますので、御注意ください。

6) セット基板での検査について
セット基板での検査時に､インピーダンスの低いピンにコンデンサを接続する場合は､IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組み立て工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

7) GND 配線パターンについて
小信号 GND と大電流 GND がある場合、大電流 GND パターンと小信号 GND パターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号 GND の電圧を変化させないように､セットの基準点で一点アースすることを推奨します。外付部品の GND の配線パターンを変動しないよう注意してください。

8) 本 IC はモノリシック IC であり、各素子間に素子分離の為の P+アイソレーションと、P 基盤を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、端子電圧と GND 電圧が逆転することで寄生ダイオードやトランジスタが動作します。IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND(P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分注意してください。



モノリシック IC の簡易構造例

9) 過電流保護回路について
出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。また、電流能力については温度に対して負の特性を持っていますので熱設計時にはご注意ください。

10) 温度保護回路について
IC を熱破壊から防ぐための温度保護回路を内蔵しております。許容範囲損失範囲内でご使用いただきますが、万が一許容損失を超えた状態が継続すると、接合部温度 Tj が上昇し温度保護回路が動作し出力パワー素子が OFF します。その後接合部温度 Tj が低下すると回路は自動で復帰します。
なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計等は、絶対に避けてください。

11) セット基板での検査について
設置基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに、必ず放電を行ってください。また検査工程での治具への着脱時には、必ず電源をオフにしてから接続し検査を行い、電源をオフにしてから取りはずしてください。さらに静電気対策として、組み立て工程にはアースを施し、運搬や保存の際には十分ご注意ください。

12) ラッシュカレントについて
複数電源を持つ IC では電源投入順序、遅れにより、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、GND パターン配線の幅、引き回しに注意して下さい。

© 2009 ROHM Co., Ltd. All rights reserved.

●発注形名セレクション

B	D	8	1	4	3	M	U	V	-	E	2

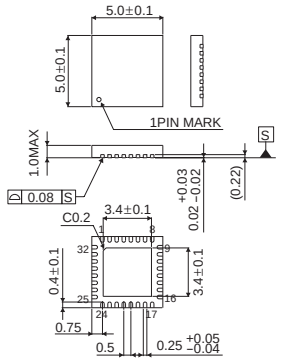
ローム形名

品番

パッケージ
MUV: VQFN032V5050

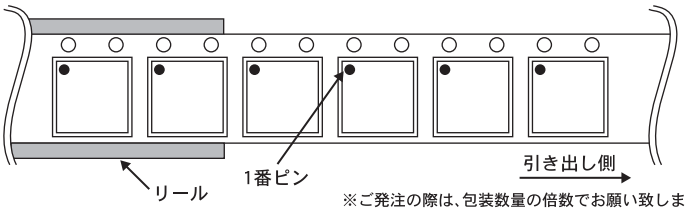
包装、フォーミング仕様
E2: リール状エンボステーピング

VQFN032V5050



＜包装仕様＞

包装形態	エンボステーピング
包装数量	2500pcs
包装方向	E2 （リールを左手に持ち、右手でテープを引き出したときに製品の1番ピンが左上にくる方向）



※ご発注の際は、包装数量の倍数でお願い致します。

© 2009 ROHM Co., Ltd. All rights reserved.

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。従いまして、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険若しくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASSⅢ	CLASSⅢ	CLASSⅡb	Ⅲ類
CLASSⅣ		CLASSⅢ	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
   ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
   ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。

3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておりません。従いまして、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
   ①水・油・薬液・有機溶剤等の液体中でのご使用
   ②直射日光・屋外暴露、塵埃中でのご使用
   ③潮風、Cl_2、H_2S、NH_3、SO_2、NO_2 等の腐食性ガスの多い場所でのご使用
   ④静電気や電磁波の強い環境でのご使用
   ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
   ⑥本製品を樹脂等で封止、コーティングしてのご使用。
   ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用された場合も、残渣の洗浄は確実に行うことをお薦め致します)、又ははんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合。
   ⑧本製品が結露するような場所でのご使用。

4. 本製品は耐放射線設計はなされておりません。

5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。

6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。

7. 許容損失(Pd)は周囲温度(Ta)に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、ディレーティングカーブ範囲内であることをご確認ください。

8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。

9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。

2. はんだ付けはリフローはんだを原則とさせて頂きます。なお、フロー方法でのご使用につきましては別途ロームまでお問い合わせください。
   詳細な実装及び基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

© 2014 ROHM Co., Ltd. All rights reserved.

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。

2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。従いまして、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施の上、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
   ①潮風、Cl_2、H_2S、NH_3、SO_2、NO_2 等の腐食性ガスの多い場所での保管
   ②推奨温度、湿度以外での保管
   ③直射日光や結露する場所での保管
   ④強い静電気が発生している場所での保管

2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認した上でご使用頂くことを推奨します。

3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱いください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。

4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行った上でご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに QR コードが印字されていますが、QR コードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。従いまして、上記第三者の知的財産権侵害の責任、及び本製品の使用により発生するその他の責任に関し、ロームは一切その責任を負いません。

2. ロームは、本製品又は本資料に記載された情報について、ローム若しくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。

2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。

3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。

4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社若しくは第三者の商標又は登録商標です。

© 2014 ROHM Co., Ltd. All rights reserved.

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。

2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。

3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。

© 2014 ROHM Co., Ltd. All rights reserved.