

TFT-LCD パネル用電源 IC シリーズ



DAC 階調電圧発生 IC

BD8149MUV

No.16035JBT17

●概要

DAC内蔵階調電圧発生IC BD8149MUVは、 I^2C シリアル信号による設定値制御、高精度 10bit DAC、Buffer AMP (12ch)を 1chip に内蔵しています。また、EEPROMオートリード機能を搭載しております。

●特長

- 1) 1chip 化による部品数削減
- 2) 10bit DAC 内蔵
- 3) DAC 出力 Buffer AMP (12ch)
- 4) Double Register 一斉切換え機能 (SEL)
- 5) I^2C インターフェース (SDA, SCL)
STANDARD-MODE, FAST-MODE 対応
- 6) EEPROM オートリード機能
- 7) 温度保護回路
- 8) 低電圧誤動作防止回路
- 9) パワーON リセット回路
- 10) 入力トレラント対応(SDA, SCL, EN, EN_AR, SEL)
- 11) VQFN032V5050 パッケージ

●用途

大画面液晶 TV、高画質液晶 TV 等 TFT-LCD パネルで使用可能です。

●絶対最大定格($T_a=25^\circ\text{C}$)

項 目	記 号	定 格	単 位
電源電圧 1	VDD	4.5	V
電源電圧 2	VCC	19	V
REFIN 電圧	VREFIN	5	V
DAC 基準電圧	VDAC	7	V
機能端子電圧	SEL, A0, A1, A2 EN, SLAVE/AREN_AR	4.5	V
2 線シリアル端子電圧	SDA, SCL	4.5	V
ジャンクション温度	T_{jmax}	150	$^\circ\text{C}$
許容損失	P_d	4560 ^{*1}	mW
動作温度範囲	T_{opr}	-25~+85	$^\circ\text{C}$
保存温度範囲	T_{stg}	-55~+150	$^\circ\text{C}$

*1 $T_a=25^\circ\text{C}$ 以上は、19.52mW/ $^\circ\text{C}$ で軽減。74.2 x 74.2 x 1.6mm 4 層ガラエポ基板実装時。

●動作条件 (Ta=-25°C~85°C)

項 目	記号	定 格		単位	条件
		最小	最大		
電源電圧 1	VDD	2.1	3.6	V	
電源電圧 2	VCC	10	18	V	
REFIN 電圧	VREFIN	2	3.5	V	VCC=10V
		2	3.56	V	VCC=11V
		2	3.62	V	VCC=12V
		2	3.68	V	VCC=13V
DAC 基準電圧	VDAC	2.1	4.5	V	
機能端子電圧 1	SEL, EN, EN_AR	-0.1	3.6	V	
機能端子電圧 2	A0, A1, A2 SLAVE/AR	-0.1	VDD	V	
2 線シリアル端子電圧	SDA, SCL	-0.1	3.6	V	
AMP0 出力電流能力	I _{OA}	-40	-	mA	
AMP1~10 出力電流能力	I _{OB}	-20	20	mA	
AMP6 出力電流能力	I _{OC}	-40	40	mA	
AMP11 出力電流能力	I _{OD}	-	40	mA	
2 線シリアル周波数	FCLK	-	400	kHz	

●電気的特性(特に記載のない限り、Ta=25°C, VDD=3.3V, VCC=15V, REFIN=3.5V)

項 目	記号	規 格 値			単位	条 件
		最小	標準	最大		
〔階調アンプ部〕						
シンク電流能力 (AMP0)	looA	-	-	-10	mA	REG0=3FFh, OUT0=15V
シンク電流能力 (AMP1~5, 7~10)	looB	-	-	-30	mA	REG1~5, 7~10=1B5h OUT1~5, 7~10=15V
シンク電流能力 (AMP6)	looC	-	-	-60	mA	REG6=1B5h, OUT6=15V
シンク電流能力 (AMP11)	looD	-	-	-60	mA	REG11=048h, OUT11=2V
ソース電流能力 (AMP0)	loiA	60	-	-	mA	REG0=3FFh, OUT0=13V
ソース電流能力 (AMP1~5, 7~10)	loiB	30	-	-	mA	REG1~5, 7~10=1B5h OUT1~5, 7~10=0V
ソース電流能力 (AMP6)	loiC	60	-	-	mA	REG6=1B5h, OUT6=0V
ソース電流能力 (AMP11)	loiD	10	-	-	mA	REG11=048h, OUT11=0V
負荷安定度(OUT0)	△V-A	-	10	70	mV	Io=0mA~-30mA OUT0=6V
負荷安定度(OUT1~5, 7~10)	△V-B	-	10	70	mV	Io=-15mA~15mA OUTx=6V
負荷安定度(OUT6)	△V-C	-	10	70	mV	Io=-15mA~15mA OUT6=6V
負荷安定度(OUT11)	△V-D	-	10	70	mV	Io=0mA~30mA OUT11=6V
OUT 最大出力電圧 (OUT0)	VOH-A	VCC-0.2	VCC-0.1	-	V	Io=-30mA
OUT 最大出力電圧 (OUT1~5, 7~10)	VOH-B	VCC-1.2	VCC-0.75	-	V	Io=-15mA
OUT 最大出力電圧 (OUT6)	VOH-C	VCC-0.5	VCC-0.1	-	V	Io=-30mA
OUT 最大出力電圧 (OUT11)	VOH-D	VCC-1.2	VCC-0.75	-	V	Io=-15mA
OUT 最小出力電圧 (OUT0)	VOL-A	-	0.75	1.2	V	Io=15mA
OUT 最小出力電圧 (OUT1~5, 7~10)	VOL-B	-	0.75	1.2	V	Io=15mA
OUT 最小出力電圧 (OUT6)	VOL-C	-	0.1	0.5	V	Io=30mA
OUT 最小出力電圧 (OUT11)	VOL-D	-	0.1	0.2	V	Io=30mA
〔VDAC〕						
FB 電圧	Vfb	1.237	1.25	1.263	V	
入力バイアス電流	lfb	1.2	0.1	1.2	uA	Vfb=1.3V
電流能力	Io	10	50	-	mA	

●電気的特性(特に記載のない限り、Ta=25°C, VDD=3.3V, VCC=15V, REFIN=3.5V)

項 目	記号	規 格 値			単位	条 件
		最小	標準	最大		
〔階調アンプ部〕						
スルーレート (AMP0)	SR0	1	4	-	V/usec	OUT0=無負荷
スルーレート (AMP1~5, 7~10)	SRX	1	4	-	V/usec	OUT1~5, 7~10=無負荷
スルーレート (AMP6)	SR6	1	4	-	V/usec	OUT6=無負荷
スルーレート (AMP11)	SR11	1	4	-	V/usec	OUT11=無負荷
〔DAC〕						
積分非直線性誤差 (INL)	LE	-2	-	2	LSB	理想直線に対する誤差 00A~3F5 範囲
微分非直線性誤差 (DNL)	DLE	-2	-	2	LSB	1LSB の理想増加量誤差 00A~3F5 範囲
出力電圧精度 温度特性 1	Vt1	-200	50	200	mV	Ta=-25℃~85℃
出力電圧精度 温度特性 2	Vt2	-100	30	100	mV	Ta=0℃~75℃
〔コントロール信号 1 SEL, EN, A0, A1, A2, SLAVE/AR, EN_AR〕						
流入電流	IcI	7	16.5	33	uA	V _{IN} =3.3V
スレッシュ電圧 1A	V _{TH1A}	0.8	-	1.7	V	
スレッシュ電圧 1B	V _{TH1B}	0.6	-	1.7	V	VDD=2.5V
〔コントロール信号 2 SDA, SCL〕						
スレッシュ電圧 2A	V _{TH2A}	0.8	-	1.7	V	
スレッシュ電圧 2B	V _{TH2B}	0.6	-	1.7	V	VDD=2.5V
最小出力電圧	VCL	-	-	0.4	V	ISDA=3mA, ISCL=3mA
〔デバイス全体〕						
VDD パワーON リセット 起動電圧	Vdet1	1.75	1.9	2.05	V	
REFIN 低電圧保護電圧	Vdet2	1.75	1.9	2.05	V	
SEL 切替時間 *1	tSEL	-	0.3	1.0	usec	
回路電流	ICC	-	6	-	mA	

※耐放射線設計は行っておりません。

*1 SEL 切替時間タイミングを以下に示します。

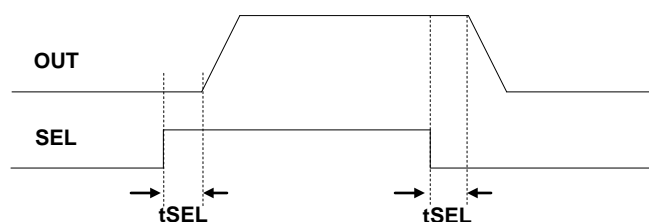
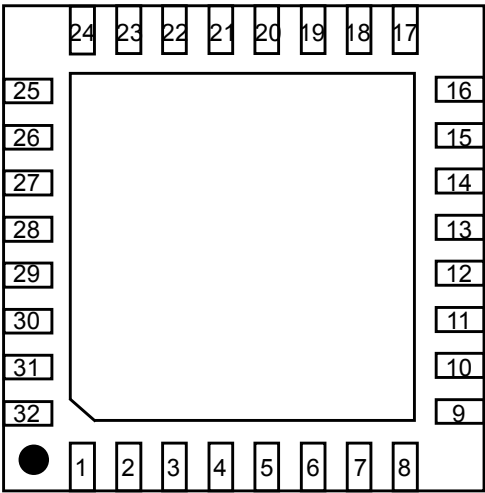


Fig.1 SEL 切替時間タイミング

●ピン配置図



●ブロック図

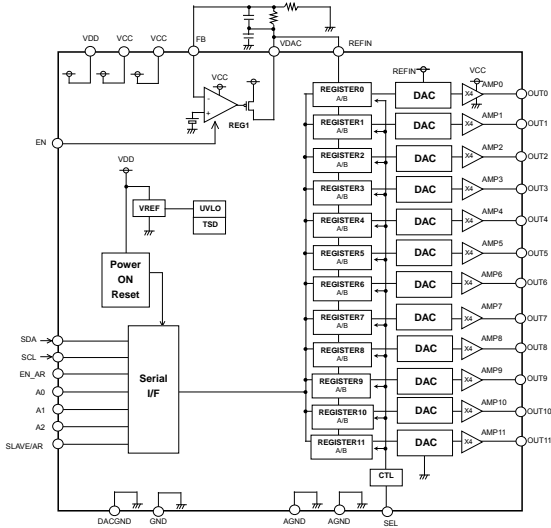


Fig.2 ピン配置図 & ブロック図

●ピン配置及び機能

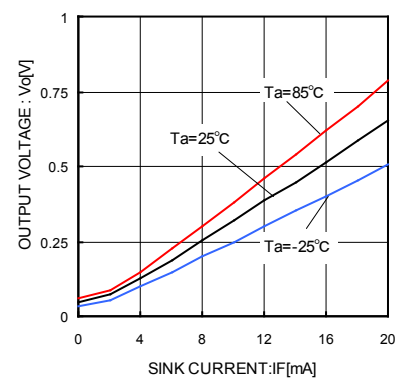
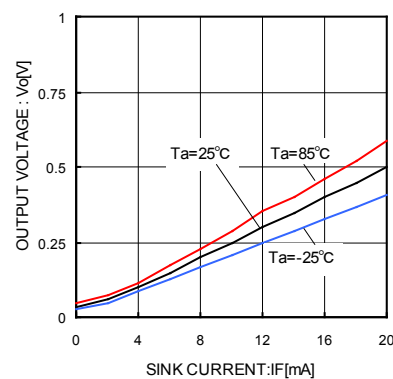
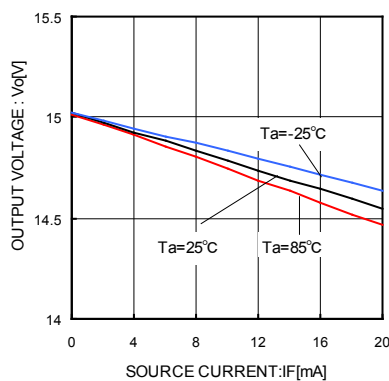
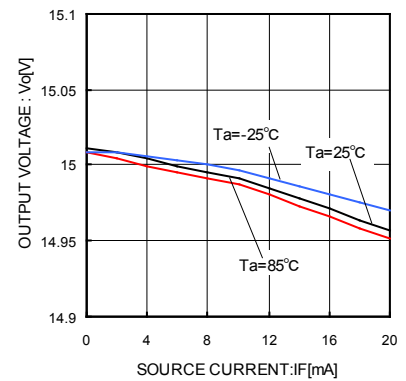
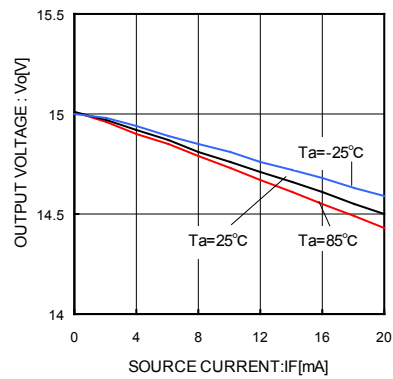
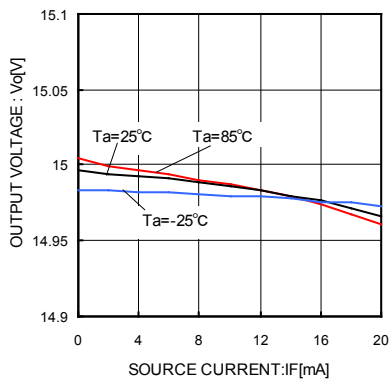
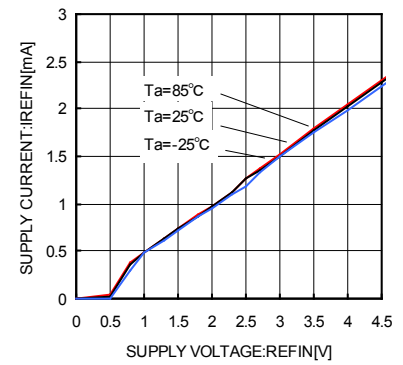
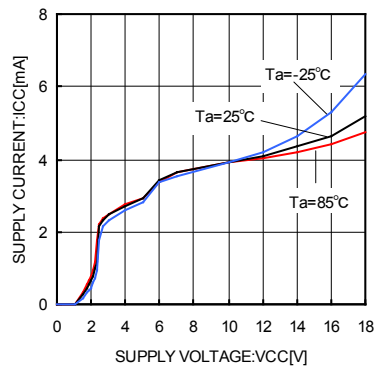
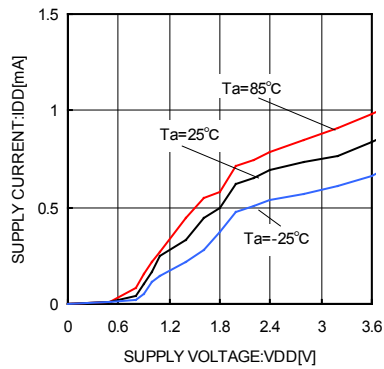
PIN No.	端子名	機能	PIN No.	端子名	機能
1	GND	GND 入力	17	OUT9	階調出力端子
2	A0	デバイスアドレス切り替え端子	18	OUT8	階調出力端子
3	A1	ワードアドレス切り替え端子	19	OUT7	階調出力端子
4	A2	ワードアドレス切り替え端子	20	OUT6	階調出力端子
5	SDA	シリアルデータ入力端子	21	OUT5	階調出力端子
6	SCL	シリアルクロック入力端子	22	OUT4	階調出力端子
7	EN	VDAC イネーブル端子	23	OUT3	階調出力端子
8	EN_AR	オートリードイネーブル端子	24	OUT2	階調出力端子
9	VDD	ロジック電源入力	25	OUT1	階調出力端子
10	SLAVE/AR	スレーブ/オートリード切替端子	26	OUT0	階調出力端子
11	SEL	REGISTER A/B 選択端子	27	N.C.	-
12	TEST	テストモード用端子 *	28	VCC	電源入力
13	DACGND	DAC 用 GND 入力	29	N.C.	-
14	AGND	バッファアンプ GND 入力	30	REFIN	DAC 基準電圧入力端子
15	OUT11	階調出力端子	31	VDAC	DAC 電圧出力
16	OUT10	階調出力端子	32	FB	フィードバック端子

*12pin TEST 端子は通常使用時 OPEN もしくは GND に接続してください。

●各ブロック動作説明

- ・ REG
DAC の基準電圧を設定するためのレギュレータブロックです。
VDAC にはイネーブル機能があり、EN=Low にすることでシャットダウン, EN=High にすることで FB 電圧と外部の抵抗により VDAC 電圧を設定できます。このとき、VDAC 電圧<4.5V(最大動作電圧)になるように設定してください。
*VDAC 端子と REFIN 端子をショートして使用する場合は、REFIN の動作条件を満たすように、VDAC 電圧を設定してください。
- ・ DAC Control
Register に読み込んだ 10bit デジタル信号を電圧に変換します。
- ・ Amp
DAC Control より出力された電圧を 4 倍アンプにて出力します。
低電圧誤動作防止回路、温度保護回路動作時は、出力は Hi-z となります。
- ・ Power On Reset
デジタル電源 DVCC 投入時、リセット信号を発生させ、シリアル I/F、及び各レジスタの初期化を行います。
- ・ VREF
内部の基準電圧を生成するブロックです。
- ・ TSD(Thermal Shut Down)
IC の熱破壊・熱暴走を防止するために、チップ温度が約 175°C以上になると出力が OFF します。また、一定温度に戻ると復帰します。
ただし、温度保護回路は本来 IC 自身を保護する目的で内蔵しておりますので、ジャンクション温度 150°C未満での熱設計をお願いします。
- ・ Register
Serial I/F によって入力されたシリアル信号(10bit の階調電圧値)を Register アドレスごとに保持します。Power On Reset によるリセット信号によってデータは初期化されます。
また、SEL 端子によりレジスタの選択が可能です。
SEL=Low の時、REGISTER A が DAC に接続され、SEL=High の時、REGISTER B が DAC に接続されます。
- ・ Serial I/F
2 線シリアル(SDA, SCL)形式の I/F です。階調電圧、Register アドレスを設定することができます。

● 参考データ



●参考データ

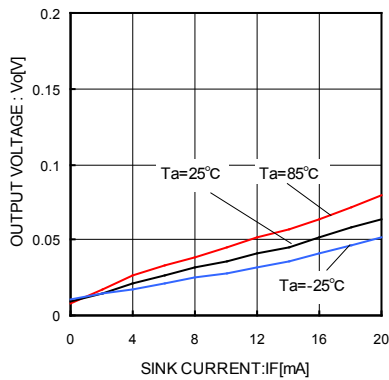


Fig.12 出力 LOW 電圧 (OUT6)

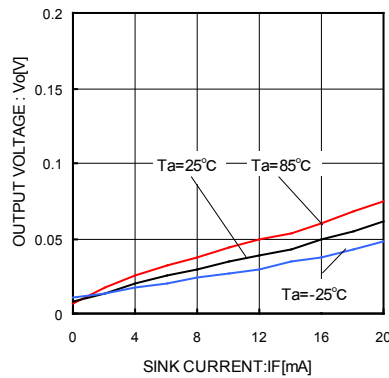


Fig.13 出力 LOW 電圧 (OUT11)

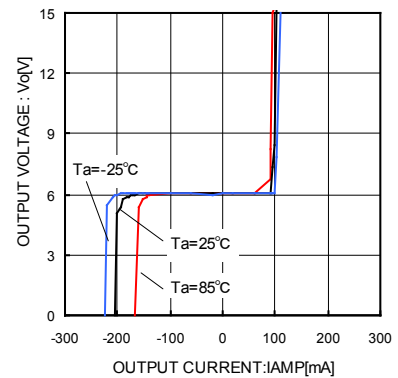


Fig.14 出力電流能力 (OUT0)

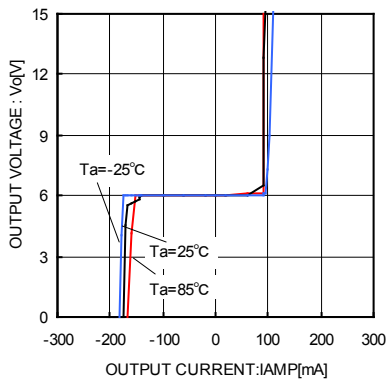


Fig.15 出力電流能力 (OUT1)

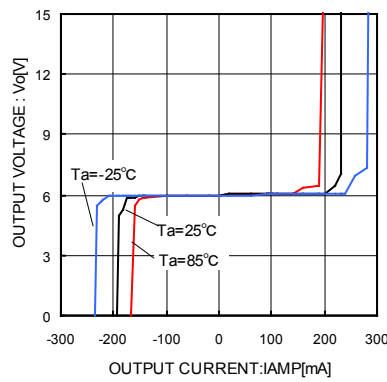


Fig.16 出力電流能力 (OUT6)

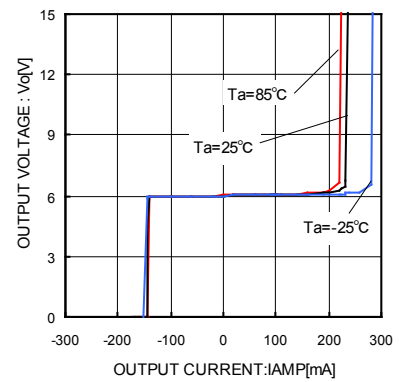
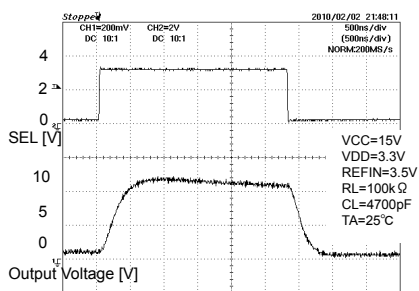
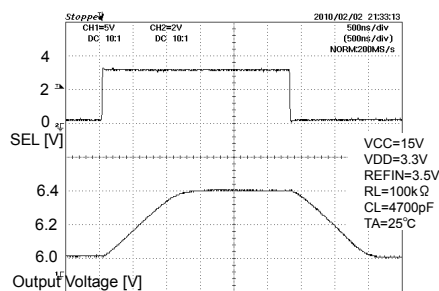
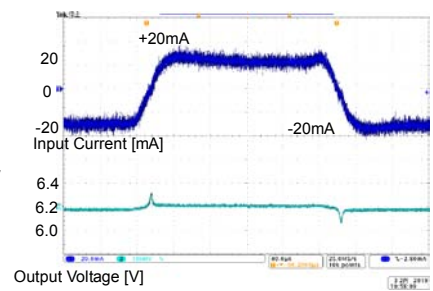
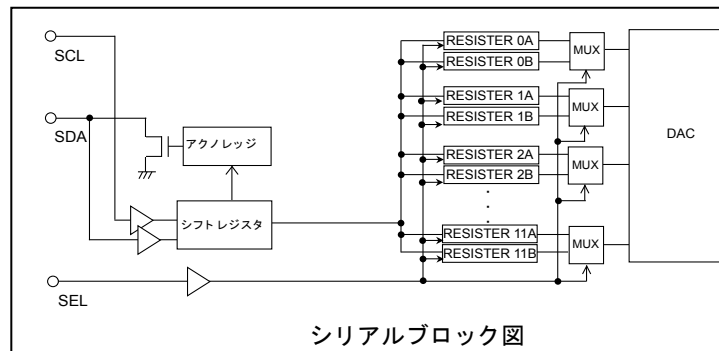


Fig.17 出力電流能力 (OUT11)

Fig.18 スルーレート波形
(大振幅)Fig.19 スルーレート波形
(小信号)

●シリアル通信

シリアルデータコントロール部は、SDA, SCL の各端子からのデータを保持するレジスタとレジスタの出力を受け各部に調整電圧を与える DAC 回路から構成されます。



●出力電圧設定モード

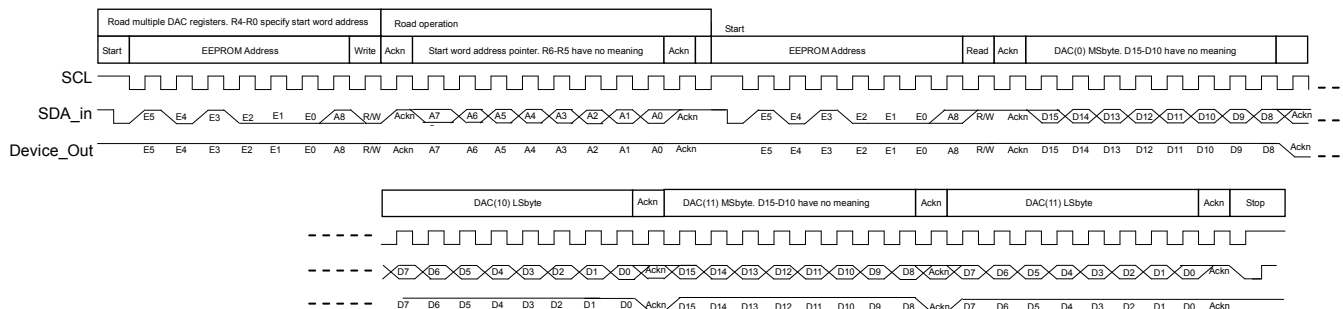
①Auto Read MODE

オートリード機能により、I²C BUS I/F 外部EEPROMの自動読み込みが可能です。
 オートリードトリガ信号が入力されると、EEPROM より自動読み込みを開始します。
 I²C BUS タイミングはタイミング規定(P13)のFAST-MODEとなります。
 EEPROM デバイスアドレスは 1010_00A となります。(A はワードアドレスビット)
 A1, A2 は EEPROM ワードアドレス設定端子となります。
 A1, A2 = L, L の時、EEPROM のワードアドレス 0 から 47 までを読み込みます。
 全レジスタにデータを読み込み後、各出力が一斉に出力を開始します。VCC 投入から出力開始までは 0V 出力となります。

A2	A1	RESISTER A		RESISTER B	
		読み込み開始 ワードアドレス	読み込み開始 ワードアドレス	読み込み終了 ワードアドレス	読み込み終了 ワードアドレス
L	L	0(000h)	23(017h)	24(018h)	47(02Fh)
L	H	128(080h)	151(094h)	152(095h)	175(0AFh)
H	L	256(100h)	279(117h)	280(118h)	303(12Fh)
H	H	361(169h)	384(180h)	405(195h)	428(1ACH)

モード設定

- ・ SLAVE/AR = High



- *1 レジスタへのデータ書き込みは Register0A~11A, 0B~11B の順で行なわれます。
- *2 SLAVE/AR = High に設定することによりオートリードモードで動作します。
 VDD 入力後のオートリード待機状態ではスレーブ信号は受け付けません。
 オートリードによるデータ読み込み完了後はスレーブモードに切り替わります。
- *3 オートリード動作中は他のコマンドを受け付けません。
- *4 オートリードモードは 1Kbit, 2Kbit, 4Kbit の EEPROM に対応しています。

<オートリードトリガ信号について>

(1) VDD 電源入力によりオートリード開始する場合

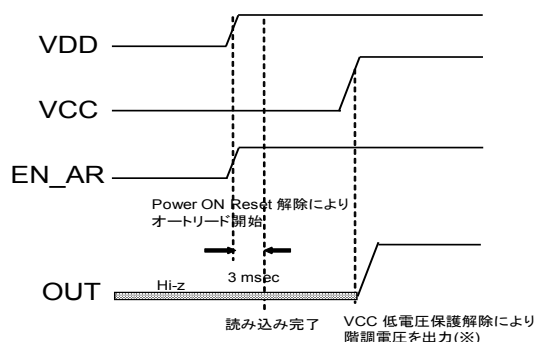
Power ON リセット解除によりオートリードを開始します。

階調出力電圧は VCC 電圧及び REFIN 電圧入力後、レジスタの設定に従った電圧を一斉に出力します。(※)

オートリードによるデータ読み込み時間は 3 msec となります。その間、EN_AR=High を保持してください。

設定

- ・ SLAVE/AR = High
- ・ EN_AR 端子と VDD 端子をショートした状態で VDD 投入



(※)読み込み完了後、
VCC を投入した場合

(2) EN_AR によりオートリード開始する場合

EN_AR=High とすることによりオートリードを開始します。

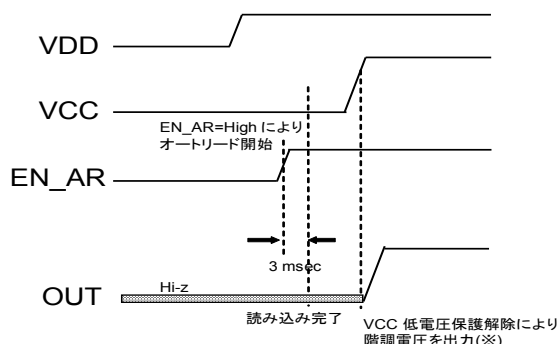
EN_AR=High とするタイミングにより任意にオートリードタイミングを設定できます。

階調出力電圧は VCC 電圧及び REFIN 電圧入力後、レジスタの設定に従った電圧を一斉に出力します。

オートリードによるデータ読み込み時間は 3msec となります。その間、EN_AR=High を保持してください。

設定

- ・ SLAVE/AR = High
- ・ EN_AR = Low ⇒ High



(※)読み込み完了後、
VCC を投入した場合

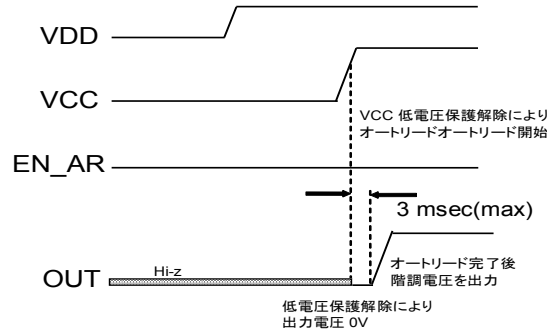
(3) VCC 電源入力によりオートリード開始する場合

VCC 低電圧保護が解除されたタイミングでオートリードを開始します。

階調出力電圧はオートリード完了後、レジスタの設定に従った電圧を一斉に出力します。

設定

- SLAVE/AR = High
- EN_AR = Low



*オートリードによるデータ読み込み時間は 3 msec(max)となります。

*VCC 電圧入力によるオートリード開始は、VDD 電圧入力後一回目のオートリード動作の場合のみ有効となります。

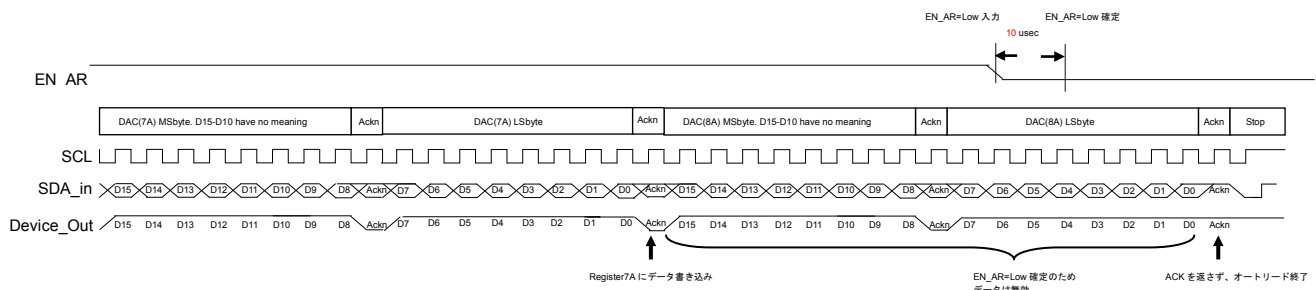
<データリフレッシュについて>

データリフレッシュ(データの再読み込み)を行うには EN_AR を Low→High とすることで EEPROM より再度オートリードを行い、データを読み込みます。EN_AR 論理の確定には 10usec のホールド時間が必要です。

オートリードによるデータ読み込み時間は 3 msec となります。その間、EN_AR=High を保持してください。

<オートリード動作中に EN_AR=Low を入力した場合>

オートリード動作中に EN_AR=Low を入力した場合、D15-D0 までの入力が完了し、ACK を返したレジスタに対しては入力データが書き込まれます。EN_AR=Low が確定したときに読み込み途中のデータ及びそれ以降のデータは無効となります。EN_AR 論理の確定には 10usec のホールド時間が必要です。



②SLAVE MODE

I²C BUSにより、データを指定されたアドレスのレジスタに書き込みます。

I²C BUSからレジスタへの書き込みモードとして、(i)シングルモード, (ii)マルチモードがあります。

シングルモードでは指定された 1 つのレジスタにデータを書き込みます。

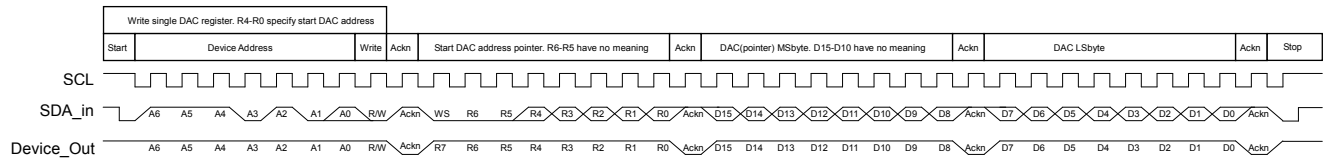
マルチモードでは 2Byte 目で指定されたレジスタをスタートアドレスとして、複数のデータを入力することにより、連続してデータの書き込みを行なうことができます。

シングルモード・マルチモードの設定は STOP ビットの有無により設定できます。

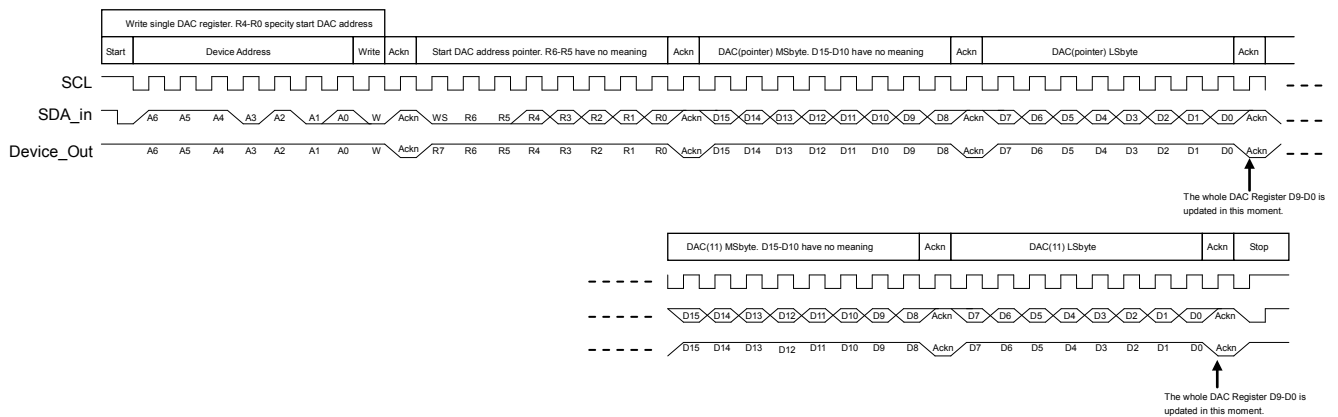
モード設定

- SLAVE/AR = Low
- R/W = Low(1byte, 8bit 目)

(i)シングルモード タイミングチャート



(ii)マルチモード タイミングチャート



*レジスタへのデータ書き込みは Register0A~11A, 0B~11B の順で行なわれます。

●Double Register 切替機能

SEL 端子の High/Low により REGISTER A もしくは REGISTER B を切り替えることができます。

そのとき、SEL 端子の切り替えから出力(OUT)の変化開始まで 2.0μsec(max)かかります。

SEL=Low の時、REGISTER A を DAC に接続します。

SEL=High の時、REGISTER B を DAC に接続します。

●REGISTER ADDRESS

デバイスアドレス A6~A1 は、IC 固有の値となっております。(A6~A0) =111010(A0)と設定してください。

A0 は外部より設定可能です。内部でプルダウンされていますので、オープン状態で"0"となります。"1"に設定する場合は VDD に接続してください。

レジスタ名	レジスタアドレス					初期値	レジスタ名	レジスタアドレス					初期値
	R4	R3	R2	R1	R0			R4	R3	R2	R1	R0	
Resister 0 A	0	0	0	0	0	000h	Resister 0 B	1	0	0	0	0	000h
Resister 1 A	0	0	0	0	1	000h	Resister 1 B	1	0	0	0	1	000h
Resister 2 A	0	0	0	1	0	000h	Resister 2 B	1	0	0	1	0	000h
Resister 3 A	0	0	0	1	1	000h	Resister 3 B	1	0	0	1	1	000h
Resister 4 A	0	0	1	0	0	000h	Resister 4 B	1	0	1	0	0	000h
Resister 5 A	0	0	1	0	1	000h	Resister 5 B	1	0	1	0	1	000h
Resister 6 A	0	0	1	1	0	000h	Resister 6 B	1	0	1	1	0	000h
Resister 7 A	0	0	1	1	1	000h	Resister 7 B	1	0	1	1	1	000h
Resister 8 A	0	1	0	0	0	000h	Resister 8 B	1	1	0	0	0	000h
Resister 9 A	0	1	0	0	1	000h	Resister 9 B	1	1	0	0	1	000h
Resister 10 A	0	1	0	1	0	000h	Resister 10 B	1	1	0	1	0	000h
Resister 11 A	0	1	0	1	1	000h	Resister 11 B	1	1	0	1	1	000h

レジスタアドレスは 2byte 目の下位 5 bit(R4~R0)を使用します。R6~R5 は通常 0 に設定してください。

●階調出力設定

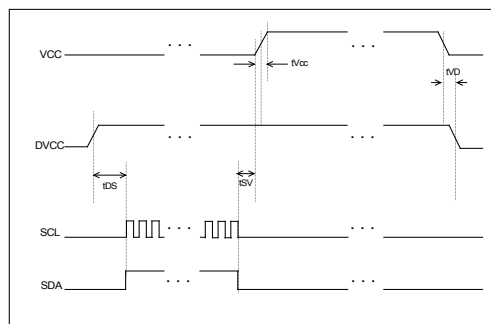
階調出力電圧(OUT0~OUT11)と DAC 設定値の関係は、式 (1) のようになります。

$$\text{出力電圧(OUT0~OUT11)} = \{(\text{DAC 設定値} + 1) / 1024\} \times \text{REFIN} \times 4 \quad \dots (1)$$

ただし、出力電圧特性は設定電圧に関わらず P2 に示す電気的特性となります。

●電源シーケンス

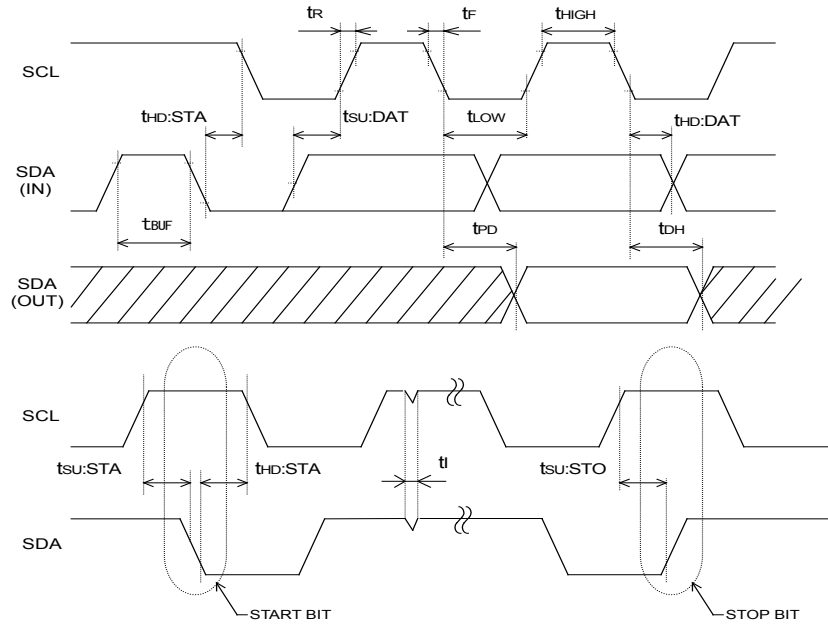
ロジック回路の論理不定による誤動作防止のため、ロジック電源 VDD は電源 VCC より先に投入してください。シリアルデータは、Power on Reset 解除後に入力してください。電源を切断する場合、VCC→VDD の順に切断してください。



電源シーケンス図

●電源シーケンス規格値

Parameter	Symbol	LIMIT			Unit	Condition
		Min.	Typ.	Max.		
シリアル入力タイミング	tDS	100	-	-	us	
VCC 投入タイミング	tSV	-	10	-	us	
電源 OFF タイミング	tVD	0	10	-	us	
VCC(REFIN)立ち上げ時間	tVCC	3	-	-	ms	

●I²Cタイミング

※SDA は SCL の立上りでラッチされます。

Fig.21 I2C タイミング

●タイミング規定

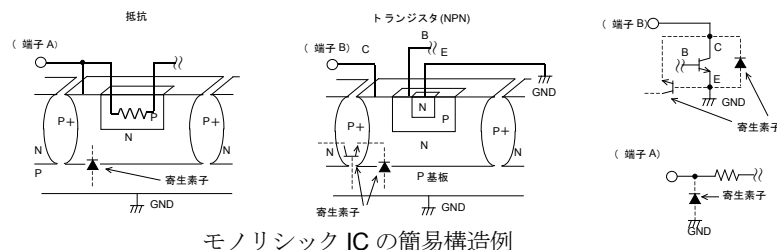
Parameter	Symbol	STANDARD-MODE			FAST-MODE			Unit
		Min.	Typ.	Max.	Min.	Typ.	Max.	
Auto Read SCL 周波数	f ASCL	—	—	—	150	275	400	kHz
SCL 周波数	f SCL	—	—	100	—	—	400	kHz
SCL"H"時間	tHIGH	4.0	—	—	0.6	—	—	us
SCL"L"時間	tLOW	4.7	—	—	1.2	—	—	us
立上り時間	tR	—	—	1.0	—	—	0.3	us
立下り時間	tF	—	—	0.3	—	—	0.3	us
スタート条件 ホールド時間	tHD:STA	4.0	—	—	0.6	—	—	us
スタート条件セット アップ時間	tSU:STA	4.7	—	—	0.6	—	—	us
SDA ホールド時間	tHD:DAT	200	—	—	100	—	—	ns
SDA セットアップ時間	tSU:DAT	200	—	—	100	—	—	ns
アクノレージ遅延時間	tPD	—	—	0.9	—	—	0.9	us
アクノレージ ホールド時間	tDH	—	0.1	—	—	0.1	—	us
ストップ条件 セットアップ時間	tSU:STO	4.0	—	—	0.6	—	—	us
バス開放時間	tBUF	4.7	—	—	1.2	—	—	us
ノイズスパイク幅	ti	—	0.1	—	—	0.1	—	us

●入出力等価回路図

2.A0, 3.A1, 4.A2, 10.SLAVE/AR, 12.TEST	5.SDA, 6.SCL	7.EN, 8.EN_AR, 11.SEL
15.OUT11, 16.OUT10, 17.OUT9, 18.OUT8 19.OUT7, 20.OUT6, 21.OUT5, 22.OUT4 23.OUT3, 24.OUT2, 25.OUT1, 26.OUT0	30.REFIN	31.VDAC
32.FB		

●使用上の注意

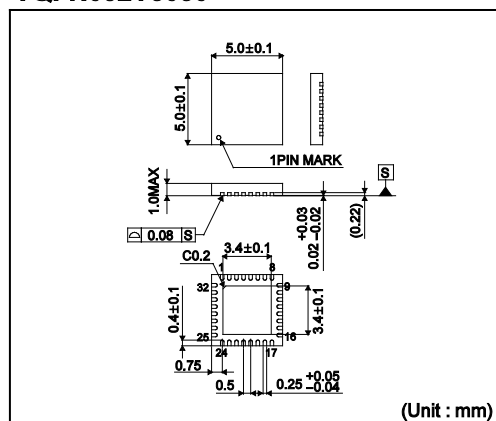
- 1) 絶対最大定格について
印加電圧及び動作温度範囲等の絶対最大定格を超えた場合、破壊の可能性があります。破壊した場合、ショートモードもしくはオープンモード等、特定できませんので絶対最大定格を超えるような特殊モードが想定される場合、ヒューズ等、物理的な安全な対策を施すようお願い致します。
- 2) GND 電位について
GND 端子の電位はいかなる動作状態においても、最低電位になるようにしてください。
- 3) 熱設計について
実際の使用状態での許容損失(Pd)を考え、十分マージンを持った熱設計を行ってください。
- 4) 端子間ショートと誤装着について
セット基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けした場合、IC が破壊する恐れがあります。また出力間や出力と電源-GND 間に異物が入るなどしてショートした場合についても破壊の可能性があります。
- 5) 強電磁界中での動作について
強電磁界中の御使用では、誤動作をする可能性がありますので、御注意ください。
- 6) セット基板での検査について
セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組み立て工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。
- 7) GND 配線パターンについて
小信号 GND と大電流 GND がある場合、大電流 GND パターンと小信号 GND パターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号 GND の電圧を変化させないように、セットの基準点で一点アースすることを推奨します。外付部品の GND の配線パターンを変動しないよう注意してください。
- 8) 本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基盤を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。
例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、端子電圧と GND 電圧が逆転することで寄生ダイオードやトランジスタが動作します。
IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND(P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分注意してください。



- 9) VDD, VCC 電圧、負荷の急峻な変動について
入力電圧変動が非常に急峻な場合、出力トランジスタに MOS を使用しているため大電流を誘起する可能性があります。その場合は変動のスルーレートを最大定格である $tr \geq 1ms$ になるようアプリケーションでの対応をお願い致します。過渡変動を含め実アプリケーションにて十分な検証のうえ、外付け部品の定数を決定してください。
- 10) 温度保護回路について
IC を熱破壊から防ぐための温度保護回路を内蔵しております。許容範囲損失範囲内でご使用いただきますが、万が一許容損失を超えた状態が継続すると、接合部温度 T_j が上昇し温度保護回路が動作し出力パワー素子が OFF します。その後接合部温度 T_j が低下すると回路は自動で復帰します。
なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計等は、絶対に避けてください。
- 11) セット基板での検査について
設置基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに、必ず放電を行ってください。また検査工程での治具への着脱時には、必ず電源をオフにしてから接続し検査を行い、電源をオフにしてから取りはずしてください。さらに静電気対策として、組み立て工程にはアースを施し、運搬や保存の際には十分ご注意ください。
- 12) ラッシュカレントについて
複数電源を持つ IC では電源投入順序、遅れにより、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、GND パターン配線の幅、引き回しに注意してください。

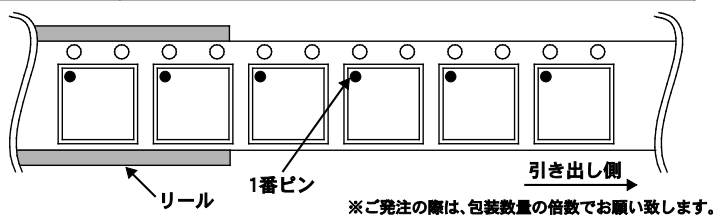
●発注形名セレクション

B	D	8	1	4	9	M	U	V	-	E	2
ローム形名		品番				パッケージ MUV: VQFN032V5050				包装、フォーミング仕様 E2: リール状エンボステーパーピング	

VQFN032V5050

＜包装仕様＞

包装形態	エンボステーピング
包装数量	2500pcs
包装方向	E2 (リールを左手に持ち、右手でテープを引き出したときに) 製品の1番ピンが左上にくる方向



ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂ 等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
 - ⑦はんだ付けの後に洗浄を行わない場合（無洗浄タイプのフラックスを使用された場合も、残渣の洗浄は確実にを行うことをお勧め致します）、又ははんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合。
 - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。
その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ①潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ②推奨温度、湿度以外での保管
 - ③直射日光や結露する場所での保管
 - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。