

TFT-LCD 車載パネル用電源 IC シリーズ

DAC 内蔵階調調電圧発生 IC

BD81849MUV-C

概要

DAC 内蔵階調調電圧発生 IC BD81849MUV-C は I2C BUS コントロールによる設定値制御、高精度 10bit DAC、Buffer AMP (12ch) を 1chip に内蔵しています。また、EEPROM Auto-read 機能を搭載しております。

特長

- AEC-Q100 対応 (Note 1)
- 10bit DAC 内蔵
- DAC 出力 Buffer AMP (12ch)
- Double Register 切替え機能 (SEL)
- I2C BUS コントロール (SDA, SCL)
STANDARD-MODE, FAST-MODE 対応
- EEPROM Auto-read 機能
- 保護機能:
 - 低電圧誤動作防止回路 (UVLO)
 - 過電圧保護回路 (OVP)
 - 温度保護回路 (TSD)
 - 電源 ON リセット回路

(Note 1) Grade 2

用途

液晶パネルを使用するカーナビ、車載パネル
及び車載計器パネル向け

基本アプリケーション回路

(TOP VIEW)

重要特性

- VDD 入力範囲: 2.1V~3.6V
- VCC 入力範囲: 10.0V~18.0V
- 動作温度範囲: -40°C~+105°C

特殊特性

- FB 出力電圧精度: $\pm 2\%$ ($T_a = -25^\circ\text{C} \sim +105^\circ\text{C}$)
- DAC 出力電圧精度: $\pm 200\text{mV}$ ($T_a = -25^\circ\text{C} \sim +105^\circ\text{C}$)

パッケージ

VQFN32SV5050

W(Typ) x D(Typ) x H(Max)
5.0mm x 5.0mm x 1.0mm

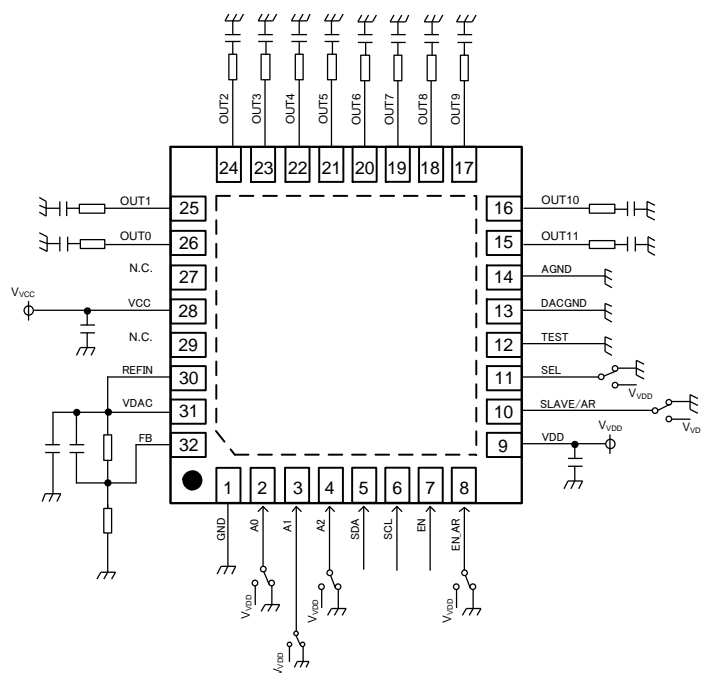
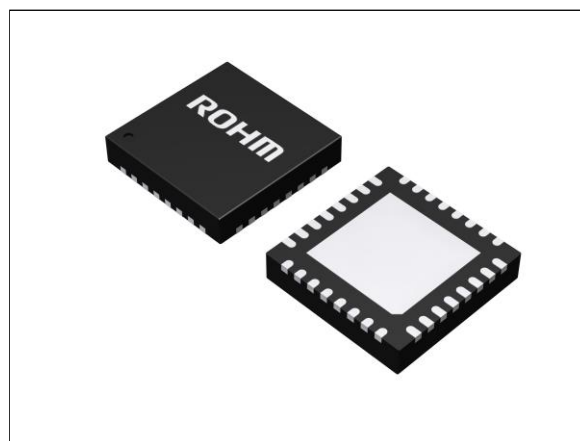


Figure 1. Application Circuit

目 次

概要	1
特長	1
用途	1
重要特性	1
特殊特性	1
パッケージ	1
基本アプリケーション回路	1
端子配置図	3
端子説明	3
ブロック図	4
各ブロック動作説明	5
絶対最大定格	6
熱抵抗 (Note 3)	6
推奨動作条件	7
電気的特性	8
特性データ (参考データ)	10
応用回路例	15
アプリケーション回路部品リスト	15
シリアル通信	16
Double Register 切替え機能	16
階調出力電圧設定	16
出力電圧設定モード	17
REGISTER アドレス	22
電源シーケンス	23
I2C BUS コントロール タイミングチャート	24
アプリケーション部品選定方法	25
PCB レイアウトの注意点	25
入出力等価回路図	26
使用上の注意	29
発注形名情報	31
標印図	31
外形寸法図と包装・フォーミング仕様	32
改訂履歴	33

端子配置図 (TOP VIEW)

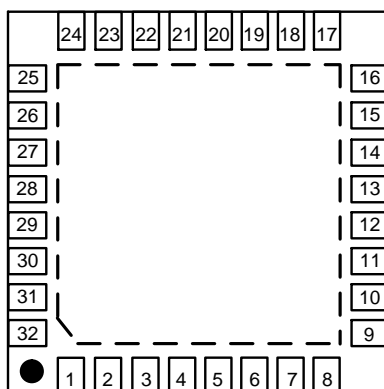


Figure 2. Pin Configuration

端子説明

No.	端子名	機能
1	GND	GND 入力
2	A0	デバイスアドレス切替え端子
3	A1	ワードアドレス切替え端子
4	A2	ワードアドレス切替え端子
5	SDA	シリアルデータ入力端子
6	SCL	シリアルクロック入力端子
7	EN	VDAC イネーブル端子
8	EN_AR	Auto-read イネーブル端子
9	VDD	ロジック電源入力
10	SLAVE/AR	スレーブ/Auto-read 切替え端子
11	SEL	REGISTER A/B 選択端子
12	TEST	テストモード用端子 (Note 2)
13	DACGND	DAC 用 GND 入力
14	AGND	バッファアンプ GND 入力
15	OUT11	階調出力電圧端子
16	OUT10	階調出力電圧端子
17	OUT9	階調出力電圧端子
18	OUT8	階調出力電圧端子
19	OUT7	階調出力電圧端子
20	OUT6	階調出力電圧端子
21	OUT5	階調出力電圧端子
22	OUT4	階調出力電圧端子
23	OUT3	階調出力電圧端子
24	OUT2	階調出力電圧端子
25	OUT1	階調出力電圧端子
26	OUT0	階調出力電圧端子
27	N.C.	未接続端子 (Note 2)
28	VCC	電源入力
29	N.C.	未接続端子 (Note 2)
30	REFIN	DAC 基準電圧入力端子
31	VDAC	DAC 電圧出力
32	FB	フィードバック端子

(Note 2) 通常動作時には TEST 端子は OPEN もしくは GND にしてください。未接続端子はオープン処理して使用してください。

ブロック図

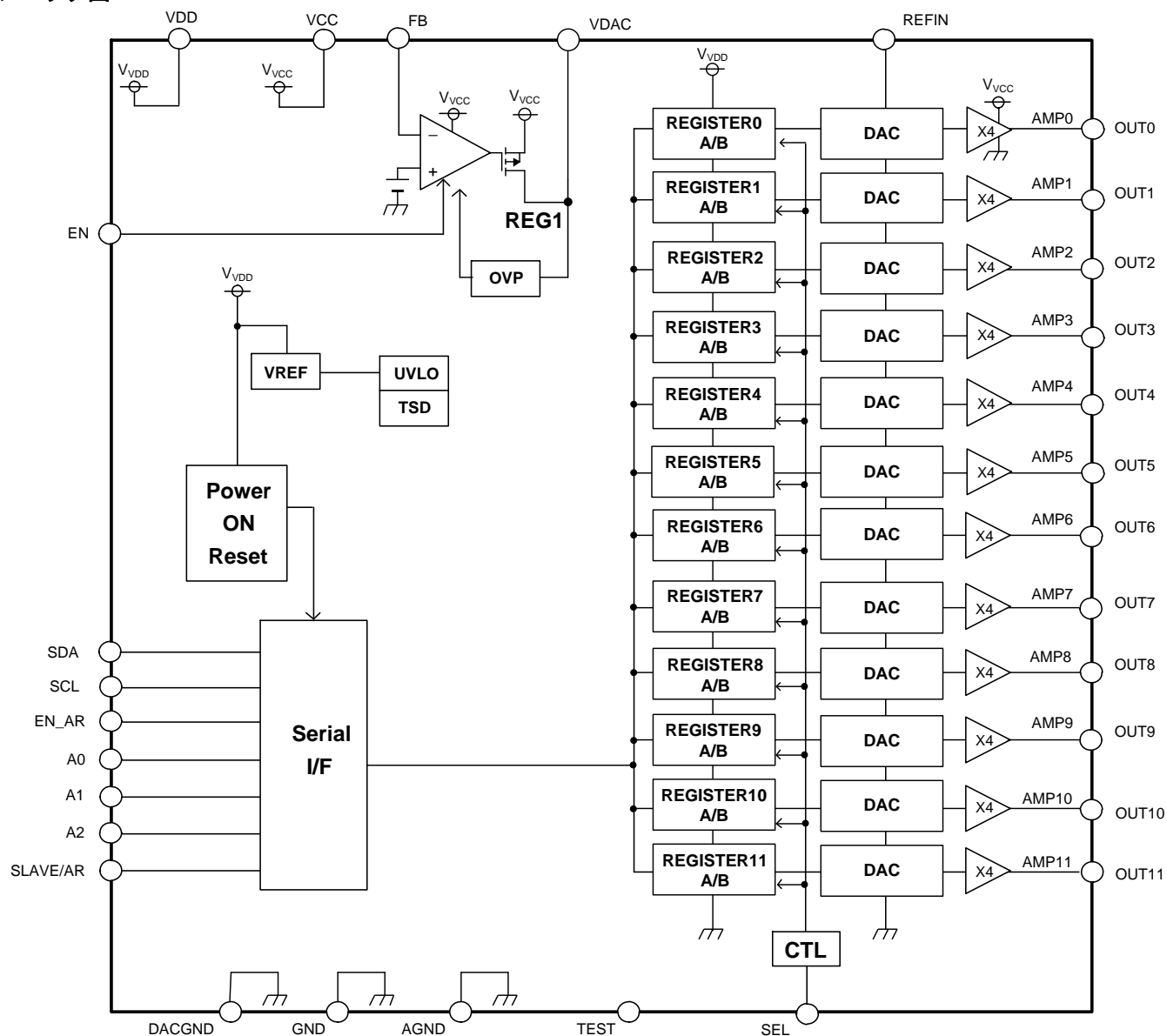


Figure 3. Block Diagram

各ブロック動作説明

1. REG1
DAC の基準電圧を設定するためのレギュレータブロックです。
VDAC にはイネーブル機能があり、EN = Low にすることでシャットダウンし、EN = High にすることで FB 電圧と外部の抵抗により VDAC 電圧を設定できます。このとき、VDAC 電圧 < 4.5V (最大動作電圧) になるように設定してください。
VDAC 端子と REFIN 端子をショートして使用する場合は、REFIN の動作条件を満たすように、VDAC 電圧を設定してください。
2. DAC
REGISTER に読み込んだ 10bit デジタル信号を電圧に変換します。
3. AMP
DAC より出力された電圧を 4 倍アンプにて出力します。
UVLO もしくは TSD が動作している場合は、出力は Hi-z となります。
4. Power ON Reset
ロジック電源 VDD 投入時、リセット信号を発生させ、Serial I/F 及び各 REGISTER の初期化を行います。
5. VREF
内部の基準電圧を生成するブロックです。
6. TSD (Thermal Shutdown)
IC の熱破壊・熱暴走を防止するために、チップ温度が約 175°C(Typ)以上になると出力が OFF します。また、一定温度に戻ると復帰します。
ただし、温度保護回路は本来 IC を保護する目的で内蔵しております。ジャンクション温度 150°C(Typ)未満での熱設計をお願いします。
7. REGISTER
Serial I/F によって入力されたシリアル信号(10bit の階調電圧値)を REGISTER アドレスごとに保持します。Power ON Reset によるリセット信号によってデータは初期化されます。
8. OVP (Over Voltage Protection)
FB 端子が GND にショートしているときの VDAC 過電圧を防ぐための機能です。
VDAC 電圧が 5.5V(Typ)以上になると、REG レギュレータを OFF することで過電圧による IC の破壊を防ぎます。
9. Serial I/F
I2C BUS コントロール(SDA, SCL)形式のインタフェースです。階調出力電圧、REGISTER アドレスを設定することができます。
10. CTL
SEL 端子により CTL ブロックを経由し REGISTER の選択が可能です。
SEL = Low の時、REGISTER A が DAC に接続され、SEL = High の時、REGISTER B が DAC に接続されます。
11. UVLO (Under Voltage Lock Out)
VDD、REFIN の低電圧保護回路です。VDD 及び REFIN 電圧が 1.9V 以上(Typ)になることで、REG1 と AMP の保護を解除し IC として動作を開始します。

絶対最大定格 (Ta = 25°C)

項目	記号	定格	単位
電源電圧	V _{VDD}	-0.3~+4.5	V
	V _{VCC}	-0.3~+19.0	V
REFIN 電圧	V _{REFIN}	-0.3~+5.0	V
DAC 基準電圧	V _{DAC}	-0.3~+7.0	V
入力電圧	V _{SEL} , V _{A0} , V _{A1} , V _{A2} , V _{EN} , V _{SLAVE/AR} , V _{EN_AR} , V _{SDA} , V _{SCL}	-0.3~+4.5	V
最高接合部温度	T _{jmax}	150	°C
保存温度範囲	T _{stg}	-55~+150	°C

注意 1 : 印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施して頂けるようご検討をお願いします。

注意 2 : 最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなど、最高接合部温度を越えないよう熱抵抗にご配慮ください。

熱抵抗 (Note 3)

項目	記号	熱抵抗(Typ)		単位
		1 層基板 (Note 5)	4 層基板 (Note 6)	
VQFN32SV5050				
ジャンクションー周囲温度間熱抵抗	θ_{JA}	138.9	39.1	°C/W
ジャンクションーパッケージ上面中心間熱特性パラメータ (Note 4)	Ψ_{JT}	11	5	°C/W

(Note 3) JESD51-2A(Still-Air) に準拠。

(Note 4) ジャンクションからパッケージ(モールド部分) 上面中心までの熱特性パラメータ。

(Note 5) JESD51-3 に準拠した基板を使用。

測定基板	基板材	基板寸法
1 層	FR-4	114.3mm x 76.2mm x 1.57mm
1 層目 (表面) 銅箔		
銅箔パターン	銅箔厚	
実装ランドパターン +電極引出し用配線	70μm	

(Note 6) JESD51-5, 7 に準拠した基板を使用。

測定基板		基板材	基板寸法		サーマルビア (Note 7)	
4 層		FR-4	114.3mm x 76.2mm x 1.6mmt		ピッチ	直径
					1.20mm	Φ0.30mm
1 層目（表面）銅箔		2 層目、3 層目（内層）銅箔		4 層目（裏面）銅箔		
銅箔パターン	銅箔厚	銅箔パターン	銅箔厚	銅箔パターン	銅箔厚	
実装ランドパターン +電極引出し用配線	70μm	74.2mm□（正方形）	35μm	74.2mm□（正方形）	70μm	

(Note 7) 貫通ビア。全層の銅箔と接続する。配置はランドパターンに従う。

推奨動作条件

項目	記号	最小	標準	最大	単位
VDD 電源電圧	V _{VDD}	2.1	-	3.6	V
VCC 電源電圧	V _{VCC}	10	-	18	V
REFIN 電圧	V _{REFIN}	2.1	-	4.5	V
DAC 基準電圧	V _{DAC}	2.1	-	4.5	V
入力電圧	V _{SEL} , V _{EN} , V _{EN_AR} , V _{SDA} , V _{SCL}	-0.1	-	+3.6	V
	V _{A0} , V _{A1} , V _{A2} , V _{SLAVE/AR}	-0.1	-	V _{VDD}	V
出力電流能力 (Note 8) (OUT0)	I _{OA}	-40	-	-	mA
出力電流能力 (Note 8) (OUT1~OUT5, OUT7~OUT10)	I _{OB}	-20	-	+20	mA
出力電流能力 (Note 8) (OUT6)	I _{OC}	-40	-	+40	mA
出力電流能力 (Note 8) (OUT11)	I _{OD}	-	-	40	mA
I2C BUS コントロール 周波数	f _{CLK}	-	-	400	kHz
動作温度	T _{opr}	-40	-	+105	°C

(Note 8) BD81849MUV-C への流入電流を正極性とし、BD81849MUV-C からの流出電流を負極性とします。

電氣的特性

(特に指定のない限り、Ta = 25°C, V_{VDD} = 3.3V, V_{VCC} = 15.0V, V_{REFIN} = 3.5V)

項目名	記号	規格値			単位	条件
		最小	標準	最大		
[Gamma Amplifier]						
Sink 電流能力 (OUT0)	I _{OOA}	-	-	10	mA	OUT0 = 14V に設定 OUT0 に 15V 外部印加
Sink 電流能力 (OUT1~OUT5, OUT7~OUT10)	I _{OOB}	-	-	30	mA	OUT1~OUT5, OUT7~OUT10 = 6V 設定 OUT1~OUT5, OUT7~OUT10 に 15V 外部印加
Sink 電流能力 (OUT6)	I _{OOC}	-	-	60	mA	OUT6 = 6V 設定 OUT6 に 15V 外部印加
Sink 電流能力 (OUT11)	I _{OOD}	-	-	60	mA	OUT11 = 1V 設定 OUT11 に 2V 外部印加
Source 電流能力 (OUT0)	I _{OIA}	-60	-	-	mA	OUT0 = 14V に設定 OUT0 に 13V 外部印加
Source 電流能力 (OUT1~OUT5, OUT7~OUT10)	I _{OIB}	-30	-	-	mA	OUT1~OUT5, OUT7~OUT10 = 6V 設定 OUT1~OUT5, OUT7~OUT10 に 0V 外部印加
Source 電流能力 (OUT6)	I _{OIC}	-60	-	-	mA	OUT6 = 6V 設定 OUT6 に 0V 外部印加
Source 電流能力 (OUT11)	I _{OID}	-10	-	-	mA	OUT11 = 1V 設定 OUT11 に 0V 外部印加
負荷安定度 (OUT0)	ΔV-A	-	10	70	mV	I _o = -30mA~0mA OUT0 = 6V 設定
負荷安定度 (OUT1~OUT5, OUT7~OUT10)	ΔV-B	-	10	70	mV	I _o = -15mA~+15mA OUTx = 6V 設定
負荷安定度 (OUT6)	ΔV-C	-	10	70	mV	I _o = -15mA~+15mA OUT6 = 6V 設定
負荷安定度 (OUT11)	ΔV-D	-	10	70	mV	I _o = 0mA~30mA OUT11 = 6V 設定
OUT 最大出力電圧 (OUT0)	V _{OH-A}	V _{VCC} -0.2	V _{VCC} -0.1	-	V	I _o = -30mA
OUT 最大出力電圧 1 (OUT1~OUT5, OUT7~OUT10)	V _{OH-B1}	V _{VCC} -1.2	V _{VCC} -0.75	-	V	I _o = -15mA
OUT 最大出力電圧 2 (OUT1~OUT5, OUT7~OUT10)	V _{OH-B2}	V _{VCC} -0.6	V _{VCC} -0.375	-	V	I _o = -7.5mA
OUT 最大出力電圧 (OUT6)	V _{OH-C}	V _{VCC} -0.5	V _{VCC} -0.1	-	V	I _o = -30mA
OUT 最大出力電圧 (OUT11)	V _{OH-D}	V _{VCC} -1.2	V _{VCC} -0.75	-	V	I _o = -15mA
OUT 最小出力電圧 (OUT0)	V _{OL-A}	-	0.75	1.2	V	I _o = 15mA
OUT 最小出力電圧 1 (OUT1~OUT5, OUT7~OUT10)	V _{OL-B1}	-	0.75	1.2	V	I _o = 15mA
OUT 最小出力電圧 2 (OUT1~OUT5, OUT7~OUT10)	V _{OL-B2}	-	0.375	0.6	V	I _o = 7.5mA
OUT 最小出力電圧 (OUT6)	V _{OL-C}	-	0.1	0.5	V	I _o = 30mA
OUT 最小出力電圧 (OUT11)	V _{OL-D}	-	0.1	0.2	V	I _o = 30mA
スルーレート (OUT0~OUT11)	SRx	1	4	-	V/μs	OUT0~OUT11 = No Load

電氣的特性 — 続き

(特に指定のない限り、 $T_a = 25^\circ\text{C}$, $V_{\text{VDD}} = 3.3\text{V}$, $V_{\text{VCC}} = 15.0\text{V}$, $V_{\text{REFIN}} = 3.5\text{V}$)

項目名	記号	規格値			単位	条件
		最小	標準	最大		
[REG1]						
FB 電圧 1	V _{FB1}	1.237	1.250	1.263	V	Ta = -25°C~+105°C V _{FB} = 1.3V
FB 電圧 2	V _{FB2}	1.225	1.250	1.275	V	
入力バイアス電流	I _{FB}	-1.2	+0.1	+1.2	μA	
電流能力	I _o	10	50	-	mA	
[DAC]						
積分非直線性誤差	INL	-2	-	+2	LSB	理想直線に対する誤差:00A~3F5
微分非直線性誤差	DNL	-2	-	+2	LSB	1LSB の理想増加量誤差:00A~3F5
出力電圧精度温度特性 1	V _{T1}	-200	+50	+200	mV	Ta = -25°C~+105°C
出力電圧精度温度特性 2	V _{T2}	-100	+30	+100	mV	Ta = 0°C~+75°C
[制御信号 1 SEL, EN, A0, A1, A2, SLAVE/AR, EN_AR]						
流入電流	I _{CTL}	7.0	16.5	33.0	μA	V _{SEL} , V _{EN} , V _{A0} , V _{A1} , V _{A2} , V _{EN_AR} , V _{SLAVE/AR} = 3.3V
入力電圧 1 (High)	V _{DD1_H}	V _{VDD} x 0.65	-	V _{VDD}	V	VDD 基準により決定する Ta = -40°C~+105°C
入力電圧 1 (Low)	V _{DD1_L}	0	-	V _{VDD} x 0.2	V	VDD 基準により決定する Ta = -40°C~+105°C
[制御信号 2 SDA, SCL]						
入力電圧 2 (High)	V _{DD2_H}	V _{VDD} x 0.65	-	V _{VDD}	V	VDD 基準により決定する Ta = -40°C~+105°C
入力電圧 2 (Low)	V _{DD2_L}	0	-	V _{VDD} x 0.2	V	VDD 基準により決定する Ta = -40°C~+105°C
最小出力電圧	V _{CL}	-	-	0.4	V	SDA 流入電流 = 3mA SCL 流入電流 = 3mA
[全体]						
VDD Power ON Reset 起動電圧	V _{DET1}	1.75	1.90	2.05	V	VDD UVLO 解除
REFIN UVLO 電圧	V _{DET2}	1.75	1.90	2.05	V	REFIN UVLO 解除
SEL 切替え時間 ^(Note 9)	t _{SEL}	-	0.3	1.0	μs	
VCC 回路電流	I _{VCC}	-	6	-	mA	

(Note 9) SEL 切替え時間のタイミングを以下に示します。

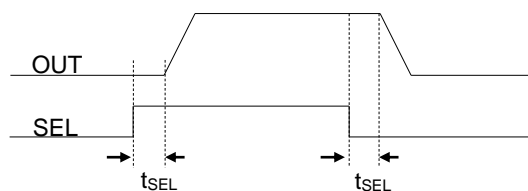


Figure 4. SEL Switching Time Timing

特性データ (参考データ)

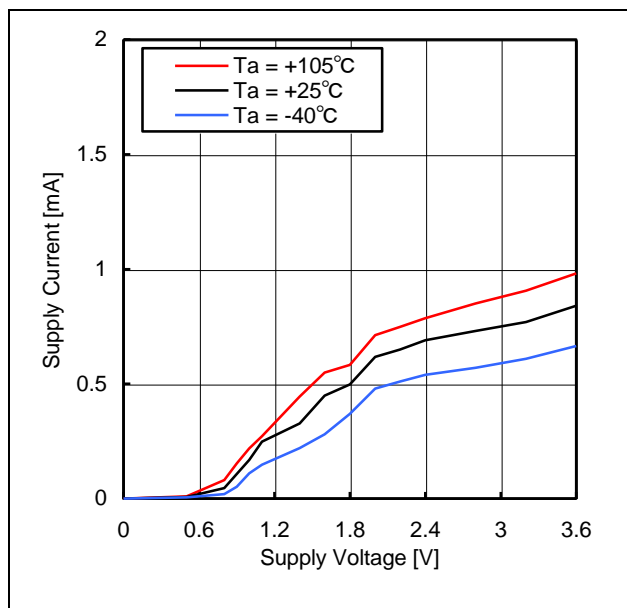
(特に指定のない限り、 $T_a = 25^\circ\text{C}$, $V_{\text{VDD}} = 3.3\text{V}$, $V_{\text{VCC}} = 15.0\text{V}$, $V_{\text{REFIN}} = 3.5\text{V}$)

Figure 5. Supply Current vs Supply Voltage (VDD pin)

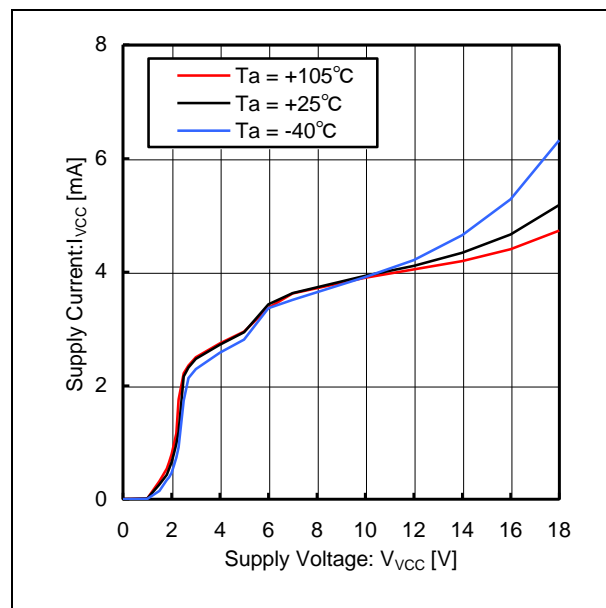
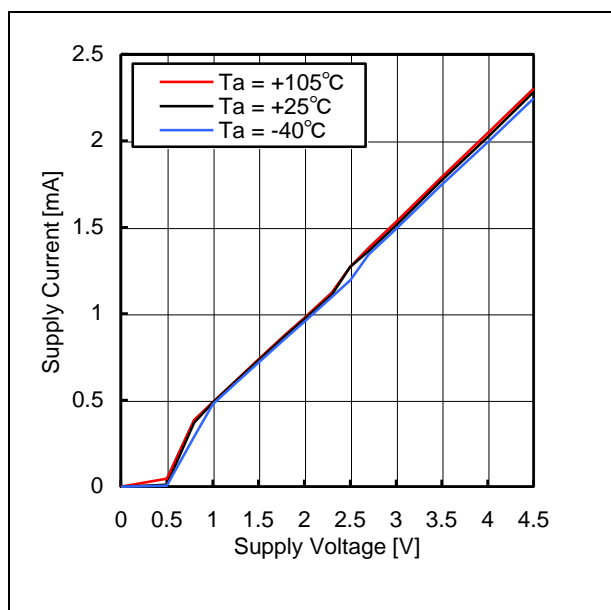
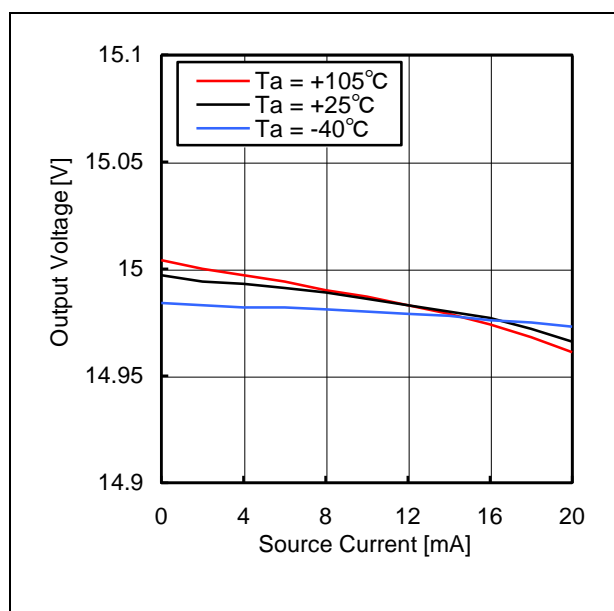
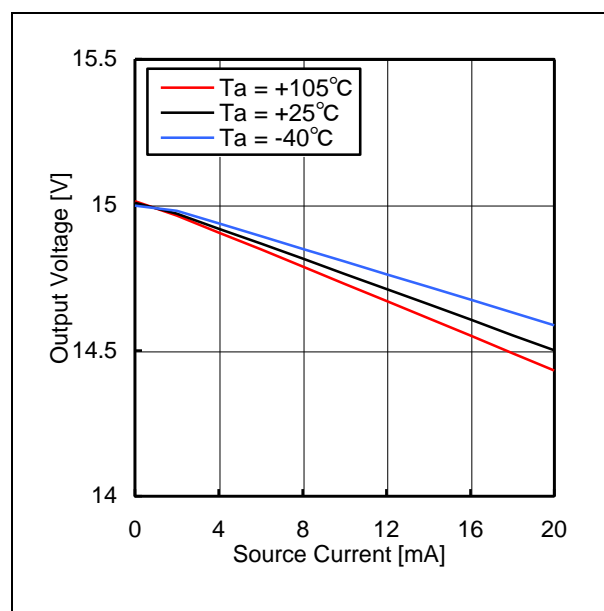
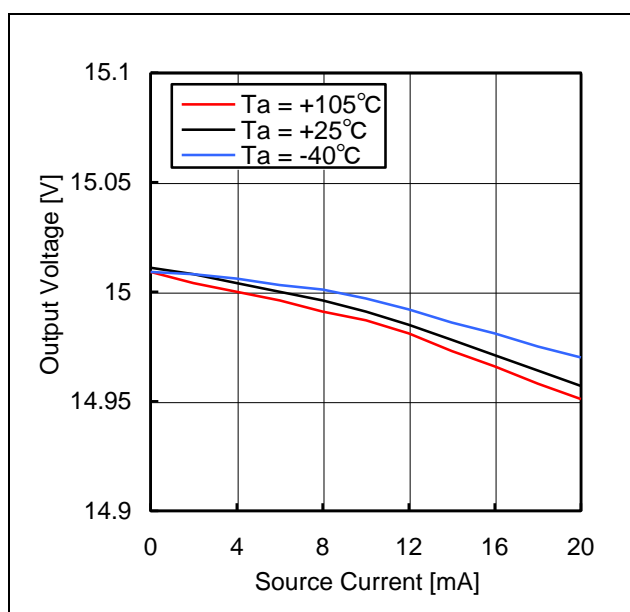
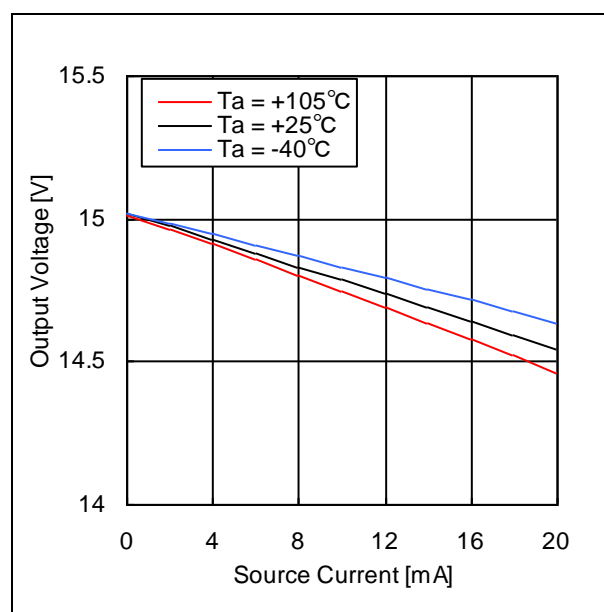
Figure 6. Supply Current: I_{VCC} vs Supply Voltage: V_{VCC} 

Figure 7. Supply Current vs Supply Voltage (REFIN pin)

特性データ (参考データ) — 続き

(特に指定のない限り、 $T_a = 25^\circ\text{C}$, $V_{\text{VDD}} = 3.3\text{V}$, $V_{\text{VCC}} = 15.0\text{V}$, $V_{\text{REFIN}} = 3.5\text{V}$)Figure 8. Output Voltage vs Source Current
(OUT0 pin, $V_{\text{REFIN}} = 4.0\text{V}$)Figure 9. Output Voltage vs Source Current
(OUT1 pin to OUT5 pin, OUT7 pin to OUT10 pin,
 $V_{\text{REFIN}} = 4.0\text{V}$)Figure 10. Output Voltage vs Source Current
(OUT6 pin, $V_{\text{REFIN}} = 4.0\text{V}$)Figure 11. Output Voltage vs Source Current
(OUT11 pin, $V_{\text{REFIN}} = 4.0\text{V}$)

特性データ (参考データ) — 続き

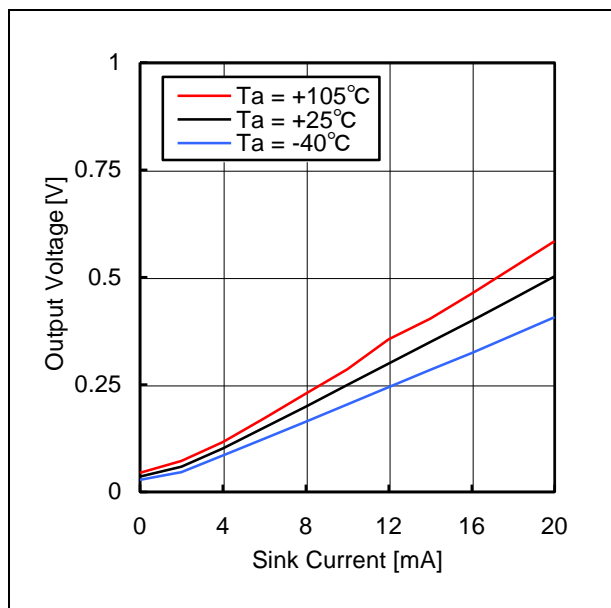
(特に指定のない限り、 $T_a = 25^\circ\text{C}$, $V_{\text{VDD}} = 3.3\text{V}$, $V_{\text{VCC}} = 15.0\text{V}$, $V_{\text{REFIN}} = 3.5\text{V}$)

Figure 12. Output Voltage vs Sink Current (OUT0 pin)

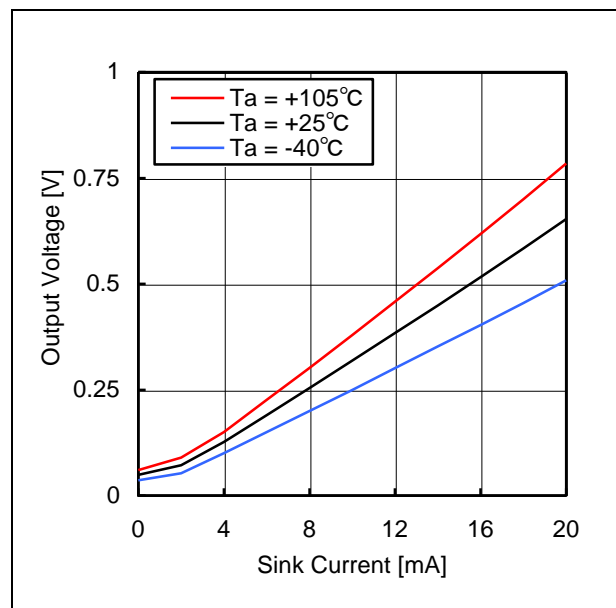


Figure 13. Output Voltage vs Sink Current (OUT1 pin to OUT5 pin, OUT7 pin to OUT10 pin)

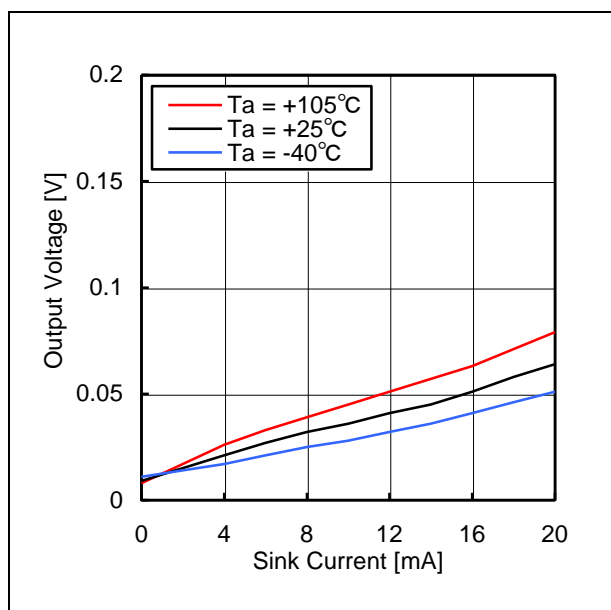


Figure 14. Output Voltage vs Sink Current (OUT6 pin)

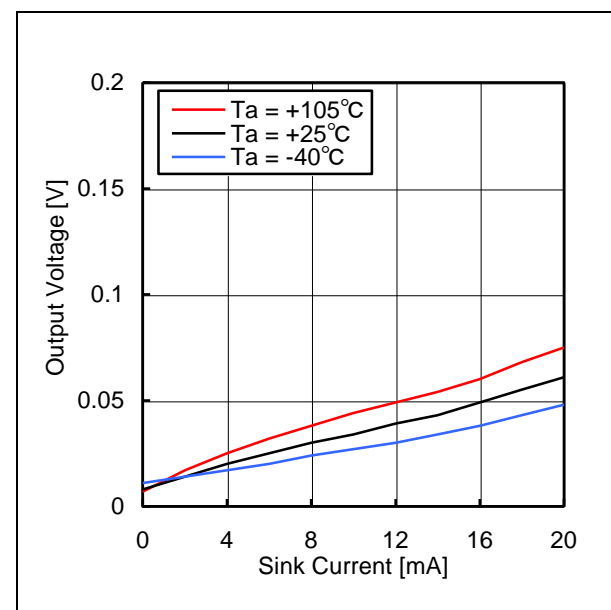
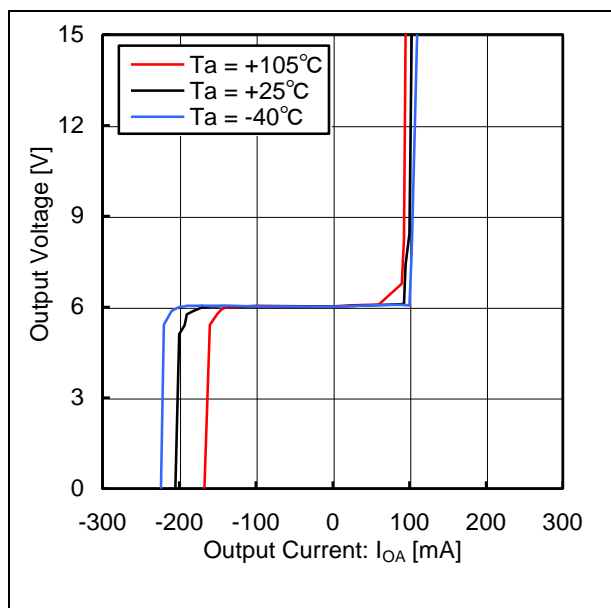
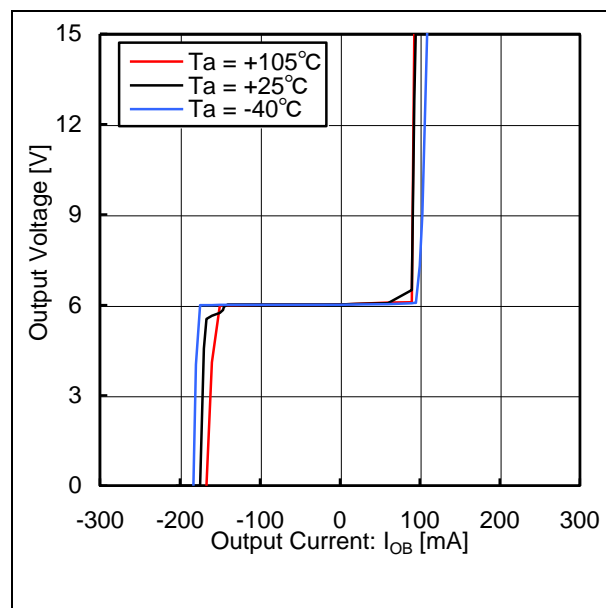
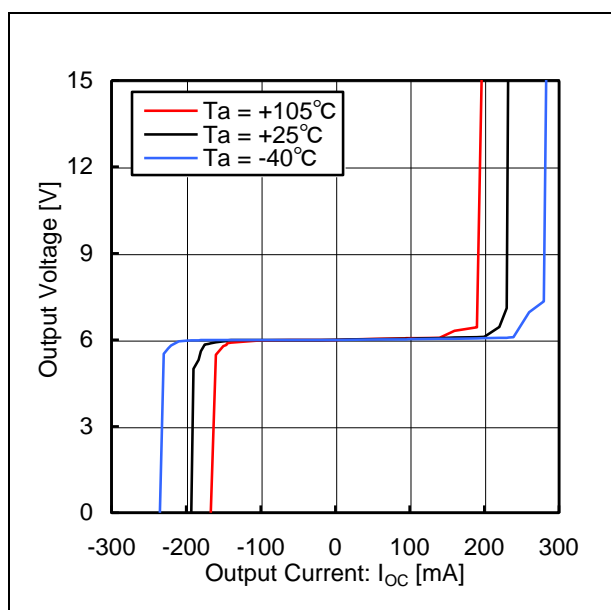
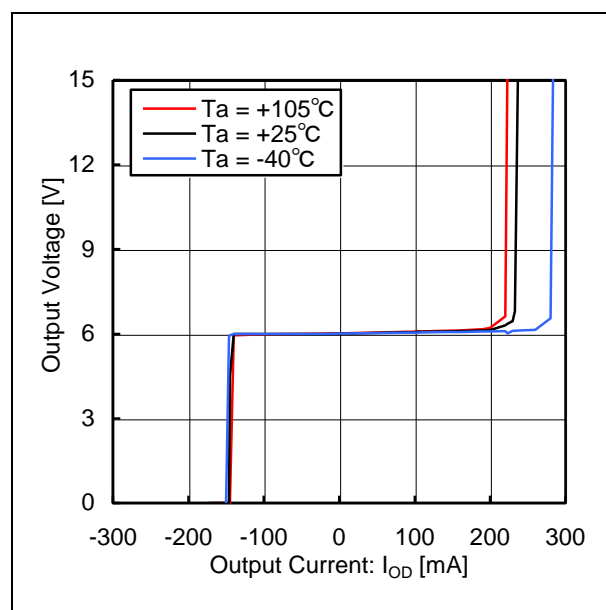


Figure 15. Output Voltage vs Sink Current (OUT11 pin)

特性データ (参考データ) – 続き

(特に指定のない限り、 $T_a = 25^\circ\text{C}$, $V_{\text{VDD}} = 3.3\text{V}$, $V_{\text{VCC}} = 15.0\text{V}$, $V_{\text{REFIN}} = 3.5\text{V}$)Figure 16. Output Voltage vs Output Current: I_{OA} Figure 17. Output Voltage vs Output Current: I_{OB}
(OUT1 pin to OUT5 pin, OUT7 pin to OUT10 pin)Figure 18. Output Voltage vs Output Current: I_{OC} Figure 19. Output Voltage vs Output Current: I_{OD}

特性データ (参考データ) — 続き

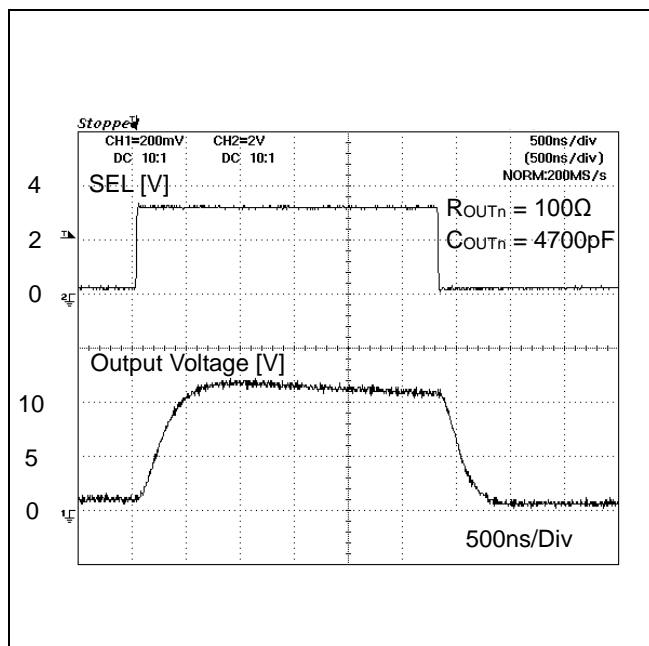
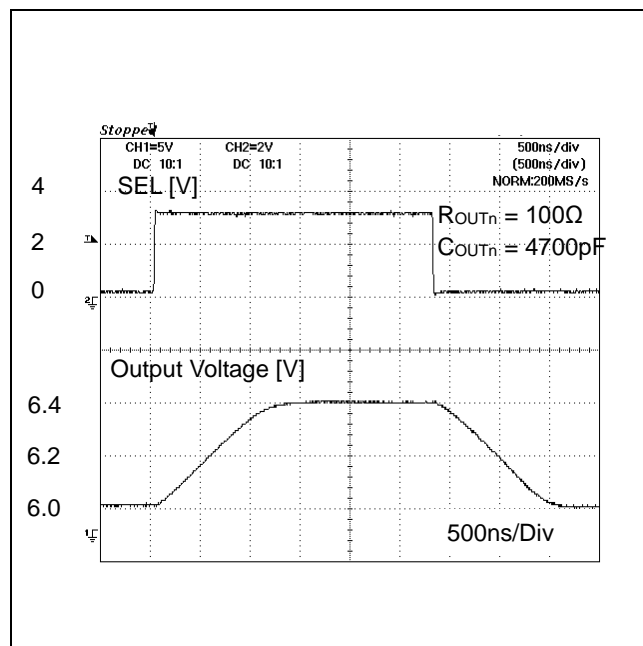
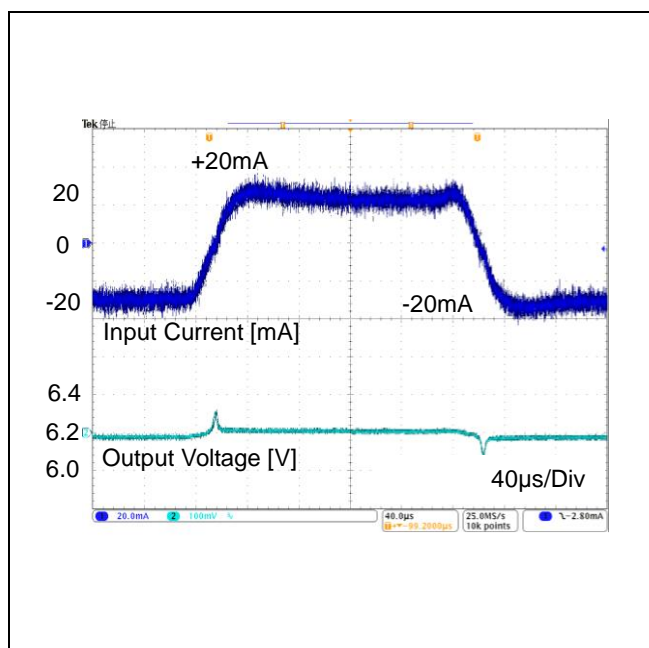
(特に指定のない限り、 $T_a = 25^\circ\text{C}$, $V_{\text{VDD}} = 3.3\text{V}$, $V_{\text{VCC}} = 15.0\text{V}$, $V_{\text{REFIN}} = 3.5\text{V}$)Figure 20. Slew-Rate Waveform
(High-Amplitude, OUTn pin: n = 0 to 11)Figure 21. Slew-Rate Waveform
(Low-Amplitude, OUTn pin: n = 0 to 11)

Figure 22. Load Transient

応用回路例

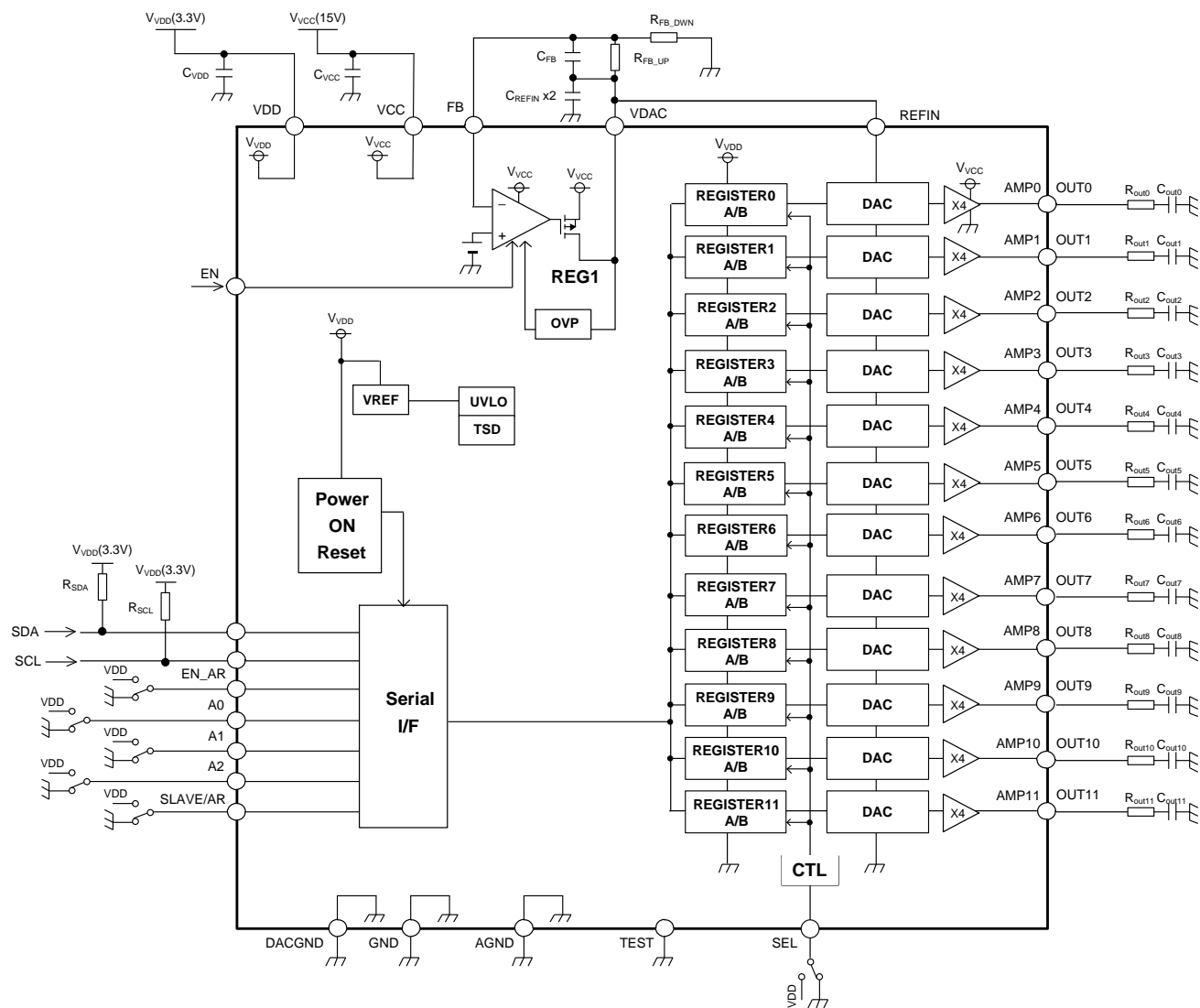


Figure 23. 応用回路例

アプリケーション回路部品リスト

(V_{VDD} = 3.3V, V_{VCC} = 15.0V, V_{REFIN} = 3.5V)

部品名	規格値			単位	メーカー	品番
	最小	標準	最大			
C _{VDD}	1	10	-	μF	Murata	GRT21BC81A106KE01
C _{VCC}	1	10	-	μF	Murata	GRT31CC81E106KE01
C _{REFIN}	-	1.0 x 2	-	μF	Murata	GRT21BC81E105KE13
C _{FB}	-	10	-	nF	Murata	GRT188R71H103KE01
R _{FB_UP}	10	36	50	kΩ	ROHM	MCR03EZPFX3602
R _{FB_DWN}	10	20	50	kΩ	ROHM	MCR03EZPFX2002
R _{OUT0} ~ R _{OUT11}	-	100	-	Ω	ROHM	MCR03EZPFX1000
C _{OUT0} ~ C _{OUT11}	-	4.7	-	nF	Murata	GRT188R71H472KE01
R _{SDA}	1	4.7	10	kΩ	ROHM	MCR03EZPFX4701
R _{SCL}	1	4.7	10	kΩ	ROHM	MCR03EZPFX4701

コンデンサの容量は温度特性、DC バイアス特性などを考慮して最小値を下回らないように設定してください。
実機での十分な確認をお願いします。

シリアル通信

シリアルデータコントロール部は、SDA, SCL の各端子からデータを保持する REGISTER と REGISTER の出力を受け各部に調整電圧を与える DAC 回路から構成されます。

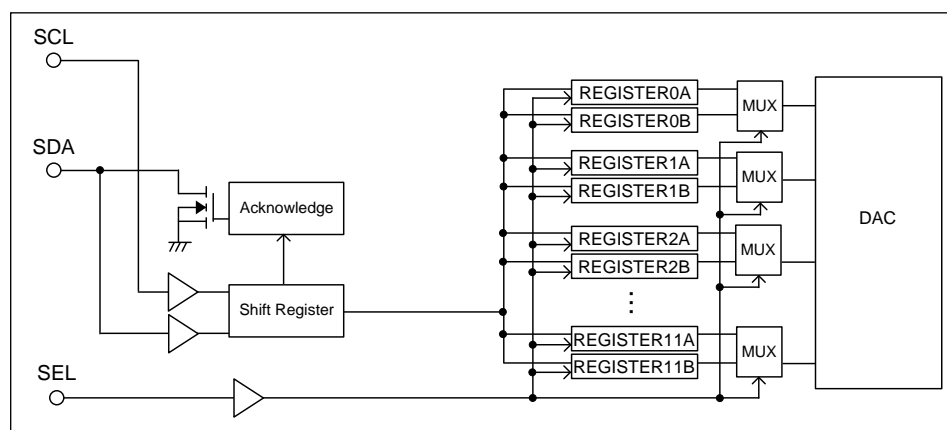


Figure 24. Serial Block Diagram

Double Register 切替え機能

SEL 端子の Low/High により REGISTER A もしくは REGISTER B を切替えることができます。

SEL 端子の切替えから出力(OUT)の変化開始まで 1.0μs(Max)かかります。

SEL = Low の時、REGISTER A を DAC に接続します。

SEL = High の時、REGISTER B を DAC に接続します。

階調出力電圧設定

階調出力電圧(OUT0~OUT11)と DAC 設定値の関係は、下記の通りです。

$$\text{階調出力電圧(OUT0} \sim \text{OUT11)} = \{(DAC\text{設定値} + 1)/1024\} \times V_{REFIN} \times 4$$

ただし、出力電圧特性は設定電圧に関わらず P.8 に示す電氣的特性となります。

出力電圧設定モード

1. Auto-read 機能

Auto-read 機能により、I2C BUS コントロールを用いて外部 EEPROM の自動読み込みが可能です。Auto-read トリガ信号が入力されると、EEPROM より自動読み込みを開始します。I2C BUS コントロールタイミングはタイミング規定(P.24) の FAST-MODE となります。

REGISTER へのデータ書き込みは REGISTER0 A~REGISTER11 A, REGISTER0 B~REGISTER11 B の順で行われます。

EEPROM と BD81849MUV-C の Auto-read モード時のタイミングチャートを Figure 25 に示します。

SLAVE / AR = High に設定することにより Auto-read モードで動作します。

VDD 入力後の Auto-read 待機状態ではスレーブ信号は受け付けません。

Auto-read によるデータ読み込み完了後はスレーブモードに切り替わります。

Auto-read 動作中は他のコマンドを受け付けません。

Auto-read モードは 1k bit, 2k bit, 4k bit の EEPROM に対応しています。

1.1.EEPROM を使用する場合

1.1.1. 1k もしくは 2k bit の EEPROM を使用する場合

A1 は EEPROM のワードアドレス設定端子となります。A2 は EEPROM のデバイスアドレス端子となります。

EEPROM のデバイスアドレスは 1010_00(A2)。

A1	REGISTER A		REGISTER B	
	READ START WORD ADDRESS	READ END WORD ADDRESS	READ START WORD ADDRESS	READ END WORD ADDRESS
L	0(000h)	23(017h)	24(018h)	47(02Fh)
H	128(080h)	151(097h)	152(098h)	175(0AFh)

1.1.2. 4k bit の EEPROM を使用する場合

A1, A2 は EEPROM ワードアドレス設定端子となります。

EEPROM デバイスアドレスは 1010 00(PS) (PS はページセレクトビット)

A1, A2 = L, L 時 EEPROM のワードアドレス 0 から 47 までを読み込みます。

全 REGISTER にデータを読み込み後、各出力が一斉に出力を開始します。

VCC 投入から出力開始までは 0V 出力となります。

A2	A1	REGISTER A		REGISTER B	
		READ START WORD ADDRESS	READ END WORD ADDRESS	READ START WORD ADDRESS	READ END WORD ADDRESS
L	L	0(000h)	23(017h)	24(018h)	47(02Fh)
L	H	128(080h)	151(097h)	152(098h)	175(0AFh)
H	L	256(100h)	279(117h)	280(118h)	303(12Fh)
H	H	384(180h)	407(197h)	408(198h)	431(1AFh)

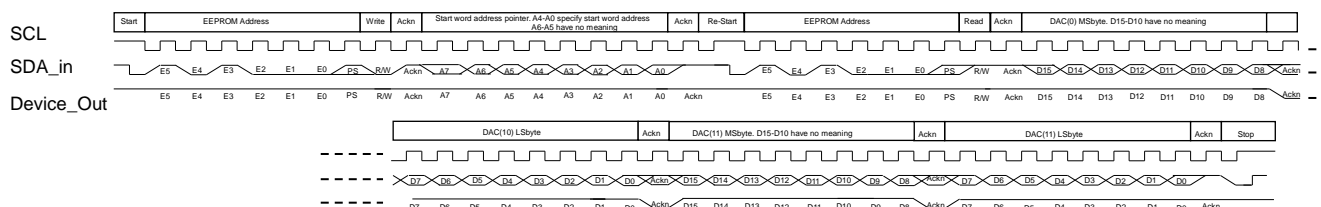


Figure 25. I2C Timing Chart (Auto-read 機能)

出力電圧設定モード — 続き

1.2.Auto-read トリガ信号について

1.2.1. VDD 電源入力により Auto-read を開始する場合

Power ON Reset 解除により Auto-read を開始します。

階調出力電圧は VCC 電圧及び REFIN 電圧入力後、REGISTER の設定に従った電圧を一齐に出力します。Auto-read によるデータ読み込み時間は 3ms(Max)となります。その間、EN_AR = High を保持してください。

[モード設定]

- SLAVE/AR = High
- EN_AR 端子と VDD 端子をショートした状態で VDD 投入

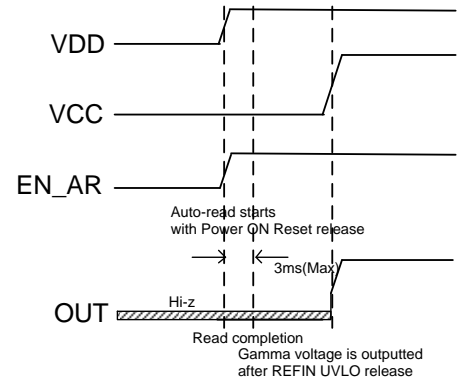


Figure 26. Auto-read Timing by VDD voltage

1.2.2. EN_AR により Auto-read を開始する場合

EN_AR = High とすることにより Auto-read を開始します。

EN_AR = High とするタイミングにより任意に Auto-read タイミングを設定できます。

階調出力電圧は VCC 電圧及び REFIN 電圧入力後、REGISTER の設定に従った電圧を一齐に出力します。Auto-read によるデータ読み込み時間は 3ms(Max)となります。その間、EN_AR = High を保持してください。

[モード設定]

- SLAVE/AR = High
- EN_AR = Low \Rightarrow High

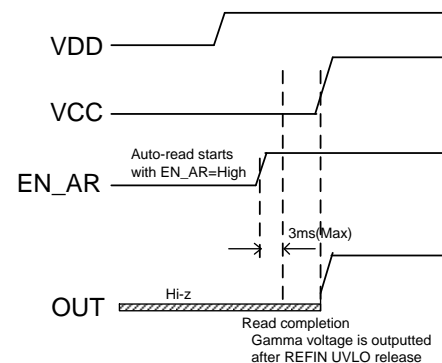


Figure 27. Auto-read Timing by EN_AR

1.2.3. VCC 電源入力により Auto-read を開始する場合

VCC 低電圧誤動作防止が解除されたタイミングで Auto-read を開始します。

階調出力電圧は Auto-read 完了後、REGISTER の設定に従った電圧を一齐に出力します。

[モード設定]

- SLAVE/AR = High
- EN_AR = Low

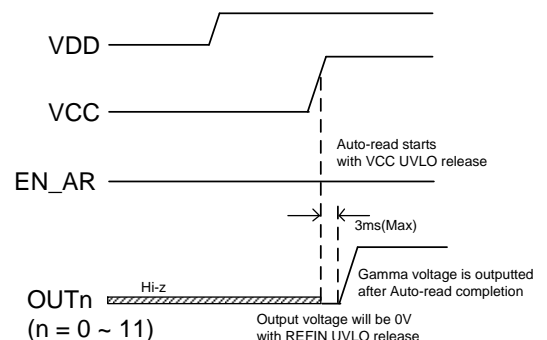


Figure 28. Auto-read Timing by VCC Voltage

*Auto-read によるデータ読み込み時間は 3ms(Max)となります。

*VCC 電圧入力による Auto-read 開始は、VDD 電圧入力後一回目の Auto-read 動作の場合のみ有効となります。

出力電圧設定モード — 続き

<データリフレッシュについて>

データリフレッシュ(データの再読み込み)を行うには EN_AR を Low → High とすることで EEPROM より再度 Auto-read を行い、データを読み込みます。EN_AR 論理の確定には 10 μ s のホールド時間が必要です。
Auto-read によるデータ読み込み時間は 3ms(Max)となります。その間、EN_AR = High を保持してください。

<Auto-read 動作中に EN_AR = Low を入力した場合>

Auto-read 動作中に EN_AR = Low を入力した場合、D15~D0 までの入力が完了し、ACK を返した REGISTER に対しては入力データが書き込まれます。EN_AR = Low が確定したときに読み込み途中のデータ及びそれ以降のデータは無効となります。EN_AR 論理の確定には 10 μ s のホールド時間が必要です。

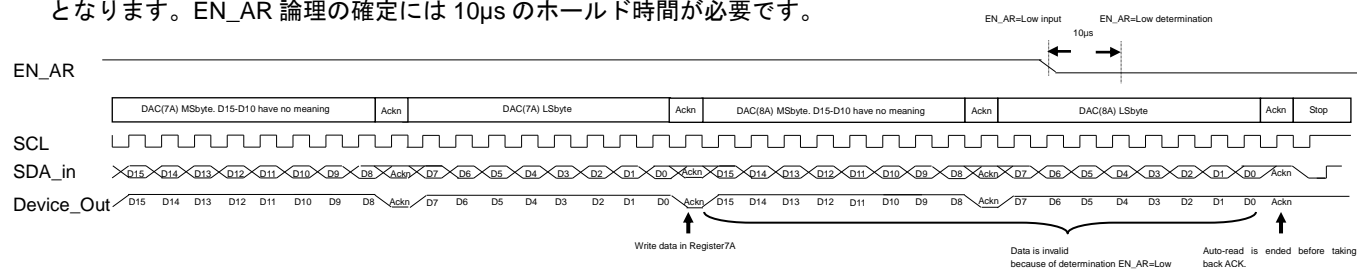


Figure 29. I2C Timing Chart (Auto-read 途中で EN_AR が Low レベルになる場合)

出力電圧設定モード — 続き

2. SLAVE MODE

SLAVE/AR = L にすることで SLAVE MODE に入ります。

I2C BUS コントロールにより、データを指定されたアドレスの REGISTER に書き込みます。

I2C BUS コントロールから REGISTER への書き込みモードとして、(1)シングルモード、(2)マルチモードがあります。

シングルモードでは指定された 1 つの REGISTER にデータを書き込みます。

マルチモードでは 2nd byte で指定された REGISTER をスタートアドレスとして、複数のデータを入力することにより、連続してデータの書き込みを行なうことができます。

シングルモード・マルチモードの設定は STOP bit の有無により設定できます。

[モード設定]

- ・ SLAVE/AR = Low
- ・ R/W = Low(1byte, 8bit 目)

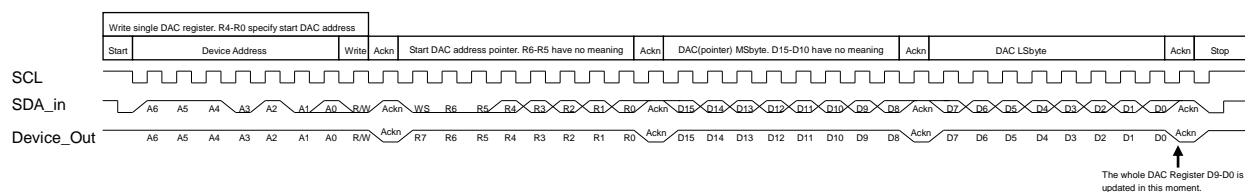


Figure 30. Single Mode I2C Write Timing Chart

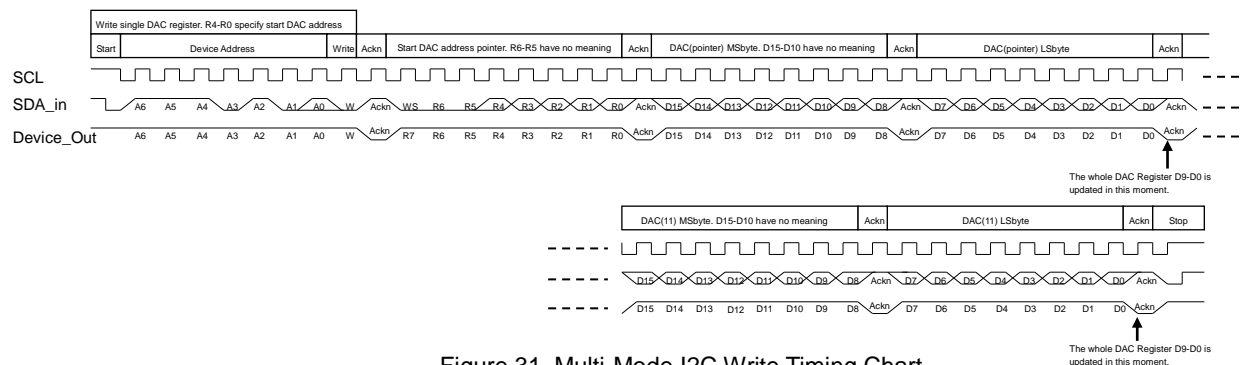


Figure 31. Multi-Mode I2C Write Timing Chart

*REGISTER へのデータ書き込みは REGISTER0 A~REGISTER11 A, REGISTER0 B~REGISTER11 B の順で行われます。

出力電圧設定モード – 続き

<REGISTER データの読み出し>

本 IC は(1)シングルモード、(2)マルチモードの2種類の I2C BUS コントロールによる読み出しモードがあります。
 シングルモードでは、指定された1つの REGISTER データを読み出します。
 マルチモードでは スタートアドレスで指定された REGISTER から順番に REGISTER データを読み出します。
 NACK(ACK = H)と STOP bit を送ることによりリードモードから抜けることができます。

[モード設定]

- SLAVE/AR = Low or High

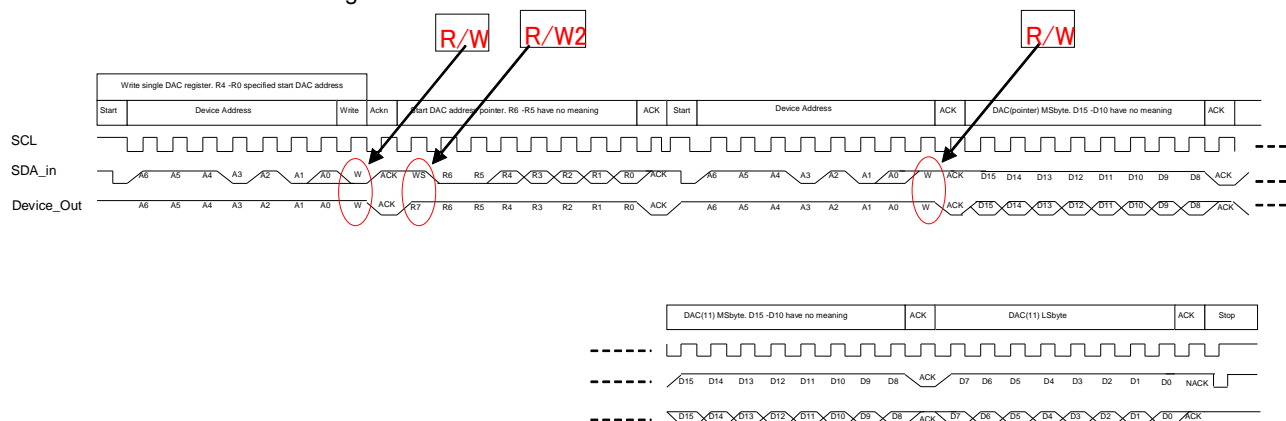


Figure 32. I2C Read Mode Timing Chart

- 1st byte: デバイスアドレスと R/W bit = L を送ります。
 2nd byte: R/W2 bit を High にしてリードモードに入れて読み出す REGISTER を指定します。
 3rd byte: デバイスアドレスと R/W bit = H を送ります。
 4th byte~: 4byte 目以降が読み出した REGISTER データです。

REGISTER アドレス

デバイスアドレス A6～A1 は、IC 固有の値となっています。(A6～A0) = 111010(A0)と設定してください。

A0 は外部より設定可能です。内部でプルダウンされていますので、オープン状態で“0”となります。“1”に設定する場合は VDD に接続してください。

Register Name	Register Address					Initial Value	Register Name	Register Address					Initial Value
	R4	R3	R2	R1	R0			R4	R3	R2	R1	R0	
REGISTER0 A	0	0	0	0	0	000h	REGISTER0 B	1	0	0	0	0	000h
REGISTER1 A	0	0	0	0	1	000h	REGISTER1 B	1	0	0	0	1	000h
REGISTER2 A	0	0	0	1	0	000h	REGISTER2 B	1	0	0	1	0	000h
REGISTER3 A	0	0	0	1	1	000h	REGISTER3 B	1	0	0	1	1	000h
REGISTER4 A	0	0	1	0	0	000h	REGISTER4 B	1	0	1	0	0	000h
REGISTER5 A	0	0	1	0	1	000h	REGISTER5 B	1	0	1	0	1	000h
REGISTER6 A	0	0	1	1	0	000h	REGISTER6 B	1	0	1	1	0	000h
REGISTER7 A	0	0	1	1	1	000h	REGISTER7 B	1	0	1	1	1	000h
REGISTER8 A	0	1	0	0	0	000h	REGISTER8 B	1	1	0	0	0	000h
REGISTER9 A	0	1	0	0	1	000h	REGISTER9 B	1	1	0	0	1	000h
REGISTER10 A	0	1	0	1	0	000h	REGISTER10 B	1	1	0	1	0	000h
REGISTER11 A	0	1	0	1	1	000h	REGISTER11 B	1	1	0	1	1	000h

REGISTER アドレスは 2byte 目の下位 5bit(R4～R0)を使用します。R6～R5 は通常“0”に設定してください。

R7 は書き込み時に Low に設定し、読み出し時は High に設定してください。

電源シーケンス

ロジック回路の論理不定による誤動作防止のため、ロジック電源 VDD は電源 VCC より先に投入してください。
シリアルデータは、Power ON Reset 解除後に入力してください。電源を切断する場合、VCC → VDD の順に切断してください。

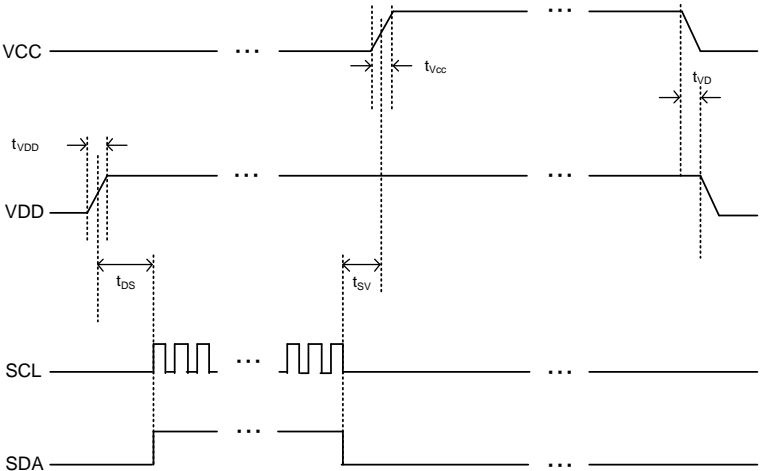
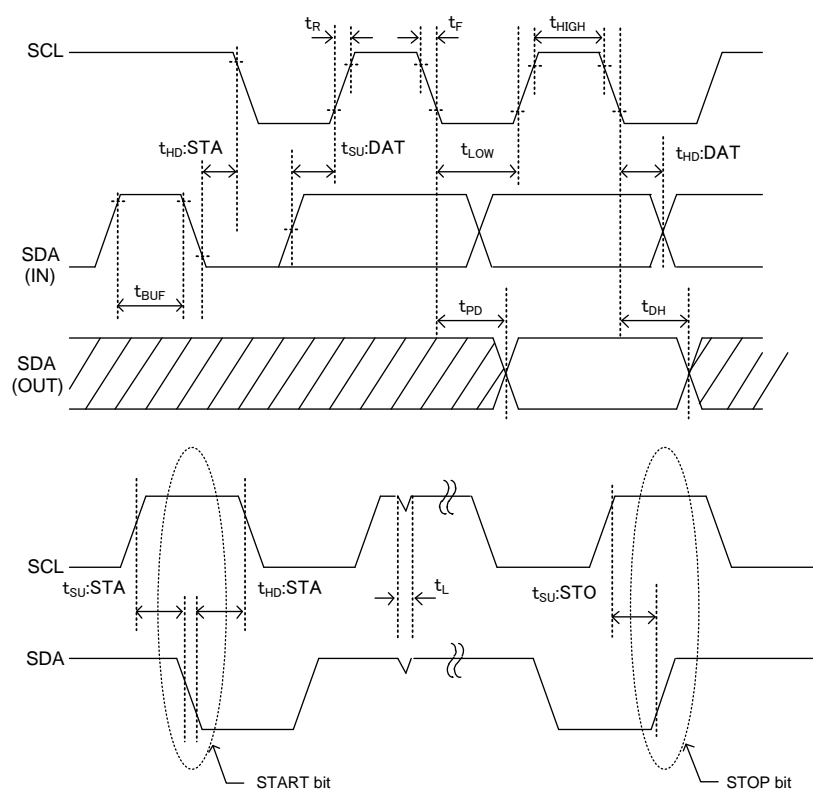


Figure 33. 電源シーケンス図

項目	記号	規格値			単位
		最小	標準	最大	
シリアル入力タイミング	t_{DS}	100	-	-	μs
VCC 投入タイミング	t_{sv}	-	10	-	μs
電源 OFF タイミング	t_{VD}	0	10	-	μs
VCC(REFIN) 立ち上げ時間	t_{VCC}	3	-	-	ms
VDD 立ち上げ時間	t_{VDD}	1	-	-	ms

I2C BUS コントロール タイミングチャート



SDAはSCL立ち上がり時にラッチします。

Figure 34. I2C BUS コントロール タイミング

タイミング規定

項目名	記号	STANDARD-MODE			FAST-MODE			単位
		最小	標準	最大	最小	標準	最大	
Auto-read SCL 周波数	f_{ASCL}	150	275	400	150	275	400	kHz
SCL 周波数	f_{SCL}	-	-	100	-	-	400	kHz
SCL "H" 時間	t_{HIGH}	4.0	-	-	0.6	-	-	μs
SCL "L" 時間	t_{LOW}	4.7	-	-	1.2	-	-	μs
立ち上げ時間	t_R	-	-	1.0	-	-	0.3	μs
立ち下げ時間	t_F	-	-	0.3	-	-	0.3	μs
スタート条件ホールド時間	$t_{HD:STA}$	4.0	-	-	0.6	-	-	μs
スタート条件設定時間	$t_{SU:STA}$	4.7	-	-	0.6	-	-	μs
SDA ホールド時間	$t_{HD:DAT}$	200	-	-	100	-	-	ns
SDA 設定時間	$t_{SU:DAT}$	200	-	-	100	-	-	ns
Acknowledge 遅延時間	t_{PD}	-	-	0.9	-	-	0.9	μs
Acknowledge ホールド時間	t_{DH}	-	0.1	-	-	0.1	-	μs
ストップ条件設定時間	$t_{SU:STO}$	4.0	-	-	0.6	-	-	μs
BUS ディスチャージ時間	t_{BUF}	4.7	-	-	1.2	-	-	μs
Noise Spike 幅	t_L	-	0.1	-	-	0.1	-	μs

アプリケーション部品選定方法

VDAC 出力電圧設定

帰還抵抗値によって出力電圧が決定されます。FB 電圧は 1.25V(Typ)となります。

設定範囲としては、10kΩ から 50kΩ を推奨します。

10kΩ 未満の抵抗値に設定すると、電力効率の低下を招き、また 50kΩ 超の抵抗値に設定すると、内部誤差増幅器の入力バイアス電流 0.1μA(Typ)によりオフセット電圧が大きくなります。

$$V_{VDAC} = \frac{R_{FB_UP} + R_{FB_DWN}}{R_{FB_DWN}} \times V_{FB} \quad [V]$$

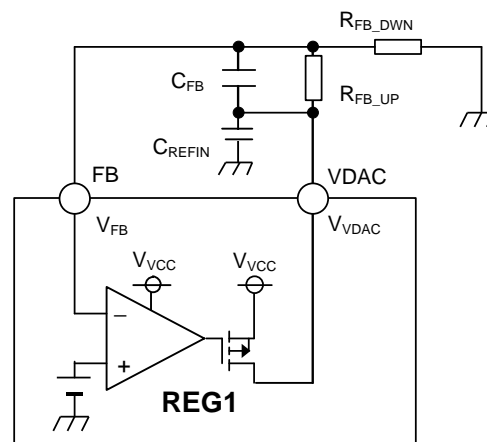


Figure 35. Application Circuit Diagram

PCB レイアウトの注意点

GND 配線パターン

大電流 GND(GND, AGND, DACGND) は少ない via で太く短く配線するようにし、インピーダンスを十分に下げてください。

電源電圧配線パターン

電源(VDD, VCC)及び内部基準電圧(REFIN)の平滑コンデンサは IC ピンの直近につけて PCB ごとに変わらないようにしてください。

Figure 36 は標準的な BD81849MUV-C の PCB レイアウト用のアプリケーション回路図を示しています。

点線 (黒色) : 大電流ライン

一点鎖線 (青色) : ノイズの影響を受けやすいラインです。

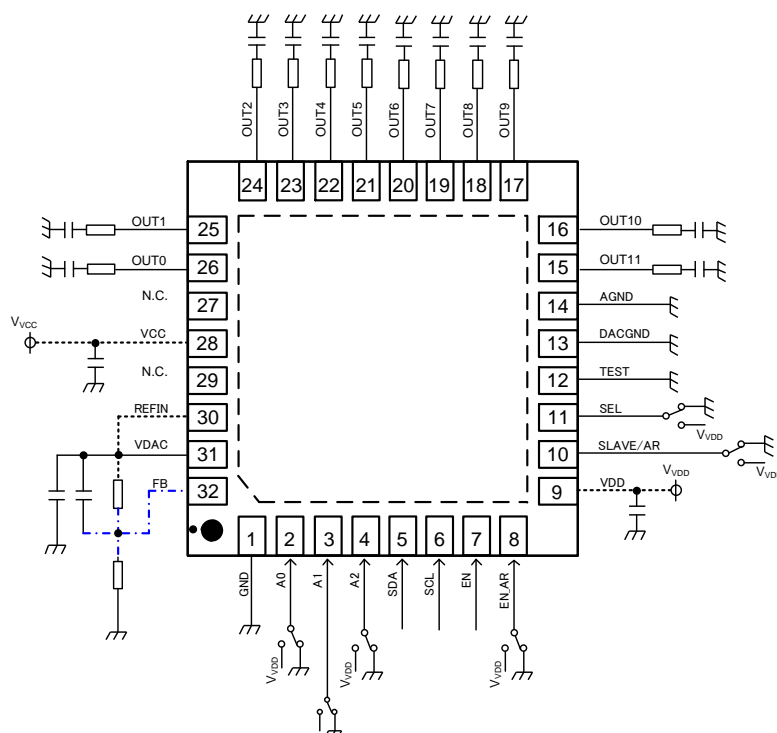
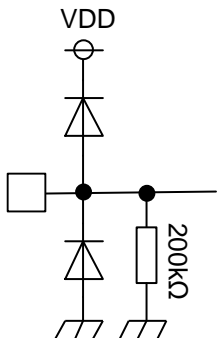
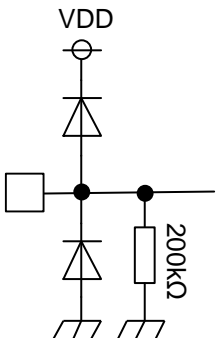
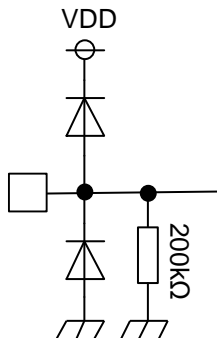
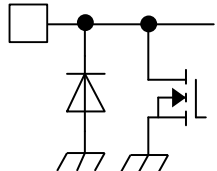
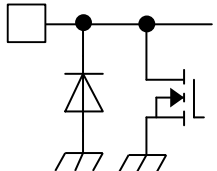
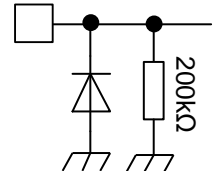
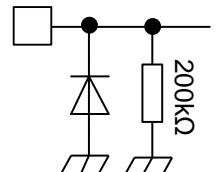
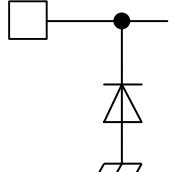
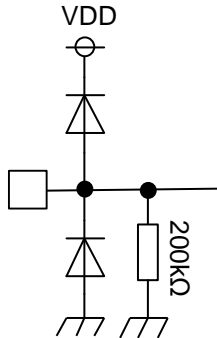
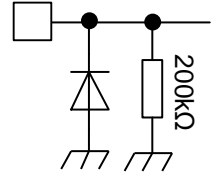
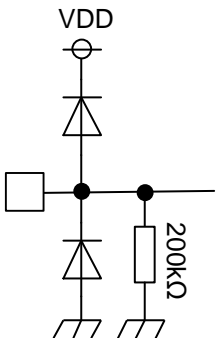
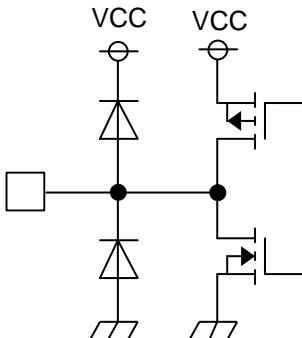


Figure 36. Application Chart (TOP VIEW)

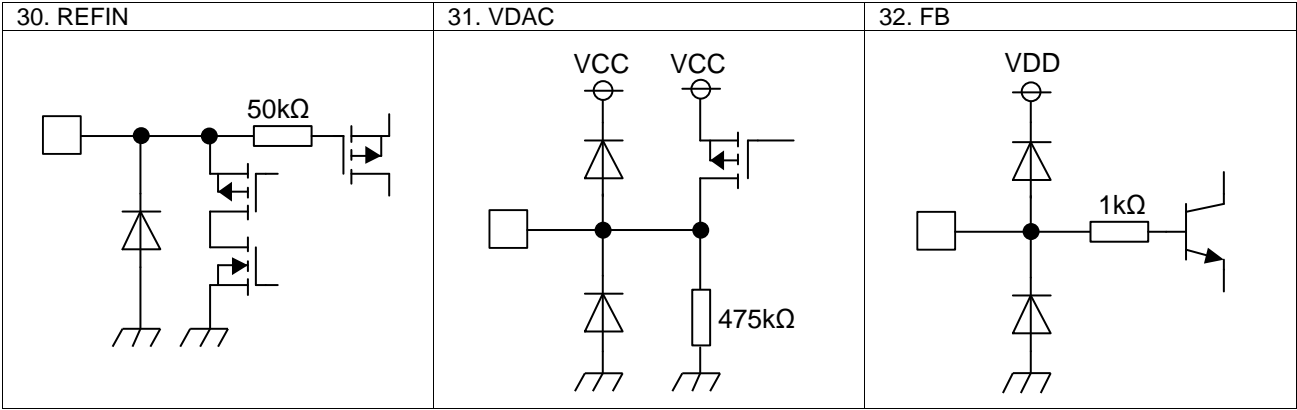
入出力等価回路図

2. A0	3. A1	4. A2
		
5. SDA	6. SCL	7. EN
		
8. EN_AR	9. VDD	10. SLAVE/AR
		
11. SEL	12. TEST	15. OUT11
		

入出力等価回路図 — 続き

<p>16. OUT10</p>	<p>17. OUT9</p>	<p>18. OUT8</p>
<p>19. OUT7</p>	<p>20. OUT6</p>	<p>21. OUT5</p>
<p>22. OUT4</p>	<p>23. OUT3</p>	<p>24. OUT2</p>
<p>25. OUT1</p>	<p>26. OUT0</p>	<p>28. VCC</p>

入出力等価回路図 - 続き



使用上の注意

1. 電源の逆接続について
電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。
2. 電源ラインについて
基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。その際、デジタル系電源とアナログ系電源は、それらが同電位であっても、デジタル系電源パターンとアナログ系電源パターンは分離し、配線パターンの共通インピーダンスによるアナログ電源へのデジタル・ノイズの回り込みを抑止してください。グラウンドラインについても、同様のパターン設計を考慮してください。
また、LSI のすべての電源端子について電源－グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。
3. グラウンド電位について
グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。
4. グラウンド配線パターンについて
小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。
5. 推奨動作条件について
推奨動作条件で規定される範囲で IC の機能・動作を保証します。また、特性値は電気的特性で規定される各項目の条件下においてのみ保証されます。
6. ラッシュカレントについて
IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。
7. 強電磁界中の動作について
強電磁界中でのご使用では、まれに誤動作する可能性がありますのでご注意ください。
8. セット基板での検査について
セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。
9. 端子間ショートと誤装着について
プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けした場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。
10. 未使用の入力端子の処理について
CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

使用上の注意 — 続き

11. 各入力端子について

本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、GND > (端子 A)の時、トランジスタ(NPN)では GND > (端子 B)の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ(NPN)では、GND > (端子 B)の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND(P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

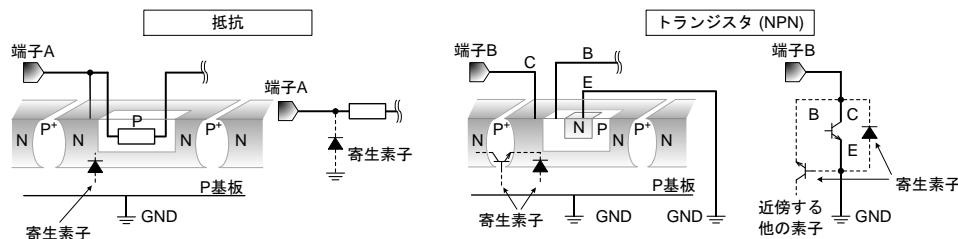


Figure 37. モノリシック IC 構造例

12. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ定数を決定してください。

13. 安全動作領域について

本製品を使用する際には、出力トランジスタが絶対最大定格及び ASO を超えないよう設定してください。

14. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。最高接合部温度内でご使用いただきますが、万が一最高接合部温度を超えた状態が継続すると、温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度 T_j が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

15. 過電流保護回路について

出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

発注形名情報

B D 8 1 8 4 9 M U V

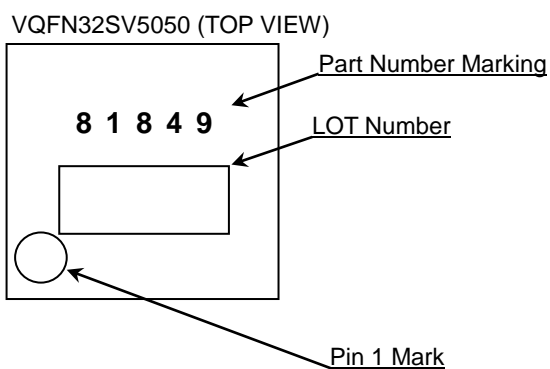
-

CE2

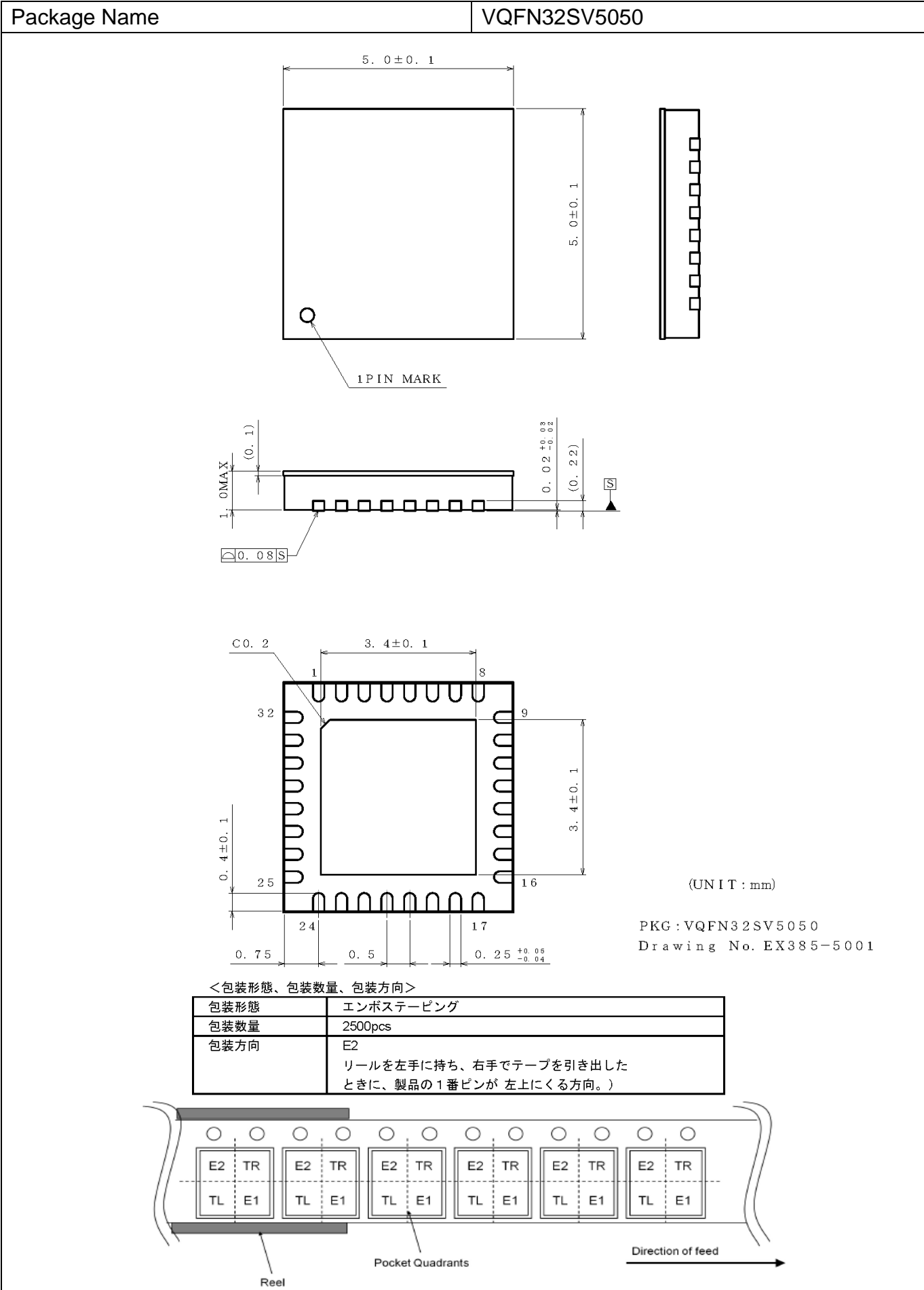
形名

パッケージ
MUV:VQFN32SV5050製品ランク
C: 車載向け
包装、フォーミング仕様
E2: リール状エンボステーピング

標印図



外形寸法図と包装・フォーミング仕様



改訂履歴

日付	版	変更内容
2017.07.06	001	新規作成

ご注意

ローム製品取扱い上の注意事項

- 極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、航空宇宙機器、原子力制御装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

- 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
- 本製品は、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用
 - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用された場合も、残渣の洗浄は確実にを行うことをお勧め致します)、又ははんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
 - ⑧結露するような場所でのご使用
- 本製品は耐放射線設計はなされておられません。
- 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
- パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
- 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
- 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
- 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

- ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
- はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。
その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ① 潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ② 推奨温度、湿度以外での保管
 - ③ 直射日光や結露する場所での保管
 - ④ 強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱いください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は、外国為替及び外国貿易法に定めるリスト規制貨物等に該当するおそれがありますので、輸出する場合には、ロームへお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。