

デジタルスチルカメラ/デジタルビデオカメラ用電源 IC シリーズ

FET 内蔵タイプ(10V 耐圧) システムスイッチングレギュレータ



BD8355MWV

No.11036JAT20

●概要

BD8355MWV は降圧同期整流 6 チャンネルと LED チャンネルとして使用可能な昇圧 Di 整流 1 チャンネルから構成される Li2cell 用システムスイッチングレギュレータです。ハイサイドドライバ電源としてチャージポンプ方式を採用し、各チャンネルの FET を内蔵することにより外付け部品点数を削減し、高効率での動作を実現しています。

●特長

- 1) 降圧 6CH(CH1~6), LED 用昇圧 1CH(CH7)の計 7CH を搭載
- 2) 全 CH(同期整流 CH1~6, Di 整流 CH7)の Power MOSFET を内蔵
- 3) チャージポンプ自己昇圧回路より Highside Nch トランジスタのバイアス電圧を供給
- 4) 動作周波数 750kHz(推奨)
- 5) チャンネル 1, 4 は同時, チャンネル 3, 5 は同時 ON/OFF 制御, その他のチャンネルは独立 ON/OFF 制御可能
- 6) タイマラッチ式短絡保護回路(SCP), 低電圧入力誤動作防止回路(UVLO), 過熱保護回路(TSD)を内蔵
- 7) チャンネル 6 用タイマラッチ式短絡保護回路を内蔵
- 8) LED 用昇圧チャンネルには電流帰還端子オープンによる破壊を防ぐための過電圧保護回路(OVP)を内蔵
- 9) 放熱板付 UQFN056V7070 パッケージ(7.0 mm × 7.0 mm 0.4mm ピッチ)

●用途

デジタルビデオカメラ, デジタル一眼カメラ

●絶対最大定格(Ta=25°C)

項目	記号	定格	単位
最大印加電圧	VCC, VBAT, VHx1~6	-0.3~11.0	V
	VLx1~6	-0.3~VHx	V
	VLx7	-0.3~28.0	V
	HVREG	-0.3~15.0	V
	SCP6OUT	-0.3~7.0	V
	CTL14, CTL2, CTL35, CTL6	-0.3~11.0	V
	CTL7	-0.3~7.0	V
最大出力電流	I _{maxLx1, Lx4, Lx5}	±1.5	A
	I _{maxLx2, Lx3}	±0.8	A
	I _{maxLx6}	±2.0	A
	I _{maxLx7}	+1.0	A
許容損失	Pd	420 (*1)	mW
		930 (*2)	mW
動作温度範囲	T _{opr}	-25~+85	°C
保存温度範囲	T _{stg}	-55~+125	°C
接合部温度	T _{jmax}	125	°C

(*1) IC 単体時. Ta=25°C以上で使用する場合は、4.2mW/°Cで軽減。

(*2) 74.2mm×74.2mm×1.6mm ガラスエポキシ基板実装時. Ta=25°C以上で使用する場合は、9.3mW/°Cで軽減。

●動作条件(Ta=-25~+85°C)

項目	記号	定 格			単位
		最 小	標 準	最 大	
電源電圧	VCC, VBAT, VHx1~6	4.0	7.2	10.0	V
VREGA 出力容量	CVREGA	0.47	1.0	2.2	μF
VREGD 出力容量	CVREGD	0.47	1.0	2.2	μF
HVREG 出力容量	CHVREG	0.47	1.0	2.2	μF
フライングコンデンサ容量	CFLY	0.047	0.1	0.22	μF
発振周波数	fosc	500	750	1800	kHz
タイミング抵抗	RRT	15	47	82	kΩ

●電気的特性(特に指定のない限り Ta=25°C, Vcc=VBAT=7.2V, fosc=750kHz)

項目	記号	規 格 値			単位	条 件
		最小	標準	最大		
【基準電圧部】						
VREGA 出力電圧	VREGA	3.54	3.60	3.66	V	VREGA=-1mA
入力安定度	DVli	-	-	10	mV	VCC=4V~10V, VREGA=-1mA
負荷安定度	DVlo	-	-	10	mV	VREGA=-1mA~-5mA
【バイアス電圧部】						
VREGD 出力電圧	VREGD	3.50	3.60	3.70	V	VREGD=-10mA
【チャージポンプ部】						
HVREG 出力電圧	HVREG	VBAT +3.50	VBAT +3.60	-	V	Iout=0mA, FB=2.5V
出カインピーダンス	RHVREG	-	24	40	Ω	Iout=-30mA, CFLY=0.1μF
【発振回路部】						
発振周波数	fosc	650	750	850	kHz	RT=47kΩ
発振周波数入力変動率	Df	-	0	2	%	VCC=4V~10V
【PWM コンパレータ部】						
CH7 0% Duty スレッシュホールド電圧	Vth0	0.2	0.3	-	V	
CH7 Max Duty	Dmax	86	92	96	%	
【誤差増幅器部 1】 (CH1)						
スレッシュホールド電圧	Veth1	0.790	0.800	0.810	V	
出力電圧 L	VFBL1	-	0.03	0.2	V	INV1=0.9V
出力電圧 H	VFBH1	3.3	3.5	-	V	INV1=0.7V
出力シンク電流	Isink1	4.0	17.0	-	mA	INV1=0.9V, FB1=1.75V
出力ソース電流	Isource1	-	-140	-70	μA	INV1=0.7V, FB1=1.75V
入力バイアス電流	Ibias1	-100	0	100	nA	INV1=0V
【誤差増幅器部 2】 (CH2~CH6)						
スレッシュホールド電圧	Veth	0.990	1.000	1.010	V	
出力電圧 L	VFBL	-	0.03	0.2	V	INV=1.1V
出力電圧 H	VFBH	3.3	3.5	-	V	INV=0.9V
出力シンク電流	Isink	4.0	17.0	-	mA	INV=1.1V, FB=1.75V
出力ソース電流	Isource	-	-140	-70	μA	INV=0.9V, FB=1.75V
入力バイアス電流	Ibias	-100	0	100	nA	INV=0V
【誤差増幅器部 3】 (CH7)						
スレッシュホールド電圧	Veth7	0.285	0.300	0.315	V	
出力電圧 L	VFBL7	-	0.03	0.2	V	INV=0.4V
出力電圧 H	VFBH7	3.3	3.5	-	V	INV=0.2V
出力シンク電流	Isink7	4.0	17.0	-	mA	INV=0.4V, FB=1.75V
出力ソース電流	Isource7	-	-140	-70	μA	INV=0.2V, FB=1.75V
入力バイアス電流	Ibias7	-50	0	50	nA	INV7=0V

項目	記号	規格値			単位	条件	
		最小	標準	最大			
【ソフトスタート部】							
CH1 ソフトスタート時間	Tss1	1.3	2.5	3.7	msec	CH1	
CH2-6 ソフトスタート時間	Tss2-6	1.5	3.1	4.6	msec	CH2~6	
CH7 Duty 制限時間	TDTC7	12.0	15.0	18.0	msec	CH7	
【ドライバ部】							
CH1~6 Lx プルダウン抵抗	RLx	300	500	700	Ω	CTL=0V	
CH1 ハイサイド Nch FET ON 抵抗	RonH1	-	0.27	0.44	Ω	Lx1=-50mA	
CH1 ローサイド Nch FET ON 抵抗	RonL1	-	0.15	0.24	Ω	Lx1=50mA	
CH2 ハイサイド Nch FET ON 抵抗	RonH2	-	0.42	0.68	Ω	Lx2=-50mA	
CH2 ローサイド Nch FET ON 抵抗	RonL2	-	0.30	0.48	Ω	Lx2=50mA	
CH3 ハイサイド Nch FET ON 抵抗	RonH3	-	0.52	0.84	Ω	Lx3=-50mA	
CH3 ローサイド Nch FET ON 抵抗	RonL3	-	0.20	0.32	Ω	Lx3=50mA	
CH4 ハイサイド Nch FET ON 抵抗	RonH4	-	0.20	0.32	Ω	Lx4=-50mA	
CH4 ローサイド Nch FET ON 抵抗	RonL4	-	0.30	0.48	Ω	Lx4=50mA	
CH5 ハイサイド Nch FET ON 抵抗	RonH5	-	0.23	0.37	Ω	Lx5=-50mA	
CH5 ローサイド Nch FET ON 抵抗	RonL5	-	0.22	0.36	Ω	Lx5=50mA	
CH6 ハイサイド Nch FET ON 抵抗	RonH6	-	0.22	0.36	Ω	Lx6=-50mA	
CH6 ローサイド Nch FET ON 抵抗	RonL6	-	0.30	0.48	Ω	Lx6=50mA	
CH7 Nch FET ON 抵抗	Ron7	-	0.50	0.80	Ω	Lx7=50mA	
【低電圧入力時誤動作防止回路部】							
検出スレッシュホールド電圧 1	Vthuvlo1	3.3	3.4	3.5	V	VCC 端子電圧モニタ	
ヒステリシス幅	DVuv	25	100	200	mV	VCC 端子電圧モニタ	
検出スレッシュホールド電圧 2	Vthuvlo2	-	2.5	2.7	V	VREGA 端子電圧モニタ	
検出スレッシュホールド電圧 3	Vthuvlo3	-	3.15	3.35	V	VREGD 端子電圧モニタ	
【短絡保護回路部】							
タイマスタート電圧	Vstart	2.65	2.8	2.95	V	FB1~5, 7 端子電圧	
CH6 タイマスタート電圧	Vstart6	0.45	0.50	0.55	V	INV6 端子電圧	
SCP 端子検出電圧	Vscpth	0.9	1.0	1.1	V		
SCP6 端子検出電圧	Vscp6th	0.9	1.0	1.1	V		
SCP 端子流出電流	Iscp	-1.4	-1.0	-0.6	μ A	SCP=0.1V	
SCP6 端子流出電流	Iscp6	-1.4	-1.0	-0.6	μ A	SCP6=0.1V	
SCP 端子待機時電圧	Vstscp	-	10	100	mV	CTL=3V, FB=0V	
SCP6 端子待機時電圧	Vstscp6	-	10	100	mV	CTL6=3V, INV6=1.0V	
【過電圧防止回路部】							
CH7 OVP スレッシュホールド電圧	VOVP7	26.5	28.0	29.5	V	Vo7 端子電圧モニタ	
【コントロール部】							
CTL1-6 端子制御電圧	動作	VCTLH	2	-	VCC	V	
	非動作	VCTLL	-0.3	-	0.4	V	
CTL7 端子制御電圧	動作	VCTLH	2	-	5.5	V	
	非動作	VCTLL	-0.3	-	0.4	V	
CTL 端子プルダウン抵抗	RCTL	0.6	1.0	1.4	M Ω		
【回路電流】							
スタンバイ時	VCC 端子	Istb1	-	0	5	μ A	CTL=0V
	Hx 端子	Istb2	-	0	5	μ A	Hx1~6=10V, Hx1~6 の合計
	Lx7 端子	Istb3	-	0	5	μ A	Lx7=28V
動作時		Icc	-	6.0	9.0	mA	CTL=3V, FB=2.5V

◎耐放射線設計はしていません。

●外形图

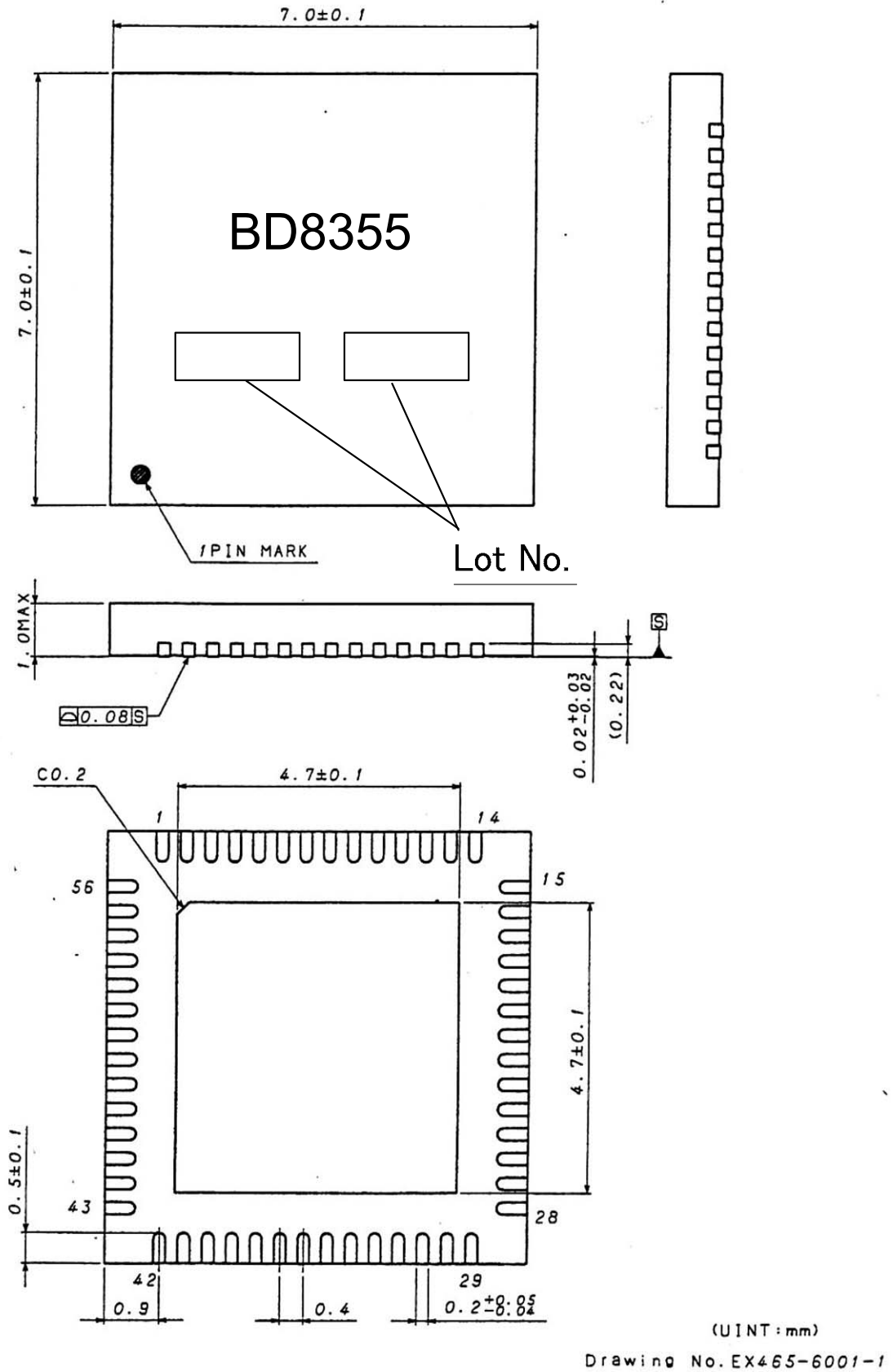


Fig. 1 外形图

●端子配置図

端子番号	端子名	機能	端子番号	端子名	機能
1	INV7	CH7 誤差増幅器反転入力端子	29	CTL35	CH3, CH5 ON/OFF制御端子
2	FB6	CH6 誤差増幅器出力端子	30	CTL14	CH1, CH4 ON/OFF制御端子
3	INV6	CH6 誤差増幅器反転入力端子	31	PGND12	CH1, CH2内蔵トランジスタ接地端子
4	FB5	CH5 誤差増幅器出力端子	32	PGND12	CH1, CH2内蔵トランジスタ接地端子
5	INV5	CH5 誤差増幅器反転入力端子	33	Lx2	CH2 インダクタ接続端子
6	GND	接地端子	34	Hx2	CH2 Highsideトランジスタ電源, ドライバ電源入力端子
7	FB4	CH4 誤差増幅器出力端子	35	Hx3	CH3 Highsideトランジスタ電源, ドライバ電源入力端子
8	INV4	CH4 誤差増幅器反転入力端子	36	Lx3	CH3 インダクタ接続端子
9	INV3	CH3 誤差増幅器反転入力端子	37	PGND34	CH3, CH4内蔵トランジスタ接地端子
10	FB3	CH3 誤差増幅器出力端子	38	PGND34	CH3, CH4内蔵トランジスタ接地端子
11	INV2	CH2 誤差増幅器反転入力端子	39	Lx4	CH4 インダクタ接続端子
12	FB2	CH2 誤差増幅器出力端子	40	Lx4	CH4 インダクタ接続端子
13	SCP6	CH6短絡保護時間設定用容量接続端子	41	CTL6	CH6 ON/OFF制御端子
14	CTL7	CH7 ON/OFF制御端子	42	CTL2	CH2 ON/OFF制御端子
15	INV1	CH1 誤差増幅器反転入力端子	43	Hx4	CH4 Highsideトランジスタ電源, ドライバ電源入力端子
16	FB1	CH1 誤差増幅器出力端子	44	Hx4	CH4 Highsideトランジスタ電源, ドライバ電源入力端子
17	SCP	CH1~5, CH7短絡保護時間設定用容量接続端子	45	Hx5	CH5 Highsideトランジスタ電源, ドライバ電源入力端子
18	RT	オシレータ周波数設定用抵抗接続端子	46	Lx5	CH5 インダクタ接続端子
19	VREGA	3.6V内部レギュレータ電圧出力端子	47	PGND56	CH5, CH6内蔵トランジスタ接地端子
20	VCC	電源入力端子	48	PGND56	CH5, CH6内蔵トランジスタ接地端子
21	VREGD	3.6V Lowsideトランジスタバイアス電圧出力端子	49	Lx6	CH6 インダクタ接続端子
22	CMINUS	チャージポンプフライングコンデンサLow側接続端子	50	Lx6	CH6 インダクタ接続端子
23	HVREG	チャージポンプ電圧出力端子	51	Hx6	CH6 Highsideトランジスタ電源, ドライバ電源入力端子
24	CPLUS	チャージポンプフライングコンデンサHigh側接続端子	52	Hx6	CH6 Highsideトランジスタ電源, ドライバ電源入力端子
25	VBAT	チャージポンプ電源入力端子	53	Lx7	CH7 インダクタ接続端子
26	Hx1	CH1 Highsideトランジスタ電源, ドライバ電源	54	PGND7	CH7 内蔵トランジスタ接地端子
27	Lx1	CH1 インダクタ接続端子	55	Vo7	CH7 過電圧保護用電圧モニタ端子
28	Lx1	CH1 インダクタ接続端子	56	FB7	CH7 誤差増幅器出力端子

●端子配置図

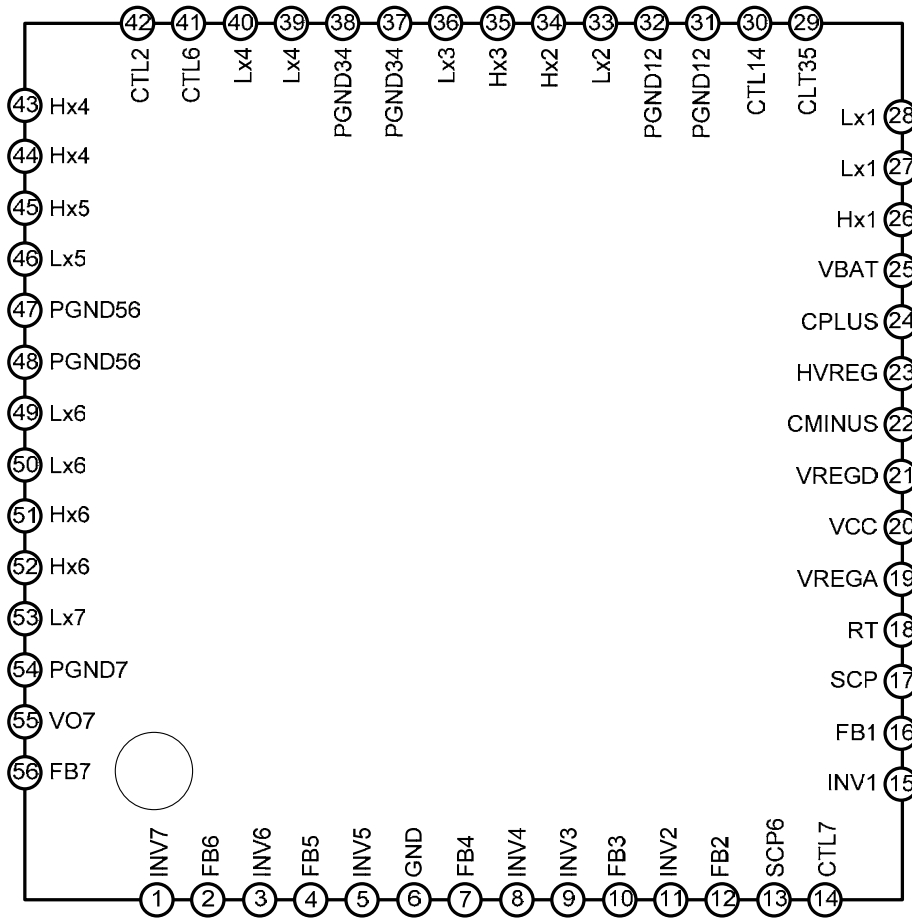


Fig. 2 端子配置図

● ブロック図・応用回路図

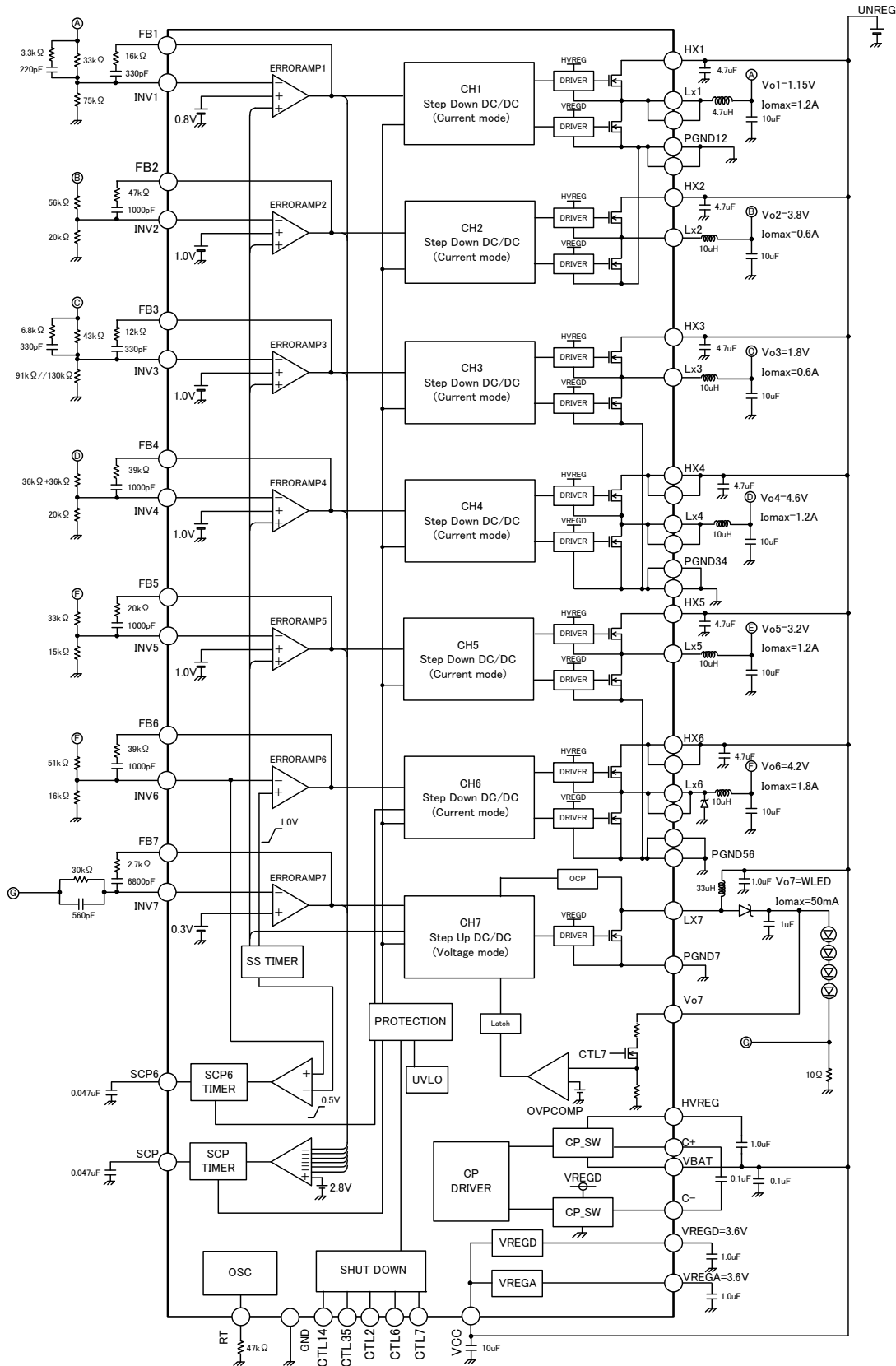


Fig. 3 応用回路図

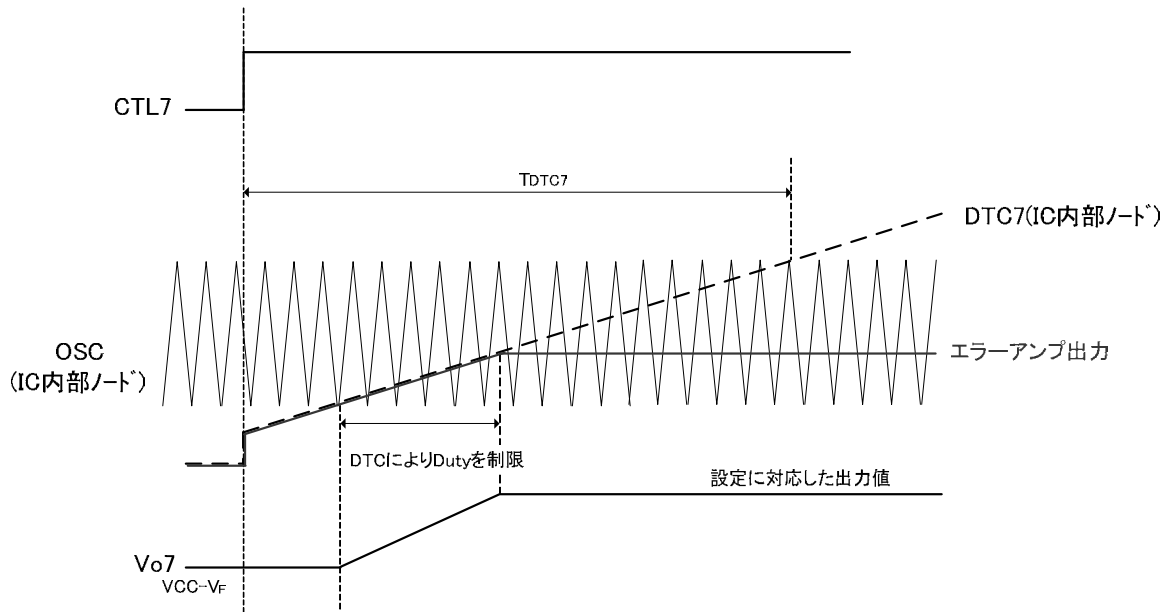
※応用回路図の例は推奨すべきものと確信しておりますが、ご使用にあたっては特性の確認を十分をお願いします。その他、外付け回路定数を変更してご使用になる場合には静特性のみならず過渡特性も含め外付け部品及び当社 IC のバラツキ等を考慮して十分なマージンを見て決定してください。

●タイミングチャート



T_{ss1} : 2.5msec (f_{osc}=750kHz時)
 T_{ss2-6} : 3.1msec (f_{osc}=750kHz時)

Fig. 4 CH1-6 起動シーケンス



T_{DTC7} (CH7 Duty 制限時間) : 15msec (f_{osc}=750kHz時)

※CTL7 は CH1-6 のいずれかが ON している状態で ON させて下さい。

Fig. 5 CH7 起動シーケンス

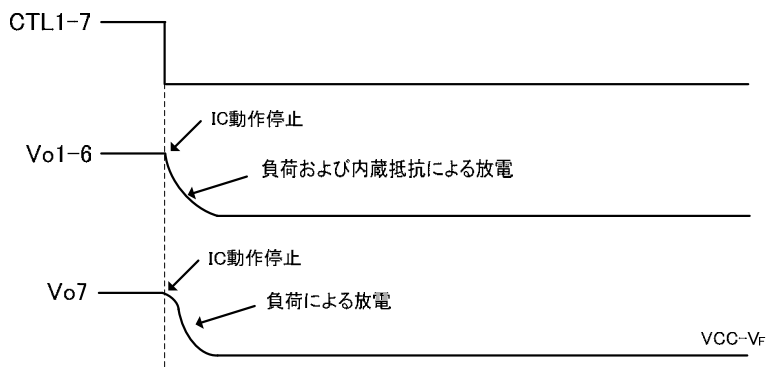


Fig. 6 停止シーケンス

●ブロック動作説明・IC周辺部品設定方法

1. 内蔵レギュレータ部(VREGA, VREGD)

VREGA, VREGD とともに 3.6V 出力の内部電源用レギュレータです。発振止めとして 0.47u~2.2uF 間の容量のコンデンサを接続してください。また、内部回路の誤動作を引き起こす可能性があるため、VREGA-VREGD 端子間の電位差が 0.3V 以上にならないようにご使用ください。

2. コントロール部(SHUT DOWN)

CTL14, 2, 35, 6, 7 端子に印加する電圧により各チャンネルの ON/OFF を制御することができます。ただし、CH1, 4 は同一端子での制御、CH3, 5 も同一端子での制御のため、各 CH 個別に制御することはできません。また、CTL7 は CTL1~6 のいずれかを ON した後、500usec 以上経ってから電圧を投入してください。CTL14, 2, 35, 6 は 2V~VCC の電圧を印加すると ON、オープンまたは -0.3V~0.4V の電圧を印加すると OFF となります。CTL7 は 2V~5.5V の電圧を印加すると ON、オープンまたは -0.3V~0.4V の電圧を印加すると OFF となります。すべてのチャンネルを OFF することで IC がスタンバイ状態となります。各 CTL ON 時の出力端子(Lx1~7)、FB 端子、SCP, SCP6 端子及びレギュレータ(VREGA, VREGD)は以下の状態になります。各端子には 1MΩ(typ.)のプルダウン抵抗が内蔵されています。

CTL					Lx							FB							VREGA	VREGD	SCP	SCP6	
14	2	35	6	7	1	2	3	4	5	6	7	1	2	3	4	5	6	7					
L	L	L	L	L	L	L	L	L	L	L	H-Z	L	L	L	L	L	L	L	L	L	L	L	L
H	L	L	L	L	A	L	L	A	L	L	H-Z	A	L	L	A	L	L	L	L	A	A	A	L
L	H	L	L	L	L	A	L	L	L	L	H-Z	L	A	L	L	L	L	L	L	A	A	A	L
L	L	H	L	L	L	L	A	L	A	L	H-Z	L	L	A	L	A	L	L	L	A	A	A	L
L	L	L	H	L	L	L	L	L	L	A	H-Z	L	L	L	L	L	A	L	L	A	A	A	L
L*	L*	L*	L*	H	L*	L*	L*	L*	L*	L*	A	L*	L*	L*	L*	L*	L*	A	A	A	A	L*	
H	H	H	H	H	A	A	A	A	A	A	A	A	A	A	A	A	A	A	A	A	A	A	A

* CTL7 ON時はCTL1~6のいずれかをONさせてください。Lx1~6, FB1~6, SCP6の状態はONするチャンネルにより異なります。 A: active

3. 出力電圧・出力電流設定方法

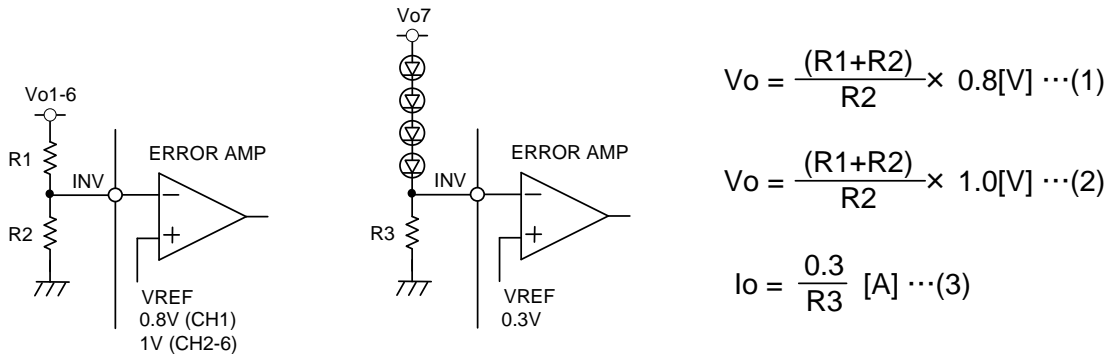


Fig. 7 帰還抵抗設定方法

(a)CH1~6 の設定について

ERROR AMP の基準電圧は CH1 が 0.8V、CH2~6 が 1V となっています。出力電圧は INV1~6 端子に接続する帰還抵抗 R1, R2 により Fig.7(1,2)式を参考に設定してください。

(b)CH7 の設定について

CH7 の ERROR AMP の基準電圧は 0.3V になっています。LED 電流は Fig. 7(3)式のように決まるので、ご使用される LED 電流範囲を考慮し R3 を適切に設定してください。

4. 起動/停止シーケンス

各 CH の起動時には DC/DC コンバータの出力電圧にソフトスタートをかけ、起動時のラッシュ電流を防ぎます。CH1 は T_{SS1}=2.5msec(typ.)、CH2~6 は T_{SS2-6}=3.1msec(typ.)のソフトスタート時間で目標電圧に到達します。CH7 は T_{DTC7}=15msec(typ.)の間エラーアンプ出力を制限します。

各 CH の出力は CTL OFF と同時に停止し、CH1~6 は Lx 端子に内蔵のディスチャージ抵抗と負荷により、CH7 は負荷によりディスチャージされます。

なお、T_{SS1-6}, T_{DTC7} は発振周波数の設定により、上記の値 T_{typ} から以下の式のように変化します。

$$T_{SS1-6}, T_{DTC7} = T_{typ} \times \frac{750}{f_{osc} [kHz]} [msec]$$

5. 保護回路動作時機能表

	Lx1-5	Lx6	Lx7	FB1-6	FB7	VREGA	VREGD	HVREG	SCP	SCP6
短絡保護回路(CH1-5,7)	H-Z	A	H-Z	A	A	A	A	A	-	A
短絡保護回路(CH6)	A	H-Z	A	A	A	A	A	A	A	-
低電圧入力誤動作防止回路(VCC)	H-Z	H-Z	H-Z	NA	NA	A	A	NA	NA	NA
低電圧入力誤動作防止回路(VREGA)	H-Z	H-Z	H-Z	NA	NA	-	A	NA	NA	NA
低電圧入力誤動作防止回路(VREGD)	H-Z	H-Z	H-Z	NA	NA	A	-	NA	NA	NA
低電圧入力誤動作防止回路(HVREG)	H-Z	H-Z	A	NA	A	A	A	-	NA	NA
温度保護回路(TSD)	H-Z	H-Z	H-Z	NA	NA	NA	NA	NA	NA	NA

A: active
NA: non-active

6. タイマラッチ方式短絡保護回路(SCP, SCP6)

CH1~5, 7 のエラーアンプの出力(FB 端子電圧)を監視し、端子電圧が 2.8V を超えた場合、ショート検知比較器(SCPCOMP)出力は”L”レベルとなり Fig. 8 中の M1 が OFF し SCP 端子に外付けされた短絡保護用コンデンサ CSCP に充電を開始します。CSCP の充電電圧がスレッシュホールド電圧 $V_{scpth}=1.0V$ (typ.)まで到達すると CH1~5, 7 の出力を停止させます。ショート検知から出力停止までのタイマ時間(t_{scp})は以下の式で算出されます。

$$t_{scp}[s] \approx 1.0 \times C_{SCP}[\mu F]$$

また、CH6 はエラーアンプの入力(INV6 端子電圧)が 0.5V を下回るとショートを検知します(Fig. 9)。ショート検知から出力停止までのタイマ時間(t_{scp6})は t_{scp} と同様の式で算出されます。CSCP6 がスレッシュホールド電圧 $V_{scp6th}=1.0V$ (typ.)まで充電されると CH6 の出力を停止させます。

なお、SCP 及び SCP6 は一度検出すると内部でラッチします。CTL 端子を”L”レベルにし、OFF させることによって SCP, SCP6 端子電圧を放電しラッチ状態から解除することができます。短絡保護回路を使用しない場合には SCP, SCP6 端子を GND にショートしてください。

7. 過電圧保護回路(OVP)

CH7 では LED がオープンになると、INV7 電圧は帰還がなくなるため L となり、出力電圧は急上昇します。その状態が続くと出力電圧は上昇し続け Lx7 端子の耐圧を超えてしまいます。このような異常時でも耐圧を超えないよう CH7 では過電圧保護回路(OVP)を内蔵しております。VO7 端子電圧が 28V(typ.) 以上となると OVP が動作し CH7 動作を停止します。OVP は一度検出すると内部でラッチします。CTL7 端子を”L”レベルにし、OFF させることによってラッチ状態から解除することができます。

8. 温度保護回路(サーマルシャットダウン/TSD)

異常発熱による IC 破壊を防止するための保護回路です。チップの異常発熱(TYP 175°C)を検知すると、各チャンネルの出力および VREGD, VREGA を OFF し、同時に FB1~7 端子を”L”レベルに固定します。また、検出温度と解除温度にはヒステリシス幅があり、(TYP 15°C)、スレッシュホールドオンラインでの温度変動による誤動作を防止しています。

9. 低電圧入力誤動作防止回路(UVLO)

電源投入時や電源瞬断時の IC 誤動作を防止するための保護回路です。VCC 端子電圧が 3.4V 以下になると、各チャンネルの出力を OFF(Lx 端子をハイインピーダンス)に固定します。UVLO の検出電圧には 0.1V のヒステリシス幅があり、スレッシュホールドオンラインでの入力電圧変動による誤動作を防止しています。また、内部レギュレータの電圧低下時にも誤動作防止のための保護回路が働きます。VREGD 端子が 3.15V 以下、あるいは VREGA 端子電圧が 2.5V 以下になると、全 CH の出力を OFF に固定します。HVREG 出力低下時には TYP VCC+2.5V で CH1~6 の出力を OFF します。

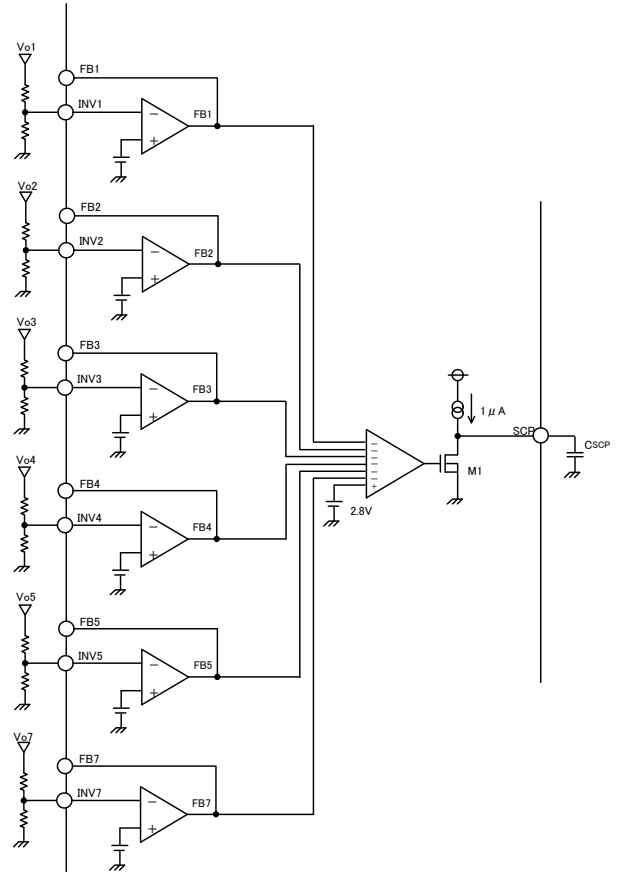


Fig. 8 短絡保護回路ブロック図

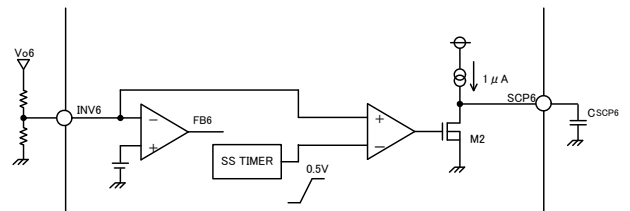


Fig. 9 CH6 短絡保護回路ブロック図

10. 発振周波数設定方法

発振周波数はRT端子に接続するタイミング抵抗により設定されます。Fig. 19の特性データを参考に周波数を設定してください。

11. 出力インダクタの選定方法

出力インダクタは出力コンデンサと共に2次のフィルタを形成し、スイッチ波形を平滑化してDC出力電圧を与えています。インダクタンス値が小さい場合、外形サイズは小型になりますが、リップル電流が大きくなり効率低下、高い出力ノイズとなります。逆にインダクタンス値が大きい場合にはインダクタは大型になりますが、リップル電流は小さくなり、リップル電流と比例関係にある出力リップル電圧も小さくなります。一般には出力負荷電流の20~50%程度のリップル電流となるよう設定します。設定したいリップル電流値に対するインダクタンス値は次頁の式から計算します。

$$\text{(降圧)} \quad L[\text{H}] = \frac{(V_{\text{IN}}[\text{V}] - V_{\text{OUT}}[\text{V}])}{\Delta I_L[\text{A}]} \times \frac{V_{\text{OUT}}[\text{V}]}{V_{\text{IN}}[\text{V}]} \times \frac{1}{f_{\text{osc}}[\text{Hz}]}$$

$$\text{(昇圧)} \quad L[\text{H}] = \frac{(V_{\text{OUT}}[\text{V}] - V_{\text{IN}}[\text{V}])}{\Delta I_L[\text{A}]} \times \frac{V_{\text{IN}}[\text{V}]}{V_{\text{OUT}}[\text{V}]} \times \frac{1}{f_{\text{osc}}[\text{Hz}]}$$

ここで、

L: インダクタンス値
 V_{OUT} : 出力電圧
 f_{osc} : 発振周波数
 V_{IN} : 入力電圧
 ΔI_L : インダクタのリップル電流値
 I_{OUT} : 出力負荷電流

です。

またインダクタの電流定格値は以下の式で求まる I_{peak} より大きくするようにします。

$$\text{(降圧)} \quad I_{\text{peak}} = I_{\text{OUT}} + \Delta I_L / 2$$

$$\text{(昇圧)} \quad I_{\text{peak}} = \{I_{\text{OUT}} \times (V_{\text{OUT}} / V_{\text{IN}}) / (\eta / 100)\} + \Delta I_L / 2 \quad (\eta: \text{電力変換効率}[\%])$$

電流モード部位相補償について

ここに示す、アプリケーション構成部品は、以下の式により算出される位置にポールとゼロを形成します。

・CFBが形成するポール周波数

$$f_p(\text{CFB}) = \frac{1}{2\pi \times A \times \text{CFB} \times (R1 // R2)} \quad (\text{A: エラーアンプゲイン})$$

・RFBが形成するゼロ周波数

$$f_z(\text{RFB}) = \frac{1}{2\pi \times \text{CFB} \times \text{RFB}}$$

・出力コンデンサが形成するゼロとポール周波数

$$f_z(\text{COUT}) = \frac{1}{2\pi \times \text{ESR} \times \text{COUT}}$$

$$f_p(\text{COUT}) = \frac{1}{2\pi \times \text{RL} \times \text{COUT}}$$

ここで、RLは出力負荷抵抗、ESRは出力コンデンサの直列抵抗です。CFBとRFBは、それぞれ、ポールと呼ぶと、主な働きとしてループ利得を低下させ、帯域幅を減少させることで、制御系として、不安定となります。

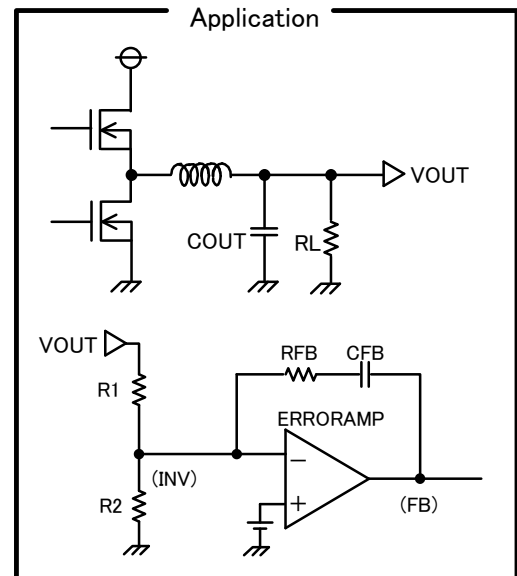


Fig. 10 位相補償設定方法

12. 基板レイアウト上の注意点

- ・スイッチングレギュレータはその原理上、電源-インダクタ-出力コンデンサの経路に過渡的に大電流が流れます。できるだけ広いパターンで短くレイアウトし、配線インピーダンスを下げるようにしてください。
- ・帰還端子(INV1~7)にスイッチングノイズなどが干渉すると出力電圧が発振する恐れがあります。ノイズの干渉を避けるため、帰還抵抗-帰還端子間はできるだけ短く配線し、スイッチングラインと交差しないようレイアウトをしてください。

●参考データ

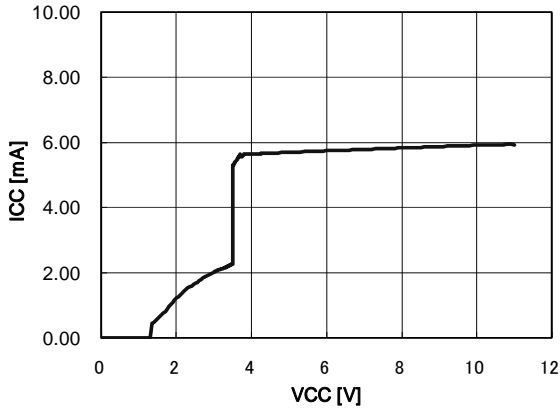


Fig. 11 回路電流 - 電源電圧特性(全CH ON時)

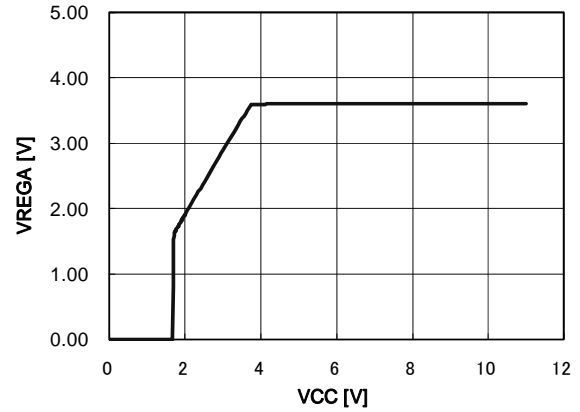


Fig. 12 基準電圧 VREGA - 電源電圧特性

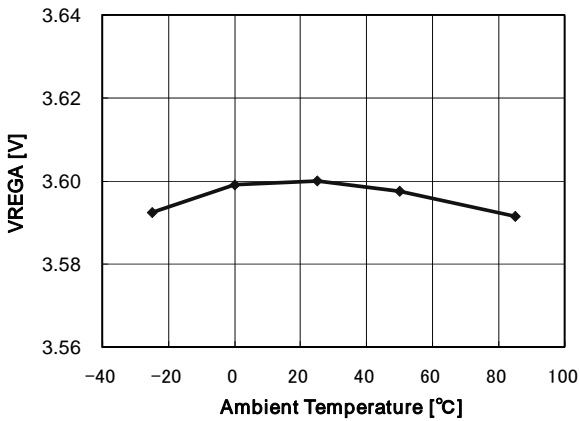


Fig. 13 基準電圧 VREGA - 周囲温度特性

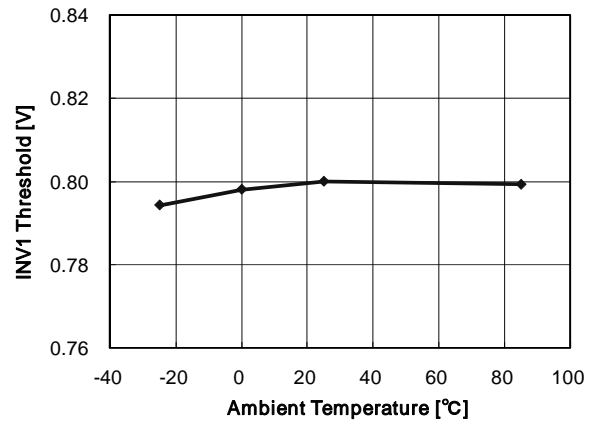


Fig. 14 CH1 ErrorAmp 基準電圧 - 周囲温度特性

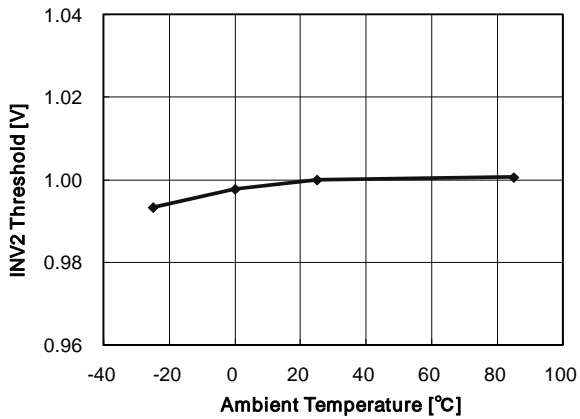


Fig. 15 CH2~5 ErrorAmp 基準電圧 - 周囲温度特性

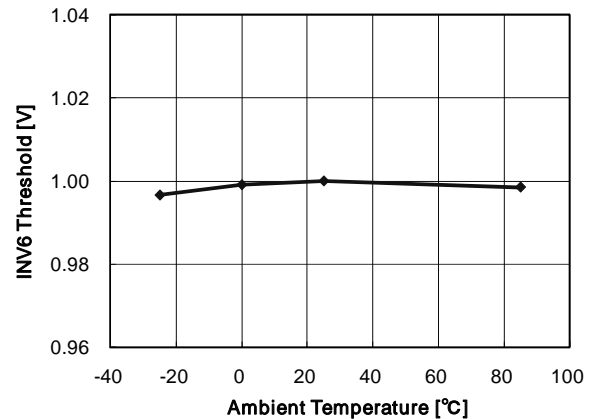


Fig. 16 CH6 ErrorAmp 基準電圧 - 周囲温度特性

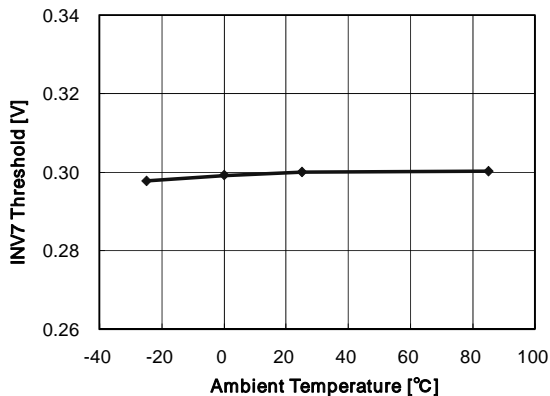


Fig. 17 CH7 ErrorAmp 基準電圧 - 周囲温度特性

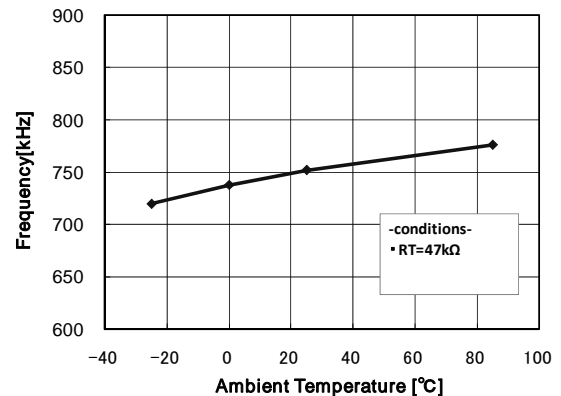


Fig. 18 動作周波数 - 周囲温度特性

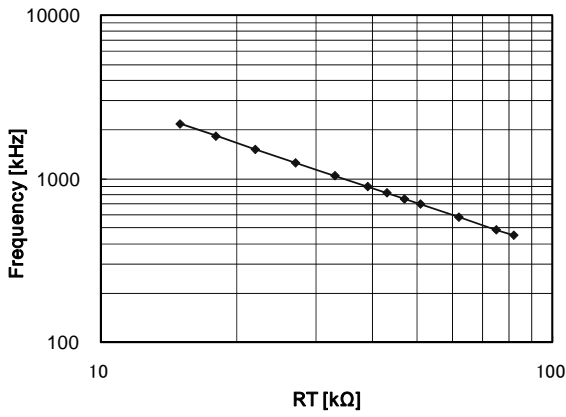


Fig. 19 動作周波数 - タイミング抵抗値特性

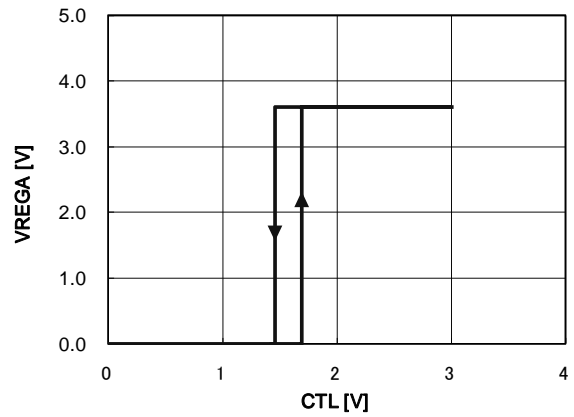


Fig. 20 CTL 端子特性

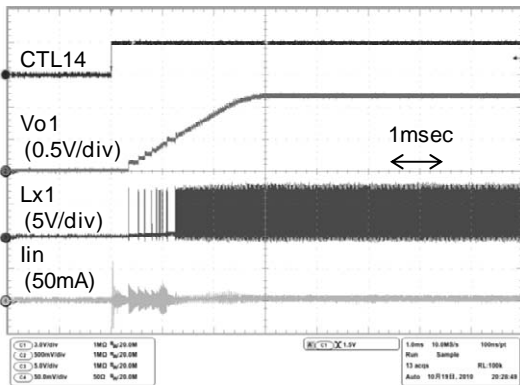


Fig. 21 CH1 起動波形

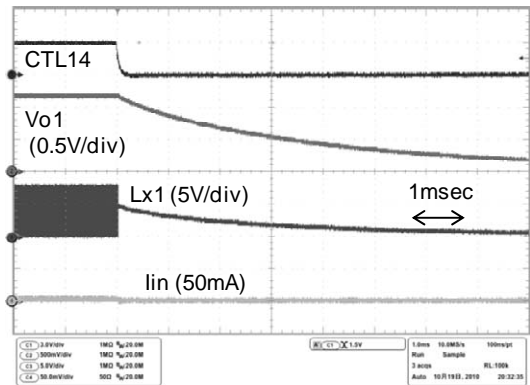


Fig. 22 CH1 停止波形

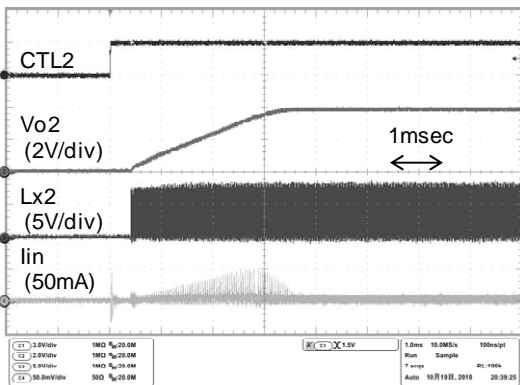


Fig. 23 CH2 起動波形

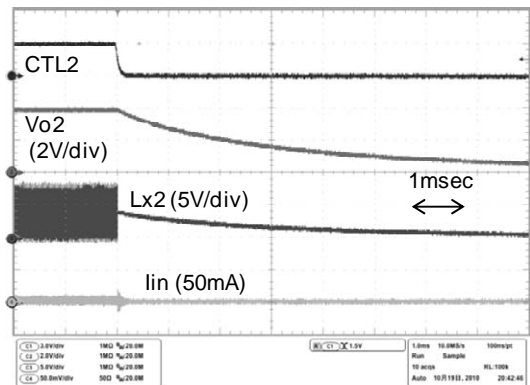


Fig. 24 CH2 停止波形

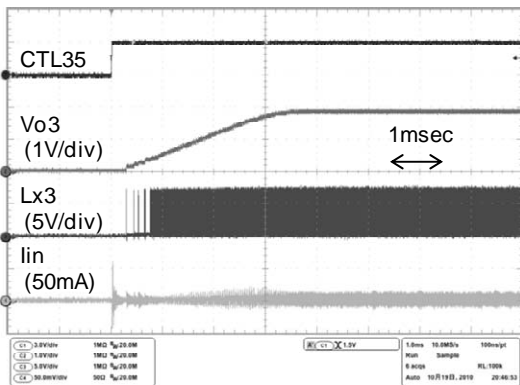


Fig. 25 CH3 起動波形

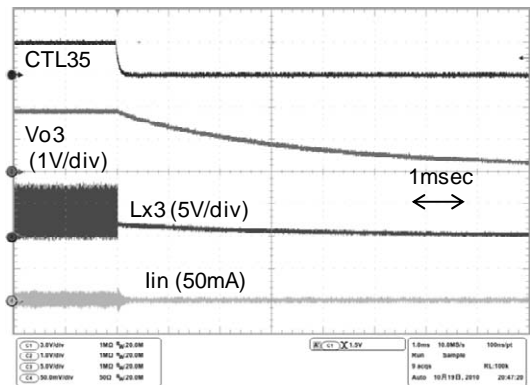


Fig. 26 CH3 停止波形

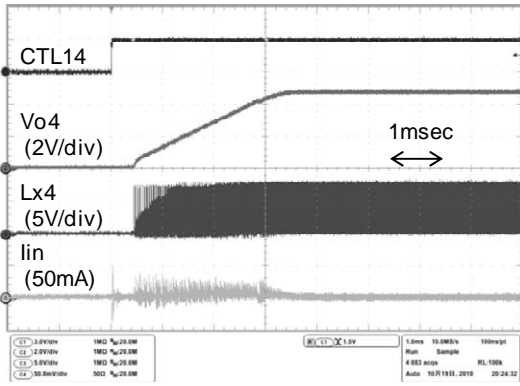


Fig. 27 CH4 起動波形

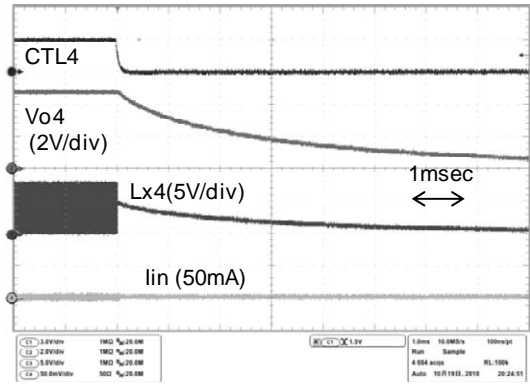


Fig. 28 CH4 停止波形

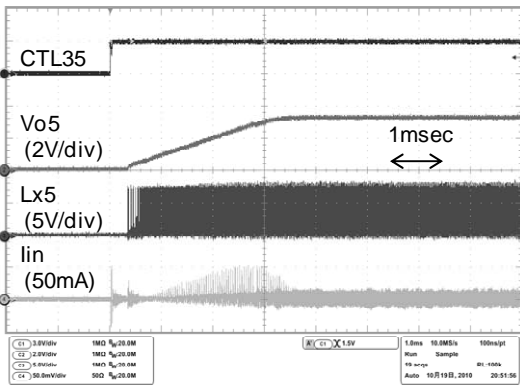


Fig. 29 CH5 起動波形

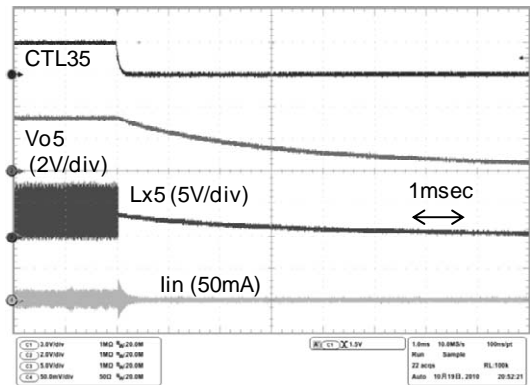


Fig. 30 CH5 停止波形

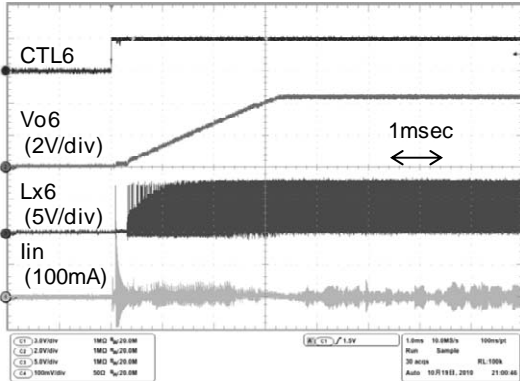


Fig. 31 CH6 起動波形

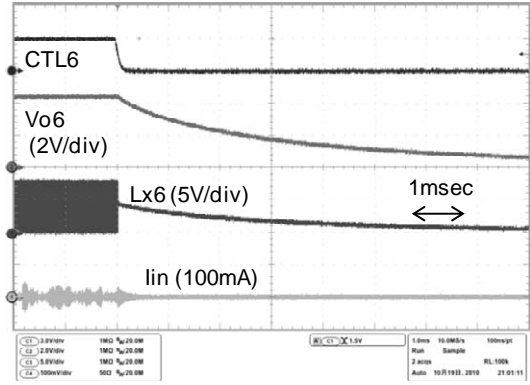


Fig. 32 CH6 停止波形

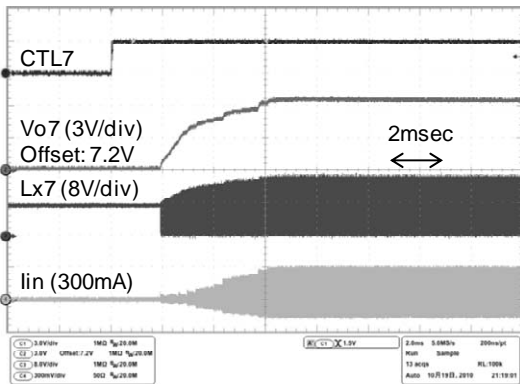


Fig. 33 CH7 起動波形

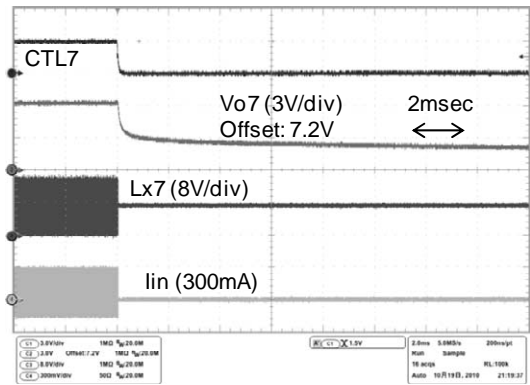


Fig. 34 CH7 停止波形

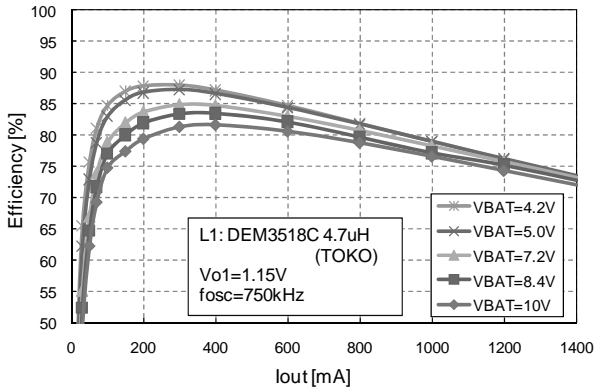


Fig. 35 電力変換効率 - 負荷電流(CH1)*

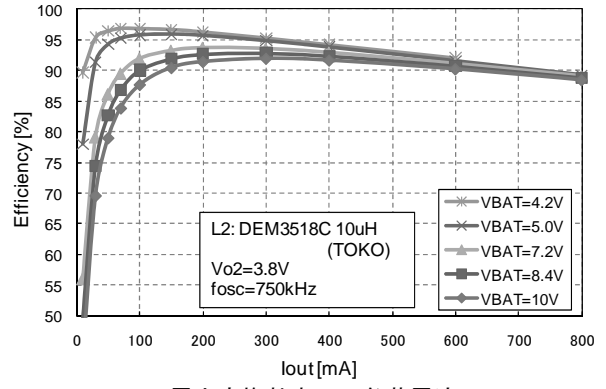


Fig. 36 電力変換効率 - 負荷電流(CH2)*

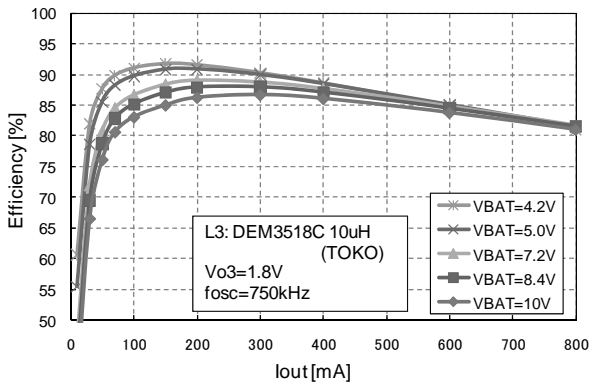


Fig. 37 電力変換効率 - 負荷電流(CH3)*

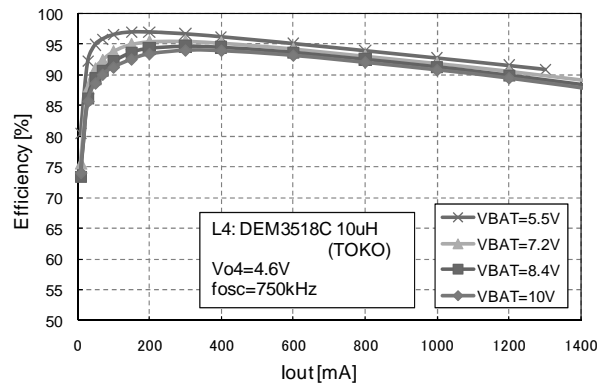


Fig. 38 電力変換効率 - 負荷電流(CH4)*

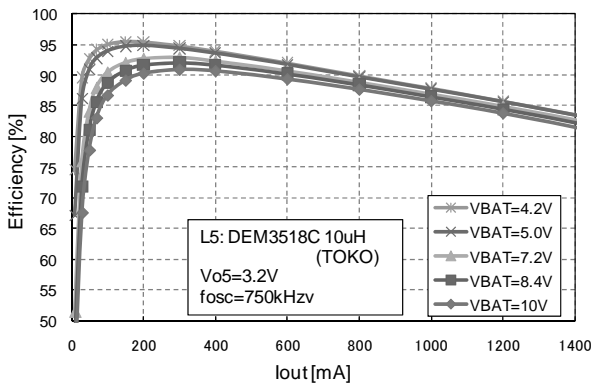


Fig. 39 電力変換効率 - 負荷電流(CH5)*

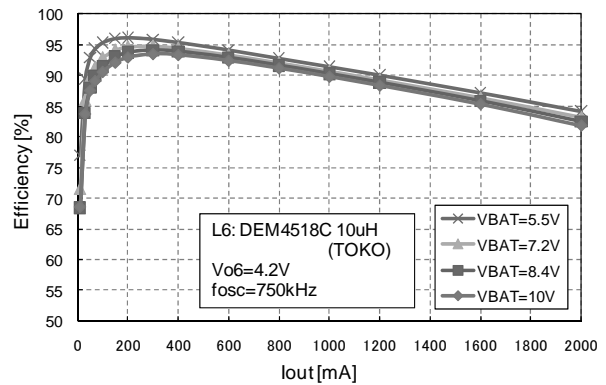


Fig. 40 電力変換効率 - 負荷電流(CH6)*

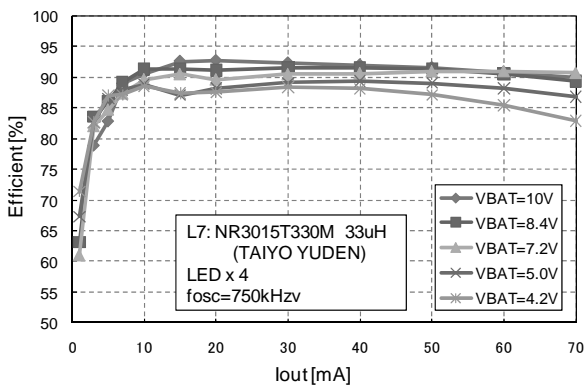


Fig. 41 電力変換効率 - 負荷電流(CH7 LED 4 灯)*

* 電力変換効率はドライバ部の損失を含んだ値です。

●熱軽減特性

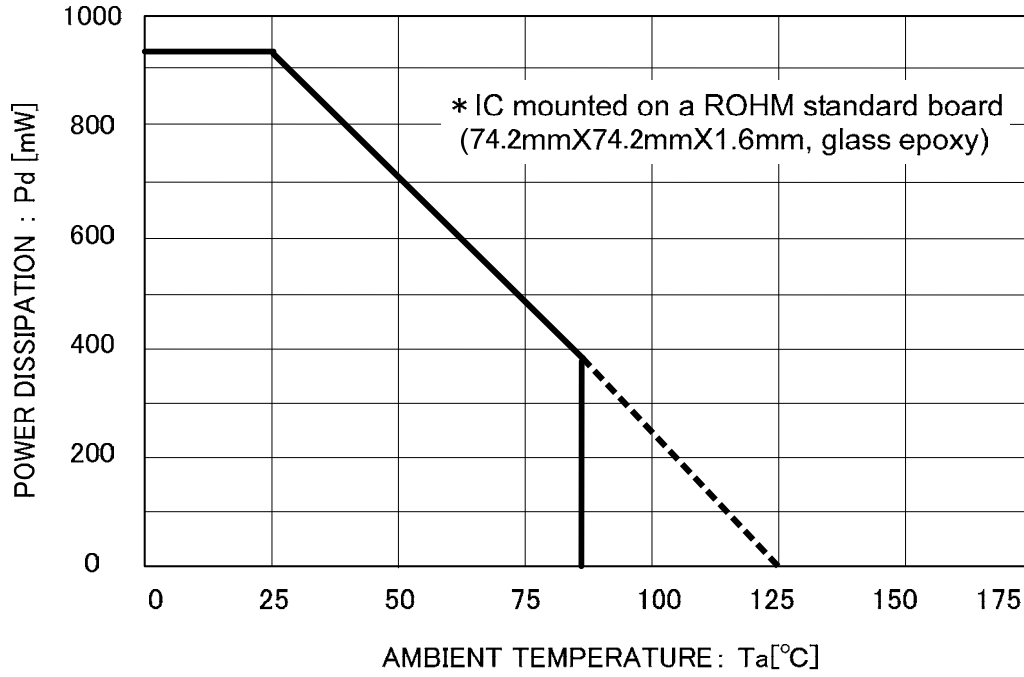
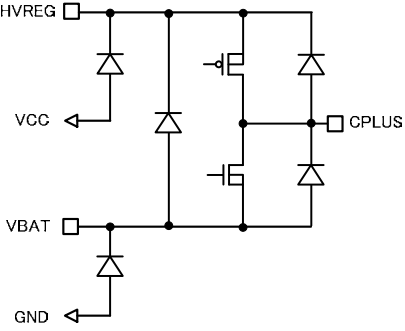
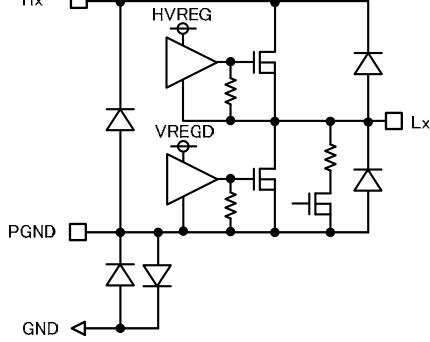
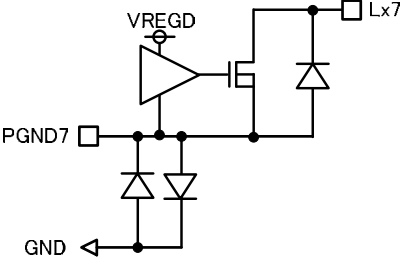
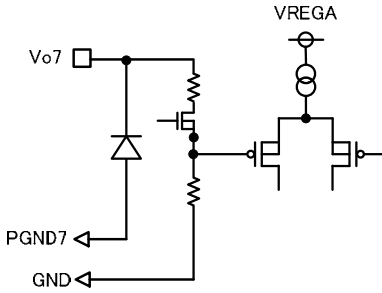


Fig. 42 最大許容損失—周囲温度特性

●端子等価回路図

端子名	端子等価回路図	端子名	端子等価回路図
INV1 INV2 INV3 INV4 INV5 INV6 INV7		FB1 FB2 FB3 FB4 FB5 FB6	
FB7		CTL14 CTL2 CTL35 CTL6 CTL7	
SCP SCP6			
RT		VCC VREGA GND	
VREGD		CMINUS	

端子名	端子等価回路図	端子名	端子等価回路図
HVREG CPLUS VBAT		HX1 LX1 HX2 LX2 PGND12 HX3 LX3 HX4 LX4 PGND34 HX5 LX5 HX6 LX6 PGND56	
Lx7 PGND7		Vo7	

●使用上の注意

1.) 絶対最大定格について

本製品におきましては品質管理には十分注意を払っておりますが、印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は劣化または破壊に至る可能性があります。またショートモードもしくはオープンモード等破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズ等物理的な安全対策を施して頂けるようご検討をお願いします。

2.) GND 電位について

GND ピンの電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、GND 以下の電位になっている端子がないか御確認ください。特に Lx 端子は、容量性負荷や L 負荷を直接駆動すると端子電位が GND 以下になる可能性がありますので、負電圧にふれないようにしてください。

3.) 熱設計について

実際の使用状態での許容損失(Pd)を考え、十分マージンを持った熱設計を行ってください。

4.) ピン間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けた場合、IC が破壊する恐れがあります。また出力間や出力と電源 GND 間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

5.) 強電磁界中の動作について

強電磁界中でのご使用を想定した設計は致しておりません。

6.) 共通インピーダンスについて

電源及び GND の配線は、共通のインピーダンスを下げる、リップルをできるだけ小さくする(配線をできるだけ太く短くする、L.C によりリップルを落とす)等、十分に配慮してください。

7.) CTL 端子電圧について

各チャンネルをスタンバイ状態にする場合は CTL 端子電圧を 0.4V 以下に、動作状態にする場合は 2.0 V 以上に設定してください。CTL 端子電圧を 0.4V 以上 2.0V 以下に固定または遷移時間を長くしないでください。(遷移時間は 10ms 以下としてください。) CTL 端子にコンデンサを接続する場合は 0.01 μ F 以下のコンデンサを使用してください。誤動作の原因となります。

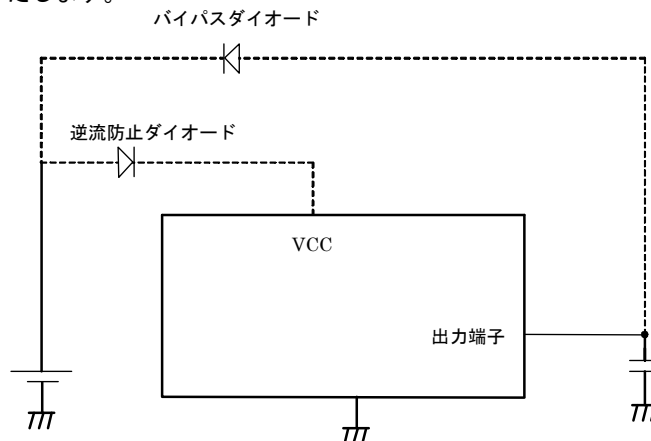
また、CTL7 の耐圧は 5.5V となっております。VCC 電圧が直接入力される使い方はしないでください。

CTL7 は CTL1~6 のいずれかを ON した後、500 μ sec 以上経ってから ON してください。

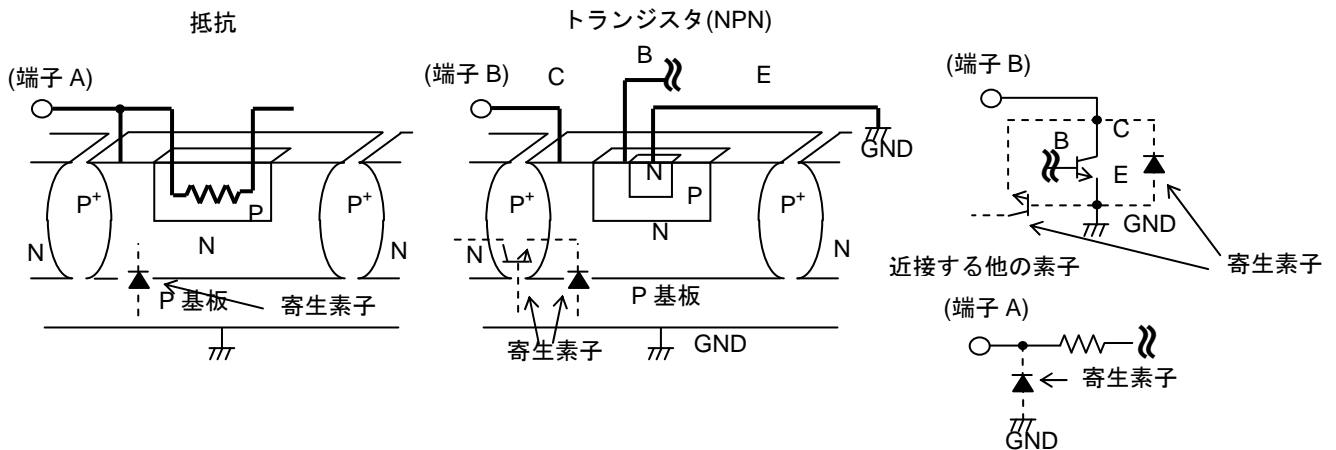
8.) 温度保護回路(TSD 回路)

本 IC は温度保護回路(TSD 回路)を内蔵しています。温度保護回路(TSD 回路)はあくまでも熱的暴走から IC を遮断することを目的とした回路であり、IC の保護及び保証を目的としておりません。よって、この回路を動作させて以降の連続使用及び動作を前提とした使用はしないでください。

9.) VCC 及び GND と Lx、HVREG を除く各端子が通常電位と逆になるモードが存在する場合、または端子に電流が流入するような特異動作の場合、IC が破壊する恐れがあるため、バイパス経路及び逆流防止のダイオードを挿入して頂くことをお勧めいたします。



- 10.) 複数電源を持つ IC では電源投入順序、遅れにより、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、GND パターン配線の幅、引き回しに注意してください。
- 11.) VCC 及び Hx 端子が絶対最大定格を超えないよう使用してください。入力コンデンサの位置によってはパターンの L 成分により、リングングを引き起こし、定格を超えてしまう場合がございます。参考例と致しまして、プリントパターンの厚みが 35 μ m、パターン幅が 1.0mm の場合、IC からコンデンサまでの長さは 5.0mm 以下で配置してください。
- 12.) セット基板での検査について
 セット基板での検査時に、インピーダンスの低い端子にコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立て工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程で治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。
- 13.) 放熱板について
 パッケージ背面の放熱板はオープンとしても IC の動作上問題はありますが、放熱のため基板上で GND に接続することを推奨いたします。
- 14.) 本 IC はモノリシック IC であり、各素子間に素子分離のための P⁺アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、抵抗では、GND>(端子 A)の時、トランジスタ(NPN)では GND>(端子 B)の時、P-N 接合が寄生ダイオードとして動作します。また、トランジスタ(NPN)では、GND>(端子 B)の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND(P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。



●発注形名セレクション

B	D
---	---

ローム形名

8	3	5	5
---	---	---	---

品番

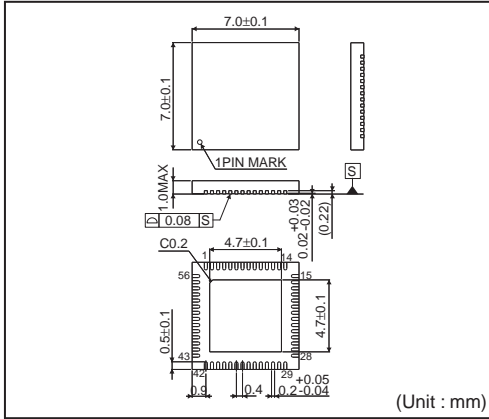
M	W	V
---	---	---

パッケージ
MWV:UQFN056V7070

E	2
---	---

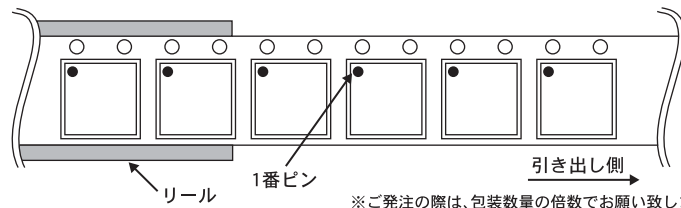
包装、フォーミング仕様
E2: リール状エンボステーピング

UQFN056V7070



<包装仕様>

包装形態	エンボステーピング
包装数量	1500pcs
包装方向	E2 (リールを左手に持ち、右手でテープを引き出したときに) 製品の1番ピンが左上にくる方向



※ご発注の際は、包装数量の倍数でお願い致します。

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。従いまして、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険若しくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。従いまして、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
 - ⑦はんだ付けの後に洗浄を行わない場合（無洗浄タイプのフラックスを使用された場合も、残渣の洗浄は確実にを行うことをお勧め致します）、又ははんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合。
 - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 許容損失(Pd)は周囲温度(Ta)に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、ディレーティングカーブ範囲内であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けはリフローはんだを原則とさせていただきます。なお、フロー方法でのご使用につきましては別途ロームまでお問い合わせください。
詳細な実装及び基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。従いまして、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施の上、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ①潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ②推奨温度、湿度以外での保管
 - ③直射日光や結露する場所での保管
 - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認した上でご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行った上でご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルにQRコードが印字されていますが、QRコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。従いまして、上記第三者の知的財産権侵害の責任、及び本製品の使用により発生するその他の責任に関し、ロームは一切その責任を負いません。
2. ロームは、本製品又は本資料に記載された情報について、ローム若しくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍用用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社若しくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。