

TFT-LCD パネル用電源 IC シリーズ



多チャンネル システム電源 IC

BM81028AMWV

●概要

OBM81028AMWV は、液晶パネルを使用するモニター、ノート型ディスプレイ、及び Tablet 向けの TFT-LCD パネル用システム電源です。
 パネル駆動用電源(Source 電源, Gate 電源, Logic 用電源)に加えて、HAVDD, VCOM アンプを内蔵しています。
 さらに各種設定値を保持する EEPROM を有しており、出力電圧や周波数等を自由に設定することができます。

●用途

- Monitor TFT-LCD パネル用システム電源.
- Note TFT-LCD パネル用システム電源
- Tablet TFT-LCD パネル用システム電源.

●特徴

- Input voltage range: 2.7V to 5.5V
- Standby current: 1.4μA (Typ.)
- Operating temperature range: -40°C to +85°C
- 降圧 DC/DC コンバータ 2ch (同期整流)
- 昇圧 DC/DC コンバータ (ロードスイッチ内蔵+同期整流)
- HAVDD アンプ (分解能 8bit)
- VCOM アンプ (分解能 8bit)
- 正チャージポンプ (Di 内蔵)
- 負チャージポンプ
- I2C インターフェース出力電圧設定コントロール機能 (EEPROM 内蔵)
- スイッチング周波数切替え機能(600kHz, 1200kHz)
- 保護回路: 低電圧誤動作防止回路、温度保護回路、過電流保護回路、過電圧保護回路、タイマーラッチ式ショート保護回路
- 入力トレラント対応 (SCL, SDA, EN)

●パッケージ

UQFN28V4040A

 W(Typ.) x D(Typ.) x H(Max.)
 4.0mm x 4.00mm x 1.00mm

●基本アプリケーション回路

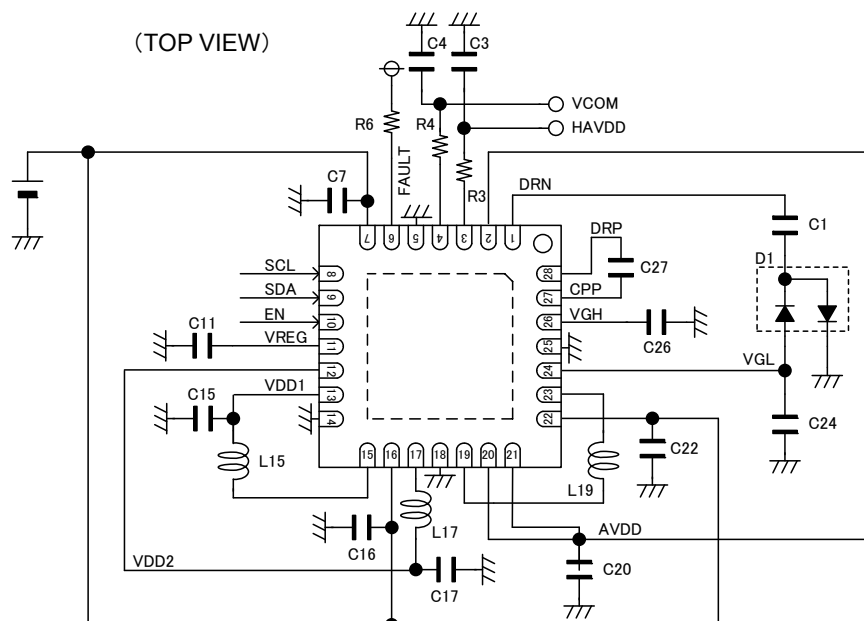


Fig.1 アプリケーション回路図

●端子配置図

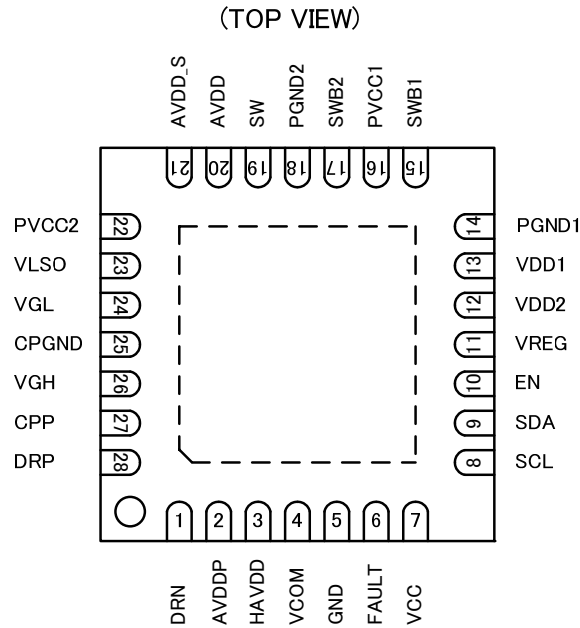


Fig.2 端子配置図

●端子説明

PIN NO.	端子名	機 能	PIN NO.	端子名	機 能
1	DRN	負チャージポンプドライブ端子	15	SWB1	降圧 DC/DC スイッチング端子 1
2	AVDDP	AVDD 入力端子	16	PVCC1	降圧 DC/DC 電源入力端子
3	HAVDD	HAVDD アンプ出力端子	17	SWB2	降圧 DC/DC スイッチング端子 2
4	VCOM	VCOM アンプ出力端子	18	PGND2	降圧/昇圧 DC/DC 接地端子
5	GND	接地端子	19	SW	昇圧 DC/DC スイッチング端子
6	FAULT	FAULT 信号出力端子	20	AVDD	昇圧 DC/DC 出力端子
7	VCC	電源入力端子	21	AVDD_S	昇圧 DC/DC 出力フィードバック端子
8	SCL	シリアルクロック入力端子(I2C)	22	PVCC2	昇圧 DC/DC ロードスイッチ入力端子
9	SDA	シリアルデータ入力端子(I2C)	23	VLSD	昇圧 DC/DC ロードスイッチ出力端子
10	EN	イネーブル端子	24	VGL	負チャージポンプフィードバック端子
11	VREG	内部電源出力端子	25	CPGND	チャージポンプ接地端子
12	VDD2	降圧 DC/DC 出力フィードバック入力端子 2	26	VGH	正チャージポンプフィードバック端子
13	VDD1	降圧 DC/DC 出力フィードバック入力端子 1	27	CPP	正チャージポンプ内蔵スイッチング Di 出力端子
14	PGND1	降圧 DC/DC 接地端子	28	DRP	正チャージポンプドライブ端子

●ブロック図

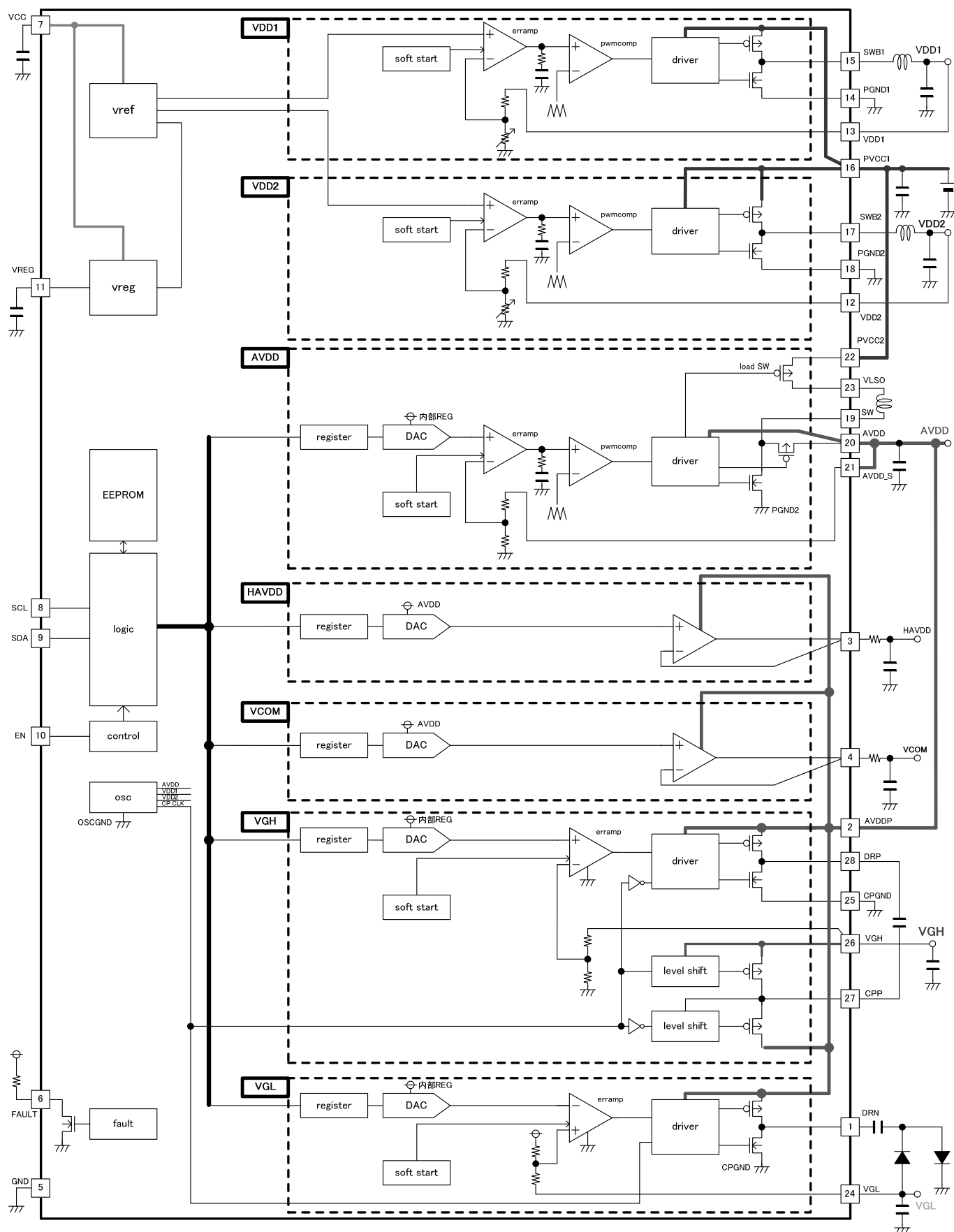


Fig.3 ブロック図

●各ブロック動作説明

① **BUCK CONVERTER BLOCK (VDD1, VDD2)**

電源電圧から VDD1,2 電圧を生成するブロックです。
VCC UVLO が解除された状態で EN=H となることで起動します。
VDD1,2 出力電圧、VDD1,2 起動順序、DELAY1 時間が EEPROM で設定可能です。
起動時に EEPROM Auto Read 機能により EEPROM に書き込まれている設定が Register に反映されます。
動作中は SCP, OCP の保護機能により、IC の破壊を防止します。

② **BOOST CONVERTER BLOCK (AVDD)**

電源電圧から AVDD 電圧を生成するブロックです。
設定された DELAY2 時間後に起動します。
DELAY2 時間、AVDD 出力電圧が EEPROM で設定可能です。
起動時に EEPROM Auto Read 機能により EEPROM に書き込まれている設定が Register に反映されます。
動作中は OVP, SCP, OCP の保護機能により、IC の破壊を防止します。

③ **HAVDD AMP BLOCK (HAVDD)**

AVDD 電圧から HAVDD 電圧を生成するブロックです。
AVDD 電圧に追従して起動を開始します。
HAVDD 出力電圧は EEPROM で設定可能です。
起動時に EEPROM Auto Read 機能により EEPROM に書き込まれている設定が Register に反映されます。

④ **VCOM AMP BLOCK (VCOM)**

AVDD 電圧から VCOM 電圧を生成するブロックです。
AVDD 電圧に追従して起動を開始します。
VCOM 出力電圧は EEPROM で設定可能です。
起動時に EEPROM Auto Read 機能により EEPROM に書き込まれている設定が Register に反映されます。

⑤ **Positive Charge Pump Block (VGH)**

AVDD 電圧から VGH 電圧を生成するブロックです。
AVDD 起動完了後、VGH は起動を開始します。
VGH 出力電圧は EEPROM で設定可能です。
起動時に EEPROM Auto Read 機能により EEPROM に書き込まれている設定が Register に反映されます。
動作中は SCP の保護機能により、IC の破壊を防止します。

⑥ **Negative Charge Pump Block (VGL)**

AVDD 電圧から VGL 電圧を生成するブロックです。
設定された DELAY2 時間後に起動します。
VGL 出力電圧が EEPROM で設定可能です。
起動時に EEPROM Auto Read 機能により EEPROM に書き込まれている設定が Register に反映されます。
動作中は SCP の保護機能により、IC の破壊を防止します。

●絶対最大定格

項 目	記 号	定 格			単 位
		MIN	TYP	MAX	
電源電圧	VCC, PVCC1, PVCC2	-0.3	—	6.5	V
出力端子	SWB1, SWB2	-0.3	—	PVCC1+0.3	V
	VDD1, VDD2	-0.3	—	6.5	V
	AVDD, AVDDP, SW	-0.3	—	19	V
	VLDO	-0.3	—	6.5	V
	HAVDD, VCOM	-0.3	—	AVDDP+0.3	V
	DRP, DRN	-0.3	—	AVDDP+0.3	V
	CPP	-0.3	—	30	V
	VGH,	-0.3	—	36	V
	VGL	-15	—	0.3	V
	VREG	-0.3	—	VCC+0.3	V
	FAULT	-0.3	—	6.5	V
機能端子電圧	SCL, SDA, EN	-0.3	—	6.5	V
最高接合部温度	Tjmax (※1)	—	—	150	°C
許容損失	Pd (※2)	2.01			W
動作温度範囲	Topr	-40	—	85	°C
保存温度範囲	Tstg	-55	—	150	°C

*1 保存時の接合温度を示します。

*2 JEDEC 規格 (4layer)

●推奨動作範囲

項 目	記 号	MIN	TYP	MAX	単 位
電源電圧 1 (DC/DC 部保護検出電圧 1 設定時)	VCC,PVCC1,PVCC2	2.7	—	5.5	V
電源電圧 2 (DC/DC 部保護検出電圧 2 設定時)		2.9	—	5.5	V
電源電圧 3 (DC/DC 部保護検出電圧 3 設定時)		3.1	—	5.5	V
電源電圧 4 (DC/DC 部保護検出電圧 4 設定時)		3.3	—	5.5	V
SWB1,SWB2 電流	ISW1	—	—	1.0	A
SW 電流	ISW2	—	—	1.5	A
機能端子電圧	EN	-0.1	—	5.5	V
2 線シリアル端子電圧	SDA, SCL	-0.1	—	5.5	V
2 線シリアル周波数	FCLK	—	—	400	kHz

●電気的特性 (特に記載のない限り、Ta=25°C, VCC, PVCC1, PVCC2=3.3V)

1. 降圧 DC/DC コンバータ部 1 (VDD1)

項 目	記 号	規格値			単 位	条 件
		MIN	TYP	MAX		
出力電圧範囲	VDD1	1.7	—	1.9	V	50mV step
		2.4	—	2.6		
出力電圧精度	VDD1_R	1.782	1.8	1.818	V	VDD1=1.8V 設定時
		2.475	2.5	2.525	V	VDD1=2.5V 設定時
ソフトスタート時間	VDD1_SS	0.5	1	2	msec	設定電圧の 90%に達する時間
タイマーラッチ開始電圧	VDD1_SCP	—	VDD1×0.8	—	V	
SWB1 H 側 ON 抵抗	RON_H1	—	300	480	mΩ	
SWB1 L 側 ON 抵抗	RON_L1	—	300	480	mΩ	
SWB1 H 側 リーク電流	IL_H1	—	0	10	uA	
SWB1 L 側 リーク電流	IL_L1	—	0	10	uA	
電流リミット	ILMT_SWB1	1.0	1.5	—	A	
ディスチャージ抵抗	DISR_VDD1	—	25	50	Ω	

2. 降圧 DC/DC コンバータ部 2 (VDD2)

項 目	記 号	規格値			単 位	条 件
		MIN	TYP	MAX		
出力電圧範囲	VDD2	1.1	—	1.3	V	50mV step
出力電圧精度	VDD2_R	1.188	1.2	1.212	V	VDD2=1.2V 設定時
ソフトスタート時間	VDD2_SS	0.5	1	2	msec	設定電圧の 90%に達する時間
タイマーラッチ開始電圧	VDD2_SCP	—	VDD2×0.8	—	V	
SWB2 H 側 ON 抵抗	RON_H2	—	300	480	mΩ	
SWB2 L 側 ON 抵抗	RON_L2	—	300	480	mΩ	
SWB2 H 側 リーク電流	IL_H2	—	0	10	uA	
SWB2 L 側 リーク電流	IL_L2	—	0	10	uA	
電流リミット	ILMT_SWB2	1.0	1.5	—	A	
ディスチャージ抵抗	DISR_VDD2	—	25	50	Ω	

3. 昇圧 DC/DC コンバータ部 (AVDD)

項 目	記 号	規格値			単 位	条 件
		MIN	TYP	MAX		
出力電圧範囲	AVDD	8.0	—	14.5	V	0.1V step
出力電圧精度 1	AVDD_R1	10.395	10.5	10.605	V	AVDD=10.5V 設定時
出力電圧精度 2	AVDD_R2	-1.0	0	1.0	%	AVDD=9.7~11.2V 設定時
出力電圧精度 3	AVDD_R3	-1.7	0	1.7	%	AVDD=8.0~9.6V、11.3~12.8V 設定時
出力電圧精度 4	AVDD_R4	-2.0	0	2.0	%	AVDD=12.9~14.5V 設定時
ロードスイッチソフトスタート時間	LS_SS	1	2	4	msec	
ソフトスタート時間	AVDD_SS	3.5	5	6.5	msec	AVDD=10.5V 設定時
タイマーラッチ開始電圧	AVDD_SCP	—	AVDD×0.8	—	V	
過電圧保護動作開始電圧	AVDD_OVP	—	16	—	V	
SW H 側 ON 抵抗	RON_H3	—	350	560	mΩ	
SW L 側 ON 抵抗	RON_L3	—	350	560	mΩ	
SW H 側 リーク電流	IL_H3	—	0	10	uA	
SW L 側 リーク電流	IL_L3	—	0	10	uA	
電流リミット	ILMT_SW	1.5	2.0	—	A	
ロードスイッチ ON 抵抗	RON_LS	—	250	400	mΩ	
最大デューティ	DMAX	80	90	—	%	
ディスチャージ抵抗	DISR_AVDD	—	25	50	Ω	

●電気的特性（続き）（特に記載のない限り、Ta=25°C, VCC, PVCC1, PVCC2=3.3V）

4. HAVDD アンプ部 (HAVDD)

項 目	記 号	規格値			単 位	条 件
		MIN	TYP	MAX		
出力電圧範囲	HAVDD	$0.6 \times$ AVDD- 3.1875	—	$0.6 \times$ AVDD	V	12.5mV step
分解能	RES1	—	8	—	Bit	
積分非直線性誤差	INL1	-1	—	1	LSB	入力コード 02h~FDh
微分非直線性誤差	DNL1	-1	—	1	LSB	入力コード 02h~FDh
出力電流能力 (Source)	ISOURCE1	—	200	—	mA	
出力電流能力 (Sink)	ISINK1	—	200	—	mA	
負荷安定度	$\Delta VO1$	—	10	70	mV	Io=-15mA~+15mA
スルーレート	SR1	—	20	—	V/usec	

5. VCOM アンプ部 (VCOM)

項 目	記 号	規格値			単 位	条 件
		MIN	TYP	MAX		
出力電圧範囲	VCOM	$0.45 \times$ AVDD- 3.1875	—	$0.45 \times$ AVDD	V	12.5mV step
分解能	RES2	—	8	—	Bit	
積分非直線性誤差	INL2	-1	—	1	LSB	入力コード 02h~FDh
微分非直線性誤差	DNL2	-1	—	1	LSB	入力コード 02h~FDh
出力電流能力 (Source)	VOL2	—	200	—	mA	
出力電流能力 (Sink)	ISOURCE2	—	200	—	mA	
負荷安定度	ISINK2	—	10	70	mV	Io=-15mA~+15mA
スルーレート	SR2	—	20	—	V/usec	
ディスチャージ抵抗	DISR_VCOM	—	50	100	Ω	

6. 正チャージポンプ部 (VGH)

項 目	記 号	規格値			単 位	条 件
		MIN	TYP	MAX		
出力電圧範囲	VGH	13	—	26	V	0.2V step
出力電圧精度	VGH_R	17.1	18	18.9	V	VGH=18V 設定時
ソフトスタート時間	VGH_SS	3.5	5	6.5	msec	VGH=18V 設定時
タイマーラッチ開始電圧	VGH_SCP	—	$VGH \times 0.8$	—	V	
DRP H 側 ON 抵抗	RON_H4	—	5	—	Ω	
DRP L 側 ON 抵抗	RON_L4	—	10	—	Ω	
CPP H 側 ON 抵抗	RON_H4	—	10	—	Ω	
CPP L 側 ON 抵抗	RON_L4	—	10	—	Ω	
ディスチャージ抵抗	DISR_VGH	—	150	300	Ω	

7. 負チャージポンプ部 (VGL)

項 目	記 号	規格値			単 位	条 件
		MIN	TYP	MAX		
出力電圧範囲	VGL	-9.5	—	-4	V	0.1V step
出力電圧精度	VGL_R	-6.3	-6	-5.7	V	VGH=-6.0V 設定時
ソフトスタート時間	VGL_SS	3.5	5	6.5	msec	
タイマーラッチ開始電圧	VGL_SCP	—	$VGL \times 0.8$	—	V	
DRN H 側 ON 抵抗	RON_H5	—	5	—	Ω	
DRN L 側 ON 抵抗	RON_L5	—	10	—	Ω	
ディスチャージ抵抗	DISR_VGL	—	250	500	Ω	

●電気的特性（続き）(特に記載のない限り、Ta=25°C, VCC, PVCC1, PVCC2=3.3V)

8. 全体

項 目	記 号	規格値			単 位	条 件
		MIN	TYP	MAX		
【内部レギュレータ電圧】						
VREG 出力電圧	VREG	2.15	2.3	2.45	V	
負荷安定度	ΔV	—	20	100	mV	IVREG=20mA
【発振器部】						
DC/DC 部発振周波数 1	FOSC1	480	600	720	KHz	
DC/DC 部発振周波数 2	FOSC2	960	1200	1440	KHz	
チャージポンプ部発振周波数	FOSC1_CP	240	300	360	KHz	
チャージポンプ部発振周波数	FOSC2_CP	480	600	720	KHz	
【低電圧保護回路部】						
低電圧保護復帰電圧	VUVLO	2.2	2.4	2.6	V	
低電圧保護検出電圧	VDET	1.9	2.1	2.3	V	
ヒステリシス幅	VHYS	-	0.3	-	V	
【DC/DC 部低電圧保護回路部】						
DC/DC 部保護検出電圧 1	DC_DET1	2.35	2.5	2.65	V	VCC=2.8V 以上で UVLO 監視スタート
DC/DC 部保護検出電圧 2	DC_DET2	2.55	2.7	2.85	V	VCC=3.0V 以上で UVLO 監視スタート
DC/DC 部保護検出電圧 3	DC_DET3	2.75	2.9	3.05	V	VCC=3.2V 以上で UVLO 監視スタート
DC/DC 部保護検出電圧 4	DC_DET4	2.95	3.1	3.25	V	VCC=3.4V 以上で UVLO 監視スタート
DC/DC 部保護復帰電圧 1	DC_REL1	2.55	2.7	2.85	V	
DC/DC 部保護復帰電圧 2	DC_REL2	2.75	2.9	3.05	V	
DC/DC 部保護復帰電圧 3	DC_REL3	2.95	3.1	3.25	V	
DC/DC 部保護復帰電圧 4	DC_REL4	3.15	3.3	3.45	V	
【FAULT 信号出力部】						
出力 OFF リーク電流	IFL	—	0	10	uA	
出力 ON 抵抗	RON_F	—	1	2	kΩ	
【コントロール信号部 1 SDA, SCL】						
最小出力電圧	VSDA	—	—	0.4	V	ISDA=3mA
H レベル入力電圧	VIH1	1.7	—	—	V	VCC=2.5~5.5V Ta=-40~+85℃
L レベル入力電圧	VIL1	—	—	0.6	V	VCC=2.5~5.5V Ta=-40~+85℃
【コントロール信号部 2 EN】						
プルダウン抵抗値	RCTL2	280	400	520	kΩ	
H レベル入力電圧	VIH2	1.7	—	—	V	VCC=2.5~5.5V Ta=-40~+85℃
L レベル入力電圧	VIL2	—	—	0.6	V	VCC=2.5~5.5V Ta=-40~+85℃
【全体】						
スタンバイ消費電流	ICC1	0.8	1.4	2.0	uA	EN=L
消費電流	ICC2	1.7	3.2	4.7	mA	EN=H, No switching

●特性データ（参考データ）

(特に記載のない限り、 $T_a=25^{\circ}\text{C}$, V_{CC} , PV_{CC1} , $PV_{CC2}=3.3\text{V}$, $V_{DD1}=2.5\text{V}$, $V_{DD2}=1.2\text{V}$, $AV_{DD}=10.5\text{V}$, $V_{GH}=18\text{V}$, $V_{GL}=-6\text{V}$, $HA_{VDD}=5.25\text{V}$, $V_{COM}=3.25\text{V}$, 無負荷)

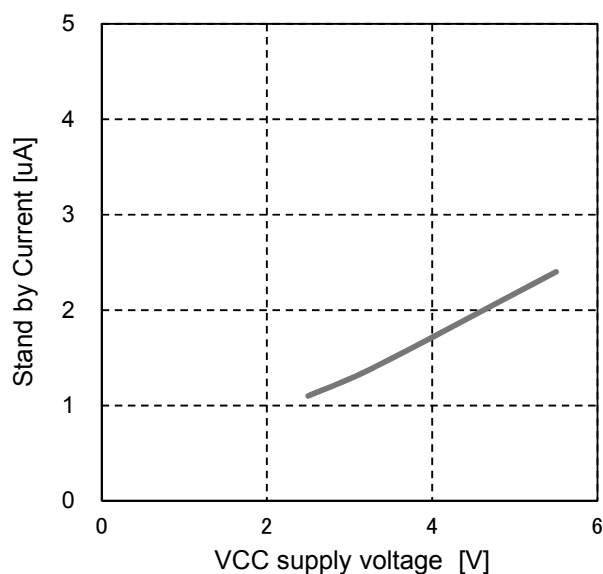


Fig.4 スタンバイ電流

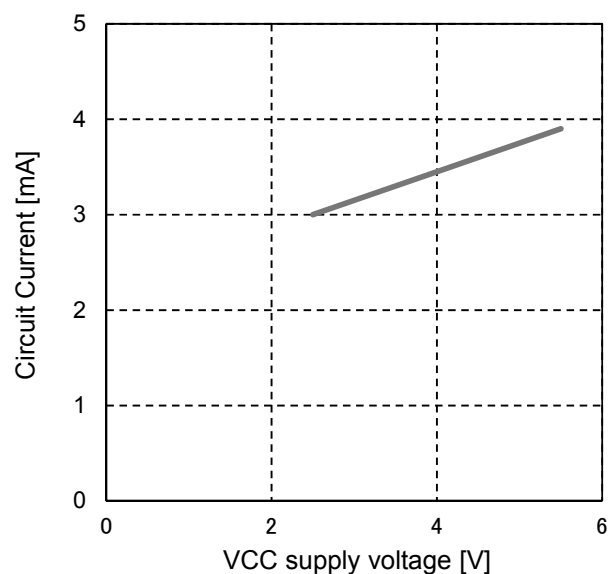


Fig.5 回路電流（スイッチング停止時）

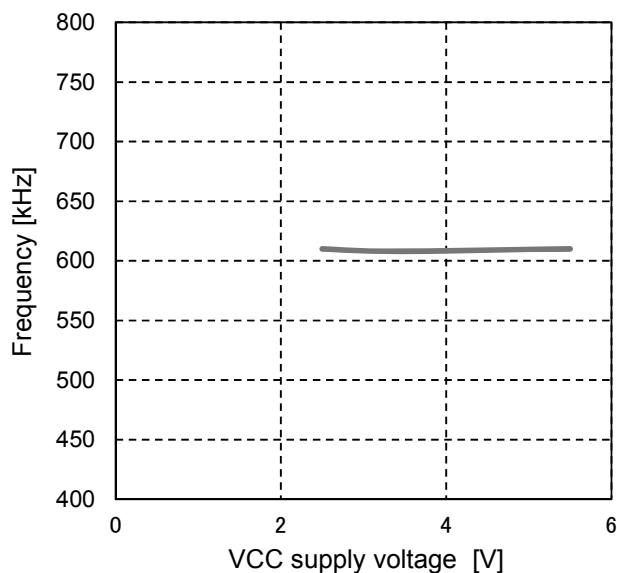


Fig.6 スイッチング周波数（600kHz）

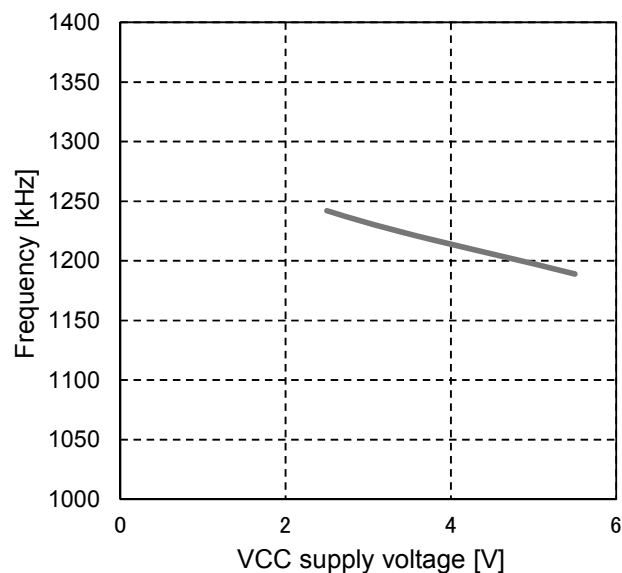


Fig.7 スイッチング周波数（1200kHz）

●特性データ（参考データ）（続き）

（特に記載のない限り、 $T_a=25^\circ\text{C}$, V_{CC} , PV_{CC1} , $PV_{CC2}=3.3\text{V}$, $V_{DD1}=2.5\text{V}$, $V_{DD2}=1.2\text{V}$, $AV_{DD}=10.5\text{V}$, $V_{GH}=18\text{V}$, $V_{GL}=-6\text{V}$, $HA_{VDD}=5.25\text{V}$, $V_{COM}=3.25\text{V}$, 無負荷）

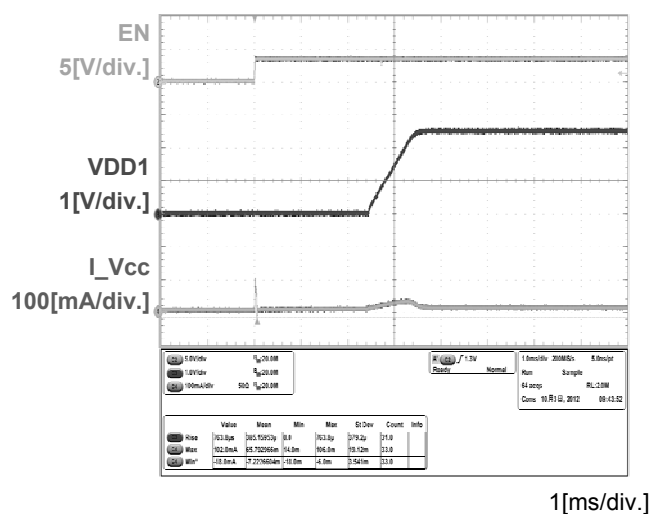


Fig.8 VDD1起動波形

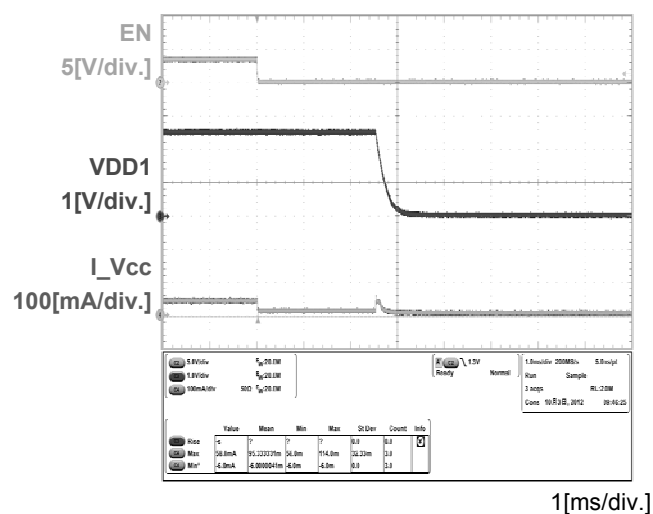
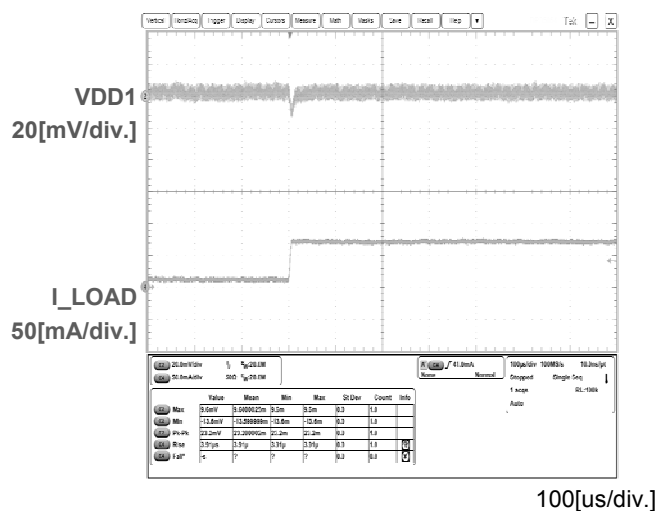
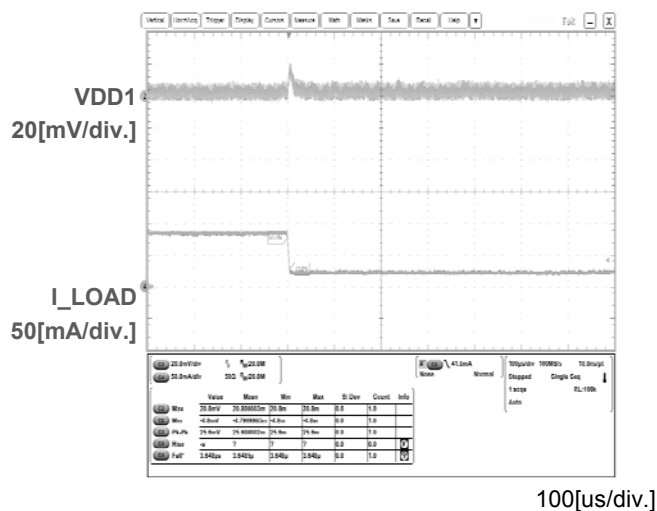


Fig.9 VDD1オフ波形

Fig.10 VDD1負荷応答 (25mA→75mA, $t_r=4\mu\text{s}$)Fig.11 VDD1負荷応答 (75mA→25mA, $t_f=4\mu\text{s}$)

●特性データ（参考データ）（続き）

(特に記載のない限り、 $T_a=25^{\circ}\text{C}$, V_{CC} , $PVCC1$, $PVCC2=3.3\text{V}$, $VDD1=2.5\text{V}$, $VDD2=1.2\text{V}$, $AVDD=10.5\text{V}$, $VGH=18\text{V}$, $VGL=-6\text{V}$, $HAVDD=5.25\text{V}$, $VCOM=3.25\text{V}$, 無負荷)

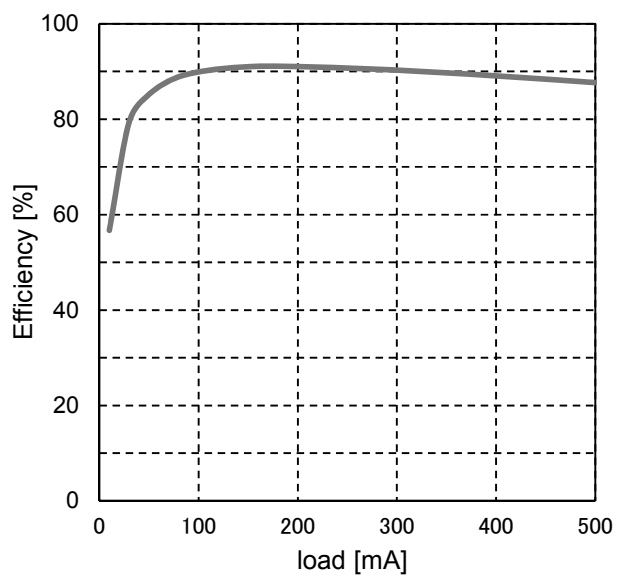


Fig.12 VDD1効率

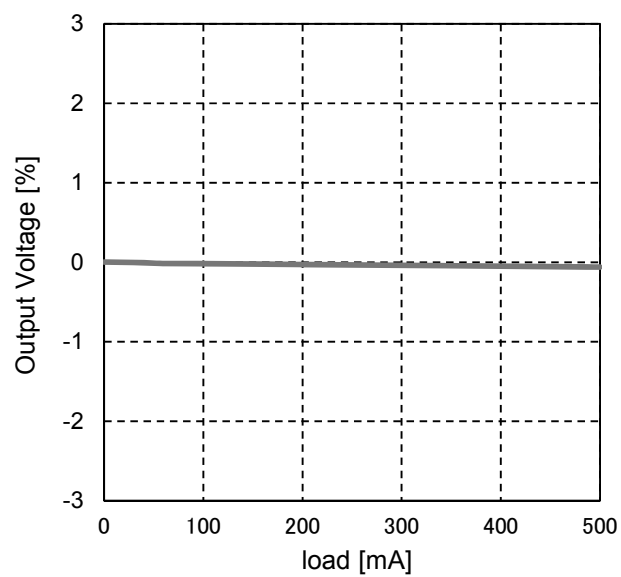


Fig.13 VDD1ロードレギュレーション

●特性データ（参考データ）（続き）

(特に記載のない限り、 $T_a=25^\circ\text{C}$, V_{CC} , PV_{CC1} , $PV_{CC2}=3.3\text{V}$, $V_{DD1}=2.5\text{V}$, $V_{DD2}=1.2\text{V}$, $AV_{DD}=10.5\text{V}$, $V_{GH}=18\text{V}$, $V_{GL}=-6\text{V}$, $HA_{VDD}=5.25\text{V}$, $V_{COM}=3.25\text{V}$, 無負荷)

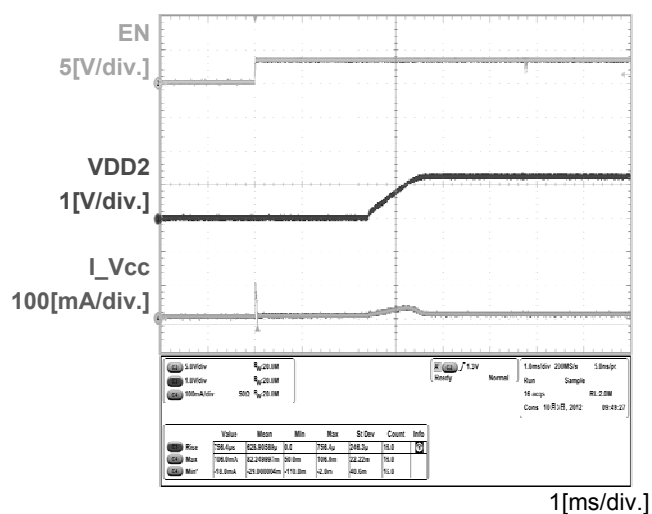


Fig.14 VDD2起動波形

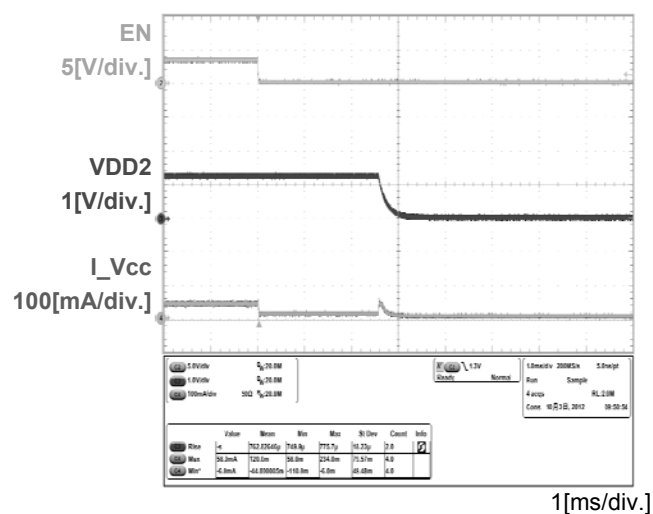
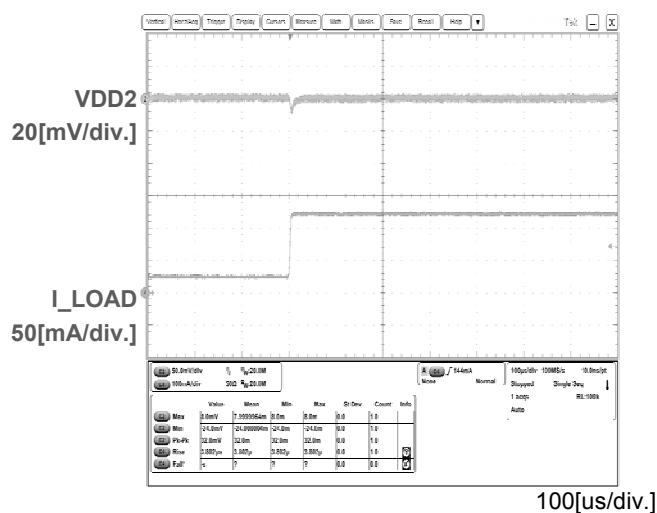
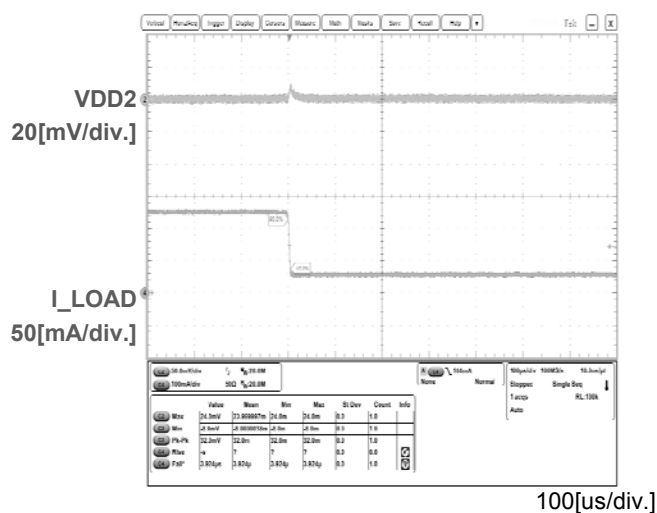


Fig.15 VDD2オフ波形

Fig.16 VDD2負荷応答 (50mA→250mA, $t_r=4\mu\text{s}$)Fig.17 VDD2負荷応答 (250mA→50mA, $t_f=4\mu\text{s}$)

●特性データ（参考データ）（続き）

(特に記載のない限り、 $T_a=25^{\circ}\text{C}$, V_{CC} , $PVCC1$, $PVCC2=3.3\text{V}$, $VDD1=2.5\text{V}$, $VDD2=1.2\text{V}$, $AVDD=10.5\text{V}$, $VGH=18\text{V}$, $VGL=-6\text{V}$, $HAVDD=5.25\text{V}$, $VCOM=3.25\text{V}$, 無負荷)

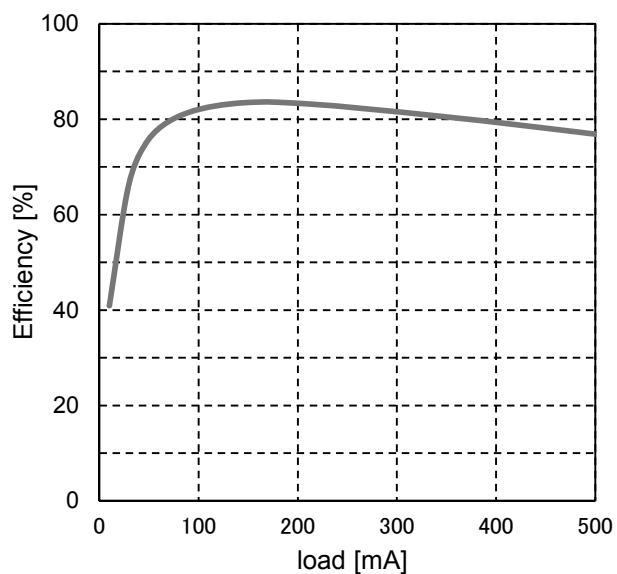


Fig.18 VDD2効率

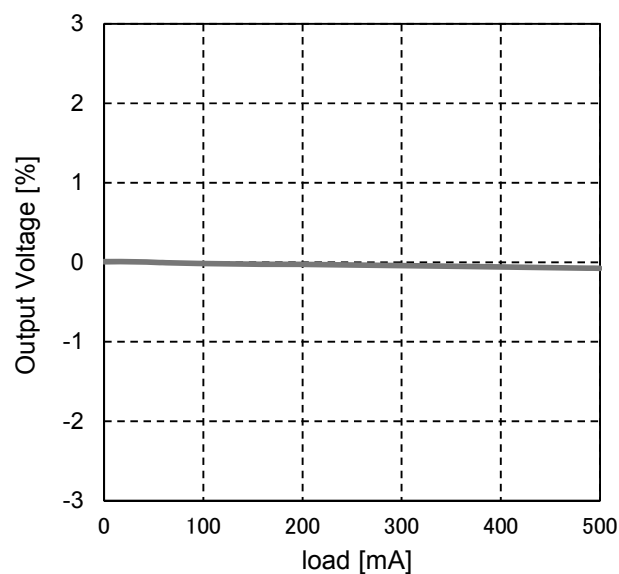
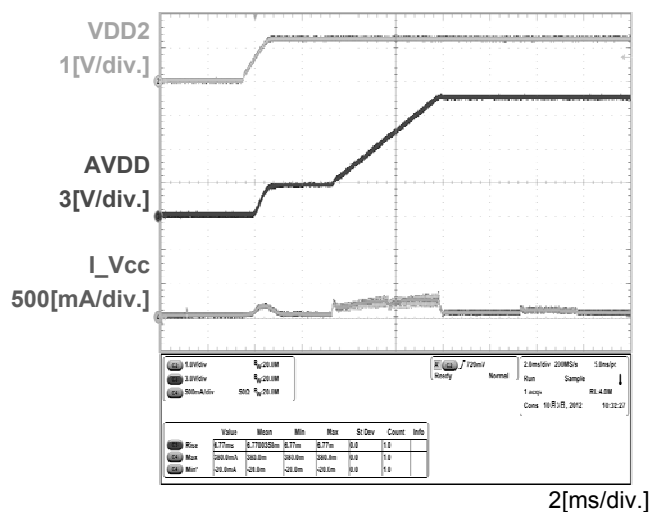


Fig.19 VDD2ロードレギュレーション

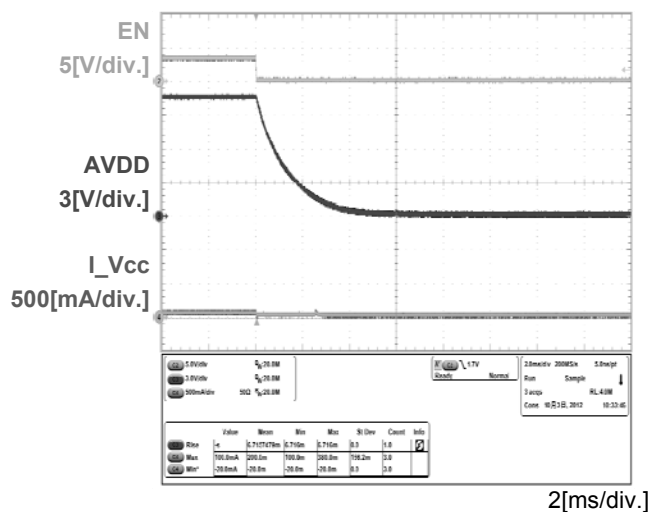
●特性データ（参考データ）（続き）

（特に記載のない限り、 $T_a=25^{\circ}\text{C}$, V_{CC} , PV_{CC1} , $PV_{CC2}=3.3\text{V}$, $V_{DD1}=2.5\text{V}$, $V_{DD2}=1.2\text{V}$, $AV_{DD}=10.5\text{V}$, $V_{GH}=18\text{V}$, $V_{GL}=-6\text{V}$, $HA_{VDD}=5.25\text{V}$, $V_{COM}=3.25\text{V}$, 無負荷）



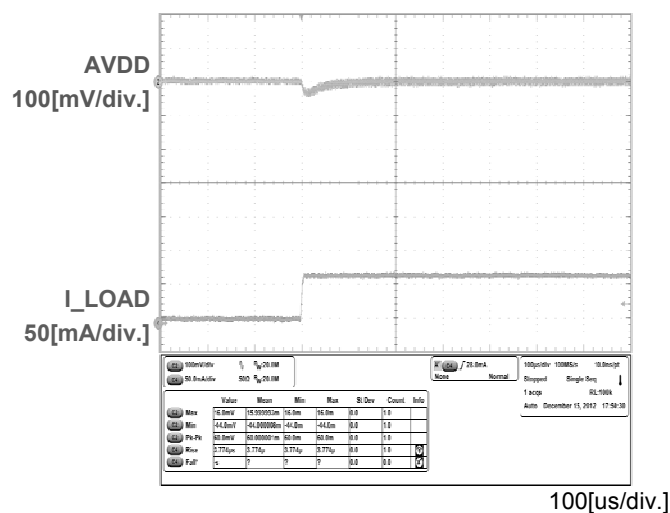
2[ms/div.]

Fig.20 AVDD起動波形

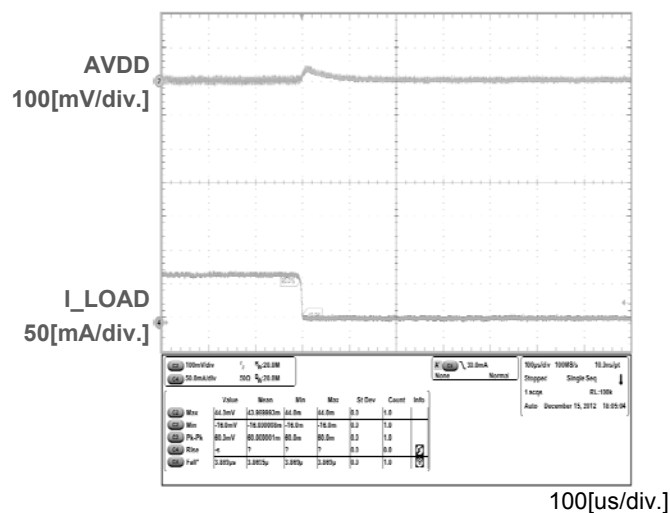


2[ms/div.]

Fig.21 AVDDオフ波形



100[us/div.]

Fig.22 AVDD負荷応答 (10mA→70mA, $t_r=4\mu\text{s}$)

100[us/div.]

Fig.23 AVDD負荷応答 (70mA→10mA, $t_f=4\mu\text{s}$)

●特性データ（参考データ）（続き）

(特に記載のない限り、 $T_a=25^{\circ}\text{C}$, V_{CC} , PV_{CC1} , $PV_{CC2}=3.3\text{V}$, $V_{DD1}=2.5\text{V}$, $V_{DD2}=1.2\text{V}$, $AV_{DD}=10.5\text{V}$, $V_{GH}=18\text{V}$, $V_{GL}=-6\text{V}$, $HAV_{DD}=5.25\text{V}$, $V_{COM}=3.25\text{V}$, 無負荷)

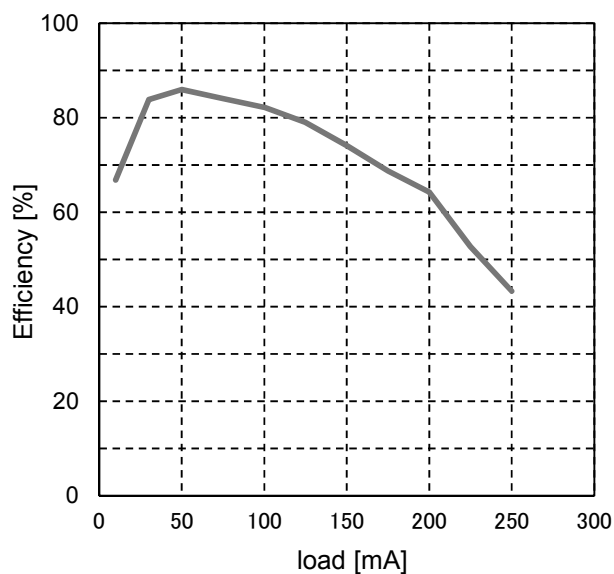


Fig.24 AVDD効率

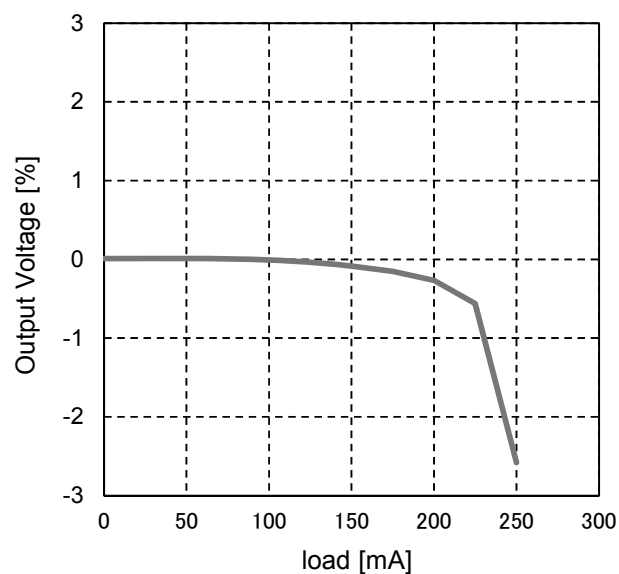


Fig.25 AVDDロードレギュレーション

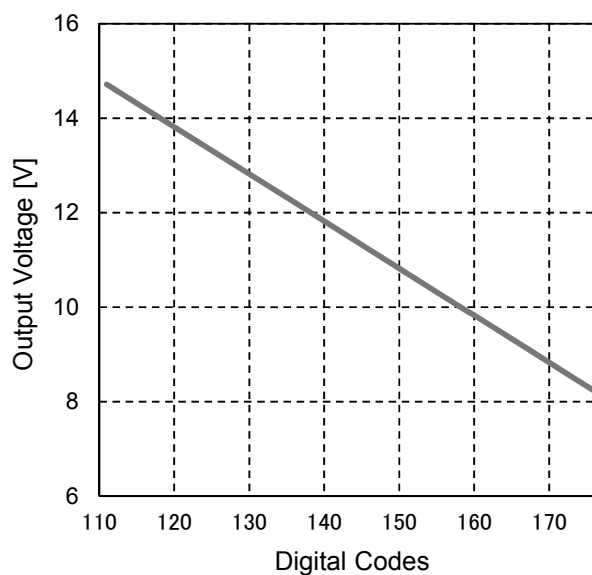


Fig.26 AVDDリニアリティ

●特性データ（参考データ）（続き）

(特に記載のない限り、 $T_a=25^\circ\text{C}$, V_{CC} , PV_{CC1} , $PV_{CC2}=3.3\text{V}$, $V_{DD1}=2.5\text{V}$, $V_{DD2}=1.2\text{V}$, $AV_{DD}=10.5\text{V}$, $V_{GH}=18\text{V}$, $V_{GL}=-6\text{V}$, $HA_{VDD}=5.25\text{V}$, $V_{COM}=3.25\text{V}$, 無負荷)

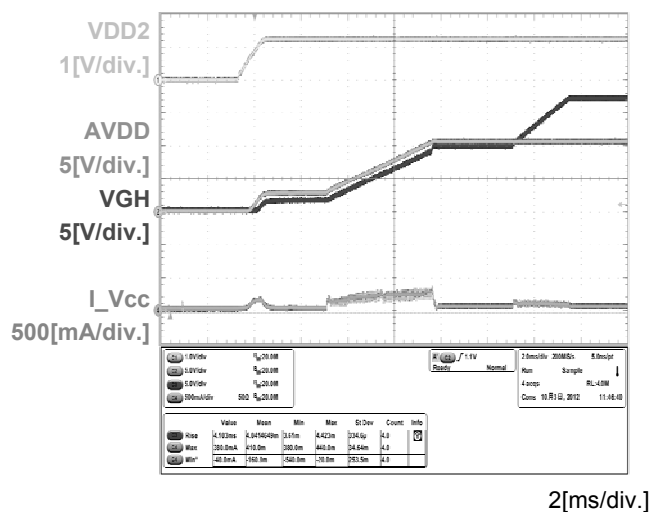


Fig.27 VGH起動波形

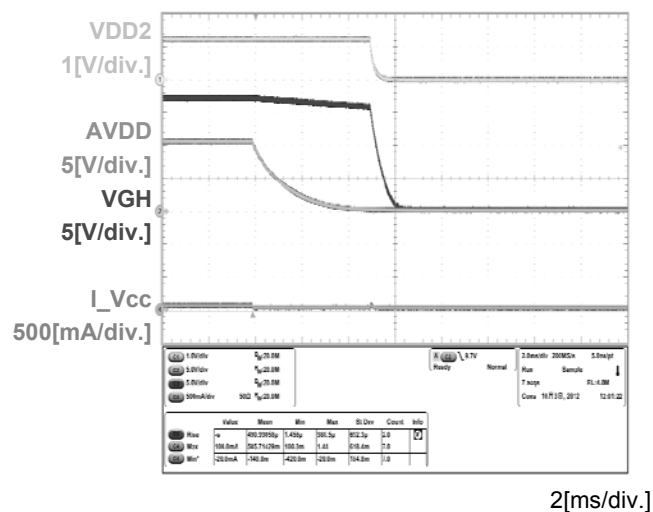


Fig.28 VGHオフ波形

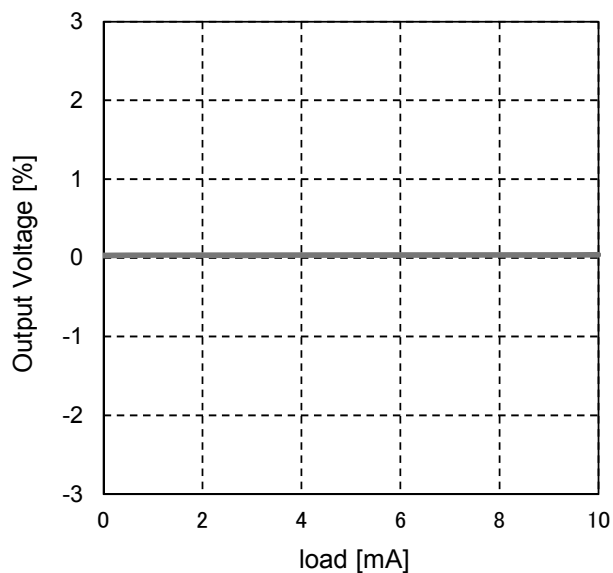


Fig.29 VGHロードレギュレーション

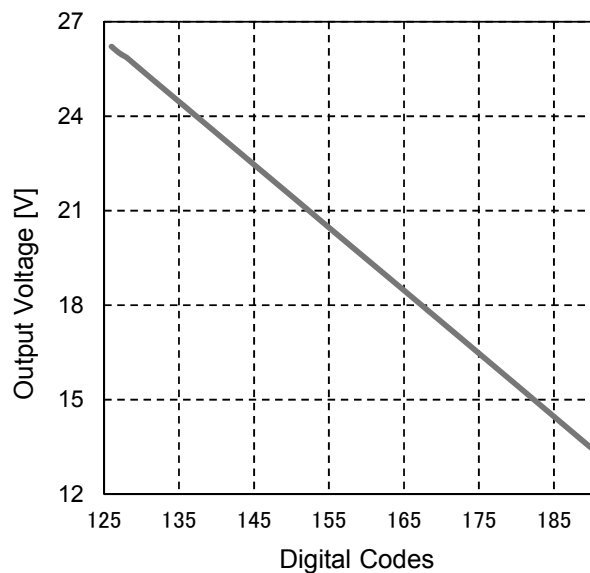


Fig.30 VGHリニアリティ

●特性データ（参考データ）（続き）
(特に記載のない限り、Ta=25℃, VCC, PVCC1, PVCC2=3.3V, VDD1=2.5V, VDD2=1.2V, AVDD=10.5V, VGH=18V, VGL=-6V, HAVDD=5.25V, VCOM=3.25V, 無負荷)

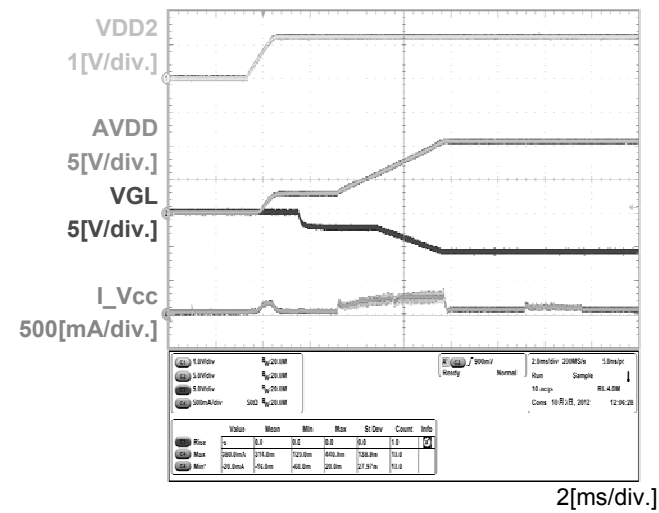


Fig.31 VGL起動波形

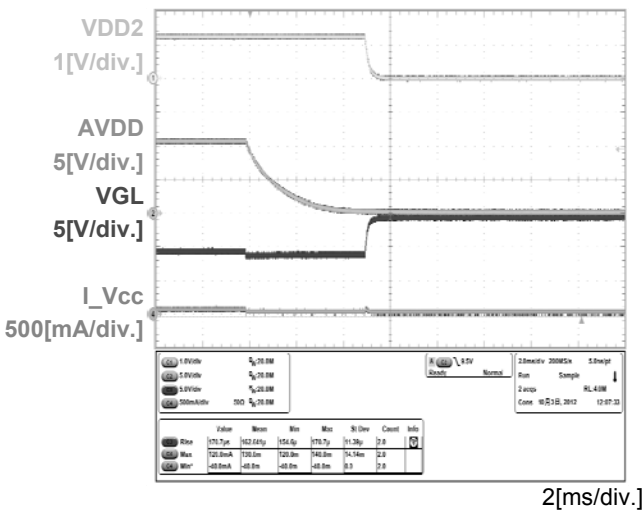


Fig.32 VGLオフ波形

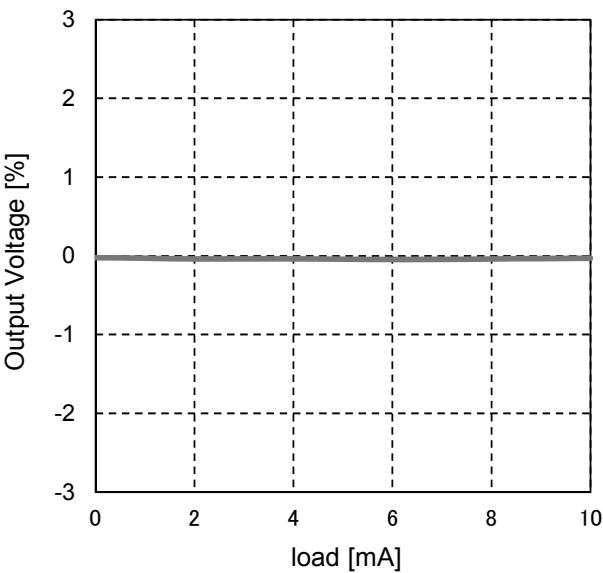


Fig.33 VGLロードレギュレーション

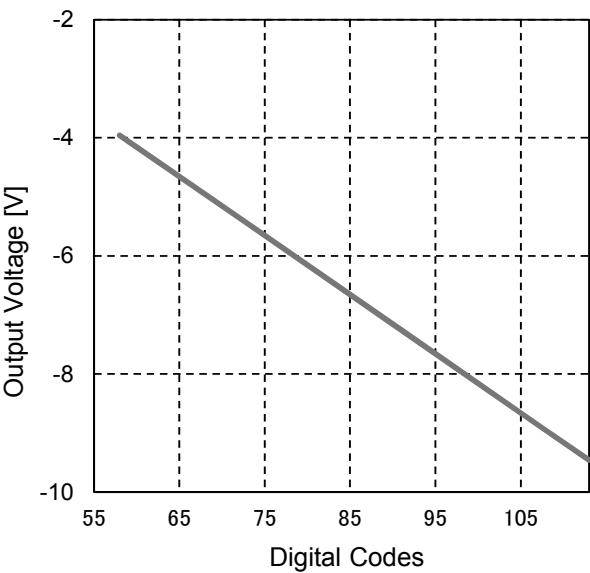


Fig.34 VGLリニアリティ

●特性データ（参考データ）（続き）

(特に記載のない限り、 $T_a=25^{\circ}\text{C}$, V_{CC} , PV_{CC1} , $PV_{CC2}=3.3\text{V}$, $V_{DD1}=2.5\text{V}$, $V_{DD2}=1.2\text{V}$, $AV_{DD}=10.5\text{V}$, $V_{GH}=18\text{V}$, $V_{GL}=-6\text{V}$, $HAV_{DD}=5.25\text{V}$, $V_{COM}=3.25\text{V}$, 無負荷)

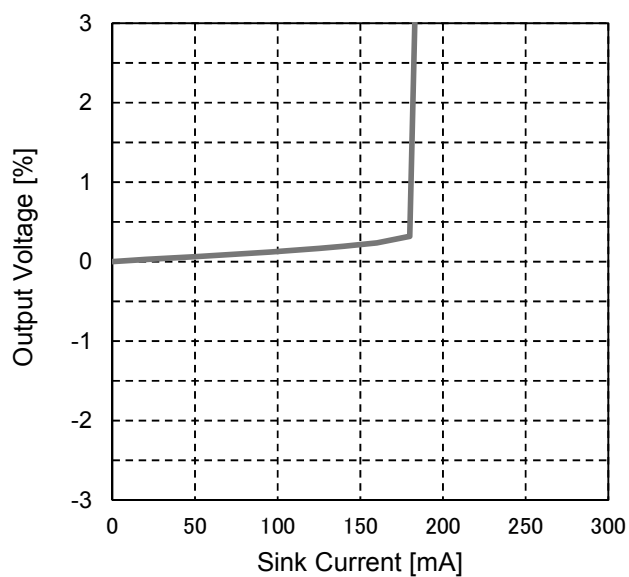


Fig.35 HAVDD Sink Current

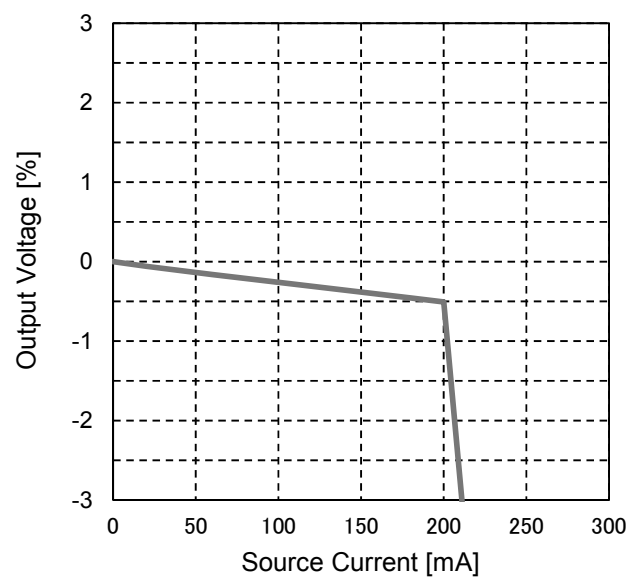


Fig.36 HAVDD Source Current

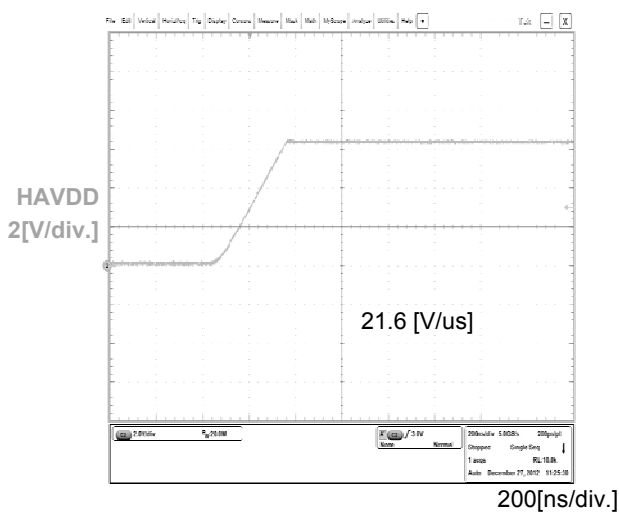


Fig.37 HAVDDスルーレート（立ち上がり）

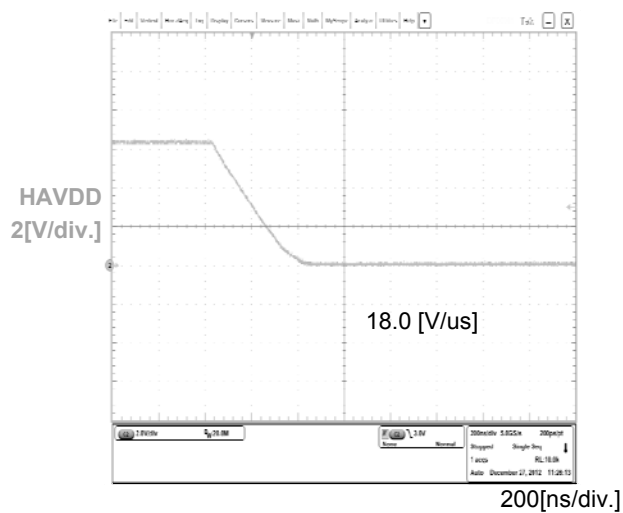


Fig.38 HAVDDスルーレート（立ち下がり）

●特性データ（参考データ）（続き）

(特に記載のない限り、Ta=25°C, VCC, PVCC1, PVCC2=3.3V, VDD1=2.5V, VDD2=1.2V, AVDD=10.5V, VGH=18V, VGL=-6V, HAVDD=5.25V, VCOM=3.25V, 無負荷)

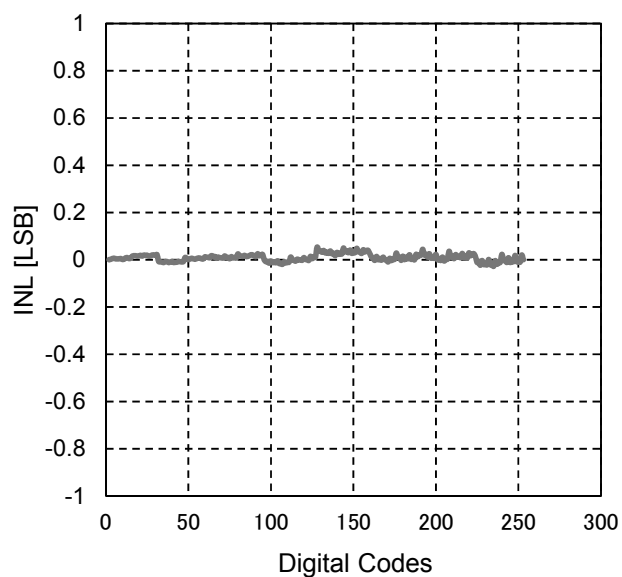


Fig.39 HAVDD INL

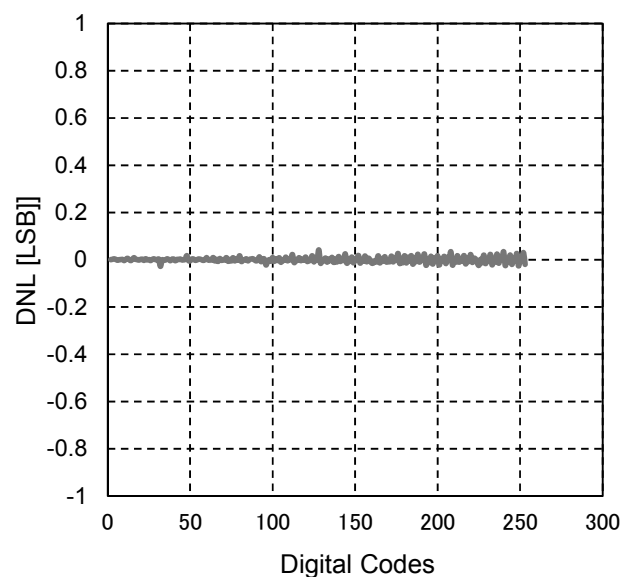


Fig.40 HAVDD DNL

●特性データ（参考データ）（続き）

(特に記載のない限り、 $T_a=25^{\circ}\text{C}$, V_{CC} , PV_{CC1} , $PV_{CC2}=3.3\text{V}$, $V_{DD1}=2.5\text{V}$, $V_{DD2}=1.2\text{V}$, $AV_{DD}=10.5\text{V}$, $V_{GH}=18\text{V}$, $V_{GL}=-6\text{V}$, $HAV_{DD}=5.25\text{V}$, $V_{COM}=3.25\text{V}$, 無負荷)

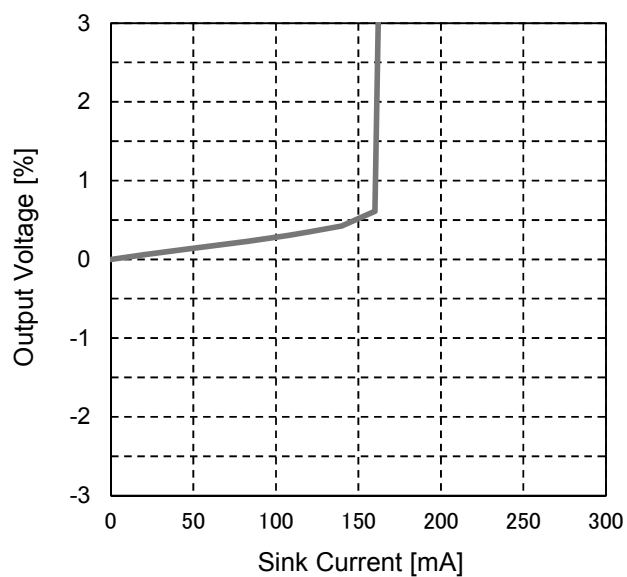


Fig.41 VCOM Sink Current

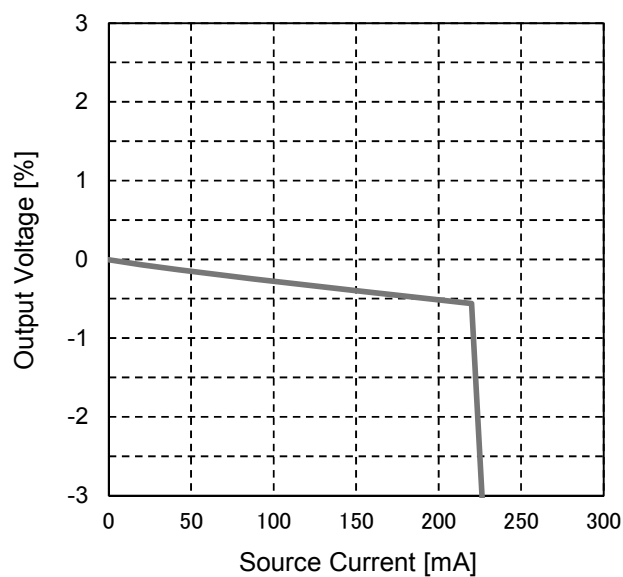


Fig.42 VCOM Source Current

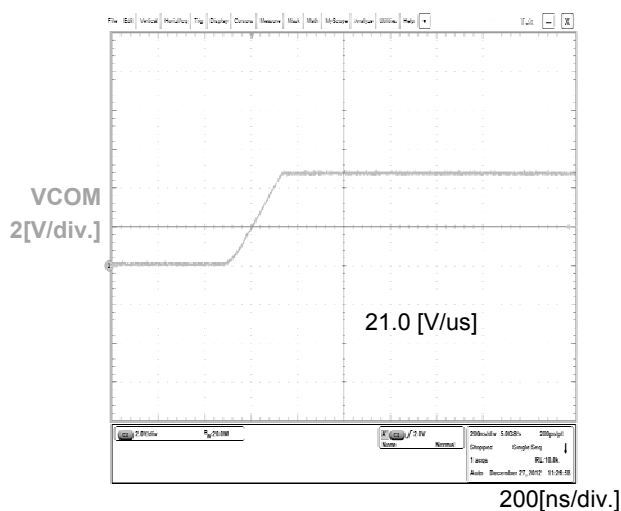


Fig.43 VCOMスルーレート（立ち上がり）

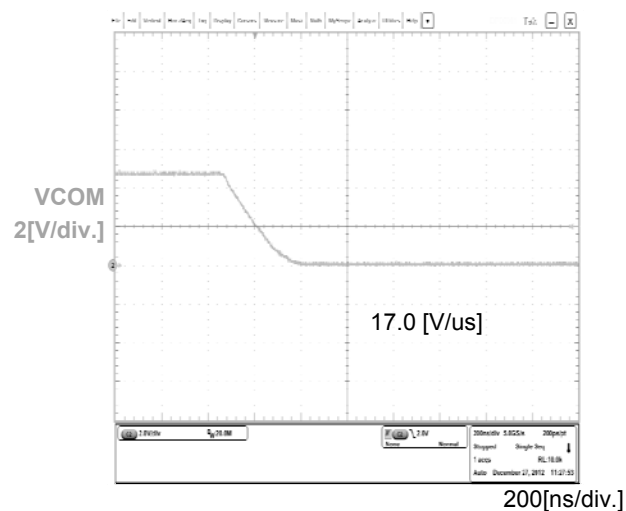


Fig.44 VCOMスルーレート（立ち下がり）

●特性データ（参考データ）（続き）

(特に記載のない限り、 $T_a=25^{\circ}\text{C}$, V_{CC} , $PVCC1$, $PVCC2=3.3\text{V}$, $VDD1=2.5\text{V}$, $VDD2=1.2\text{V}$,
 $AVDD=10.5\text{V}$, $VGH=18\text{V}$, $VGL=-6\text{V}$, $HAVDD=5.25\text{V}$, $VCOM=3.25\text{V}$, 無負荷)

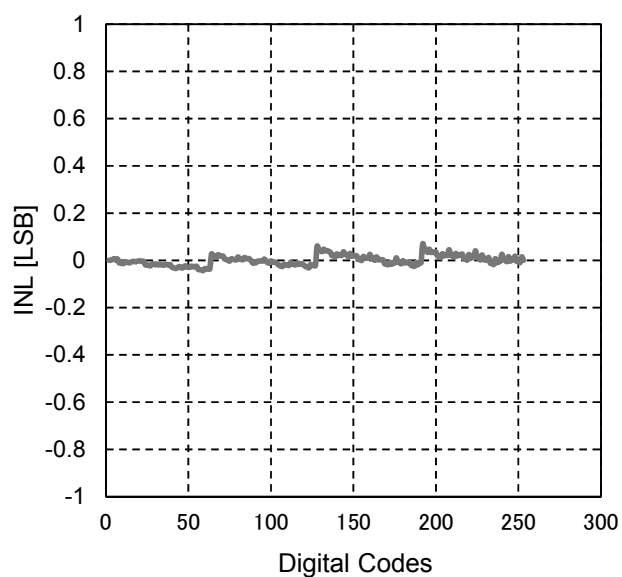


Fig.45 VCOM INL

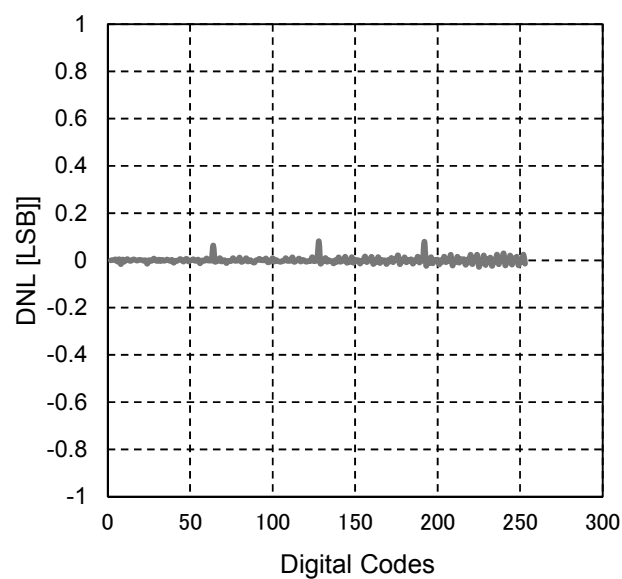


Fig.46 VCOM DNL

● タイミングチャート 1

・ ON シーケンス (EN 制御により動作させた場合)

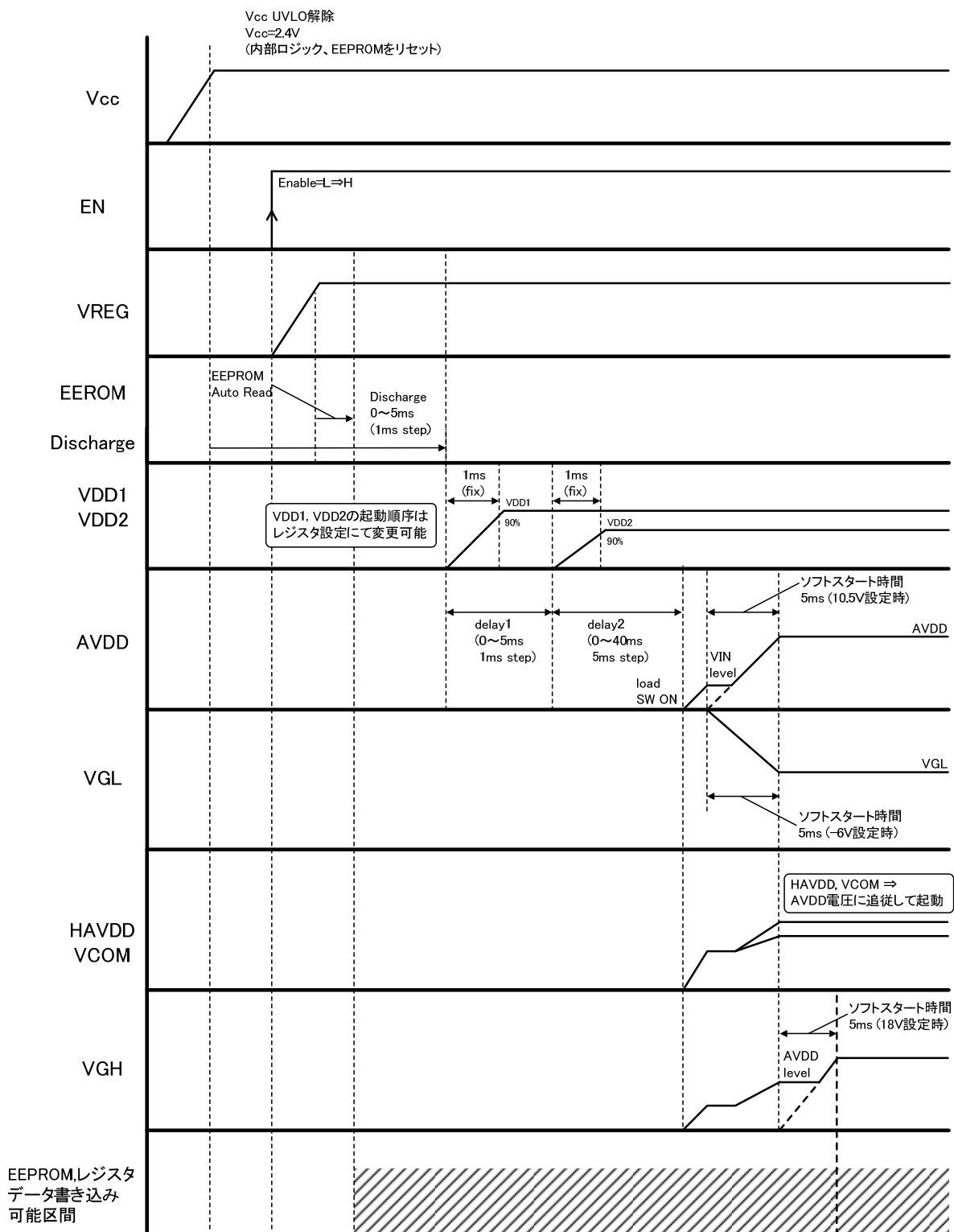


Fig.47 ON シーケンス (EN 制御により動作させた場合)

● タイミングチャート 1 (続き)

・ OFF シーケンス (EN 制御により動作させた場合)

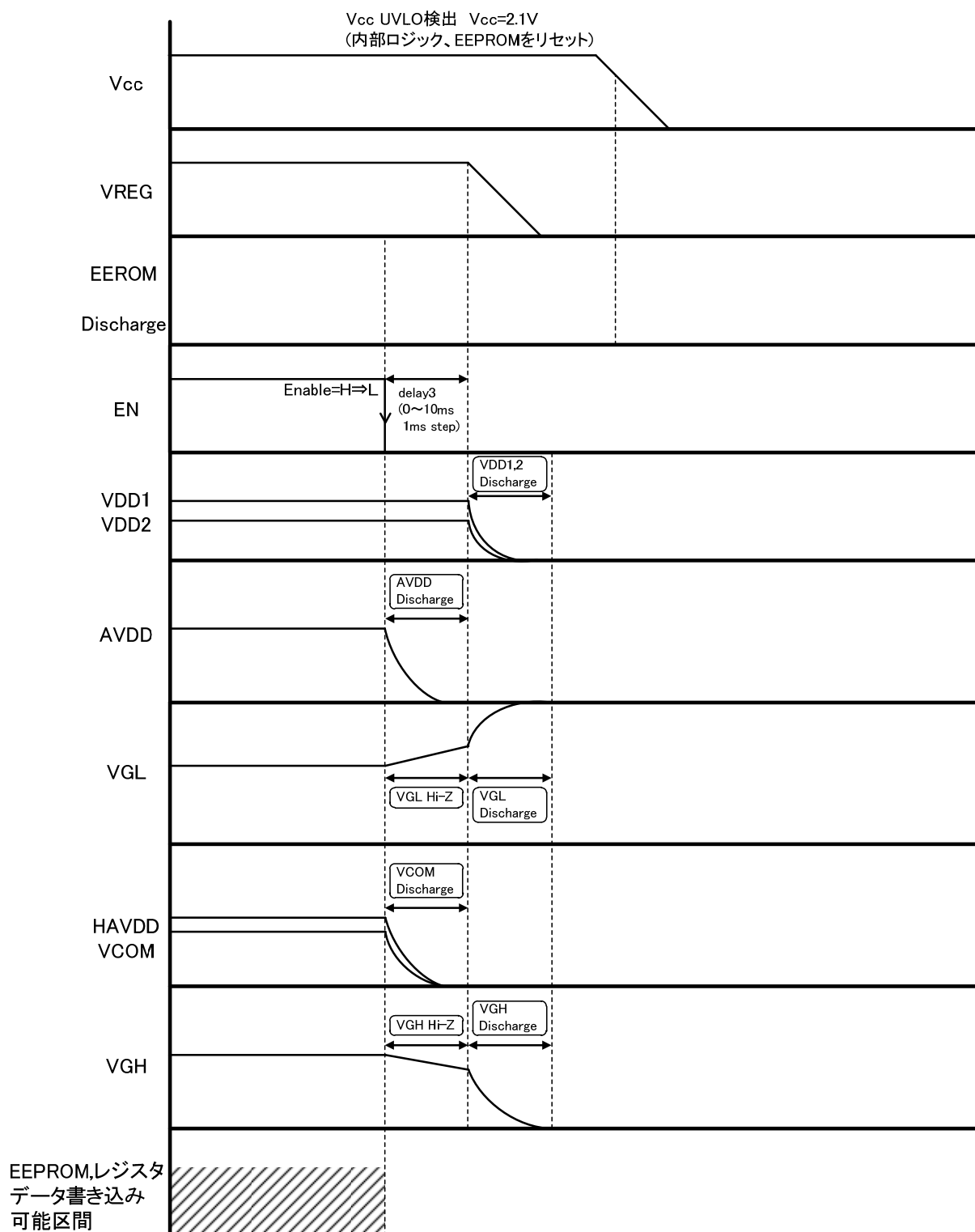
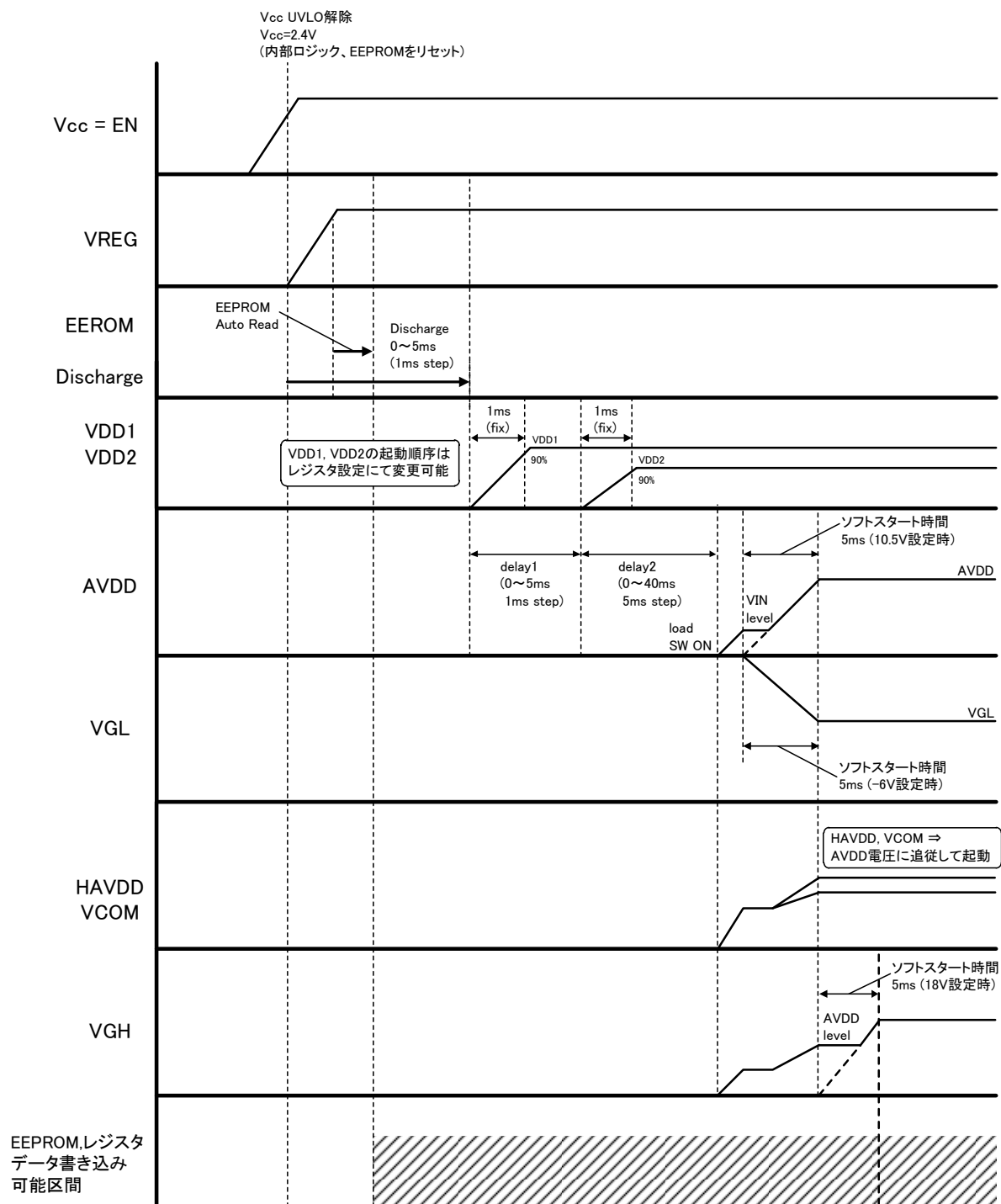
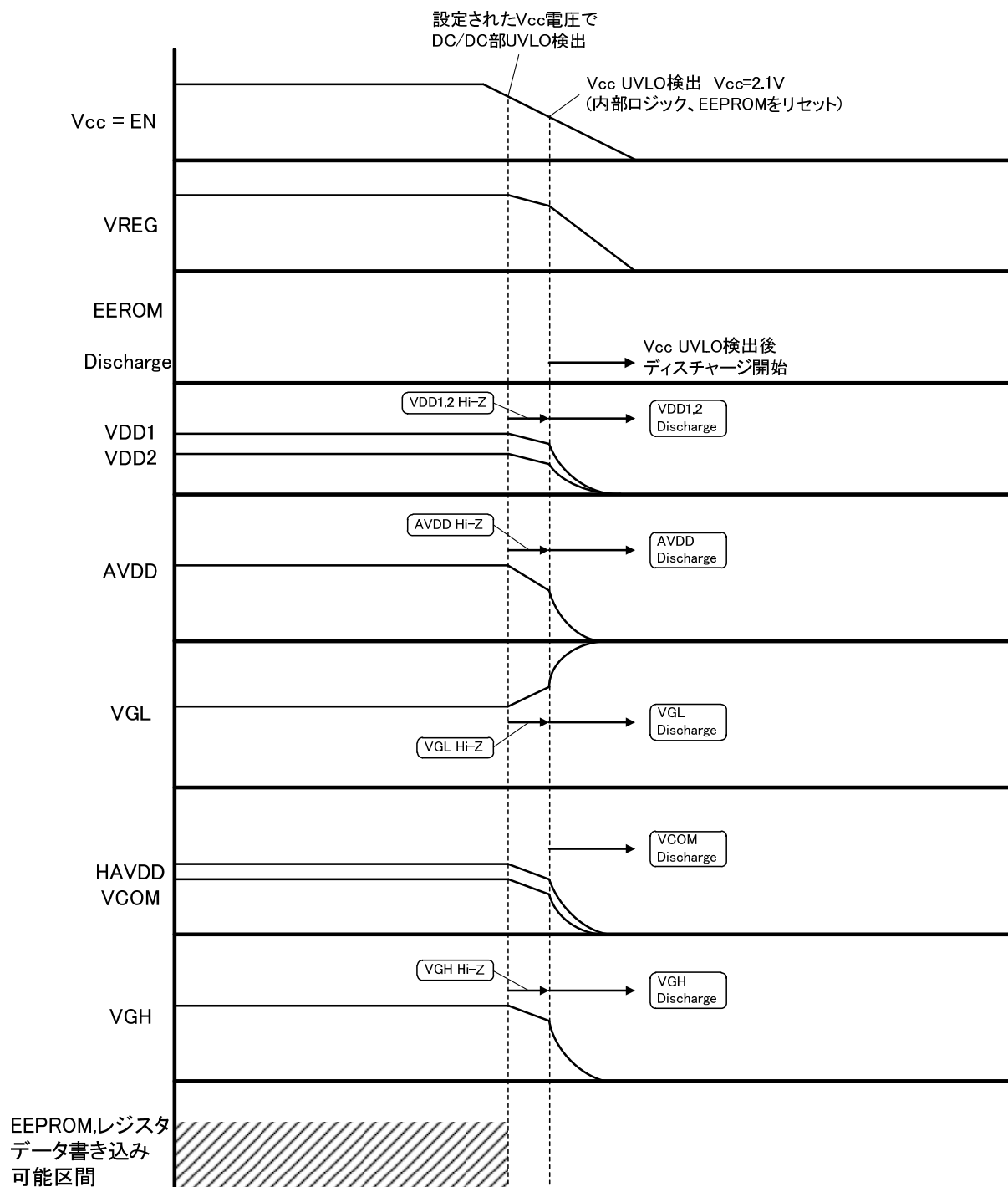


Fig.48 OFF シーケンス (EN 制御により動作させた場合)

● タイミングチャート 2

・ ON シーケンス (EN=V_{cc} 状態で動作させた場合)Fig.49 ON シーケンス (EN=V_{cc} 状態で動作させた場合)

● タイミングチャート 2 (続き)

・ OFF シーケンス (EN=V_{CC} 状態で動作させた場合)Fig.50 OFF シーケンス (EN=V_{CC} 状態で動作させた場合)

●応用回路例

(TOP VIEW)

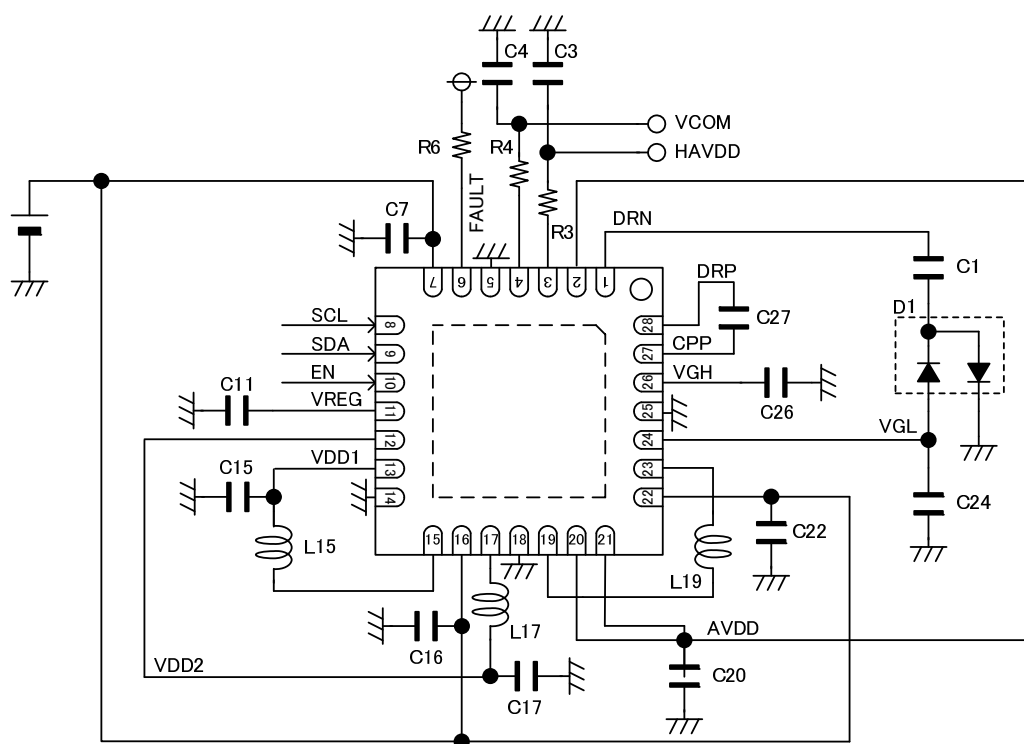


Fig.51 応用回路例

●アプリケーション部品リスト

部品名	値	メーカー	品番	部品名	値	メーカー	品番
C1	0.1 [uF]	MURATA	GRM155R61H104KE14D	C24	1[uF]	MURATA	GRM188B31C105KA92D
C3	22[uF]	TAIYO YUDEN	EMK316ABJ226KD-T	C26	1[uF]	MURATA	GRM219B31H105KA73
C4	22[uF]	TAIYO YUDEN	EMK316ABJ226KD-T	C27	0.1[uF]	MURATA	GRM155R61H104KE14D
C7	4.7[uF]	TAIYO YUDEN	LMK107BJ475KA-T	R3	10[Ω]	ROHM	MCR03EZPD
C11	1[uF]	MURATA	GRM188B31C105KA92D	R4	10[Ω]	ROHM	MCR03EZPD
C15	10[uF]	TAIYO YUDEN	JMK107BJ106MA-T	R6	100[kΩ]	ROHM	MCR03EZPD
C16	4.7[uF]	TAIYO YUDEN	LMK107BJ475KA-T	D1	-	ROHM	RB558W
C17	10[uF]	TAIYO YUDEN	JMK107BJ106MA-T	L15	4.7[uH]	TOKO	1269AS-H-4R7M
C20	10[uF] × 2	TAIYO YUDEN	TMK316ABJ106KD-T	L17	4.7[uH]	TOKO	1269AS-H-4R7M
C22	4.7[uF]	TAIYO YUDEN	LMK107BJ475KA-T	L19	4.7[uH]	TOKO	1276AS-H-4R7M

●アプリケーション部品選定方法

・出力 LC 定数の選定 (Buck Converter : VDD1, VDD2)

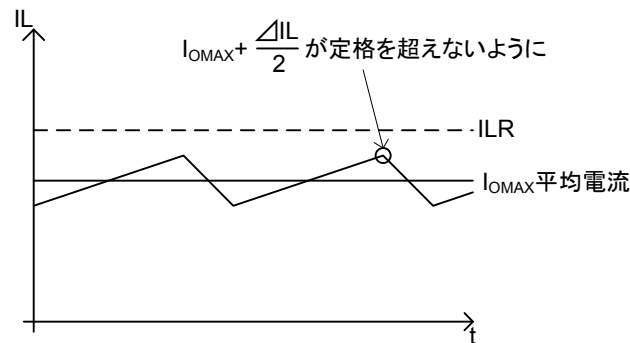


Fig.5.2 Inductor Current Waveform (Buck Converter:VDD)

出力に使用するインダクタ L は、インダクタの定格電流 I_{LR} 、出力電流最大値 I_{OMAX} により決定されます。

$I_{OMAX} + \Delta I_L / 2$ が定格電流 I_{LR} に当たらないように調整してください。
この時、 ΔI_L は次の式から求められます。

$$\Delta I_L = \frac{1}{L} \times (V_{IN} - V_O) \times \frac{V_O}{V_{IN}} \times \frac{1}{f} \text{ [A]}$$

また、インダクタ L の値も±30%程度のバラツキを持つことがありますので、十分にマージンを持って設定してください。
コイル電流が、コイルの定格電流 I_{LR} を越えまると、IC 内部素子を損傷する可能性があります。

出力に使用するコンデンサ C_O は、出力リップル電圧特性に影響を与えます。必要とされるリップル電圧特性を満たせるように出力コンデンサを選定して下さい。

出力リップル電圧は、次式より求められます。

$$\Delta V_{PP} = \Delta I_L \times R_{ESR} + \frac{\Delta I_L}{2 C_O} \times \frac{V_O}{V_{IN}} \times \frac{1}{f}$$

ただし、この条件は負荷電流、入力電圧、出力電圧、インダクタ値、スイッチング周波数により変化しますので、
実機によるマージンチェックを必ず行うようお願いいたします。

・出力 LC 定数の選定 (Boost Converter : AVDD)

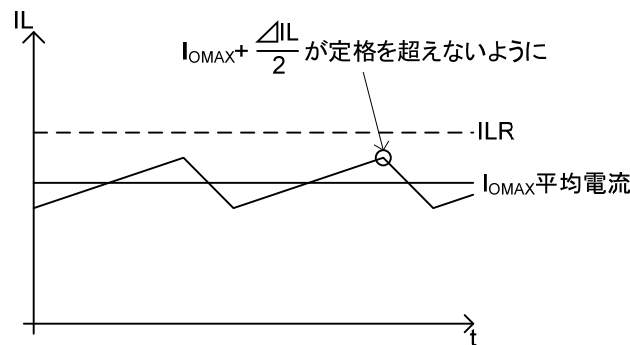


Fig.53 Inductor Current Waveform (Boost Converter : AVDD)

出力に使用するコイル L は、コイルの定格電流 I_{LR} 、入力電流最大値 I_{INMAX} により決定されます。

$I_{INMAX} + \Delta I_L / 2$ が定格電流 I_{LR} に当たらないように調整してください。この時、 ΔI_L は次の式から求められます。

$$\Delta I_L = \frac{1}{L} V_{IN} \times \frac{V_O - V_{IN}}{V_O} \times \frac{1}{f} [A] \quad \text{ただし、} f : \text{スイッチング周波数}$$

また、コイル L の値も $\pm 30\%$ 程度のバラツキを持つことがありますので、十分にマージンを持って設定してください。

コイル電流が、コイルの定格電流 I_{LR} を超えますと、IC 内部素子を損傷する可能性があります。

出力に使用するコンデンサ C_O は、出力リップル電圧特性に影響を与えます。必要とされるリップル電圧特性を満たせるように出力コンデンサを選定して下さい。

出力リップル電圧は、次式より求められます。

$$\Delta V_{PP} = I_{LMAX} \times R_{ESR} + \frac{1}{f \times C_O} \times \frac{V_{IN}}{V_O} \times \left(I_{LMAX} - \frac{\Delta I_L}{2} \right)$$

ただし、この条件は負荷電流、入力電圧、出力電圧、インダクタ値、スイッチング周波数により変化しますので、実機によるマージンチェックを必ず行うようお願いいたします。

●シリアル通信について

ホストとのコマンド・インターフェースにI²Cバス制御を用います。

スレーブ・アドレスの他に 1 バイトのセレクト・アドレスを指定して書き込みや読み出しを行います。

I²Cバス スレーブモードのフォーマットを以下に示します。

MSB								LSB								MSB								LSB								MSB								LSB							
Start	Device address								R/W	ACK	Register address								ACK	Data								ACK	STOP																		
	A6	A5	A4	A3	A2	A1	A0	R7			R6	R5	R4	R3	R2	R1	R0	D7		D6	D5	D4	D3	D2	D1	D0																					

Start	:	スタート・コンディション
Device Address	:	デバイス・アドレス(A6~A0)の後に リード・モード(H)かライト・モード(L)の bit を付けて、 計 8 ビットのデータを送る。(MSB ファースト)
ACK	:	アクノリッジ 送受信されているデータにはバイトごとにアクノリッジ・ビットが付け加わる。 データの送受信が正しく行われているときは"L"が送受信されます。 "H"の場合は、アクノリッジが無かったことになります。
Register Address	:	1 バイトのレジスタ・アドレスを用います。
Data	:	データ・バイト。送受信するデータ (MSB ファースト)
STOP	:	ストップ・コンディション

I2C BUS からレジスタへの書き込みモードとして、シングルモード、マルチモードがあります。

シングルモードでは指定された1つのレジスタにデータを書き込みます。

マルチモードでは2Byte目で指定されたレジスタをスタートアドレスとして、

複数のデータを入力することにより、連続してデータの書き込みを行なうことができます。

シングルモード・マルチモードの設定は STOP ビットの有無により設定できます。

●デバイスアドレス

デバイスアドレス A6~A0 は、IC 固有の値となっております。(A6~A0) =1000000 と設定して下さい。

●レジスタアドレス

Register address の下位 5bit(R4~R0)を使用します。

上位 1bit (R7)はテストモード bit になります。通常使用時は 0 に設定して下さい。

(R6~R5 は Don't Care)

●コマンド・インターフェース

EEPROM ヘデータ送受信するための通信フォーマットは以下の通りです。

Write operation

・ PM I2C Write format (Register Address:01h~08h)

Start	Device address								R/W	ACK	Register address	ACK	N-bytes Data												ACK	STOP
	1	0	0	0	0	0	0	0	0	0	01h~08h	0													0	

3byte 目以降はデータを続けて入力することで続きのレジスタに入力可能です。

08h 以降のデータ入力は無効になります。

・ VCOM I2C Write format (Register Address :09h)

Start	Device address								R/W	ACK	Register address	ACK	DATA												ACK	STOP
	1	0	0	0	0	0	0	0	0	0	09h	0	D7	D6	D5	D4	D3	D2	D1	D0					0	

レジスタ 09h(VCOM)にデータ入力する場合は

Register Address に 09h を指定した場合のみ、書き込みが出来ます。

Read operation

・ I2C Read format

Start	Device address								R/W	ACK	Register address	ACK	Repeated Start	Device address								R/W	ACK	N-bytes Data	ACK	STOP
	1	0	0	0	0	0	0	0	0	0	01h~09h	0		1	0	0	0	0	0	0	0	1	0			

リードコマンドにより、PMIC のレジスタに書き込まれているデータを読み出します。

●I2C タイミング

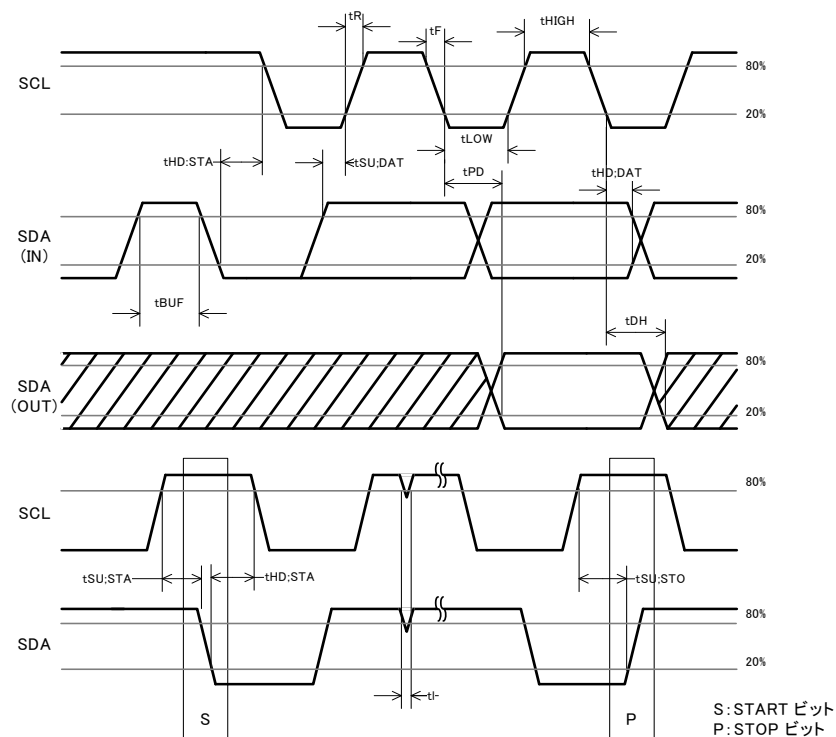


Fig.54 I2C タイミング

・ タイミング規定

パラメータ	記号	NORMALモード			FASTモード			単位
		MIN	TYP	MAX	MIN	TYP	MAX	
SCL 周波数	f SCL	-	-	100	-	-	400	kHz
SCL "H"時間	tHIGH	4.0	-	-	0.6	-	-	us
SCL "L"時間	tLOW	4.7	-	-	1.2	-	-	us
立ち上がり時間	tR	-	-	1.0	-	-	0.3	us
立ち下り時間	tF	-	-	0.3	-	-	0.3	us
スタート条件ホールド時間	tHD ; STA	4.0	-	-	0.6	-	-	us
スタート条件セットアップ時間	tSU ; STA	4.7	-	-	0.6	-	-	us
SDA ホールド時間	tHD ; DAT	200	-	-	100	-	-	ns
SDA セットアップ時間	tSU ; DAT	200	-	-	100	-	-	ns
アクノレッジ遅延時間	tPD	-	-	0.9	-	-	0.9	us
アクノレッジホールド時間	tDH	-	0.1	-	-	0.1	-	us
ストップ条件セットアップ時間	tSU ; STO	4.7	-	-	0.6	-	-	us
バス開放時間	tBUF	4.7	-	-	1.2	-	-	us
ノイズスパイク幅	TI	-	0.1	-	-	0.1	-	us

•レジスタ, EEPROM への書き込み条件について

レジスタ, EEPROM の書き込みは電源電圧印加後、EN=H の状態で行って下さい。
データの書き込み先は Register Address R4 の論理によって決定されます。

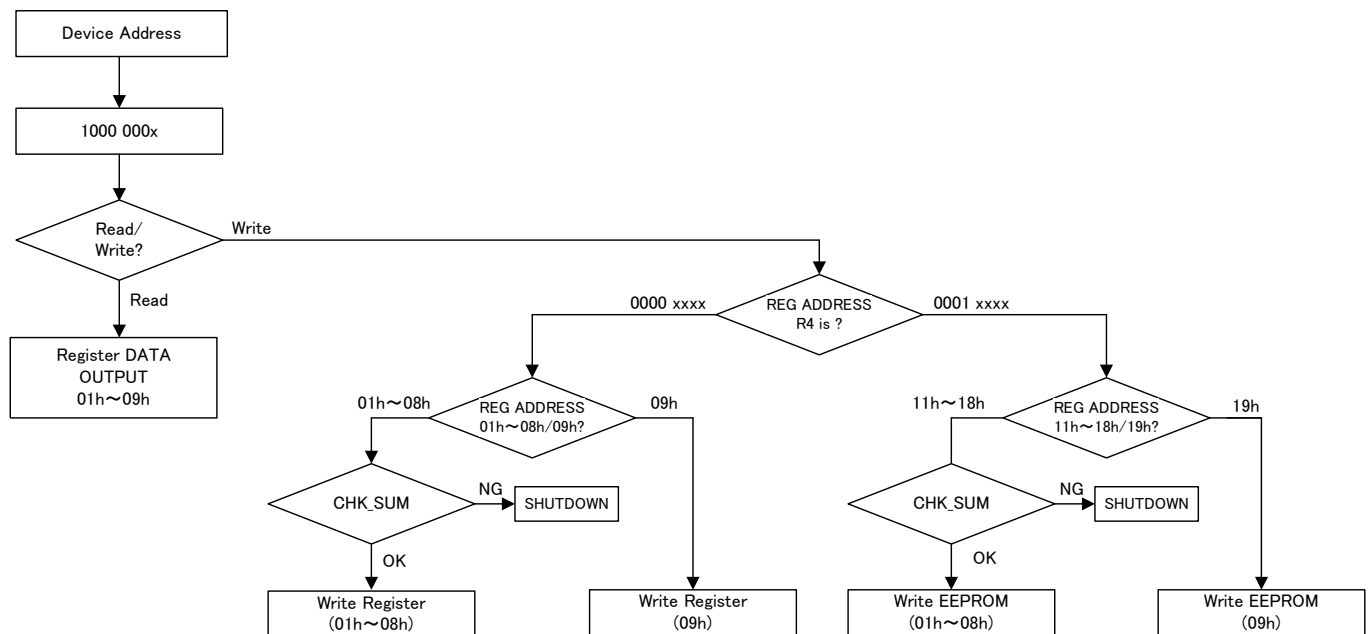
・レジスタへの書き込み条件

Register Address R4 “0” のとき送信データはレジスタに書き込まれます。
レジスタにデータを書き込むことで、AVDD,VGH,VGL,HAVDD,VCOM(Register Address:01h~04h)の設定電圧を変更することが可能です。
設定を変更する場合、データ書き込み毎に Check sum を実施するため、設定変更後のデータに対応した Check sum データの設定を行って下さい。

・EEPROM への書き込み条件

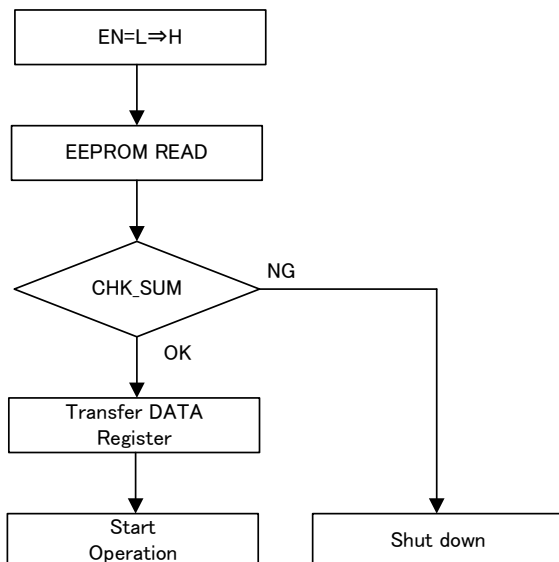
Register Address R4 “1” のとき送信データは EEPROM に書き込まれます。
EEPROM にデータを書き込むことで、EN 制御(L⇒H)でスタンバイ状態が解除されると EEPROM に書き込まれているデータをレジスタに読み込み、PMIC は EEPROM の設定で起動します。
設定を変更する場合、データ書き込み毎に Check sum を実施するため、設定変更後のデータに対応した Check sum データの設定を行って下さい。

下図にレジスタ、EEPROM 書き込みプロセスのシーケンスを示します。



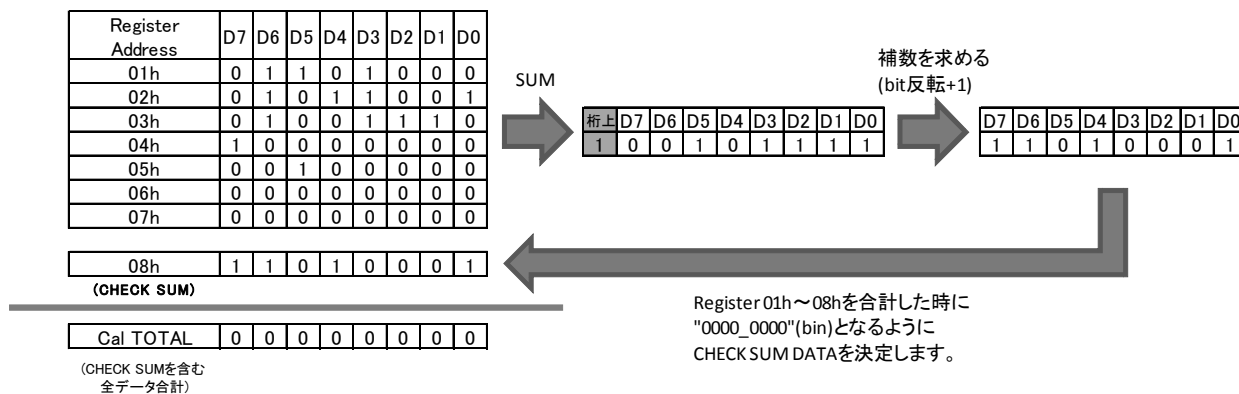
●起動時の EEPROM Auto-Read 機能について

電源電圧起動時にリセット信号を発生させ、各レジスタの初期化を行います。
その後、EN 制御によりスタンバイ状態が解除されると EEPROM に書き込まれている DATA をレジスタに読み込み、PMIC は EEPROM の設定で起動します。
BM81028AMWV ではデータ化けによる誤動作を回避するために Check-sum 機能を搭載しています。
Check sum NG となった場合、PMIC はシャットダウン状態でラッチします。
以下に EEPROM Auto-Read シーケンスを示します。



●Check-sum データ設定について

レジスタ、EEPROM にデータを書き込む場合、Check sum データを設定する必要があります。
下記に示すように Check sum 部を含む全データの合計が 00h となるように Check sum データを設定して下さい。



●Check-sum NG でのシャットダウンからの動作復帰について

Check sum NG になった場合、PMIC はシャットダウン状態でラッチします。
PMIC を起動させるには、電源電圧印加状態、EN=H 状態で正しいデータを EEPROM に書き込みを行ってください。
シャットダウンでのラッチ状態を解除するため一度パワーオンリセットをかける必要があります。
そのため一度電源電圧を OFF して下さい。
正しいデータ書き込みが行われた場合は、電源電圧印加後、EN=H 状態で PMIC は設定された状態で起動します。

●EEPROM の設定項目

Register Address	Bits	機能	Default	Resolution
01h	8	AVDD 出力電圧設定	9.8V	0.1V [8V~14.5V]
02h	8	VGH 出力電圧設定	18V	0.2V [13V~26V]
03h	8	VGL 出力電圧設定	-6.0V	0.1V [-9.5V~-4.0]
04h	8	HAVDD 出力電圧設定	4.23V	12.5mV
05h	8	VDD1 出力電圧設定 [3:0] VDD2 出力電圧設定 [6:4] VDD 起動順序設定 [7]	1.8V 1.2V 0	0.05V [1.7~1.9, 2.4~2.6V] 0.05V [1.1V~1.3V] 0 : VDD1→2, 1 : VDD2→1
06h	8	ディスチャージ時間設定 [2:0] DELAY1 時間設定 [5:3] DC/DC UVLO 検出/解除電圧[7:6]	0msec 0msec 2.5V/2.7V	1msec [0~5msec] 1msec [0~5msec] 0.2Vstep
07h	8	DELAY2 時間設定 [3:0] DELAY3 時間設定 [6:4] 周波数設定 [7]	30msec 0msec 1200kHz	5msec [0~40msec] 2msec [0~10msec] 0 : 600kHz, 1 : 1200kHz
08h	8	8bit CHECK SUM	42h	—
09h	8	VCOM 出力電圧設定	2.1225V	12.5mV

●レジスタマップ

Resister Address	D7	D6	D5	D4	D3	D2	D1	D0
01h	AVDD [7:0]							
02h	VGH [7:0]							
03h	VGL [7:0]							
04h	HAVDD [7:0]							
05h	SEQ[0]	VDD2 [2:0]			VDD1 [3:0]			
06h	UVLO[1:0]		DELAY1[2:0]			DISCHG[2:0]		
07h	FREQ[0]	DELAY3 [2:0]			DELAY2 [3:0]			
08h	CHECK SUM[7:0]							
09h	VCOM [7:0]							

●コマンド一覧表①

DATA		Register															
		01h	02h	03h	04h	05h			06h				07h	09h			
		AVDD 電圧設定 [V]	VGH 電圧設定 [V]	VGL 電圧設定 [V]	HAVDD 電圧設定 [V]	VDD 起動順序	VDD2 電圧設定 [V]	VDD1 電圧設定 [V]	DC/DC UVLO 検出/解除電圧 [V]	DELAY1 時間設定 [msec]	ディスチャージ 時間設定 [msec]	周波数設定 [kHz]	DELAY3 時間設定 [msec]	DELAY2 時間設定 [msec]	VCOM 電圧設定 [V]		
DEC	HEX	0	00	14.5	26.0	-4.0	0.6×AVDD	VDD1→VDD2	1.10	1.70	2.5 / 2.7	0	0	600	0	0	0.45×AVDD
1	01	14.5	26.0	-4.0	0.6×AVDD-0.0125	VDD1→VDD2	1.10	1.75	2.5 / 2.7	0	1	600	0	5			0.45×AVDD-0.0125
2	02	14.5	26.0	-4.0	0.6×AVDD-0.0250	VDD1→VDD2	1.10	1.80	2.5 / 2.7	0	2	600	0	10			0.45×AVDD-0.0250
3	03	14.5	26.0	-4.0	0.6×AVDD-0.0375	VDD1→VDD2	1.10	1.85	2.5 / 2.7	0	3	600	0	15			0.45×AVDD-0.0375
4	04	14.5	26.0	-4.0	0.6×AVDD-0.0500	VDD1→VDD2	1.10	1.90	2.5 / 2.7	0	4	600	0	20			0.45×AVDD-0.0500
5	05	14.5	26.0	-4.0	0.6×AVDD-0.0625	VDD1→VDD2	1.10	2.40	2.5 / 2.7	0	5	600	0	25			0.45×AVDD-0.0625
6	06	14.5	26.0	-4.0	0.6×AVDD-0.0750	VDD1→VDD2	1.10	2.45	2.5 / 2.7	0	0	600	0	30			0.45×AVDD-0.0750
7	07	14.5	26.0	-4.0	0.6×AVDD-0.0875	VDD1→VDD2	1.10	2.50	2.5 / 2.7	0	0	600	0	35			0.45×AVDD-0.0875
8	08	14.5	26.0	-4.0	0.6×AVDD-0.1000	VDD1→VDD2	1.10	2.55	2.5 / 2.7	1	0	600	0	40			0.45×AVDD-0.1000
9	09	14.5	26.0	-4.0	0.6×AVDD-0.1125	VDD1→VDD2	1.10	2.60	2.5 / 2.7	1	1	600	0	0			0.45×AVDD-0.1125
10	0A	14.5	26.0	-4.0	0.6×AVDD-0.1250	VDD1→VDD2	1.10	2.60	2.5 / 2.7	1	2	600	0	0			0.45×AVDD-0.1250
11	0B	14.5	26.0	-4.0	0.6×AVDD-0.1375	VDD1→VDD2	1.10	2.60	2.5 / 2.7	1	3	600	0	0			0.45×AVDD-0.1375
12	0C	14.5	26.0	-4.0	0.6×AVDD-0.1500	VDD1→VDD2	1.10	2.60	2.5 / 2.7	1	4	600	0	0			0.45×AVDD-0.1500
13	0D	14.5	26.0	-4.0	0.6×AVDD-0.1625	VDD1→VDD2	1.10	2.60	2.5 / 2.7	1	5	600	0	0			0.45×AVDD-0.1625
14	0E	14.5	26.0	-4.0	0.6×AVDD-0.1750	VDD1→VDD2	1.10	2.60	2.5 / 2.7	1	0	600	0	0			0.45×AVDD-0.1750
15	0F	14.5	26.0	-4.0	0.6×AVDD-0.1875	VDD1→VDD2	1.10	2.60	2.5 / 2.7	1	0	600	0	0			0.45×AVDD-0.1875
16	10	14.5	26.0	-4.0	0.6×AVDD-0.2000	VDD1→VDD2	1.15	1.70	2.5 / 2.7	2	0	600	2	0			0.45×AVDD-0.2000
17	11	14.5	26.0	-4.0	0.6×AVDD-0.2125	VDD1→VDD2	1.15	1.75	2.5 / 2.7	2	1	600	2	5			0.45×AVDD-0.2125
18	12	14.5	26.0	-4.0	0.6×AVDD-0.2250	VDD1→VDD2	1.15	1.80	2.5 / 2.7	2	2	600	2	10			0.45×AVDD-0.2250
19	13	14.5	26.0	-4.0	0.6×AVDD-0.2375	VDD1→VDD2	1.15	1.85	2.5 / 2.7	2	3	600	2	15			0.45×AVDD-0.2375
20	14	14.5	26.0	-4.0	0.6×AVDD-0.2500	VDD1→VDD2	1.15	1.90	2.5 / 2.7	2	4	600	2	20			0.45×AVDD-0.2500
21	15	14.5	26.0	-4.0	0.6×AVDD-0.2625	VDD1→VDD2	1.15	2.40	2.5 / 2.7	2	5	600	2	25			0.45×AVDD-0.2625
22	16	14.5	26.0	-4.0	0.6×AVDD-0.2750	VDD1→VDD2	1.15	2.45	2.5 / 2.7	2	0	600	2	30			0.45×AVDD-0.2750
23	17	14.5	26.0	-4.0	0.6×AVDD-0.2875	VDD1→VDD2	1.15	2.50	2.5 / 2.7	2	0	600	2	35			0.45×AVDD-0.2875
24	18	14.5	26.0	-4.0	0.6×AVDD-0.3000	VDD1→VDD2	1.15	2.55	2.5 / 2.7	3	0	600	2	40			0.45×AVDD-0.3000
25	19	14.5	26.0	-4.0	0.6×AVDD-0.3125	VDD1→VDD2	1.15	2.60	2.5 / 2.7	3	1	600	2	0			0.45×AVDD-0.3125
26	1A	14.5	26.0	-4.0	0.6×AVDD-0.3250	VDD1→VDD2	1.15	2.60	2.5 / 2.7	3	2	600	2	0			0.45×AVDD-0.3250
27	1B	14.5	26.0	-4.0	0.6×AVDD-0.3375	VDD1→VDD2	1.15	2.60	2.5 / 2.7	3	3	600	2	0			0.45×AVDD-0.3375
28	1C	14.5	26.0	-4.0	0.6×AVDD-0.3500	VDD1→VDD2	1.15	2.60	2.5 / 2.7	3	4	600	2	0			0.45×AVDD-0.3500
29	1D	14.5	26.0	-4.0	0.6×AVDD-0.3625	VDD1→VDD2	1.15	2.60	2.5 / 2.7	3	5	600	2	0			0.45×AVDD-0.3625
30	1E	14.5	26.0	-4.0	0.6×AVDD-0.3750	VDD1→VDD2	1.15	2.60	2.5 / 2.7	3	0	600	2	0			0.45×AVDD-0.3750
31	1F	14.5	26.0	-4.0	0.6×AVDD-0.3875	VDD1→VDD2	1.15	2.60	2.5 / 2.7	3	0	600	2	0			0.45×AVDD-0.3875
32	20	14.5	26.0	-4.0	0.6×AVDD-0.4000	VDD1→VDD2	1.20	1.70	2.5 / 2.7	4	0	600	4	0			0.45×AVDD-0.4000
33	21	14.5	26.0	-4.0	0.6×AVDD-0.4125	VDD1→VDD2	1.20	1.75	2.5 / 2.7	4	1	600	4	5			0.45×AVDD-0.4125
34	22	14.5	26.0	-4.0	0.6×AVDD-0.4250	VDD1→VDD2	1.20	1.80	2.5 / 2.7	4	2	600	4	10			0.45×AVDD-0.4250
35	23	14.5	26.0	-4.0	0.6×AVDD-0.4375	VDD1→VDD2	1.20	1.85	2.5 / 2.7	4	3	600	4	15			0.45×AVDD-0.4375
36	24	14.5	26.0	-4.0	0.6×AVDD-0.4500	VDD1→VDD2	1.20	1.90	2.5 / 2.7	4	4	600	4	20			0.45×AVDD-0.4500
37	25	14.5	26.0	-4.0	0.6×AVDD-0.4625	VDD1→VDD2	1.20	2.40	2.5 / 2.7	4	5	600	4	25			0.45×AVDD-0.4625
38	26	14.5	26.0	-4.0	0.6×AVDD-0.4750	VDD1→VDD2	1.20	2.45	2.5 / 2.7	4	0	600	4	30			0.45×AVDD-0.4750
39	27	14.5	26.0	-4.0	0.6×AVDD-0.4875	VDD1→VDD2	1.20	2.50	2.5 / 2.7	4	0	600	4	35			0.45×AVDD-0.4875
40	28	14.5	26.0	-4.0	0.6×AVDD-0.5000	VDD1→VDD2	1.20	2.55	2.5 / 2.7	5	0	600	4	40			0.45×AVDD-0.5000
41	29	14.5	26.0	-4.0	0.6×AVDD-0.5125	VDD1→VDD2	1.20	2.60	2.5 / 2.7	5	1	600	4	0			0.45×AVDD-0.5125
42	2A	14.5	26.0	-4.0	0.6×AVDD-0.5250	VDD1→VDD2	1.20	2.60	2.5 / 2.7	5	2	600	4	0			0.45×AVDD-0.5250
43	2B	14.5	26.0	-4.0	0.6×AVDD-0.5375	VDD1→VDD2	1.20	2.60	2.5 / 2.7	5	3	600	4	0			0.45×AVDD-0.5375
44	2C	14.5	26.0	-4.0	0.6×AVDD-0.5500	VDD1→VDD2	1.20	2.60	2.5 / 2.7	5	4	600	4	0			0.45×AVDD-0.5500
45	2D	14.5	26.0	-4.0	0.6×AVDD-0.5625	VDD1→VDD2	1.20	2.60	2.5 / 2.7	5	5	600	4	0			0.45×AVDD-0.5625
46	2E	14.5	26.0	-4.0	0.6×AVDD-0.5750	VDD1→VDD2	1.20	2.60	2.5 / 2.7	5	0	600	4	0			0.45×AVDD-0.5750
47	2F	14.5	26.0	-4.0	0.6×AVDD-0.5875	VDD1→VDD2	1.20	2.60	2.5 / 2.7	5	0	600	4	0			0.45×AVDD-0.5875
48	30	14.5	26.0	-4.0	0.6×AVDD-0.6000	VDD1→VDD2	1.25	1.70	2.5 / 2.7	0	0	600	6	0			0.45×AVDD-0.6000
49	31	14.5	26.0	-4.0	0.6×AVDD-0.6125	VDD1→VDD2	1.25	1.75	2.5 / 2.7	0	1	600	6	5			0.45×AVDD-0.6125
50	32	14.5	26.0	-4.0	0.6×AVDD-0.6250	VDD1→VDD2	1.25	1.80	2.5 / 2.7	0	2	600	6	10			0.45×AVDD-0.6250
51	33	14.5	26.0	-4.0	0.6×AVDD-0.6375	VDD1→VDD2	1.25	1.85	2.5 / 2.7	0	3	600	6	15			0.45×AVDD-0.6375
52	34	14.5	26.0	-4.0	0.6×AVDD-0.6500	VDD1→VDD2	1.25	1.90	2.5 / 2.7	0	4	600	6	20			0.45×AVDD-0.6500
53	35	14.5	26.0	-4.0	0.6×AVDD-0.6625	VDD1→VDD2	1.25	2.40	2.5 / 2.7	0	5	600	6	25			0.45×AVDD-0.6625
54	36	14.5	26.0	-4.0	0.6×AVDD-0.6750	VDD1→VDD2	1.25	2.45	2.5 / 2.7	0	0	600	6	30			0.45×AVDD-0.6750
55	37	14.5	26.0	-4.0	0.6×AVDD-0.6875	VDD1→VDD2	1.25	2.50	2.5 / 2.7	0	0	600	6	35			0.45×AVDD-0.6875
56	38	14.5	26.0	-4.0	0.6×AVDD-0.7000	VDD1→VDD2	1.25	2.55	2.5 / 2.7	0	0	600	6	40			0.45×AVDD-0.7000
57	39	14.5	26.0	-4.0	0.6×AVDD-0.7125	VDD1→VDD2	1.25	2.60	2.5 / 2.7	0	1	600	6	0			0.45×AVDD-0.7125
58	3A	14.5	26.0	-4.0	0.6×AVDD-0.7250	VDD1→VDD2	1.25	2.60	2.5 / 2.7	0	2	600	6	0			0.45×AVDD-0.7250
59	3B	14.5	26.0	-4.1	0.6×AVDD-0.7375	VDD1→VDD2	1.25	2.60	2.5 / 2.7	0	3	600	6	0			0.45×AVDD-0.7375
60	3C	14.5	26.0	-4.2	0.6×AVDD-0.7500	VDD1→VDD2	1.25	2.60	2.5 / 2.7	0	4	600	6	0			0.45×AVDD-0.7500
61	3D	14.5	26.0	-4.3	0.6×AVDD-0.7625	VDD1→VDD2	1.25	2.60	2.5 / 2.7	0	5	600	6	0			0.45×AVDD-0.7625
62	3E	14.5	26.0	-4.4	0.6×AVDD-0.7750	VDD1→VDD2	1.25	2.60	2.5 / 2.7	0	0	600	6	0			0.45×AVDD-0.7750
63	3F	14.5	26.0	-4.5	0.6×AVDD-0.7875	VDD1→VDD2	1.25	2.60	2.5 / 2.7	0	0	600	6	0			0.45×AVDD-0.7875

コマンド一覧表②

DATA		Register													周波数設定 [kHz]			07h DELAY3 時間設定 [msec]		DELAY2 時間設定 [msec]		09h VCOM 電圧設定 [V]
		01h AVDD 電圧設定 [V]	02h VGH 電圧設定 [V]	03h VGL 電圧設定 [V]	04h HA_VDD 電圧設定 [V]	VDD 起動順序	05h VDD2 電圧設定 [V]	VDD1 電圧設定 [V]	DC/DC UVLO 検出/解除電圧 [V]	06h DELAY1 時間設定 [msec]	ディスチャージ 時間設定 [msec]											
DEC	HEX																					
64	40	14.5	26.0	-4.6	0.6 × AVDD-0.8000	VDD1→VDD2	1.30	1.70	2.7 / 2.9	0	0	600	8	0	0.45 × AVDD-0.8000							
65	41	14.5	26.0	-4.7	0.6 × AVDD-0.8125	VDD1→VDD2	1.30	1.75	2.7 / 2.9	0	1	600	8	5	0.45 × AVDD-0.8125							
66	42	14.5	26.0	-4.8	0.6 × AVDD-0.8250	VDD1→VDD2	1.30	1.80	2.7 / 2.9	0	2	600	8	10	0.45 × AVDD-0.8250							
67	43	14.5	26.0	-4.9	0.6 × AVDD-0.8375	VDD1→VDD2	1.30	1.85	2.7 / 2.9	0	3	600	8	15	0.45 × AVDD-0.8375							
68	44	14.5	26.0	-5.0	0.6 × AVDD-0.8500	VDD1→VDD2	1.30	1.90	2.7 / 2.9	0	4	600	8	20	0.45 × AVDD-0.8500							
69	45	14.5	26.0	-5.1	0.6 × AVDD-0.8625	VDD1→VDD2	1.30	2.40	2.7 / 2.9	0	5	600	8	25	0.45 × AVDD-0.8625							
70	46	14.5	26.0	-5.2	0.6 × AVDD-0.8750	VDD1→VDD2	1.30	2.45	2.7 / 2.9	0	0	600	8	30	0.45 × AVDD-0.8750							
71	47	14.5	26.0	-5.3	0.6 × AVDD-0.8875	VDD1→VDD2	1.30	2.50	2.7 / 2.9	0	0	600	8	35	0.45 × AVDD-0.8875							
72	48	14.5	26.0	-5.4	0.6 × AVDD-0.9000	VDD1→VDD2	1.30	2.55	2.7 / 2.9	1	0	600	8	40	0.45 × AVDD-0.9000							
73	49	14.5	26.0	-5.5	0.6 × AVDD-0.9125	VDD1→VDD2	1.30	2.60	2.7 / 2.9	1	1	600	8	0	0.45 × AVDD-0.9125							
74	4A	14.5	26.0	-5.6	0.6 × AVDD-0.9250	VDD1→VDD2	1.30	2.60	2.7 / 2.9	1	2	600	8	0	0.45 × AVDD-0.9250							
75	4B	14.5	26.0	-5.7	0.6 × AVDD-0.9375	VDD1→VDD2	1.30	2.60	2.7 / 2.9	1	3	600	8	0	0.45 × AVDD-0.9375							
76	4C	14.5	26.0	-5.8	0.6 × AVDD-0.9500	VDD1→VDD2	1.30	2.60	2.7 / 2.9	1	4	600	8	0	0.45 × AVDD-0.9500							
77	4D	14.5	26.0	-5.9	0.6 × AVDD-0.9625	VDD1→VDD2	1.30	2.60	2.7 / 2.9	1	5	600	8	0	0.45 × AVDD-0.9625							
78	4E	14.5	26.0	-6.0	0.6 × AVDD-0.9750	VDD1→VDD2	1.30	2.60	2.7 / 2.9	1	0	600	8	0	0.45 × AVDD-0.9750							
79	4F	14.5	26.0	-6.1	0.6 × AVDD-0.9875	VDD1→VDD2	1.30	2.60	2.7 / 2.9	1	0	600	8	0	0.45 × AVDD-0.9875							
80	50	14.5	26.0	-6.2	0.6 × AVDD-1.0000	VDD1→VDD2	1.30	1.70	2.7 / 2.9	2	0	600	10	0	0.45 × AVDD-1.0000							
81	51	14.5	26.0	-6.3	0.6 × AVDD-1.0125	VDD1→VDD2	1.30	1.75	2.7 / 2.9	2	1	600	10	5	0.45 × AVDD-1.0125							
82	52	14.5	26.0	-6.4	0.6 × AVDD-1.0250	VDD1→VDD2	1.30	1.80	2.7 / 2.9	2	2	600	10	10	0.45 × AVDD-1.0250							
83	53	14.5	26.0	-6.5	0.6 × AVDD-1.0375	VDD1→VDD2	1.30	1.85	2.7 / 2.9	2	3	600	10	15	0.45 × AVDD-1.0375							
84	54	14.5	26.0	-6.6	0.6 × AVDD-1.0500	VDD1→VDD2	1.30	1.90	2.7 / 2.9	2	4	600	10	20	0.45 × AVDD-1.0500							
85	55	14.5	26.0	-6.7	0.6 × AVDD-1.0625	VDD1→VDD2	1.30	2.40	2.7 / 2.9	2	5	600	10	25	0.45 × AVDD-1.0625							
86	56	14.5	26.0	-6.8	0.6 × AVDD-1.0750	VDD1→VDD2	1.30	2.45	2.7 / 2.9	2	0	600	10	30	0.45 × AVDD-1.0750							
87	57	14.5	26.0	-6.9	0.6 × AVDD-1.0875	VDD1→VDD2	1.30	2.50	2.7 / 2.9	2	0	600	10	35	0.45 × AVDD-1.0875							
88	58	14.5	26.0	-7.0	0.6 × AVDD-1.1000	VDD1→VDD2	1.30	2.55	2.7 / 2.9	3	0	600	10	40	0.45 × AVDD-1.1000							
89	59	14.5	26.0	-7.1	0.6 × AVDD-1.1125	VDD1→VDD2	1.30	2.60	2.7 / 2.9	3	1	600	10	0	0.45 × AVDD-1.1125							
90	5A	14.5	26.0	-7.2	0.6 × AVDD-1.1250	VDD1→VDD2	1.30	2.60	2.7 / 2.9	3	2	600	10	0	0.45 × AVDD-1.1250							
91	5B	14.5	26.0	-7.3	0.6 × AVDD-1.1375	VDD1→VDD2	1.30	2.60	2.7 / 2.9	3	3	600	10	0	0.45 × AVDD-1.1375							
92	5C	14.5	26.0	-7.4	0.6 × AVDD-1.1500	VDD1→VDD2	1.30	2.60	2.7 / 2.9	3	4	600	10	0	0.45 × AVDD-1.1500							
93	5D	14.5	26.0	-7.5	0.6 × AVDD-1.1625	VDD1→VDD2	1.30	2.60	2.7 / 2.9	3	5	600	10	0	0.45 × AVDD-1.1625							
94	5E	14.5	26.0	-7.6	0.6 × AVDD-1.1750	VDD1→VDD2	1.30	2.60	2.7 / 2.9	3	0	600	10	0	0.45 × AVDD-1.1750							
95	5F	14.5	26.0	-7.7	0.6 × AVDD-1.1875	VDD1→VDD2	1.30	2.60	2.7 / 2.9	3	0	600	10	0	0.45 × AVDD-1.1875							
96	60	14.5	26.0	-7.8	0.6 × AVDD-1.2000	VDD1→VDD2	1.30	1.70	2.7 / 2.9	4	0	600	0	0	0.45 × AVDD-1.2000							
97	61	14.5	26.0	-7.9	0.6 × AVDD-1.2125	VDD1→VDD2	1.30	1.75	2.7 / 2.9	4	1	600	0	5	0.45 × AVDD-1.2125							
98	62	14.5	26.0	-8.0	0.6 × AVDD-1.2250	VDD1→VDD2	1.30	1.80	2.7 / 2.9	4	2	600	0	10	0.45 × AVDD-1.2250							
99	63	14.5	26.0	-8.1	0.6 × AVDD-1.2375	VDD1→VDD2	1.30	1.85	2.7 / 2.9	4	3	600	0	15	0.45 × AVDD-1.2375							
100	64	14.5	26.0	-8.2	0.6 × AVDD-1.2500	VDD1→VDD2	1.30	1.90	2.7 / 2.9	4	4	600	0	20	0.45 × AVDD-1.2500							
101	65	14.5	26.0	-8.3	0.6 × AVDD-1.2625	VDD1→VDD2	1.30	2.40	2.7 / 2.9	4	5	600	0	25	0.45 × AVDD-1.2625							
102	66	14.5	26.0	-8.4	0.6 × AVDD-1.2750	VDD1→VDD2	1.30	2.45	2.7 / 2.9	4	0	600	0	30	0.45 × AVDD-1.2750							
103	67	14.5	26.0	-8.5	0.6 × AVDD-1.2875	VDD1→VDD2	1.30	2.50	2.7 / 2.9	4	0	600	0	35	0.45 × AVDD-1.2875							
104	68	14.5	26.0	-8.6	0.6 × AVDD-1.3000	VDD1→VDD2	1.30	2.55	2.7 / 2.9	5	0	600	0	40	0.45 × AVDD-1.3000							
105	69	14.5	26.0	-8.7	0.6 × AVDD-1.3125	VDD1→VDD2	1.30	2.60	2.7 / 2.9	5	1	600	0	0	0.45 × AVDD-1.3125							
106	6A	14.5	26.0	-8.8	0.6 × AVDD-1.3250	VDD1→VDD2	1.30	2.60	2.7 / 2.9	5	2	600	0	0	0.45 × AVDD-1.3250							
107	6B	14.5	26.0	-8.9	0.6 × AVDD-1.3375	VDD1→VDD2	1.30	2.60	2.7 / 2.9	5	3	600	0	0	0.45 × AVDD-1.3375							
108	6C	14.5	26.0	-9.0	0.6 × AVDD-1.3500	VDD1→VDD2	1.30	2.60	2.7 / 2.9	5	4	600	0	0	0.45 × AVDD-1.3500							
109	6D	14.5	26.0	-9.1	0.6 × AVDD-1.3625	VDD1→VDD2	1.30	2.60	2.7 / 2.9	5	5	600	0	0	0.45 × AVDD-1.3625							
110	6E	14.5	26.0	-9.2	0.6 × AVDD-1.3750	VDD1→VDD2	1.30	2.60	2.7 / 2.9	5	0	600	0	0	0.45 × AVDD-1.3750							
111	6F	14.5	26.0	-9.3	0.6 × AVDD-1.3875	VDD1→VDD2	1.30	2.60	2.7 / 2.9	5	0	600	0	0	0.45 × AVDD-1.3875							
112	70	14.4	26.0	-9.4	0.6 × AVDD-1.4000	VDD1→VDD2	1.30	1.70	2.7 / 2.9	0	0	600	0	0	0.45 × AVDD-1.4000							
113	71	14.3	26.0	-9.5	0.6 × AVDD-1.4125	VDD1→VDD2	1.30	1.75	2.7 / 2.9	0	1	600	0	5	0.45 × AVDD-1.4125							
114	72	14.2	26.0	-9.5	0.6 × AVDD-1.4250	VDD1→VDD2	1.30	1.80	2.7 / 2.9	0	2	600	0	10	0.45 × AVDD-1.4250							
115	73	14.1	26.0	-9.5	0.6 × AVDD-1.4375	VDD1→VDD2	1.30	1.85	2.7 / 2.9	0	3	600	0	15	0.45 × AVDD-1.4375							
116	74	14.0	26.0	-9.5	0.6 × AVDD-1.4500	VDD1→VDD2	1.30	1.90	2.7 / 2.9	0	4	600	0	20	0.45 × AVDD-1.4500							
117	75	13.9	26.0	-9.5	0.6 × AVDD-1.4625	VDD1→VDD2	1.30	2.40	2.7 / 2.9	0	5	600	0	25	0.45 × AVDD-1.4625							
118	76	13.8	26.0	-9.5	0.6 × AVDD-1.4750	VDD1→VDD2	1.30	2.45	2.7 / 2.9	0	0	600	0	30	0.45 × AVDD-1.4750							
119	77	13.7	26.0	-9.5	0.6 × AVDD-1.4875	VDD1→VDD2	1.30	2.50	2.7 / 2.9	0	0	600	0	35	0.45 × AVDD-1.4875							
120	78	13.6	26.0	-9.5	0.6 × AVDD-1.5000	VDD1→VDD2	1.30	2.55	2.7 / 2.9	0	0	600	0	40	0.45 × AVDD-1.5000							
121	79	13.5	26.0	-9.5	0.6 × AVDD-1.5125	VDD1→VDD2	1.30	2.60	2.7 / 2.9	0	1	600	0	0	0.45 × AVDD-1.5125							
122	7A	13.4	26.0	-9.5	0.6 × AVDD-1.5250	VDD1→VDD2	1.30	2.60	2.7 / 2.9	0	2	600	0	0	0.45 × AVDD-1.5250							
123	7B	13.3	26.0	-9.5	0.6 × AVDD-1.5375	VDD1→VDD2	1.30	2.60	2.7 / 2.9	0	3	600	0	0	0.45 × AVDD-1.5375							
124	7C	13.2	26.0	-9.5	0.6 × AVDD-1.5500	VDD1→VDD2	1.30	2.60	2.7 / 2.9	0	4	600	0	0	0.45 × AVDD-1.5500							
125	7D	13.1	26.0	-9.5	0.6 × AVDD-1.5625	VDD1→VDD2	1.30	2.60	2.7 / 2.9	0	5	600	0	0	0.45 × AVDD-1.5625							
126	7E	13.0	26.0	-9.5	0.6 × AVDD-1.5750	VDD1→VDD2	1.30	2.60	2.7 / 2.9	0	0	600	0	0	0.45 × AVDD-1.5750							
127	7F	12.9	25.8	-9.5	0.6 × AVDD-1.5875	VDD1→VDD2	1.30	2.60	2.7 / 2.9	0	0	600	0	0	0.45 × AVDD-1.5875							

コマンド一覧表③

DATA		Register													
		01h	02h	03h	04h	05h			06h	ディスチャージ 時間設定 [msec]	周波数設定 [kHz]	07h	DELAY2 時間設定 [msec]	09h VCOM 電圧設定 [V]	
		AVDD 電圧設定 [V]	VGH 電圧設定 [V]	VGL 電圧設定 [V]	HAVDD 電圧設定 [V]	VDD 起動順序	VDD2 電圧設定 [V]	VDD1 電圧設定 [V]	DC/DC UVLO 検出/解除電圧 [V]			DELAY1 時間設定 [msec]			DELAY3 時間設定 [msec]
DEC	HEX	[V]	[V]	[V]	[V]		[V]	[V]	[V]	[msec]	[msec]	[kHz]	[msec]	[msec]	[V]
128	80	12.8	25.6	-9.5	0.6×AVDD-1.6000	VDD2→VDD1	1.10	1.70	2.9 / 3.1	0	0	1200	0	0	0.45×AVDD-1.6000
129	81	12.7	25.4	-9.5	0.6×AVDD-1.6125	VDD2→VDD1	1.10	1.75	2.9 / 3.1	0	1	1200	0	5	0.45×AVDD-1.6125
130	82	12.6	25.2	-9.5	0.6×AVDD-1.6250	VDD2→VDD1	1.10	1.80	2.9 / 3.1	0	2	1200	0	10	0.45×AVDD-1.6250
131	83	12.5	25.0	-9.5	0.6×AVDD-1.6375	VDD2→VDD1	1.10	1.85	2.9 / 3.1	0	3	1200	0	15	0.45×AVDD-1.6375
132	84	12.4	24.8	-9.5	0.6×AVDD-1.6500	VDD2→VDD1	1.10	1.90	2.9 / 3.1	0	4	1200	0	20	0.45×AVDD-1.6500
133	85	12.3	24.6	-9.5	0.6×AVDD-1.6625	VDD2→VDD1	1.10	2.40	2.9 / 3.1	0	5	1200	0	25	0.45×AVDD-1.6625
134	86	12.2	24.4	-9.5	0.6×AVDD-1.6750	VDD2→VDD1	1.10	2.45	2.9 / 3.1	0	0	1200	0	30	0.45×AVDD-1.6750
135	87	12.1	24.2	-9.5	0.6×AVDD-1.6875	VDD2→VDD1	1.10	2.50	2.9 / 3.1	0	0	1200	0	35	0.45×AVDD-1.6875
136	88	12.0	24.0	-9.5	0.6×AVDD-1.7000	VDD2→VDD1	1.10	2.55	2.9 / 3.1	1	0	1200	0	40	0.45×AVDD-1.7000
137	89	11.9	23.8	-9.5	0.6×AVDD-1.7125	VDD2→VDD1	1.10	2.60	2.9 / 3.1	1	1	1200	0	0	0.45×AVDD-1.7125
138	8A	11.8	23.6	-9.5	0.6×AVDD-1.7250	VDD2→VDD1	1.10	2.60	2.9 / 3.1	1	2	1200	0	0	0.45×AVDD-1.7250
139	8B	11.7	23.4	-9.5	0.6×AVDD-1.7375	VDD2→VDD1	1.10	2.60	2.9 / 3.1	1	3	1200	0	0	0.45×AVDD-1.7375
140	8C	11.6	23.2	-9.5	0.6×AVDD-1.7500	VDD2→VDD1	1.10	2.60	2.9 / 3.1	1	4	1200	0	0	0.45×AVDD-1.7500
141	8D	11.5	23.0	-9.5	0.6×AVDD-1.7625	VDD2→VDD1	1.10	2.60	2.9 / 3.1	1	5	1200	0	0	0.45×AVDD-1.7625
142	8E	11.4	22.8	-9.5	0.6×AVDD-1.7750	VDD2→VDD1	1.10	2.60	2.9 / 3.1	1	0	1200	0	0	0.45×AVDD-1.7750
143	8F	11.3	22.6	-9.5	0.6×AVDD-1.7875	VDD2→VDD1	1.10	2.60	2.9 / 3.1	1	0	1200	0	0	0.45×AVDD-1.7875
144	90	11.2	22.4	-9.5	0.6×AVDD-1.8000	VDD2→VDD1	1.15	1.70	2.9 / 3.1	2	0	1200	2	0	0.45×AVDD-1.8000
145	91	11.1	22.2	-9.5	0.6×AVDD-1.8125	VDD2→VDD1	1.15	1.75	2.9 / 3.1	2	1	1200	2	5	0.45×AVDD-1.8125
146	92	11.0	22.0	-9.5	0.6×AVDD-1.8250	VDD2→VDD1	1.15	1.80	2.9 / 3.1	2	2	1200	2	10	0.45×AVDD-1.8250
147	93	10.9	21.8	-9.5	0.6×AVDD-1.8375	VDD2→VDD1	1.15	1.85	2.9 / 3.1	2	3	1200	2	15	0.45×AVDD-1.8375
148	94	10.8	21.6	-9.5	0.6×AVDD-1.8500	VDD2→VDD1	1.15	1.90	2.9 / 3.1	2	4	1200	2	20	0.45×AVDD-1.8500
149	95	10.7	21.4	-9.5	0.6×AVDD-1.8625	VDD2→VDD1	1.15	2.40	2.9 / 3.1	2	5	1200	2	25	0.45×AVDD-1.8625
150	96	10.6	21.2	-9.5	0.6×AVDD-1.8750	VDD2→VDD1	1.15	2.45	2.9 / 3.1	2	0	1200	2	30	0.45×AVDD-1.8750
151	97	10.5	21.0	-9.5	0.6×AVDD-1.8875	VDD2→VDD1	1.15	2.50	2.9 / 3.1	2	0	1200	2	35	0.45×AVDD-1.8875
152	98	10.4	20.8	-9.5	0.6×AVDD-1.9000	VDD2→VDD1	1.15	2.55	2.9 / 3.1	3	0	1200	2	40	0.45×AVDD-1.9000
153	99	10.3	20.6	-9.5	0.6×AVDD-1.9125	VDD2→VDD1	1.15	2.60	2.9 / 3.1	3	1	1200	2	0	0.45×AVDD-1.9125
154	9A	10.2	20.4	-9.5	0.6×AVDD-1.9250	VDD2→VDD1	1.15	2.60	2.9 / 3.1	3	2	1200	2	0	0.45×AVDD-1.9250
155	9B	10.1	20.2	-9.5	0.6×AVDD-1.9375	VDD2→VDD1	1.15	2.60	2.9 / 3.1	3	3	1200	2	0	0.45×AVDD-1.9375
156	9C	10.0	20.0	-9.5	0.6×AVDD-1.9500	VDD2→VDD1	1.15	2.60	2.9 / 3.1	3	4	1200	2	0	0.45×AVDD-1.9500
157	9D	9.9	19.8	-9.5	0.6×AVDD-1.9625	VDD2→VDD1	1.15	2.60	2.9 / 3.1	3	5	1200	2	0	0.45×AVDD-1.9625
158	9E	9.8	19.6	-9.5	0.6×AVDD-1.9750	VDD2→VDD1	1.15	2.60	2.9 / 3.1	3	0	1200	2	0	0.45×AVDD-1.9750
159	9F	9.7	19.4	-9.5	0.6×AVDD-1.9875	VDD2→VDD1	1.15	2.60	2.9 / 3.1	3	0	1200	2	0	0.45×AVDD-1.9875
160	A0	9.6	19.2	-9.5	0.6×AVDD-2.0000	VDD2→VDD1	1.20	1.70	2.9 / 3.1	4	0	1200	4	0	0.45×AVDD-2.0000
161	A1	9.5	19.0	-9.5	0.6×AVDD-2.0125	VDD2→VDD1	1.20	1.75	2.9 / 3.1	4	1	1200	4	5	0.45×AVDD-2.0125
162	A2	9.4	18.8	-9.5	0.6×AVDD-2.0250	VDD2→VDD1	1.20	1.80	2.9 / 3.1	4	2	1200	4	10	0.45×AVDD-2.0250
163	A3	9.3	18.6	-9.5	0.6×AVDD-2.0375	VDD2→VDD1	1.20	1.85	2.9 / 3.1	4	3	1200	4	15	0.45×AVDD-2.0375
164	A4	9.2	18.4	-9.5	0.6×AVDD-2.0500	VDD2→VDD1	1.20	1.90	2.9 / 3.1	4	4	1200	4	20	0.45×AVDD-2.0500
165	A5	9.1	18.2	-9.5	0.6×AVDD-2.0625	VDD2→VDD1	1.20	2.40	2.9 / 3.1	4	5	1200	4	25	0.45×AVDD-2.0625
166	A6	9.0	18.0	-9.5	0.6×AVDD-2.0750	VDD2→VDD1	1.20	2.45	2.9 / 3.1	4	0	1200	4	30	0.45×AVDD-2.0750
167	A7	8.9	17.8	-9.5	0.6×AVDD-2.0875	VDD2→VDD1	1.20	2.50	2.9 / 3.1	4	0	1200	4	35	0.45×AVDD-2.0875
168	A8	8.8	17.6	-9.5	0.6×AVDD-2.1000	VDD2→VDD1	1.20	2.55	2.9 / 3.1	5	0	1200	4	40	0.45×AVDD-2.1000
169	A9	8.7	17.4	-9.5	0.6×AVDD-2.1125	VDD2→VDD1	1.20	2.60	2.9 / 3.1	5	1	1200	4	0	0.45×AVDD-2.1125
170	AA	8.6	17.2	-9.5	0.6×AVDD-2.1250	VDD2→VDD1	1.20	2.60	2.9 / 3.1	5	2	1200	4	0	0.45×AVDD-2.1250
171	AB	8.5	17.0	-9.5	0.6×AVDD-2.1375	VDD2→VDD1	1.20	2.60	2.9 / 3.1	5	3	1200	4	0	0.45×AVDD-2.1375
172	AC	8.4	16.8	-9.5	0.6×AVDD-2.1500	VDD2→VDD1	1.20	2.60	2.9 / 3.1	5	4	1200	4	0	0.45×AVDD-2.1500
173	AD	8.3	16.6	-9.5	0.6×AVDD-2.1625	VDD2→VDD1	1.20	2.60	2.9 / 3.1	5	5	1200	4	0	0.45×AVDD-2.1625
174	AE	8.2	16.4	-9.5	0.6×AVDD-2.1750	VDD2→VDD1	1.20	2.60	2.9 / 3.1	5	0	1200	4	0	0.45×AVDD-2.1750
175	AF	8.1	16.2	-9.5	0.6×AVDD-2.1875	VDD2→VDD1	1.20	2.60	2.9 / 3.1	5	0	1200	4	0	0.45×AVDD-2.1875
176	B0	8.0	16.0	-9.5	0.6×AVDD-2.2000	VDD2→VDD1	1.25	1.70	2.9 / 3.1	0	0	1200	6	0	0.45×AVDD-2.2000
177	B1	8.0	15.8	-9.5	0.6×AVDD-2.2125	VDD2→VDD1	1.25	1.75	2.9 / 3.1	0	1	1200	6	5	0.45×AVDD-2.2125
178	B2	8.0	15.6	-9.5	0.6×AVDD-2.2250	VDD2→VDD1	1.25	1.80	2.9 / 3.1	0	2	1200	6	10	0.45×AVDD-2.2250
179	B3	8.0	15.4	-9.5	0.6×AVDD-2.2375	VDD2→VDD1	1.25	1.85	2.9 / 3.1	0	3	1200	6	15	0.45×AVDD-2.2375
180	B4	8.0	15.2	-9.5	0.6×AVDD-2.2500	VDD2→VDD1	1.25	1.90	2.9 / 3.1	0	4	1200	6	20	0.45×AVDD-2.2500
181	B5	8.0	15.0	-9.5	0.6×AVDD-2.2625	VDD2→VDD1	1.25	2.40	2.9 / 3.1	0	5	1200	6	25	0.45×AVDD-2.2625
182	B6	8.0	14.8	-9.5	0.6×AVDD-2.2750	VDD2→VDD1	1.25	2.45	2.9 / 3.1	0	0	1200	6	30	0.45×AVDD-2.2750
183	B7	8.0	14.6	-9.5	0.6×AVDD-2.2875	VDD2→VDD1	1.25	2.50	2.9 / 3.1	0	0	1200	6	35	0.45×AVDD-2.2875
184	B8	8.0	14.4	-9.5	0.6×AVDD-2.3000	VDD2→VDD1	1.25	2.55	2.9 / 3.1	0	0	1200	6	40	0.45×AVDD-2.3000
185	B9	8.0	14.2	-9.5	0.6×AVDD-2.3125	VDD2→VDD1	1.25	2.60	2.9 / 3.1	0	1	1200	6	0	0.45×AVDD-2.3125
186	BA	8.0	14.0	-9.5	0.6×AVDD-2.3250	VDD2→VDD1	1.25	2.60	2.9 / 3.1	0	2	1200	6	0	0.45×AVDD-2.3250
187	BB	8.0	13.8	-9.5	0.6×AVDD-2.3375	VDD2→VDD1	1.25	2.60	2.9 / 3.1	0	3	1200	6	0	0.45×AVDD-2.3375
188	BC	8.0	13.6	-9.5	0.6×AVDD-2.3500	VDD2→VDD1	1.25	2.60	2.9 / 3.1	0	4	1200	6	0	0.45×AVDD-2.3500
189	BD	8.0	13.4	-9.5	0.6×AVDD-2.3625	VDD2→VDD1	1.25	2.60	2.9 / 3.1	0	5	1200	6	0	0.45×AVDD-2.3625
190	BE	8.0	13.2	-9.5	0.6×AVDD-2.3750	VDD2→VDD1	1.25	2.60	2.9 / 3.1	0	0	1200	6	0	0.45×AVDD-2.3750
191	BF	8.0	13.0	-9.5	0.6×AVDD-2.3875	VDD2→VDD1	1.25	2.60	2.9 / 3.1	0	0	1200	6	0	0.45×AVDD-2.3875

コマンド一覧表④

DATA		Register													
		01h	02h	03h	04h	05h			06h	07h		08h			
		AVDD 電圧設定 [V]	VGH 電圧設定 [V]	VGL 電圧設定 [V]	HAVDD 電圧設定 [V]	VDD 起動順序	VDD2 電圧設定 [V]	VDD1 電圧設定 [V]	DC/DC UVLO 検出/解除電圧 [V]	DELAY1 時間設定 [msec]	ディスチャージ 時間設定 [msec]	周波数設定 [kHz]	DELAY3 時間設定 [msec]	DELAY2 時間設定 [msec]	VCOM 電圧設定 [V]
DEC	HEX														
192	C0	8.0	13.0	-9.5	0.6 × AVDD-2.4000	VDD2→VDD1	1.30	1.70	3.1 / 3.3	0	0	1200	8	0	0.45 × AVDD-2.4000
193	C1	8.0	13.0	-9.5	0.6 × AVDD-2.4125	VDD2→VDD1	1.30	1.75	3.1 / 3.3	0	1	1200	8	5	0.45 × AVDD-2.4125
194	C2	8.0	13.0	-9.5	0.6 × AVDD-2.4250	VDD2→VDD1	1.30	1.80	3.1 / 3.3	0	2	1200	8	10	0.45 × AVDD-2.4250
195	C3	8.0	13.0	-9.5	0.6 × AVDD-2.4375	VDD2→VDD1	1.30	1.85	3.1 / 3.3	0	3	1200	8	15	0.45 × AVDD-2.4375
196	C4	8.0	13.0	-9.5	0.6 × AVDD-2.4500	VDD2→VDD1	1.30	1.90	3.1 / 3.3	0	4	1200	8	20	0.45 × AVDD-2.4500
197	C5	8.0	13.0	-9.5	0.6 × AVDD-2.4625	VDD2→VDD1	1.30	2.40	3.1 / 3.3	0	5	1200	8	25	0.45 × AVDD-2.4625
198	C6	8.0	13.0	-9.5	0.6 × AVDD-2.4750	VDD2→VDD1	1.30	2.45	3.1 / 3.3	0	0	1200	8	30	0.45 × AVDD-2.4750
199	C7	8.0	13.0	-9.5	0.6 × AVDD-2.4875	VDD2→VDD1	1.30	2.50	3.1 / 3.3	0	0	1200	8	35	0.45 × AVDD-2.4875
200	C8	8.0	13.0	-9.5	0.6 × AVDD-2.5000	VDD2→VDD1	1.30	2.55	3.1 / 3.3	1	0	1200	8	40	0.45 × AVDD-2.5000
201	C9	8.0	13.0	-9.5	0.6 × AVDD-2.5125	VDD2→VDD1	1.30	2.60	3.1 / 3.3	1	1	1200	8	0	0.45 × AVDD-2.5125
202	CA	8.0	13.0	-9.5	0.6 × AVDD-2.5250	VDD2→VDD1	1.30	2.60	3.1 / 3.3	1	2	1200	8	0	0.45 × AVDD-2.5250
203	CB	8.0	13.0	-9.5	0.6 × AVDD-2.5375	VDD2→VDD1	1.30	2.60	3.1 / 3.3	1	3	1200	8	0	0.45 × AVDD-2.5375
204	CC	8.0	13.0	-9.5	0.6 × AVDD-2.5500	VDD2→VDD1	1.30	2.60	3.1 / 3.3	1	4	1200	8	0	0.45 × AVDD-2.5500
205	CD	8.0	13.0	-9.5	0.6 × AVDD-2.5625	VDD2→VDD1	1.30	2.60	3.1 / 3.3	1	5	1200	8	0	0.45 × AVDD-2.5625
206	CE	8.0	13.0	-9.5	0.6 × AVDD-2.5750	VDD2→VDD1	1.30	2.60	3.1 / 3.3	1	0	1200	8	0	0.45 × AVDD-2.5750
207	CF	8.0	13.0	-9.5	0.6 × AVDD-2.5875	VDD2→VDD1	1.30	2.60	3.1 / 3.3	1	0	1200	8	0	0.45 × AVDD-2.5875
208	D0	8.0	13.0	-9.5	0.6 × AVDD-2.6000	VDD2→VDD1	1.30	1.70	3.1 / 3.3	2	0	1200	10	0	0.45 × AVDD-2.6000
209	D1	8.0	13.0	-9.5	0.6 × AVDD-2.6125	VDD2→VDD1	1.30	1.75	3.1 / 3.3	2	1	1200	10	5	0.45 × AVDD-2.6125
210	D2	8.0	13.0	-9.5	0.6 × AVDD-2.6250	VDD2→VDD1	1.30	1.80	3.1 / 3.3	2	2	1200	10	10	0.45 × AVDD-2.6250
211	D3	8.0	13.0	-9.5	0.6 × AVDD-2.6375	VDD2→VDD1	1.30	1.85	3.1 / 3.3	2	3	1200	10	15	0.45 × AVDD-2.6375
212	D4	8.0	13.0	-9.5	0.6 × AVDD-2.6500	VDD2→VDD1	1.30	1.90	3.1 / 3.3	2	4	1200	10	20	0.45 × AVDD-2.6500
213	D5	8.0	13.0	-9.5	0.6 × AVDD-2.6625	VDD2→VDD1	1.30	2.40	3.1 / 3.3	2	5	1200	10	25	0.45 × AVDD-2.6625
214	D6	8.0	13.0	-9.5	0.6 × AVDD-2.6750	VDD2→VDD1	1.30	2.45	3.1 / 3.3	2	0	1200	10	30	0.45 × AVDD-2.6750
215	D7	8.0	13.0	-9.5	0.6 × AVDD-2.6875	VDD2→VDD1	1.30	2.50	3.1 / 3.3	2	0	1200	10	35	0.45 × AVDD-2.6875
216	D8	8.0	13.0	-9.5	0.6 × AVDD-2.7000	VDD2→VDD1	1.30	2.55	3.1 / 3.3	3	0	1200	10	40	0.45 × AVDD-2.7000
217	D9	8.0	13.0	-9.5	0.6 × AVDD-2.7125	VDD2→VDD1	1.30	2.60	3.1 / 3.3	3	1	1200	10	0	0.45 × AVDD-2.7125
218	DA	8.0	13.0	-9.5	0.6 × AVDD-2.7250	VDD2→VDD1	1.30	2.60	3.1 / 3.3	3	2	1200	10	0	0.45 × AVDD-2.7250
219	DB	8.0	13.0	-9.5	0.6 × AVDD-2.7375	VDD2→VDD1	1.30	2.60	3.1 / 3.3	3	3	1200	10	0	0.45 × AVDD-2.7375
220	DC	8.0	13.0	-9.5	0.6 × AVDD-2.7500	VDD2→VDD1	1.30	2.60	3.1 / 3.3	3	4	1200	10	0	0.45 × AVDD-2.7500
221	DD	8.0	13.0	-9.5	0.6 × AVDD-2.7625	VDD2→VDD1	1.30	2.60	3.1 / 3.3	3	5	1200	10	0	0.45 × AVDD-2.7625
222	DE	8.0	13.0	-9.5	0.6 × AVDD-2.7750	VDD2→VDD1	1.30	2.60	3.1 / 3.3	3	0	1200	10	0	0.45 × AVDD-2.7750
223	DF	8.0	13.0	-9.5	0.6 × AVDD-2.7875	VDD2→VDD1	1.30	2.60	3.1 / 3.3	3	0	1200	10	0	0.45 × AVDD-2.7875
224	E0	8.0	13.0	-9.5	0.6 × AVDD-2.8000	VDD2→VDD1	1.30	1.70	3.1 / 3.3	4	0	1200	0	0	0.45 × AVDD-2.8000
225	E1	8.0	13.0	-9.5	0.6 × AVDD-2.8125	VDD2→VDD1	1.30	1.75	3.1 / 3.3	4	1	1200	0	5	0.45 × AVDD-2.8125
226	E2	8.0	13.0	-9.5	0.6 × AVDD-2.8250	VDD2→VDD1	1.30	1.80	3.1 / 3.3	4	2	1200	0	10	0.45 × AVDD-2.8250
227	E3	8.0	13.0	-9.5	0.6 × AVDD-2.8375	VDD2→VDD1	1.30	1.85	3.1 / 3.3	4	3	1200	0	15	0.45 × AVDD-2.8375
228	E4	8.0	13.0	-9.5	0.6 × AVDD-2.8500	VDD2→VDD1	1.30	1.90	3.1 / 3.3	4	4	1200	0	20	0.45 × AVDD-2.8500
229	E5	8.0	13.0	-9.5	0.6 × AVDD-2.8625	VDD2→VDD1	1.30	2.40	3.1 / 3.3	4	5	1200	0	25	0.45 × AVDD-2.8625
230	E6	8.0	13.0	-9.5	0.6 × AVDD-2.8750	VDD2→VDD1	1.30	2.45	3.1 / 3.3	4	0	1200	0	30	0.45 × AVDD-2.8750
231	E7	8.0	13.0	-9.5	0.6 × AVDD-2.8875	VDD2→VDD1	1.30	2.50	3.1 / 3.3	4	0	1200	0	35	0.45 × AVDD-2.8875
232	E8	8.0	13.0	-9.5	0.6 × AVDD-2.9000	VDD2→VDD1	1.30	2.55	3.1 / 3.3	5	0	1200	0	40	0.45 × AVDD-2.9000
233	E9	8.0	13.0	-9.5	0.6 × AVDD-2.9125	VDD2→VDD1	1.30	2.60	3.1 / 3.3	5	1	1200	0	0	0.45 × AVDD-2.9125
234	EA	8.0	13.0	-9.5	0.6 × AVDD-2.9250	VDD2→VDD1	1.30	2.60	3.1 / 3.3	5	2	1200	0	0	0.45 × AVDD-2.9250
235	EB	8.0	13.0	-9.5	0.6 × AVDD-2.9375	VDD2→VDD1	1.30	2.60	3.1 / 3.3	5	3	1200	0	0	0.45 × AVDD-2.9375
236	EC	8.0	13.0	-9.5	0.6 × AVDD-2.9500	VDD2→VDD1	1.30	2.60	3.1 / 3.3	5	4	1200	0	0	0.45 × AVDD-2.9500
237	ED	8.0	13.0	-9.5	0.6 × AVDD-2.9625	VDD2→VDD1	1.30	2.60	3.1 / 3.3	5	5	1200	0	0	0.45 × AVDD-2.9625
238	EE	8.0	13.0	-9.5	0.6 × AVDD-2.9750	VDD2→VDD1	1.30	2.60	3.1 / 3.3	5	0	1200	0	0	0.45 × AVDD-2.9750
239	EF	8.0	13.0	-9.5	0.6 × AVDD-2.9875	VDD2→VDD1	1.30	2.60	3.1 / 3.3	5	0	1200	0	0	0.45 × AVDD-2.9875
240	F0	8.0	13.0	-9.5	0.6 × AVDD-3.0000	VDD2→VDD1	1.30	1.70	3.1 / 3.3	0	0	1200	0	0	0.45 × AVDD-3.0000
241	F1	8.0	13.0	-9.5	0.6 × AVDD-3.0125	VDD2→VDD1	1.30	1.75	3.1 / 3.3	0	1	1200	0	5	0.45 × AVDD-3.0125
242	F2	8.0	13.0	-9.5	0.6 × AVDD-3.0250	VDD2→VDD1	1.30	1.80	3.1 / 3.3	0	2	1200	0	10	0.45 × AVDD-3.0250
243	F3	8.0	13.0	-9.5	0.6 × AVDD-3.0375	VDD2→VDD1	1.30	1.85	3.1 / 3.3	0	3	1200	0	15	0.45 × AVDD-3.0375
244	F4	8.0	13.0	-9.5	0.6 × AVDD-3.0500	VDD2→VDD1	1.30	1.90	3.1 / 3.3	0	4	1200	0	20	0.45 × AVDD-3.0500
245	F5	8.0	13.0	-9.5	0.6 × AVDD-3.0625	VDD2→VDD1	1.30	2.40	3.1 / 3.3	0	5	1200	0	25	0.45 × AVDD-3.0625
246	F6	8.0	13.0	-9.5	0.6 × AVDD-3.0750	VDD2→VDD1	1.30	2.45	3.1 / 3.3	0	0	1200	0	30	0.45 × AVDD-3.0750
247	F7	8.0	13.0	-9.5	0.6 × AVDD-3.0875	VDD2→VDD1	1.30	2.50	3.1 / 3.3	0	0	1200	0	35	0.45 × AVDD-3.0875
248	F8	8.0	13.0	-9.5	0.6 × AVDD-3.1000	VDD2→VDD1	1.30	2.55	3.1 / 3.3	0	0	1200	0	40	0.45 × AVDD-3.1000
249	F9	8.0	13.0	-9.5	0.6 × AVDD-3.1125	VDD2→VDD1	1.30	2.60	3.1 / 3.3	0	1	1200	0	0	0.45 × AVDD-3.1125
250	FA	8.0	13.0	-9.5	0.6 × AVDD-3.1250	VDD2→VDD1	1.30	2.60	3.1 / 3.3	0	2	1200	0	0	0.45 × AVDD-3.1250
251	FB	8.0	13.0	-9.5	0.6 × AVDD-3.1375	VDD2→VDD1	1.30	2.60	3.1 / 3.3	0	3	1200	0	0	0.45 × AVDD-3.1375
252	FC	8.0	13.0	-9.5	0.6 × AVDD-3.1500	VDD2→VDD1	1.30	2.60	3.1 / 3.3	0	4	1200	0	0	0.45 × AVDD-3.1500
253	FD	8.0	13.0	-9.5	0.6 × AVDD-3.1625	VDD2→VDD1	1.30	2.60	3.1 / 3.3	0	5	1200	0	0	0.45 × AVDD-3.1625
254	FE	8.0	13.0	-9.5	0.6 × AVDD-3.1750	VDD2→VDD1	1.30	2.60	3.1 / 3.3	0	0	1200	0	0	0.45 × AVDD-3.1750
255	FF	8.0	13.0	-9.5	0.6 × AVDD-3.1875	VDD2→VDD1	1.30	2.60	3.1 / 3.3	0	0	1200	0	0	0.45 × AVDD-3.1875

●保護機能説明

・ Over Voltage Protection

	AVDD
Threshold (Typ.)	16V
動作	OVP を検出すると、スイッチング動作を強制的に OFF させることで出力電圧の上昇を制限します。 出力電圧が下がるとスイッチング動作を再開します。

・ Short Circuit Protection

	VDD1	VDD2	AVDD	VGH	VGL
Threshold (Typ.)	VDD1×0.8	VDD2×0.8	AVDD×0.8	VGH×0.8	VGL×0.8
動作	いずれかの ch が Short Circuit Protection を検出すると内部のカウンターが動作し、10msec 後に全 ch をシャットダウン状態にしてラッチします。 復帰は電源を 0V から再投入して下さい。				

・ Over Current Protect

	VDD1	VDD2	AVDD
Threshold (Min.)	1.0A	1.0A	1.5A
動作	OCP を検出するとスイッチング停止し、FET に過電流が発生することを制限します。 FET の電流が検出閾値以下になるとスイッチング動作を復帰させます。		

・ Thermal Shutdown

	VDD1	VDD2	AVDD	HAVDD	VCOM	VGH	VGL
Threshold (Typ.)	175°C						
動作	全 ch が 175°C (Typ.) 以上になると全 ch をシャットダウンします。						

・ VCC UVLO

	VDD1	VDD2	AVDD	HAVDD	VCOM	VGH	VGL
Falling (Typ.)	2.4V						
Rising (Typ.)	2.1V						
動作	UVLO 電圧以下での回路誤動作を防止しています。 電源電圧が UVLO 電圧以下の条件では、スタンバイ状態になります。						

・ DC/DC コンバータ UVLO

	VDD1	VDD2	AVDD	HAVDD	VCOM	VGH	VGL
Falling (Typ.)	2.5 / 2.7 / 2.9 / 3.1V						
Rising (Typ.)	2.7 / 2.9 / 3.1 / 3.3 V						
監視スタート (Typ.)	2.8 / 3.0 / 3.2 / 3.4 V						
動作	電源電圧が DC/DC コンバータ UVLO 電圧以下の条件では、全 ch をシャットダウンし、DC/DC コンバータ出力の誤動作を防止しています。						

●FAULT 機能

本 IC には、保護回路の動作状況を知らせる FAULT 機能を内蔵しております。
 FAULT 端子はオープンドレインとなっておりますので、外部でプルアップしてください。
 通常はプルアップ抵抗で High となりますが、保護回路が ON すると Low 電圧を出力します。

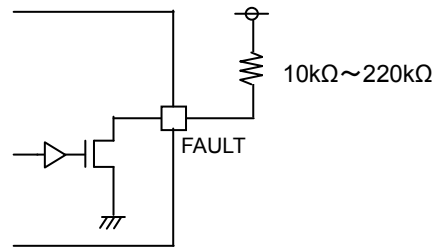


Fig.55 FAULT 端子回路図

安定動作状態では High 電圧となります。抵抗値として、 $10\text{k}\Omega \sim 220\text{k}\Omega$ を推奨いたします。 $10\text{k}\Omega$ 以下の設定としますと、内部 ON 抵抗によるオフセット電圧が発生し、正しく Low 電圧が出力されない可能性があります。

また、 $220\text{k}\Omega$ 以上としますと、リーク電流により、正しく High 電圧が出力されない可能性があります。

FAULT 端子が Low となる条件は次のとおりです。

- | | | |
|----------------|---------------|---------------|
| ・ UVLO が動作した場合 | ・ OCP が動作した場合 | ・ OVP が動作した場合 |
| ・ TSD が動作した場合 | ・ SCP が動作した場合 | |

FAULT 機能未使用時は FAULT 端子を GND に接続してください。

●入出力等価回路図

1.DRN, 28. DRP	2.AVDDP	3.HAVDD, 4.VCOM
6.FAULT	7.VCC	8.SCL
9.SDA	10.EN	11.VREG
12.VDD2, 13.VDD1	15.SWB1, 17.SWB2	16.PVCC1, 22.PVCC2

●入出力等価回路図（続き）

19.SW	20.AVDD	21.AVDD_S
23.VLSO	24.VGL	26.VGH, 27.CPP

●使用上の注意

1)絶対最大定格について

印加電圧及び動作温度範囲等の絶対最大定格を超えた場合、破壊の可能性があります。
破壊した場合、ショートモードもしくはオープンモード等、特定できませんので絶対最大定格を超えるような特殊モードが想定される場合、ヒューズ等、物理的な安全な対策を施すようお願い致します。

2)GND 電位について

GND 端子の電位はいかなる動作状態においても、最低電位になるようにしてください。

3)熱設計について

実際の使用状態での許容損失(Pd)を考え、十分マージンを持った熱設計を行ってください。

4)端子間ショートと誤装着について

セット基板に取り付ける際、IC の向きや位置ずれに十分注意してください。
誤って取り付けした場合、IC が破壊する恐れがあります。
また出力間や出力と電源-GND 間に異物が入るなどしてショートした場合についても破壊の可能性があります。

5)強電磁界中での動作について

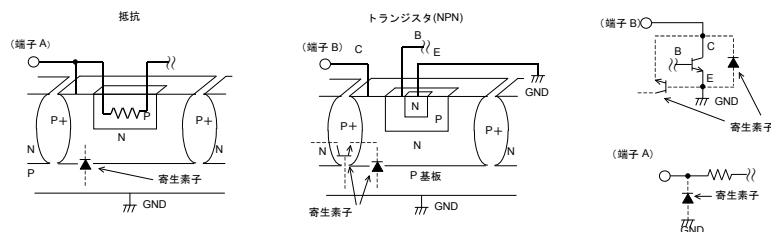
強電磁界中の御使用では、誤動作をする可能性がありますので、御注意ください。

6)セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。
静電気対策として、組み立て工程にはアースを施し、運搬や保存の際には十分ご注意ください。
また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

7)本 IC はモノリシック IC であり、各素子間に素子分離の為の P+アイソレーションと、P 基板を有しています。

この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。
例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、端子電圧と GND 電圧が逆転することで寄生ダイオードやトランジスタが動作します。
IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND(P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分注意してください。



8)過電流保護回路について

AVDD・VDD1・VDD2 は過電流保護回路を内蔵しているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。
また、熱設計時にはご注意ください。

9)温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。許容範囲損失範囲内でご使用いただきますが、万が一許容損失を超えた状態が継続すると、接合部温度 T_j が上昇し温度保護回路が動作し出力パワー素子が OFF します。
その後接合部温度 T_j が低下すると回路は自動で復帰します。
なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計等は、絶対に避けてください。

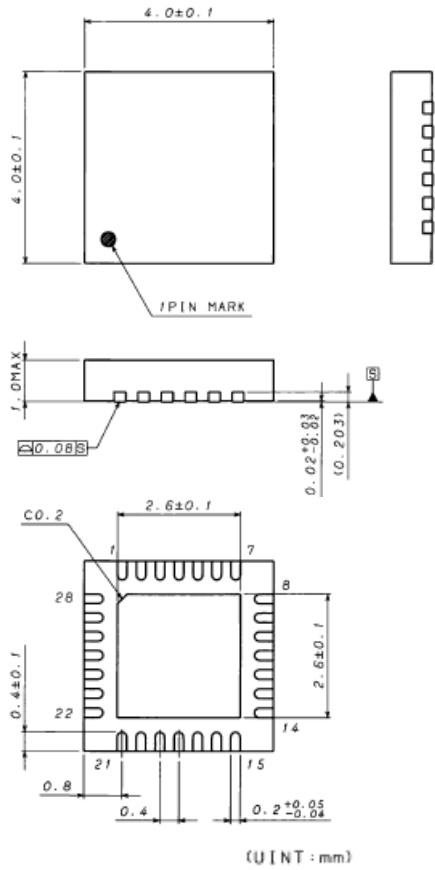
10)DC/DC スイッチングライン配線パターン

DC/DC コンバータのスイッチングラインは短くて太い配線となるよう接続してください。
配線が長くなるとスイッチングによるリンギングが大きくなり本 IC の耐圧を超える電圧が発生する恐れがあります。
部品配置制約によりやむを得ず配線が長くなる場合は、スナバー回路を挿入する等の対策が必要となる場合があります。

●発注形名情報

B M 8 1 0 2 8 A M W V										ZE2	
品名										包装、フォーミング仕様	
パッケージ MWV: UQFN28V4040A										ZE2: リール状エンボステーピング	

●外形寸法図と包装・フォーミング仕様



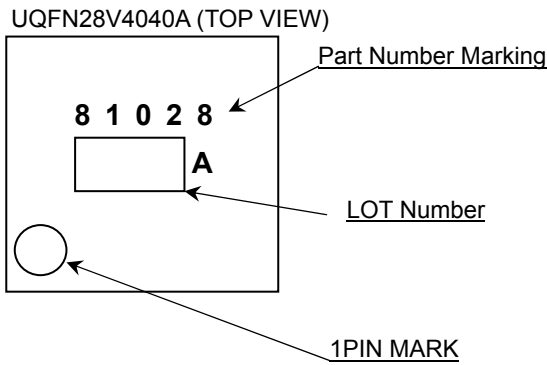
＜包装仕様＞

包装形態	エンボステーピング
包装数量	2500pcs
包装方向	ZE2 (リールを左手に持ち、右手でテープを引き出したときに 製品の1番ピンが左上にくる方向)

リール 1番ピン 引き出し側

※ご発注の際は、包装数量の倍数でお願い致します。

●標印図



●変更履歴

Rev.001	-	新規作成
Rev.002	P.1	Input voltage range の MIN.値変更、入力トレラント対応を追記
	P.5	絶対最大定格の規定を変更
		推奨動作範囲の電源電圧、SWB1,SWB2 電流、SW 電流変更
Rev.003	P.1, P.43	パッケージ名変更
	P.26	アプリケーション部品リスト D1 誤記訂正

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。従いまして、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険若しくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。従いまして、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂ 等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
 - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用された場合も、残渣の洗浄は確実にを行うことをお勧め致します)、又ははんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合。
 - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 許容損失(Pd)は周囲温度(Ta)に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、ディレーティングカーブ範囲内であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。
その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。従いまして、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施の上、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ①潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ②推奨温度、湿度以外での保管
 - ③直射日光や結露する場所での保管
 - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認した上でご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行った上でご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに QR コードが印字されていますが、QR コードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ローム若しくは第三者が所有又は管理している知的財産権、その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。但し、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社若しくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。