

# 自由遅延時間設定 CMOS リセット IC

## BD4142HFV

### ●概要

BD4142HFV は、1ch 電圧監視リセット IC です。検出電圧は 0.5V で、外付け抵抗を追加することで様々な電圧に対応可能です。電源電圧(Vcc)を別に持っているため、監視する入力電圧が低い場合にも出力の LOW レベルを保証します。

### ●特長

- オープンドレイン出力
- 低入力誤動作防止回路内蔵 (UVLO)
- 外付けコンデンサによる自由遅延時間設定
- 小型面実装パッケージ
- PGOOD HIGH 出力

### ●用途

モバイル PC, デスクトップ PC, LCD-TV, プリンタ, STB  
デジタル家電等

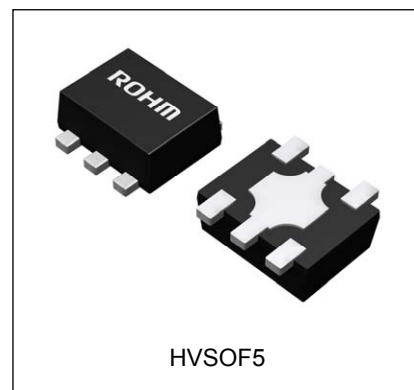
### ●重要特性

- 入力電圧範囲 : 3.0V ~ 5.5V
- 検出電圧 : 500mV(Typ)
- PGOOD 出力オン抵抗 : 100Ω(Typ)
- バイアス電流 : 7.5μA (Typ)
- 動作温度範囲(Ta) : -10°C ~ +100°C

### ●パッケージ

HVSO5F5

1.60mm x 1.60mm x 0.60mm



HVSO5F5

### ●基本アプリケーション回路

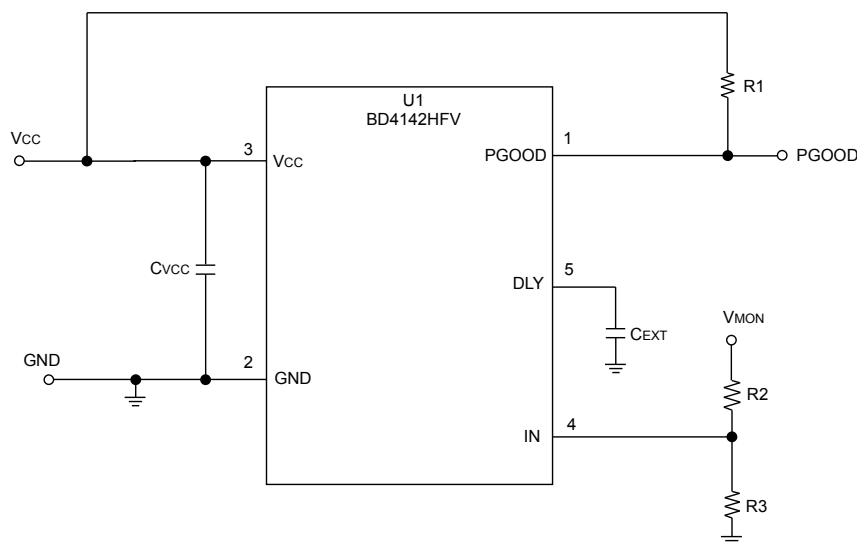


Figure 1. 基本アプリケーション回路

●端子配置図

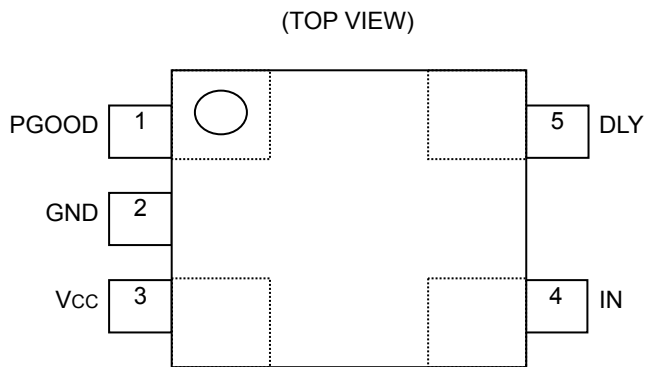


Figure 2. 端子配置図

●端子説明

端子番号	記号	機能
1	PGOOD	リセット出力端子 (パワーグッド信号)
2	GND	GND 端子
3	Vcc	電源入力端子
4	IN	監視電圧入力端子
5	DLY	遅延時間設定容量接続端子
裏面	E-Pad	サブストレート。 サブストレートは GND と接続してください。

●ブロック図

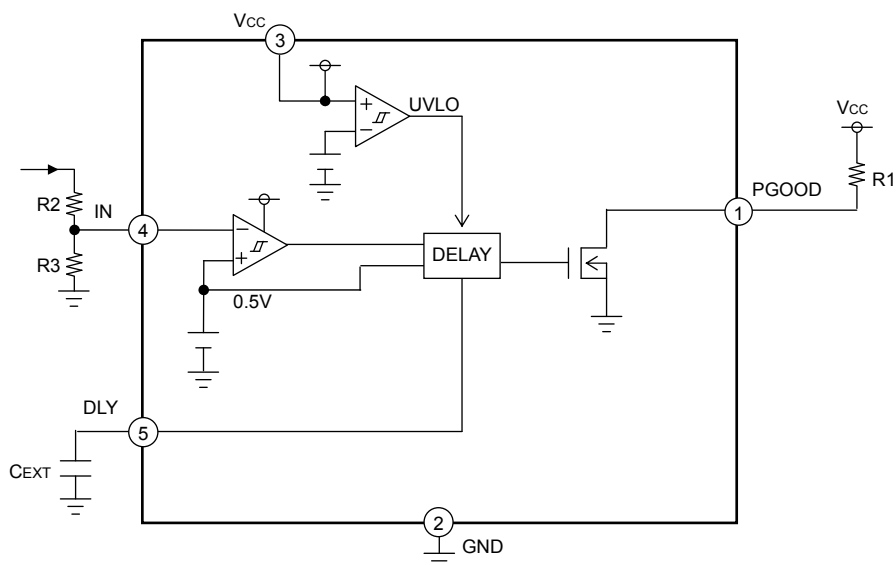


Figure 3. ブロック図

## ●絶対最大定格 (Ta=25°C)

項目	記号	定格	単位
端子電圧	VCC, VIN, VDLY, VPGOOD	6 <sup>*1</sup>	V
許容損失	Pd	0.67 <sup>*2</sup>	W
PGOOD 許容電流	IPGOOD	5	mA
動作温度範囲	Topr	-10 ~ +100	°C
保存温度範囲	Tstg	-55 ~ +150	°C
接合部温度	Tjmax	+150	°C

\*1 ただし Pd を超えないこと。

\*2 Ta ≥ 25°C の場合 (70mm × 70mm × 1.6mm ガラエボ基盤実装時、1層基板 (銅箔密度 2%)) θ<sub>ja</sub> = 186.6°C/W で軽減。

## ●推奨動作範囲 (Ta=25°C)

項目	記号	規格値		単位
		最小	最大	
端子電圧	VCC	3.0	5.5	V
	VIN	-0.3	V <sub>CC</sub> - 2	V
	VPGOOD	-0.3	5.5	V
	VDLY	-0.3	V <sub>CC</sub>	V

## ●電気的特性 (特に指定のない限り Ta=25°C, Vcc=5V)

項目	記号	規格値			単位	条件
		最小	標準	最大		
バイアス電流	ICC	-	7.5	20	μA	
検出電圧	VDET	491	500	509	mV	IN sweep up
ヒステリシス電圧	VHYS	-	10	-	mV	IN sweep down
DLY 端子出力電流	IDLY	150	250	350	nA	IN=0.6V
PGOOD 出力オン抵抗	ROUT	-	100	200	Ω	IN=0V
PGOOD 出力リーク電流	IOUT	-	0	5	μA	IN=0.6V

●特性データ(特に指定のない限り Ta=25°C, Vcc=5V)

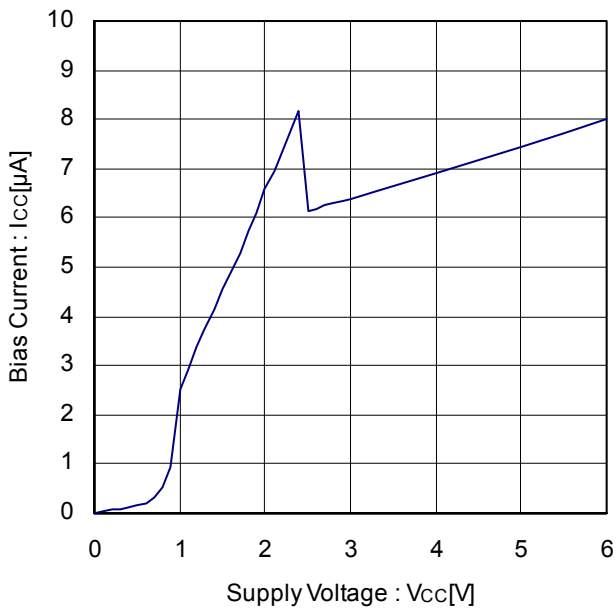


Figure 4. 電源電圧 - バイアス電流

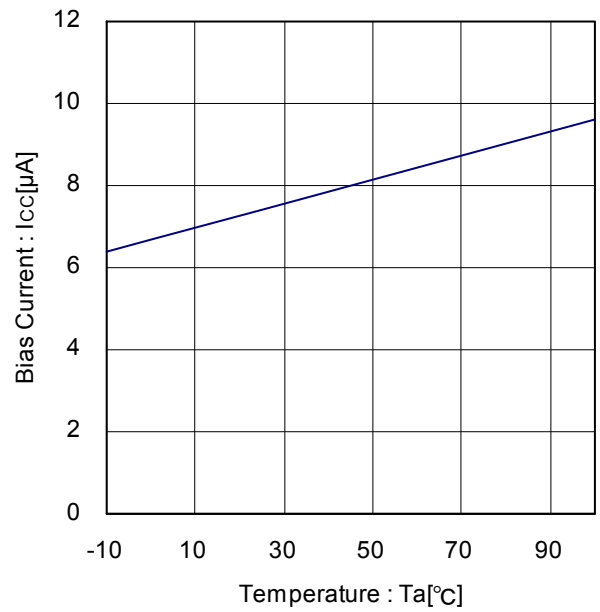


Figure 5. 温度 - バイアス電流

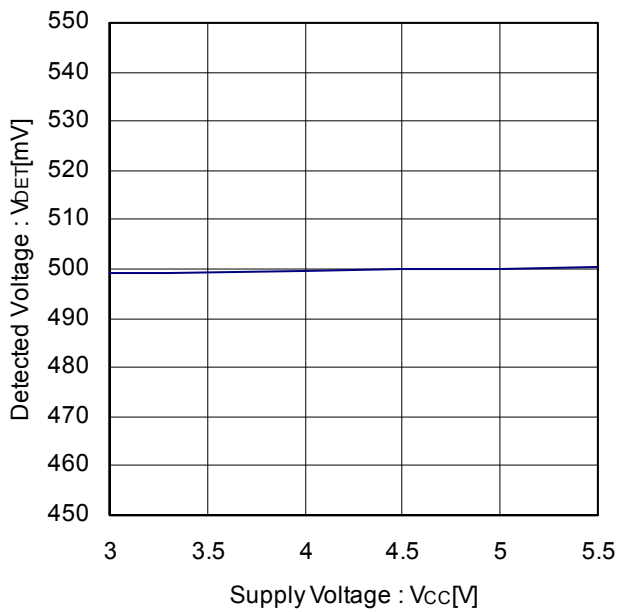


Figure 6. 電源電圧 - 検出電圧

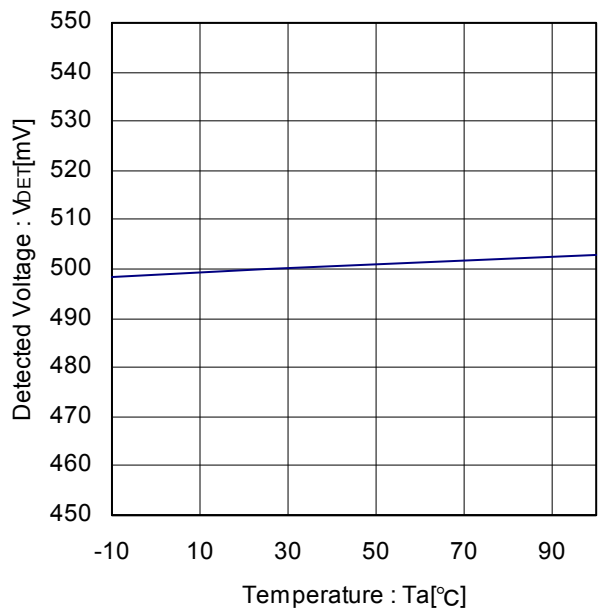


Figure 7. 温度 - 検出電圧

●特性データ(特に指定のない限り Ta=25°C, Vcc=5V) - 続き

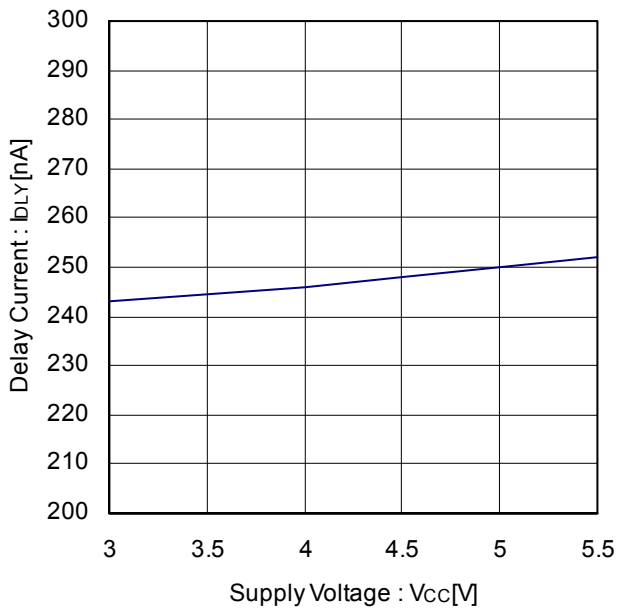


Figure 8. 電源電圧 - DLY 端子出力電流

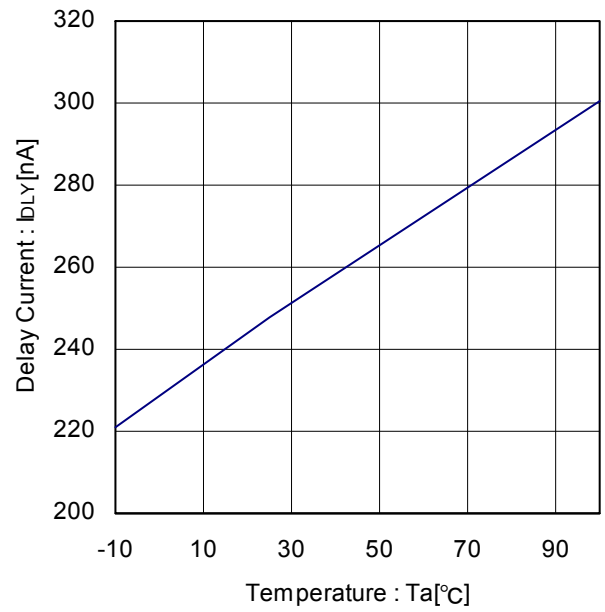


Figure 9. 温度 - DLY 端子出力電流

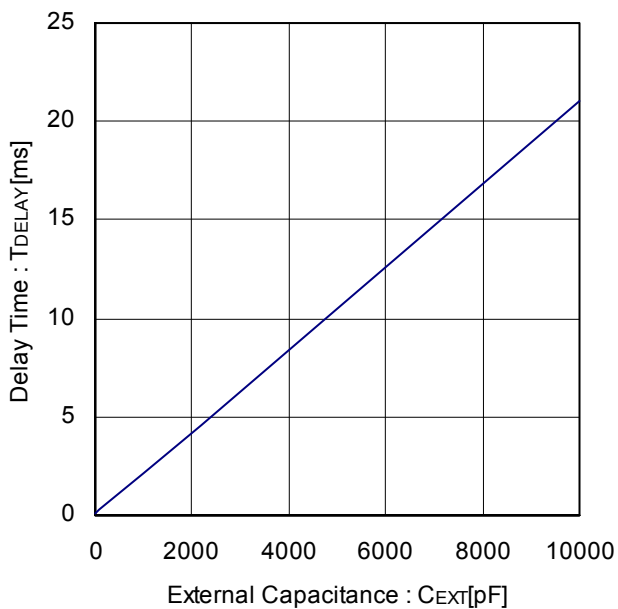


Figure 10. 外付けコンデンサ容量 - 遅延時間

●動作説明

BD4142HFVは、独立の電源電圧(Vcc)を持つ1chリセットICです。  
 使用方法としては、監視電圧(IN)の入力より前にVcc電圧を入力することで、下図のような出力が得られます。

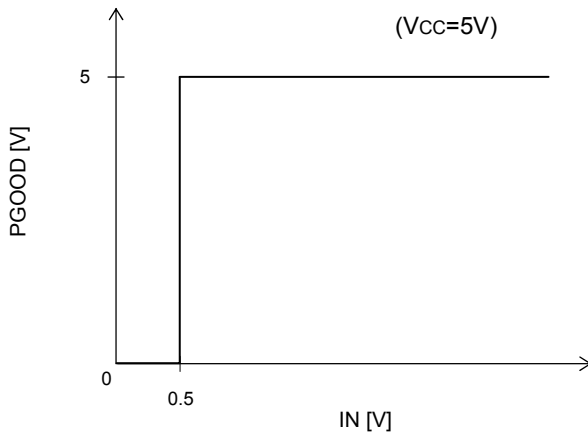


Figure 11. 入出力特性

●タイミングチャート

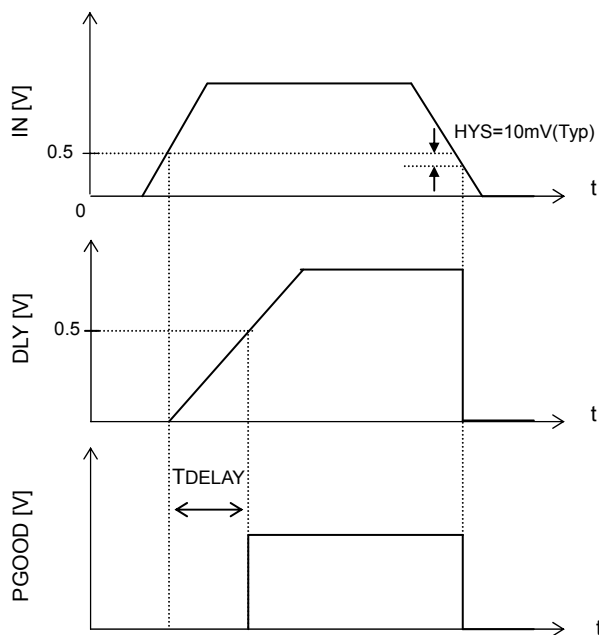


Figure 12. タイミングチャート

**検出遅延時間(TDELAY)設定方法**

TDELAYは以下の式で計算されます。

$$T_{DELAY} [s] = \frac{C_{EXT} [F] \times 500 [mV]}{250 [nA]}$$

$$= C_{EXT} [F] \times 2 \times 10^6$$

$$C_{EXT} [F] = T_{DELAY} [s] / (2 \times 10^6)$$

(例) 4700pFを使用する場合、

$$T_{DELAY} = 4700 [pF] \times 2 \times 10^6$$

$$= 9400 \times 10^{-6} = 9.4 [ms]$$

(例) 2msの遅延を設定する場合、

$$C_{EXT} = 2 [ms] / (2 \times 10^6)$$

$$= \frac{2 \times 10^{-3}}{2 \times 10^6}$$

$$= 1 \times 10^{-9}$$

$$= 1000 [pF]$$

●検出遅延動作限界について (Ta=25°C, Vcc=5V, CEXT=4700pF 時)

下図のように、IN 端子に対して 50 $\mu$ s (Typ) (20 $\mu$ s (Min))以下のパルス幅が入力された場合、PGOOD は LOW を出力後、DLY 端子に接続されるコンデンサ容量値によって設定された検出遅延時間なしで HIGH が出力されます。ただし、この動作になる入力信号パルス幅は、Vcc 電圧及び外付けコンデンサの容量の影響を受けるためご注意ください。

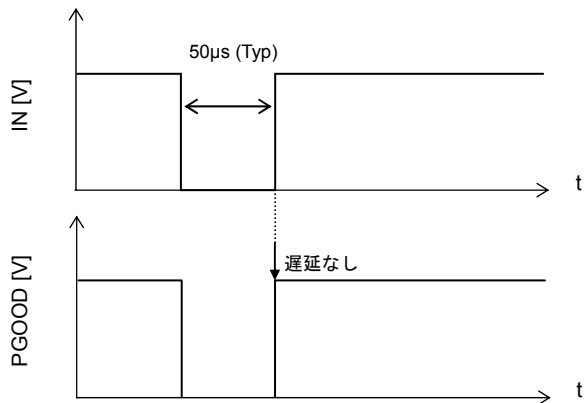


Figure 13. 50 $\mu$ s (Typ)以下のパルス入力時の動作  
(Ta=25°C, Vcc=5V, CEXT=4700pF 時)

●反応限界について

IN 端子に対して 1 $\mu$ s (Typ)以下のパルスが入力された場合、PGOOD は反応しません (HIGH を保ちます)。

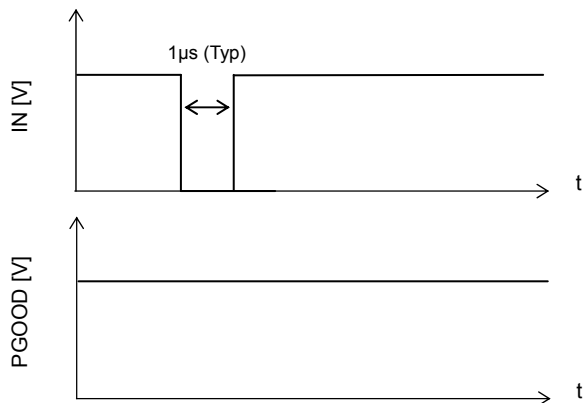


Figure 14. 1 $\mu$ s 以下のパルス入力時の動作

●Vcc 起動動作

- ① Vcc が最低動作電圧以下では、PGOOD 端子は HIGH となります。  
(最低動作電圧とは、Vcc 起動時に PGOOD 出力が Vcc 電圧の 10%以内となる電圧とし、0.8V (Typ)程度となります。ただし、この値は参考値です。)
- ② Vcc が最低動作電圧以上になると、UVLO 解除電圧(2.5V (Typ))となるまで PGOOD 出力は LOW となります。
- ③ Vcc が UVLO 解除電圧以上となると、IN 端子の入力電圧が検出電圧(0.5V (Typ))以上の時に PGOOD 端子は HIGH、IN 端子の入力電圧が検出電圧以下の時に PGOOD 端子は LOW となります。

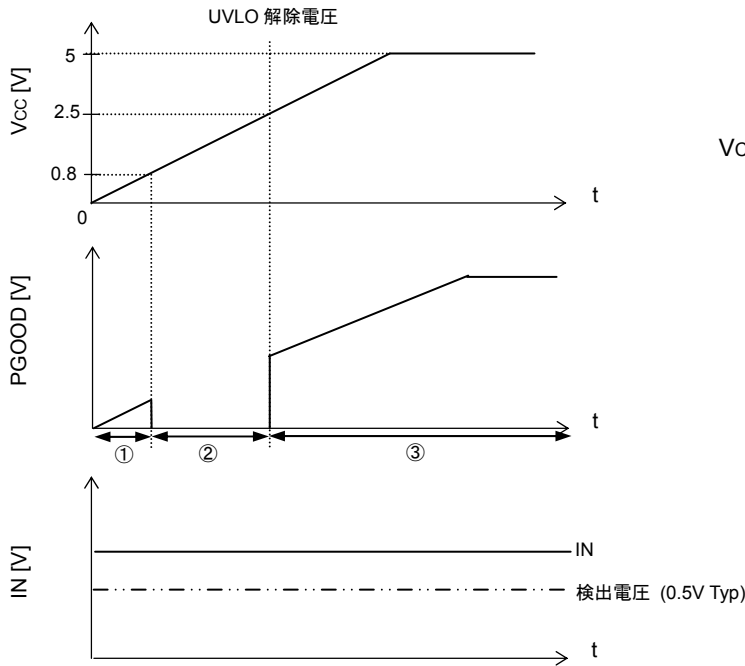


Figure 15. IN > 検出電圧

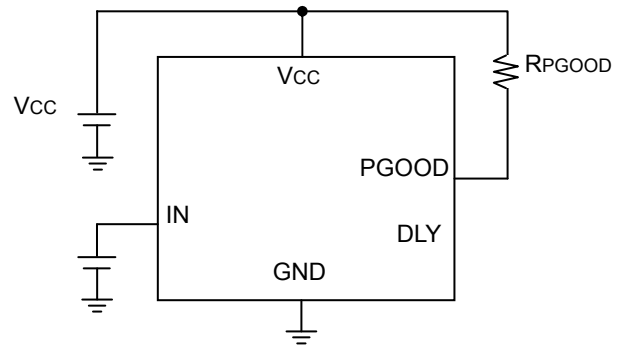


Figure 16. Vcc 起動時

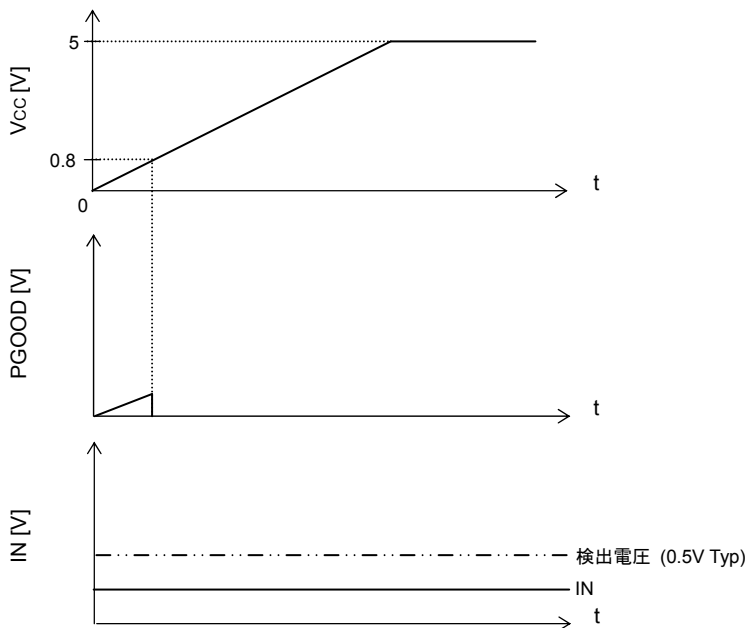


Figure 17. IN < 検出電圧



## ● 応用回路例

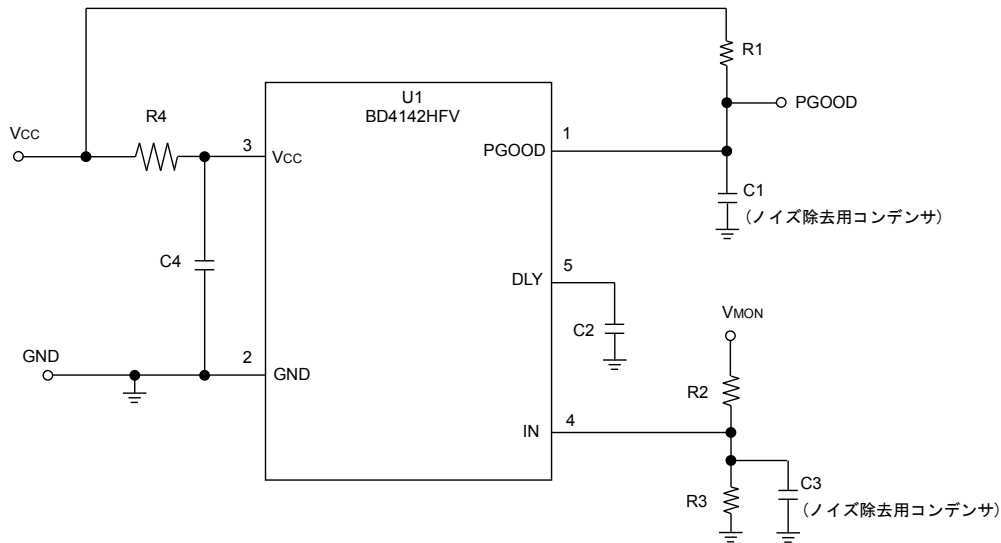


Figure 18. アプリケーション回路

表 1. 推奨回路定数例

Ref Des	Value	Description	Type	Manufacturer
U1	-	BD4142HFV	-	ROHM
C1	-	-	-	-
C2	4700pF	GRM18 series, 50V, 1608	Ceramic Capacitor	MURATA
C3	-	-	-	-
C4	0.01 $\mu$ F	GRM18 series, 50V, 1608	Ceramic Capacitor	MURATA
R1	100k $\Omega$	MCR03 series, 1608	Chip Resistor	ROHM
R2	Short	-	-	-
R3	-	-	-	-
R4	Short	-	-	-

- ・ R1 (Pull-up 抵抗)の設定について

R1 は PGOOD 出力リーク電流(5 $\mu$ A (Max))と許容電流(5mA)に影響を受けない抵抗値を設定してください。

- ・ R2, R3 の設定について

IN 端子の検出電圧は 0.5V (Typ)ですが、R2, R3 の抵抗値を追加することで、様々な入力電圧に対応可能です。R2 と R3 は合計 300k $\Omega$  以内で設定してください。

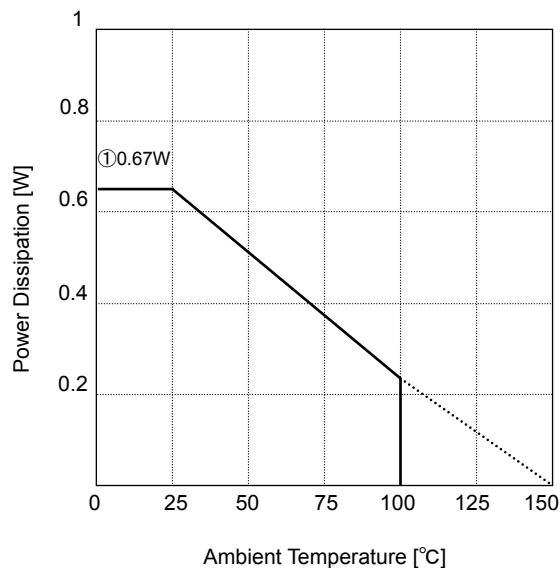
- ・ C2 (検出遅延時間設定容量)の設定について

C2 は検出遅延時間がセット上の最小遅延時間の 2 倍程度になるように設定してください。

検出遅延時間の設定は、Page. 6 を参照してください。C2 は 4.7 $\mu$ F までの値でご使用ください。

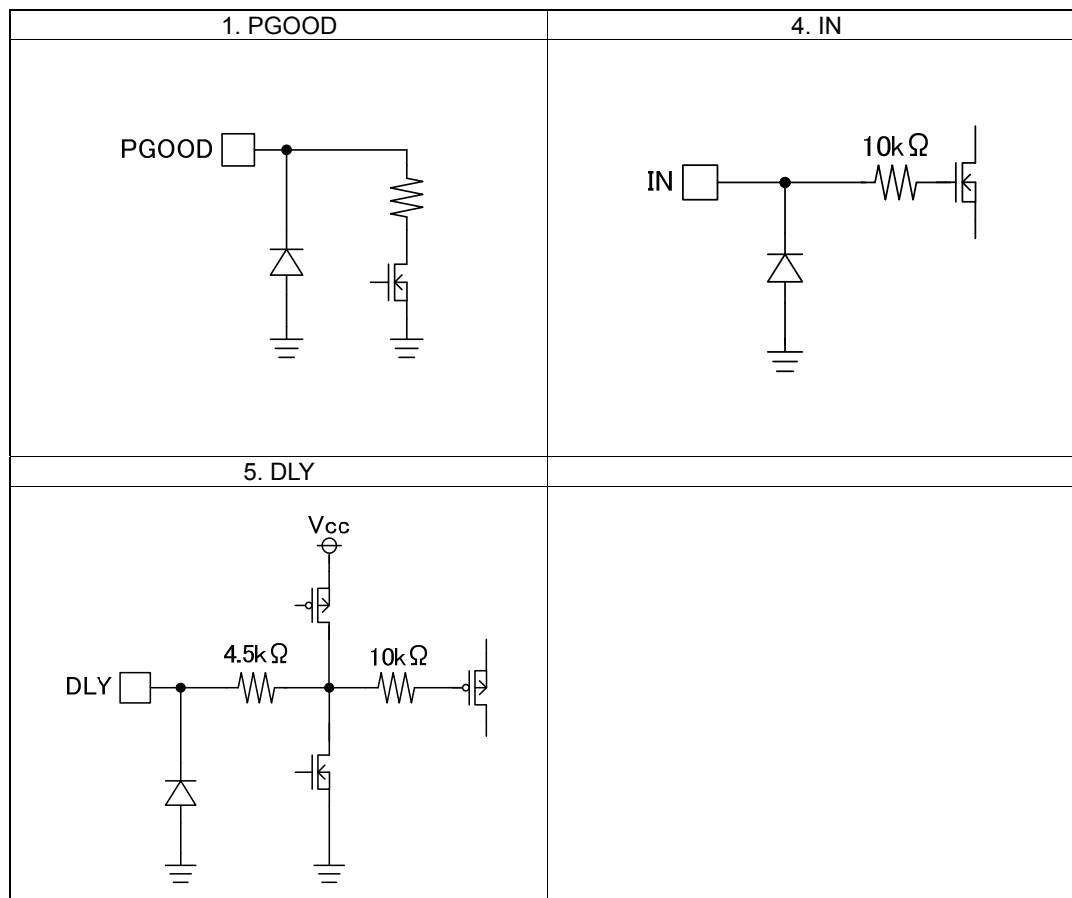
●熱損失について

◎HVSOF5



基板サイズ : 70mm × 70mm × 1.6mm  
 ①基板 : 1層基板 (表面銅箔 : 2%)

●入出力等価回路図



## ●使用上の注意

## 1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

## 2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量ぬげが起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

## 3. グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

## 4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

## 5. 熱設計について

万一、許容損失を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。本仕様書の絶対最大定格に記載しています許容損失を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなどの対策をして、許容損失を超えないようにしてください。

## 6. 推奨動作条件について

この範囲であればほぼ期待通りの特性を得ることができる範囲です。電気特性については各項目の条件下において保証されるものです。

## 7. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

## 8. 強電磁界中の動作について

強電磁界中でのご使用では、まれに誤動作する可能性がありますのでご注意ください。

## 9. セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

## 10. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けた場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

## 11. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

●使用上の注意 — 続き

12. 各入力端子について

本ICはモノリシックICであり、各素子間に素子分離のためのP+アイソレーションと、P基板を有しています。このP層と各素子のN層とでP-N接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、GND > (端子A)の時、トランジスタ(NPN)ではGND > (端子B)の時、P-N接合が寄生ダイオードとして動作します。

○また、トランジスタ(NPN)では、GND > (端子B)の時、前述の寄生ダイオードと近接する他の素子のN層によって寄生のNPNトランジスタが動作します。

ICの構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子にGND(P基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子がGNDにショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

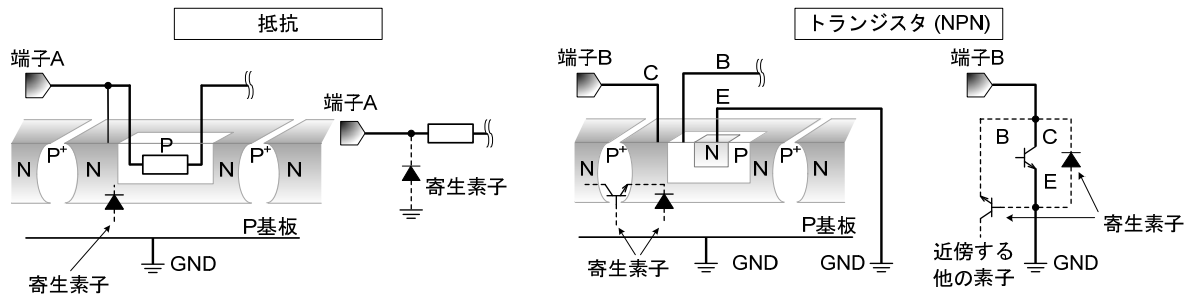
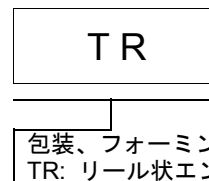
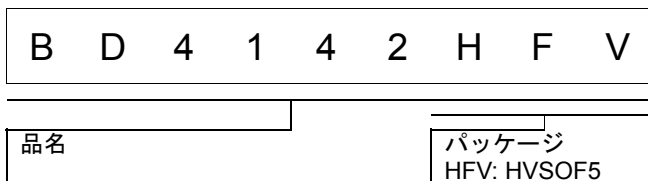


Figure 19. モノリシック IC 構造例

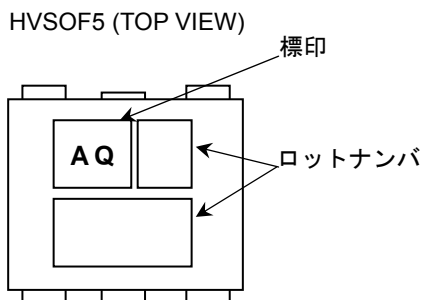
13. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮の上定数を決定してください。

●発注形名情報

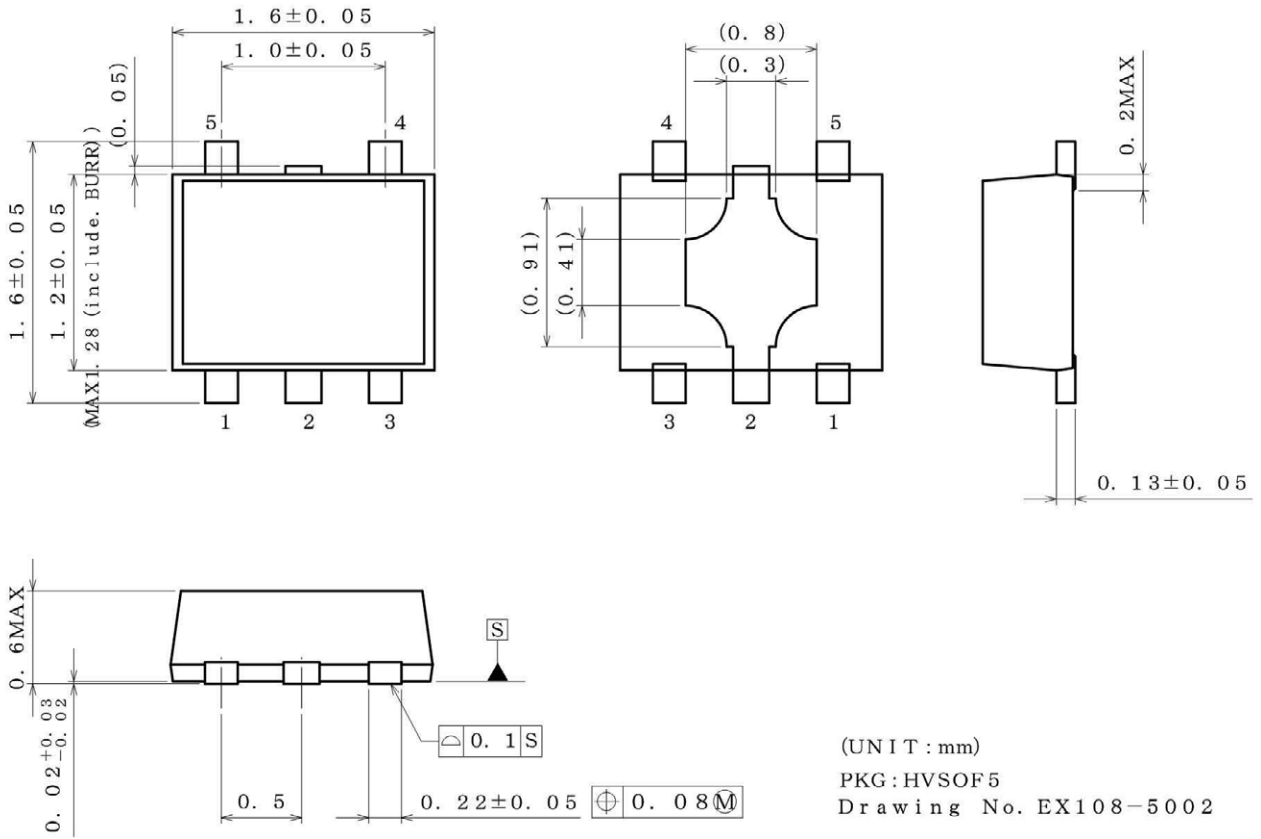


●標印図



●外形寸法図と包装・フォーミング仕様

Package Name	HVSOF5
--------------	--------



<包装仕様>

包装形態	エンボステーピング
包装数量	3000pcs
包装方向	TR ( リールを左手に持ち、右手でテープを引き出したときに ) 製品の1番ピンが右上にくる方向

※ご発注の際は、包装数量の倍数でお願い致します。

## 改訂履歴

日付	版	変更内容
2013.01.29	001	新規作成
2015.08.21	002	応用回路例 追加

# ご注意

## ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。従いまして、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険若しくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器<sup>(Note 1)</sup>、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
  - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
  - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。従いまして、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
  - ①水・油・薬液・有機溶剤等の液体中でのご使用
  - ②直射日光・屋外暴露、塵埃中でのご使用
  - ③潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub>等の腐食性ガスの多い場所でのご使用
  - ④静電気や電磁波の強い環境でのご使用
  - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
  - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
  - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用された場合も、残渣の洗浄は確実にを行うことをお勧め致します)、又ははんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合。
  - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 許容損失(Pd)は周囲温度(Ta)に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、ディレーティングカーブ範囲内であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

## 実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

## **応用回路、外付け回路等に関する注意事項**

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。従いまして、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

## **静電気に対する注意事項**

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施の上、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

## **保管・運搬上の注意事項**

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
  - ①潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub>等の腐食性ガスの多い場所での保管
  - ②推奨温度、湿度以外での保管
  - ③直射日光や結露する場所での保管
  - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を超過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を超過した製品は、はんだ付け性を確認した上でご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き(梱包箱に表示されている天面方向)で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を超過した場合はベーク処置を行った上でご使用ください。

## **製品ラベルに関する注意事項**

本製品に貼付されている製品ラベルにQRコードが印字されていますが、QRコードはロームの社内管理のみを目的としたものです。

## **製品廃棄上の注意事項**

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

## **外国為替及び外国貿易法に関する注意事項**

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

## **知的財産権に関する注意事項**

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等(ソフトウェア含む)との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ローム若しくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。但し、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

## **その他の注意事項**

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社若しくは第三者の商標又は登録商標です。



**一般的な注意事項**

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。