

## SiC MOSFET

# 게이트 구동 회로의 기초와 디자인 가이드라인

SiC MOSFET 는 게이트 - 소스 사이에 일정한 전압을 인가하는 것으로 도통 상태를 제어할 수 있어, 스위칭 디바이스로서 각종 스위칭 전원에 사용되고 있습니다. 스위칭 디바이스로서 중요한 포인트는 도통 손실 저감과 더불어 스위칭 손실 저감 및 EMC 노이즈의 극소화 등이 있으며, 게이트 - 소스 전압의 인가 방법을 개선함으로써 이러한 중요 포인트를 실현할 수 있습니다. SiC MOSFET 의 특성을 최대화시킬 수 있는 사용 방법을 검토하기 위해서는, 먼저 게이트 - 소스 사이에 전압을 인가할 때 발생하는 기본적인 동작 (상태 변화)을 충분히 이해해야 합니다. 본 어플리케이션 노트에서는 게이트 - 소스 사이에 전압 인가 시, SiC MOSFET 에서 발생하는 상태 변화를 정리하였습니다. 성능을 최대화시키기 위한 게이트 구동 회로 설계 가이드라인으로서 설계 시에 활용하여 주십시오.

## 목차

<b>1. SiC MOSFET</b> .....	<b>2</b>
스위칭 디바이스에 대한 시장 요구와 파워 디바이스의 적용 범위, SiC MOSFET 의 중요성에 대해 설명하겠습니다.	
그리고, SiC MOSFET 의 구조 및 용량 특성, 게이트의 입력 용량을 충전하는 동작에 대해 설명하겠습니다.	
<b>2. 게이트 구동에 관련된 트러블</b> .....	<b>4</b>
SiC MOSFET 스위칭 시에 발생하는 손실 및 드레인 - 소스 간 전압 서지, Self Turn-on 등에 대해 설명하겠습니다.	
<b>3. 게이트 드라이버의 역할</b> .....	<b>9</b>
구동전압의 생성 및 절연 보호 기능 등 게이트 드라이버가 지닌 능력에 대해 설명하겠습니다.	
<b>4. 게이트 구동 회로의 디자인 가이드라인</b> .....	<b>10</b>
SiC MOSFET 의 특성을 최대화시키기 위한 게이트 드라이버 IC 의 선정 방법 및 소비전력 계산 방법에 대해 소개하겠습니다.	
<b>5. 게이트 구동 회로의 설계 예</b> .....	<b>15</b>
ROHM 의 디바이스를 사용하여, 게이트 구동 회로의 설계 예에 대해 구체적으로 설명하겠습니다.	
<b>6. 정리</b> .....	<b>19</b>

## 1. SiC MOSFET

### 1.1 SiC MOSFET 의 중요성

최근 자동차를 비롯하여 생활 주변의 다양한 기기에서 전동화가 가속화됨에 따라, 한층 더 고효율의 전력 제어가 기술적인 과제로서 중요시되고 있습니다. 일반적으로 전력 제어란, 전류를 Turn-on / Turn-off 함으로써 전원에서 부하 공급되는 전력량을 조절하거나, 직류를 교류로 변환하는 등 전력의 형태를 변화시키는 것입니다. 이러한 Turn-on / Turn-off 를 담당하는 스위칭 디바이스로서 파워 디바이스가 사용되고 있습니다. Figure 1 은 스위칭 주파수와 부하 용량의 적용 범위를 나타낸 그림입니다.

최근에는 저전력화 및 기기의 소형화에 대한 요구가 높아지고 있습니다. 스위칭 주파수를 고주파화하면 수동소자인 인덕터나 캐패시터를 소형화할 수 있습니다. 그러나, 고주파화하면 그만큼 스위칭 손실은 증가하게 됩니다. 고주파화와 저전력을 동시에 실현하기 위해서는 스위칭 특성이 우수한 SiC MOSFET 가 가장 적용 범위가 넓기 때문에 그 중요성이 높아지고 있습니다.

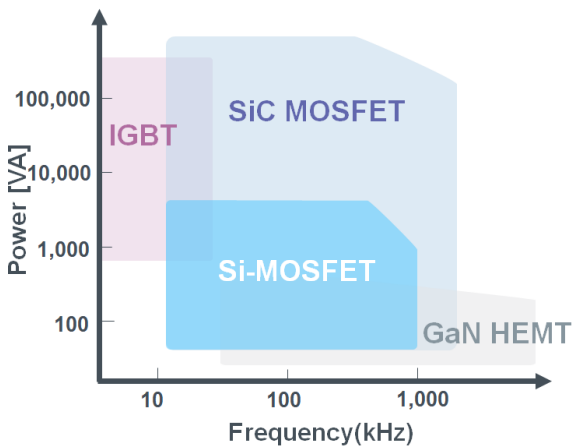


Figure 1. 파워 디바이스의 적용 범위

### 1.2 SiC MOSFET 의 기본적 구조

Figure 2 는 SiC MOSFET 의 구조를 나타낸 것입니다. 드레인 - 소스 사이에 드레인을 플러스 극성으로 하는 전압  $V_{DS}$  를 인가하고, 게이트 - 소스 사이에 게이트를 플러스 극성으로 하는 전압  $V_{GS}$  를 인가함으로써, P 형 반도체 영역에 전자가 유입되어 n 형 채널 (반전층)이 형성됩니다. 이러한 채널을 거쳐 드레인에서 소스로 전류가 흐릅니다. 이러한 원리에 의해, MOSFET 는 전압에 의한 스위칭 제어, n 형 채널에 의한 고속성, 종형 구조에 의한 고내압을 실현하였습니다.

SiC MOSFET 는 게이트 구조 및 드리프트층 구조에 따라, Planar 구조 (Figure 2-(a))와 Trench 구조 (Figure 2-(b))로 구분됩니다.

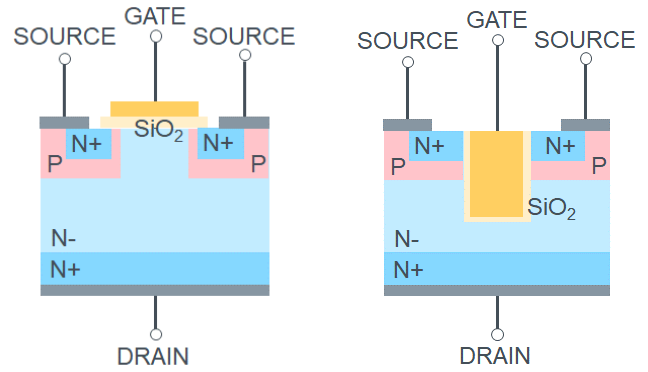


Figure 2-(a). Planar 구조      Figure 2-(b). Trench 구조

#### • Planar 구조

Figure 2-(a)와 같이, 게이트가 웨이퍼 표면에 형성됩니다. 따라서, 채널이 가로 방향으로 형성되어, 1 개의 셀 사이즈가 커지게 됩니다.

#### • Trench 구조

Figure 2-(b)와 같이, Trench 구조는 웨이퍼 표면에서 드레인 방향으로 Trench 를 만들어 게이트 전극을 매립한 형태입니다. 이러한 구조는 채널이 수직으로 형성되어, 셀의 미세화가 가능합니다. 따라서, 셀을 Planar 구조보다 많이 배열할 수 있으므로 ON 저항을 저감할 수 있습니다.

### 1.3 기생용량 특성

SiC MOSFET 는 소스 전극, 게이트 전극, 드레인 전극으로 구성되며, 이러한 전극의 조합으로 기생 정전용량이 발생합니다. 소스 전극과 게이트 전극 간의 용량을  $C_{GS}$ , 드레인 전극과 게이트 전극 간의 용량을  $C_{GD}$ , 소스 전극과 드레인 전극 간의 용량을  $C_{DS}$  라고 합니다.  $C_{GD}$  는 게이트 산화막을 유전체로 형성되는 정전용량에 의해 정해지고,  $C_{GS}$  는 게이트 - 소스 사이에서 형성되는 정전용량  $C_0$  와 Pch 및 Nch 과 산화막을 유전체로 형성되는  $C_P, C_{N+}$  의 합계로 결정됩니다 ( $C_{GS}=C_0+C_P+C_{N+}$ ). 또한,  $C_{DS}$  는 드레인 - 소스 간 접합 용량입니다 (Figure 3).

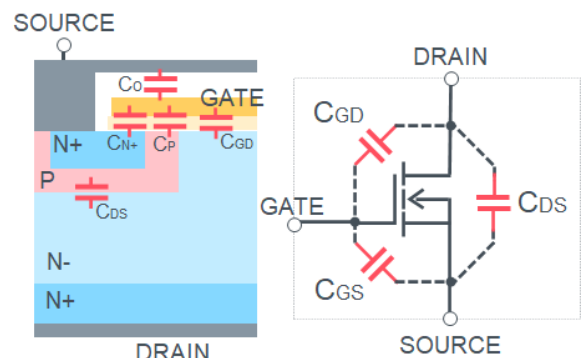


Figure 3. 기생용량 등가회로

단일 셀 구조로, 게이트 산화막이 세로 방향으로 깊은 Trench 구조가 기본적으로 기생용량이 크다는 경향이 있습니다. 단, ROHM 의 SiC MOSFET 는 프로세스 기술의 진화에 따라 Trench 구조의 ON 저항을 저감할 수 있는 특징을 활용하여, 칩 사이즈를 줄임으로써 칩 전체의 기생용량을 저감하였습니다.

Figure 4 는 ROHM 의 제 2 세대 Planar 구조 SiC MOSFET 와 제 4 세대 Trench 구조 SiC MOSFET 의 게이트 용량을 비교한 것입니다. 제 4 세대는 Trench 구조와 동시에 셀의 미세화를 통해 Planar 구조보다 작은 기생용량을 실현하였습니다.

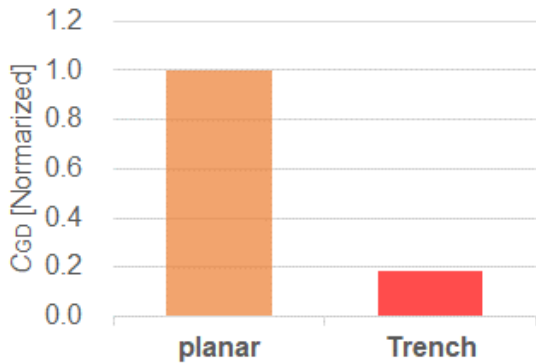


Figure 4-(a). C<sub>GD</sub> 비교 (ROHM Planar vs Trench)

측정 조건 : V<sub>GS</sub>=0V, V<sub>DS</sub>=800V, T<sub>J</sub>=25°C

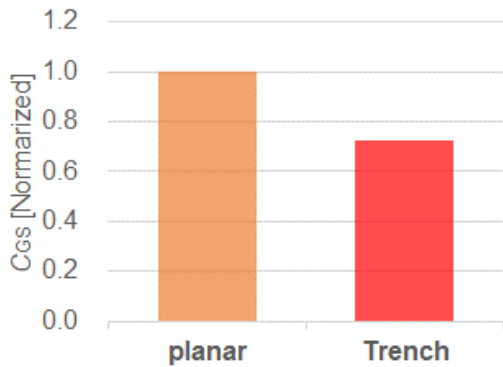


Figure 4-(b). C<sub>GS</sub> 비교 (ROHM Planar vs Trench)

측정 조건 : V<sub>GS</sub>=0V, V<sub>DS</sub>=800V, T<sub>J</sub>=25°C

이러한 기생용량은 일반적으로 MOSFET 의 데이터시트에 (I) 입력 용량 C<sub>iss</sub>, (II) 출력 용량 C<sub>oss</sub>, (III) 귀환 용량 C<sub>rss</sub> 의 세가지 파라미터로 표시되며, 스위칭 특성에 영향을 미치는 중요한 파라미터입니다.

(I) 입력 용량 : C<sub>iss</sub> = C<sub>GD</sub> + C<sub>GS</sub>

MOSFET 를 Turn-on / Turn-off 하기 위해서는 C<sub>iss</sub> 를 충전 / 방전해야 하므로, 지연시간에 영향을 미치게 됩니다. C<sub>iss</sub> 를 충전하기 위해 필요한 전하량이 Q<sub>g</sub> 입니다.

(II) 출력 용량 : C<sub>oss</sub> = C<sub>DS</sub> + C<sub>GD</sub>

C<sub>oss</sub> 는 Turn-off 특성에 영향을 미칩니다. C<sub>oss</sub> 가 큰 경우에는 Turn-off 시 C<sub>oss</sub> 를 충전하기 위해 필요한 시간이 길어지므로 Turn-off 시간이 길어집니다.

(III) 귀환 용량 : C<sub>rss</sub> = C<sub>GD</sub>

C<sub>rss</sub> 는 스위칭 속도에 영향을 미칩니다. C<sub>rss</sub> 가 큰 경우에는 드레인 - 소스 전압의 Turn-on, Turn-off 시간이 길어집니다.

C<sub>oss</sub>, C<sub>rss</sub> 는 드레인 - 소스 전압 V<sub>DS</sub> 에 의존합니다.

Figure 5 와 같이, V<sub>DS</sub> 가 커지면 용량치는 작아지는 경향이 있습니다.

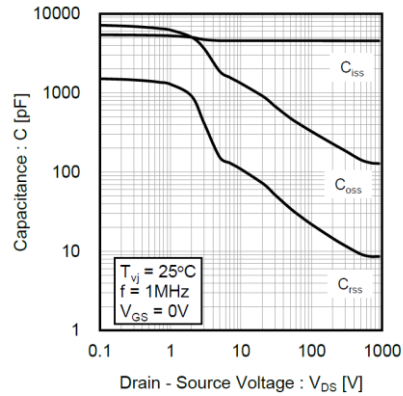


Figure 5. ROHM SiC MOSFET 기생용량 특성 예

1.4 게이트 충전 특성

Figure 6 은 게이트 충전 특성의 예를 나타낸 것입니다. SiC MOSFET 의 게이트 충전 특성은 구동 전류 및 구동 손실을 결정하는 파라미터이며, 크게 3 구간으로 나누어집니다.

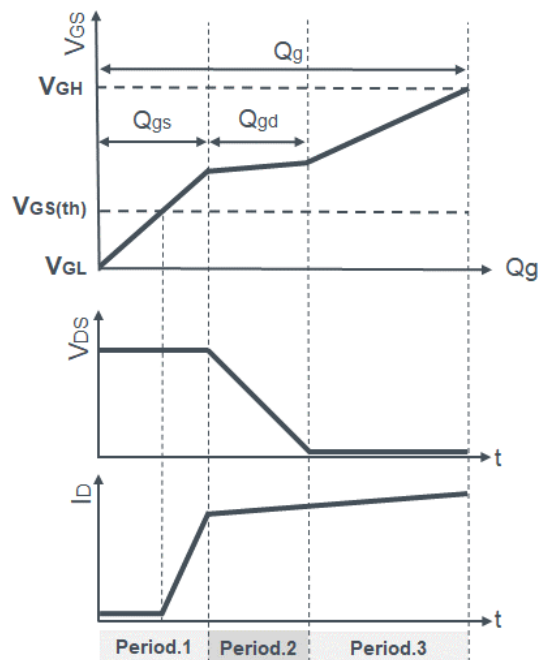


Figure 6. 게이트 충전 특성과 드레인 - 소스 전압 · 전류

Period. 1

게이트 전압이 상승하여 밀러 전압에 도달할 때까지의

구간입니다. 게이트 소스 간 용량  $C_{GS}$ 에 충전되어 게이트 전압이 상승합니다.  $V_{GS(th)}$ 를 초과하면 드레인 - 소스 사이에 전류가 흐르기 시작합니다. 또한, 드레인 전류 증가 후, 드레인 - 소스 전압  $V_{DS}$ 가 낮아집니다.

**Period. 2**

$V_{DS}$ 가 변화하여, 게이트 - 드레인 용량  $C_{GD}$ 가 방전됩니다. 이 구간은 밀러 구간이라고 하며, 게이트 - 소스 전압은 상승하지 않습니다. 이때의 게이트 전압은 플래토 전압이라고 합니다.

**Period. 3**

$C_{GD}$  전압이  $C_{GS}$  전압과 동일해지면 스위칭 동작이 완료되어, 드레인 - 소스 전압이 변화하지 않고, 다시  $C_{GS}$ 와  $C_{GD}$ 로의 충전이 시작되어 게이트 전압이 상승하기 시작합니다.

드레인 - 소스 전압을 빠르게 변화시키기 위해서는  $C_{GD}$ 가 작은 디바이스를 선택하거나, 밀러 구간을 짧게 하기 위해  $C_{GD}$ 로 방전하는 전류를 크게 합니다.

**2. 게이트 구동에 관련된 트러블**

게이트 구동 회로 설계 시, 동기정류 방식 BOOST 회로 (Figure 7)를 사용하여 SiC MOSFET를 스위칭할 때 발생하는 트러블의 예에 대해 설명하겠습니다.

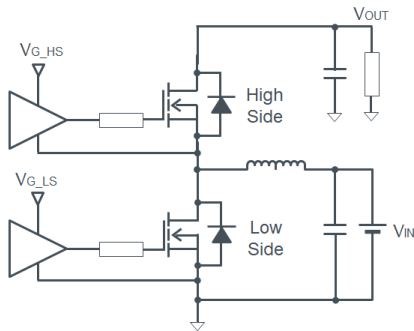


Figure 7. 동기정류 방식 BOOST 회로

**2.1 디바이스의 발열 / 전력 손실이 크다**

인덕터 부하를 구동하는 디바이스에 발생하는 전력 손실  $P_{Loss}$ 에는 Figure 8과 같이 스위칭의 Turn-on / Turn-off 시에 전압 · 전류의 중첩으로 인해 발생하는 스위칭 손실  $E_{on} / E_{off}$ 와, Turn-on 시에 흐르는 전류와 디바이스의 ON 저항으로 결정되는 도통 손실  $E_{COND}$ 가 있습니다. 스위칭할 때마다 발생하기 때문에 식 (1)과 같이 스위칭 주파수  $f_{sw}$ 를 곱한 값이 디바이스의 전력 손실  $P_{Loss}$ 가 됩니다.

$$P_{Loss} = (E_{on} + E_{off} + E_{COND}) \times f_{sw} \dots (1)$$

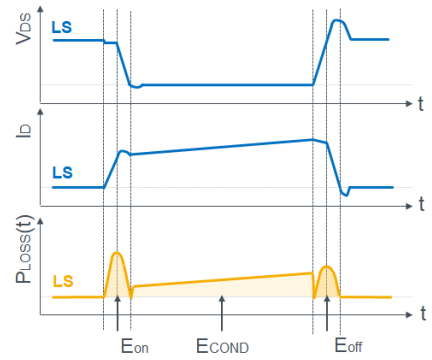


Figure 8. 디바이스의 손실 파형

전력 손실을 삭감하기 위해서는 스위칭 주파수를 낮추는 방법이 있지만, 스위칭 주파수를 높일 때의 메리트를 선택하는 경우에는 게이트 구동 회로로 대책을 세웁니다. Figure 9는 게이트 저항의 크기와 Turn-on 손실  $E_{on}$ , Turn-off 손실  $E_{off}$ 의 관계를 나타낸 그래프이며, Figure 10은 게이트 저항  $R_{G\_EXT}$ 와 스위칭 속도  $dV/dt$ 의 관계를 나타낸 그래프입니다. Figure 9에서  $R_{G\_EXT}$ 를 작게 하면 Turn-on, Turn-off 모두 손실이 저하되는 것을 알 수 있습니다. 이는 Figure 10과 같이  $R_{G\_EXT}$ 를 낮추어 스위칭 속도  $dV/dt$ 를 빠르게 함으로써  $V_{DS}$ 의 변화 시간을 단축시킬 수 있기 때문입니다.

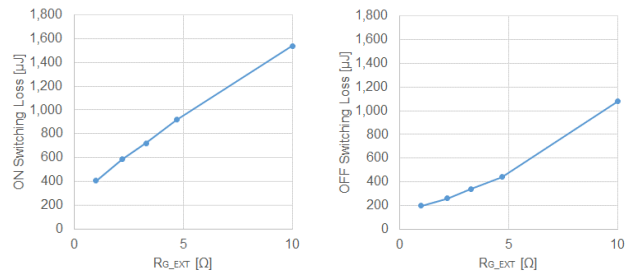


Figure 9.  $R_{G\_EXT}$  vs.  $E_{sw}$

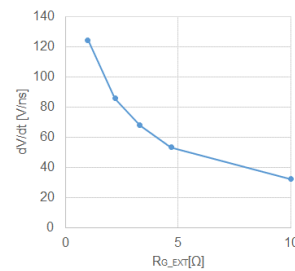


Figure 10.  $R_{G\_EXT}$  vs.  $dV/dt$

**2.2 드레인 - 소스 전압  $V_{DS}$ 의 서지 전압이 크다**

Low-side MOSFET Turn-off 시, 출력전압  $V_{OUT}$ 까지 드레인 - 소스 전압  $V_{DS}$ 가 상승하며, 전류 경로의 인덕턴스 성분으로 인해 서지 전압이 발생합니다. 이러한  $V_{DS}$  서지 전압을 저감하는

방법으로는, 드레인 - 소스 사이에 스너버 회로를 배치하는 방법도 있지만, 게이트 구동 회로의 대책으로는 외장 게이트 저항치  $R_{G\_EXT}$  를 크게 함으로써 스위칭 속도를 낮추는 방법도 있습니다. Figure 11 은 게이트 저항  $R_{G\_EXT}$  와 드레인 - 소스 전압의 서지 변화를 나타낸 것입니다.

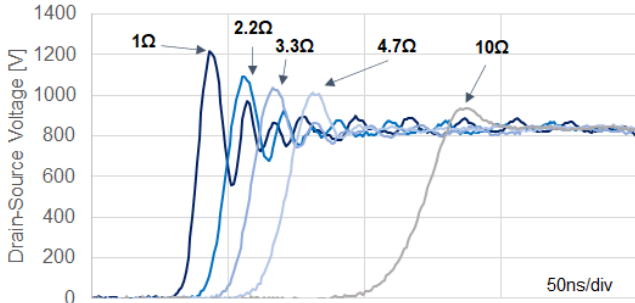


Figure 11.  $V_{DS}$  서지 파형 -  $R_{G\_EXT}$  특성

### 2.3 게이트 - 소스 전압 $V_{GS}$ 의 「플러스측 전압 상승」 및 「마이너스 서지 전압」이 발생한다

$V_{DS}$  및  $I_D$  의 변화에 주목하기 쉽지만, 이러한 변화가 게이트 - 소스 전압  $V_{GS-HS}$  에 미치는 영향도 고려해야 합니다. (자세한 사항은 어플리케이션 노트 「브릿지 구성에서의 게이트 - 소스 전압 동작」 \*1 참조)

Low-side (LS) Turn-on 시 동작을 증가회로도 (Figure 12)와 파형 (Figure 13)으로 나타내었습니다. LS Turn-on 시 먼저  $I_D$  가 변화합니다. LS 의  $I_D$  는 증가 경향, High-side (HS)의  $I_D$  는 감소 경향이 있으므로 동작 (I)에 의해 Figure 12 (I)과 같이 극성에서 전압이 발생합니다. 이러한 전압 발생으로 인한 전류는 소스 측을 플러스로 하여  $C_{GS-HS}$  에 충전되므로, HS 에서는  $V_{GS-HS}$  가 마이너스 측으로 이동하여, 「마이너스 서지」로 나타납니다.  $I_D$  의 변화가 종료되면 LS 측의  $V_{DS}$  전위가 감소합니다. Figure 13 (II)와 같이 흘러 HS, LS 각각  $V_{GS-HS}$  에서 플러스 측으로 전압이 상승합니다. 따라서, 본래 OFF 상태여야 하는 HS 측이  $V_{GS-HS}$  의 상승 정도에 따라서는 Turn-on 동작을 시작하게 되어 (Self Turn-on) LS 측 Turn-on 동작과 중첩됨에 따라 상하 MOSFET 가 동시에 Turn-on 되어 관통 전류가 흐릅니다.  $C_{GS}$  로의 충전 전류는 Turn-on 동작이 완료될 때까지 계속 흘러,  $L_{G\_HS}$  에 축적되지만  $V_{SW}$  의 변화가 완료되는 시점에 소멸하여  $L_{G\_HS}$  에서 Figure 12 (III)과 같이 전압이 발생합니다. 이러한 전압 발생으로 인해 다시 「마이너스 서지」로 나타나게 됩니다.

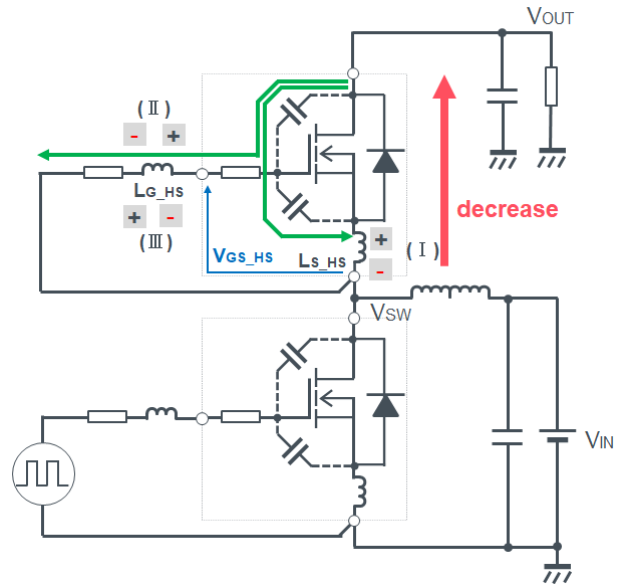


Figure 12. 게이트 - 소스 전압 동작 증가회로도 (LS 측 Turn-on 시)

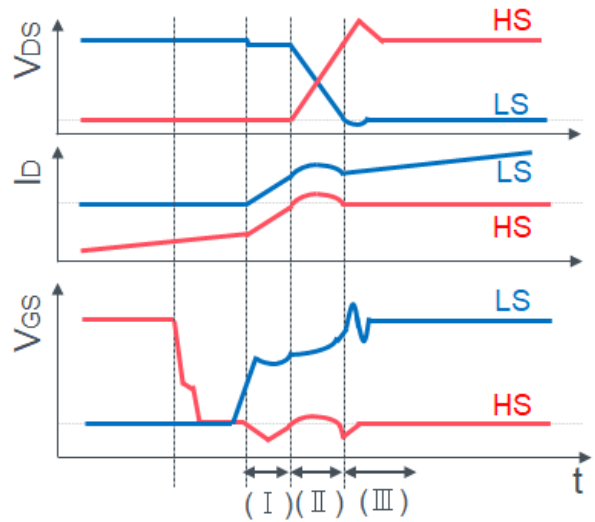


Figure 13. 게이트 - 소스 전압 동작 파형 (LS 측 Turn-on 시)

다음으로 LS 측 Turn-off 시 동작에 대해 설명하겠습니다. LS 측 Turn-off 시 동작을 증가회로도 (Figure 14)와 파형 (Figure 15)으로 나타내었습니다. Turn-on 시와 동일하게 각 동작을 (IV), (V), (VI)으로 표기하였습니다. Turn-on 시와 비교하여  $V_{DS}$  와  $I_D$  의 변화 순서가 달라질 뿐이며, 기본적인 동작은 동일합니다.

Turn-off		Turn-on
동작 (IV)	→	동작 (II)
동작 (V)	→	동작 (III)
동작 (VI)	→	동작 (I)

HS 측의  $V_{GS}$  「마이너스 서지」가 동작 (IV)가 됩니다. 동작 (VI)에 의한  $V_{GS}$ 의 상승에 대해서는 이미 Turn-off 종료 직전으로, HS 측이 Turn-on 동작을 시작했다고 하더라도 LS 측은 Turn-off 되어 있으므로 그다지 문제가 되지 않습니다.

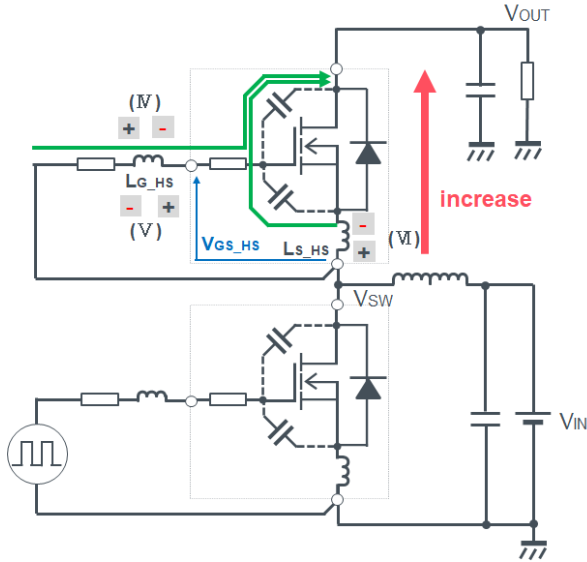


Figure 14. 게이트 소스 전압 동작 증가회로도 (LS 측 Turn-off 시)

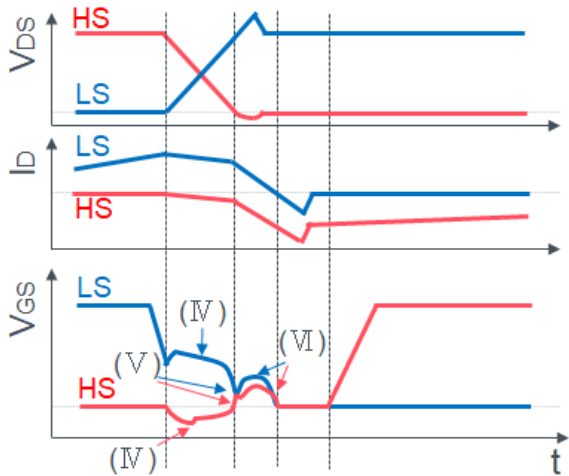


Figure 15. 게이트 소스 전압 동작 파형 (LS 측 Turn-off 시)

2.4 플러스 측의 전압 상승으로 인한 Self Turn-on 발생

Turn-on 시 (동작 II), 플러스 측의 전압 상승으로 인해 게이트 전압이 게이트 Threshold 전압  $V_{GS(th)}$ 를 넘게 됨에 따라 의도치않게 Turn-on 되는 Self Turn-on 이 발생하게 됩니다. 플러스 측의 전압 상승은 LS 측의 스위칭 속도와 게이트 저항  $R_{G,HS}$  에 관련되어, LS 측의 스위칭 속도가 느리고 HS 측의 게이트 저항  $R_{G,HS}$  가 작은 경우에 Self

Turn-on 이 발생하기 어려워집니다. Figure 16 은 구동 측 (LS) Turn-on 시의 피드백 측 (HS)의 게이트 - 소스 간 전압 파형입니다. 게이트 저항  $R_{G,HS}$  가 클수록 게이트 전압의 상승이 커지게 되므로 (Figure 16-(a)), 구동 측 (LS) 게이트 저항  $R_{G,LS}$  를 작게 하여 스위칭 속도를 빠르게 하면 게이트 전압 상승이 커지게 됩니다 (Figure 16-(b)).

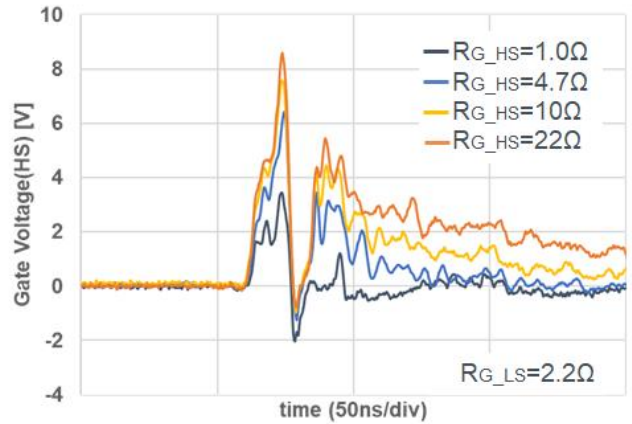


Figure 16-(a). 피드백 측 게이트 저항과 피드백 측 게이트 전압 상승

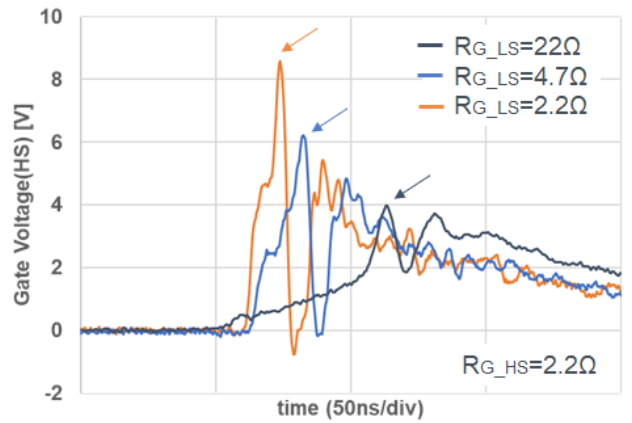


Figure 16-(b). 구동 측 게이트 저항과 피드백 측 게이트 전압 상승

Self Turn-on 이 발생하는 경우, Figure 17 과 같이 LS 측의 드레인 - 소스 전류에는 하기와 같이 4 종류의 전류가 관측됩니다.

- ①정상적인 Turn-on 전류
- ②HS 측 다이오드의 리커버리 전류
- ③Self Turn-on 으로 인한 관통 전류
- ④Coss 충전 전류

따라서, Self Turn-on 의 발생 여부를 판정하는 것은 매우 어렵습니다. 또한, 평가 파형은 디바이스의 내부 저항에 따른 영향도 포함되므로, 단순히 게이트 파형이  $V_{GS(th)}$ 를 초과하는지를 판정하는 것도 좋은 판단 기준은 아닙니다.



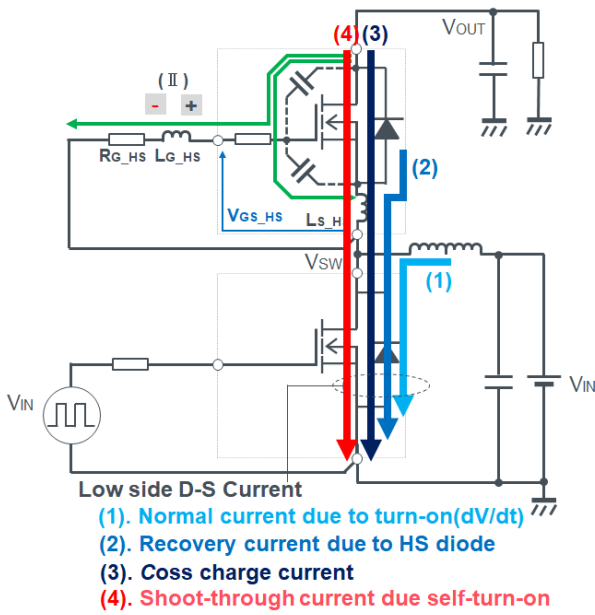


Figure 17. Self Turn-on 시의 LS 전류

Figure 18 은 피드백 측의 게이트 저항  $R_{G\_HS}$  가 1 $\Omega$ 과 22  $\Omega$ 일 때의 파형 비교입니다.  $R_{G\_HS}$  가 22 $\Omega$ 일 때, 게이트 전압이 크게 상승하여,  $V_{GS(th)}$ 를 약 10ns 동안 초과하게 됩니다. 이때 Self Turn-on 으로 인해 전류가 증가하여 피드백 측  $V_{DS}$ 의 기울기가 작아짐에 따라 피크가 저하되는 것을 알 수 있습니다. 그리고, 구동 측의 드레인 - 소스 전류는 증가합니다.

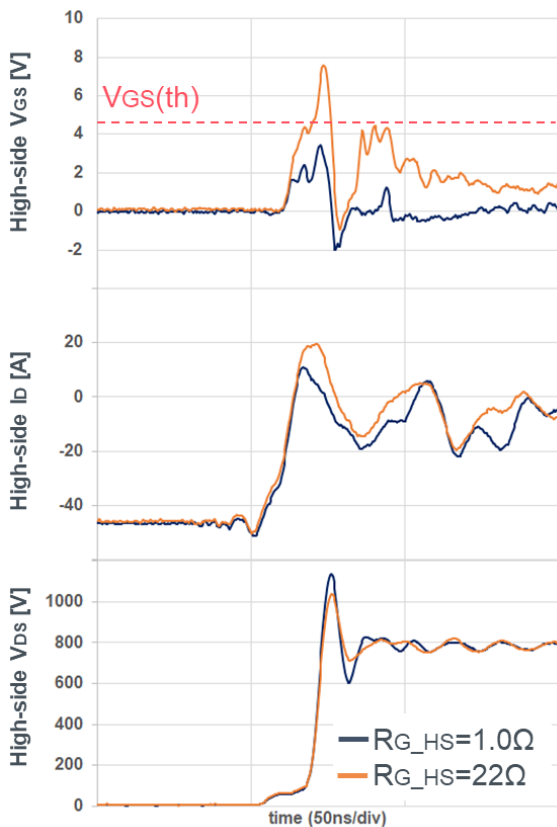


Figure 18. Self Turn-on 발생이 의심되는 파형 (피드백 측)

Figure 19 와 같이, 스위칭 손실로 비교하면 Turn-on 시의 리커버리 손실  $E_{RR}$  (\*Self Turn-on 으로 예상되는 전류 파형 포함)이  $R_{G\_HS}=22 \Omega$ 일 때 약간 증가하지만, Turn-on 손실  $E_{on}$  과 Turn-off 손실  $E_{off}$  는 거의 증가하지 않으므로 Self Turn-on 의 영향이 작다고 할 수 있습니다.

상온에서 Self Turn-on 이 의심될 때에는  $V_{GS(th)}$ 가 낮아지는 고온에서의 스위칭 손실로 판정하는 방법 및 마이너스 부하를 뺀 경우와 0V 에서 Turn-off 한 경우의 손실에서 큰 차이가 없는 것을 비교하여 확인할 수 있습니다.

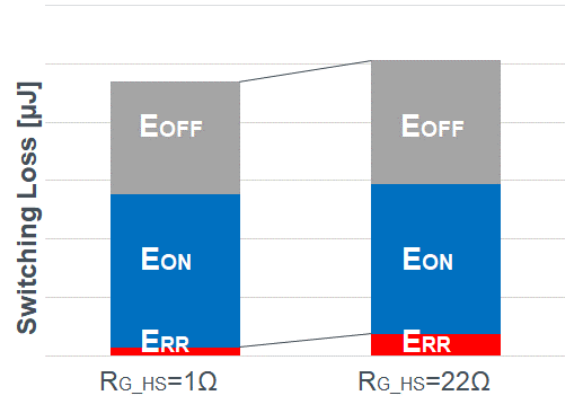


Figure 19. 피드백 측 게이트 저항 변경 시 스위칭 손실 비교

### 2.5 마이너스 서지 전압 발생

Figure 20 은 게이트 저항과 게이트 부전압 설정에 따른 구동 측 Turn-off 시의 피드백 측 게이트 파형입니다. 게이트 부전압이 게이트 마이너스 서지에 미치는 영향은 없는 것을 알 수 있습니다. 게이트 저항이 큰 쪽이 마이너스 서지의 영향이 작아지는 경향이 있습니다.

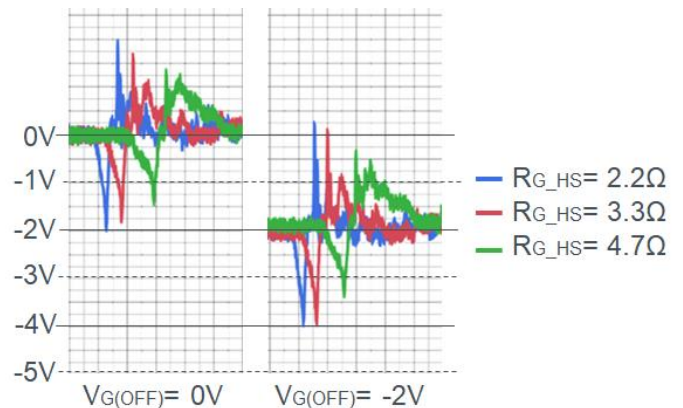


Figure 20. 게이트 저항과 게이트 마이너스 서지

### 3. 게이트 드라이버의 역할

게이트 구동 회로 설계 시에는, 먼저 게이트 드라이버의 역할을 이해해야 하므로, 주요 역할에 대해 설명하겠습니다.

#### 3.1 파워 디바이스의 구동전압을 출력한다

파워 디바이스의 권장 구동전압은 디바이스나 메이커에 따라 달라집니다. ROHM의 SiC MOSFET의 경우, 플러스의 게이트 - 소스 전압은 15~18V (V<sub>GH</sub>), 마이너스 게이트 - 소스 전압은 0V (V<sub>GL</sub>)를 권장합니다. 주로 게이트 신호의 발생원인 마이컴 (MCU)은 5V / 3.3V (DVDD)의 CMOS 출력이며, 파워 디바이스를 최적으로 구동하기 위해서는 15V 이상에서 구동하는 것이 게이트 드라이버의 역할 중 하나입니다. Figure 21 은, 파워 디바이스의 구동전압 출력을 목적으로 하는 Low-side 게이트 드라이버의 회로도입니다.

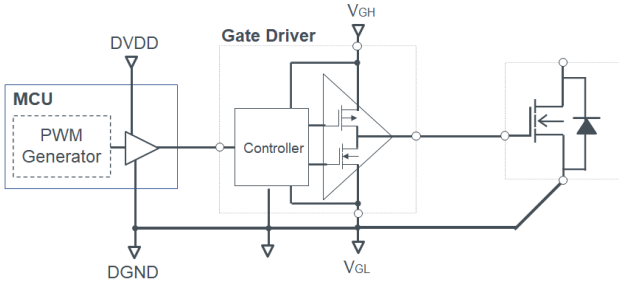


Figure 21. “Low-side” 게이트 드라이버의 회로도 개요

#### 3.2 파워 디바이스를 고속으로 스위칭할 수 있도록 구동한다

게이트 신호의 발생원인 마이컴 (MCU)은 일반적으로 전류 능력이 0.1A 이하로 적어, 파워 디바이스를 직접 구동할 수 없습니다. MOSFET의 입력 용량을 5nF, 마이컴이 지닌 I/O 포트의 출력 임피던스 일례로서 500 Ω으로 가정하면, 시정수 t는 하기와 같아집니다.

$$t = CR = 5n \times 500 = 2.5 [\mu s]$$

게이트의 Turn-on / Turn-off 속도가 매우 늦어져 스위칭 손실이 커지게 됩니다. 파워 디바이스를 최적으로 구동하기 위해서는, 고속으로 구동하는 것도 게이트 드라이버의 역할 중 하나입니다.

#### 3.3 제어 회로에서 레벨 시프트한다

Figure 22 는 레벨 시프트의 역할을 하는 게이트 구동 회로 예를 나타낸 것입니다. 게이트 신호의 발생원인 마이컴 (MCU)의 GND 전위와 파워 디바이스의 소스 전위 (V<sub>S\_HS</sub>, V<sub>S\_LS</sub>)는 대부분 달라지므로, 최적의 게이트 - 소스 전압을 인가하기 위해서는 MCU의 신호에서 레벨 시프트할 필요가 있으며, 이 역시 게이트 드라이버의 중요한 역할 중 하나입니다.

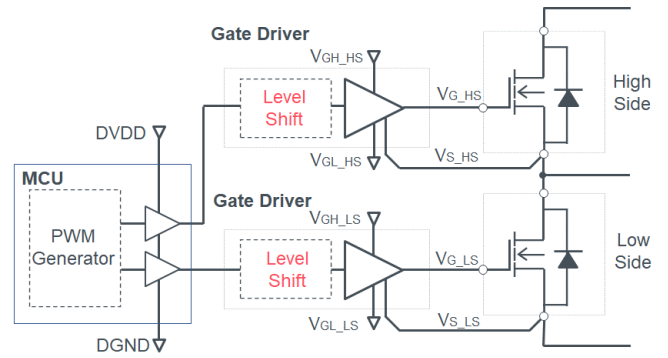


Figure 22. “레벨 시프트” 타입 게이트 구동 회로도 예

#### 3.4 제어 회로와 파워 회로를 절연한다

파워 디바이스를 사용하는 어플리케이션에 있어서, 메인 회로의 BUS 전압은 수백 V 이상의 전압을 취급하고, 수십 A 이상의 전류가 파워 디바이스의 드레인 - 소스에 흐릅니다. 제어계와 파워계의 시스템 사이가 비절연 상태일 때 누전이 발생한다면 제품 자체의 절연 대책이 불충분한 경우나, 시스템에 고장이 발생하여 전자부품이 파손되었을 때, 사용자가 감전될 위험이 있습니다. Figure 23 의 절연형 게이트 구동 회로도의 일례와 같이, 절연 능력이 있는 게이트 드라이버 IC를 사용함으로써, 감전의 리스크를 낮출 수 있습니다.

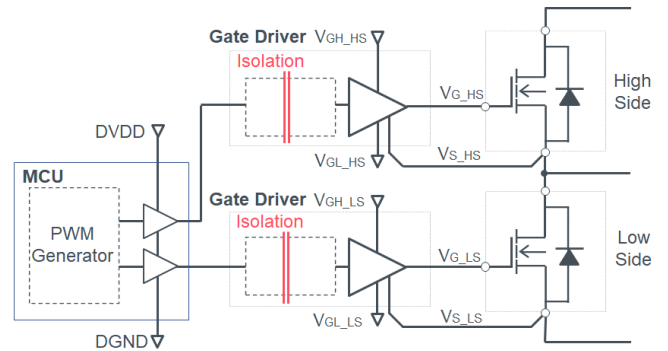


Figure 23. “절연형” 게이트 구동 회로도 예

## 4. 게이트 구동 회로의 디자인 가이드라인

게이트 구동 회로는 게이트 드라이버 및 주변회로로



구성되며, 게이트 드라이버는 일반적으로 IC 화되어 있습니다. 디바이스의 최적화를 위해, Figure 24 와 같이 게이트 드라이버 IC 의 선정, 게이트 저항의 선정, 게이트 구동전압 · 전류 구동 능력의 설계, 보호회로의 설계가 필요합니다. 게이트 드라이버 회로의 기본적인 설계 항목은 하기와 같습니다.

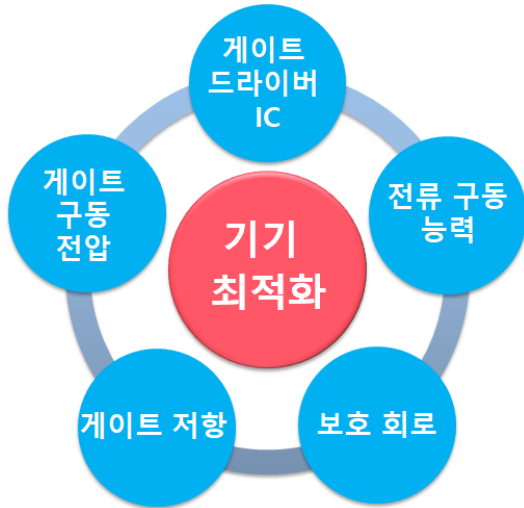


Figure 24. 게이트 구동 회로의 설계 요소

4.1 게이트 드라이버 IC 의 선정

게이트 드라이버 IC 에는 1ch (Low-side) / 2ch (Low-side+High-side) 구동 타입, 절연 타입 / 비절연 타입 등이 있으며, 용도에 따라 선정하여 사용합니다. Table 1 은 구동 조건에 따른 게이트 드라이버 IC 의 종류를 정리한 표입니다. Figure 25 는 2ch 출력 게이트 드라이버 IC 사용 시의 설계 회로 예입니다.

Table 1. 게이트 드라이버의 종류와 기능

기능	게이트 드라이버 IC 의 종류		
	Low-side	레벨 시프트	절연형
Low-side 구동	○	○	○
High-side 구동	×	○	○
절연	×	×	○

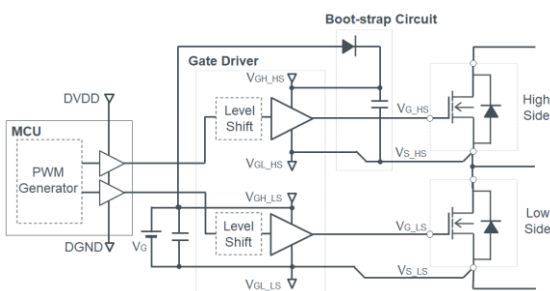


Figure 25. 2ch 게이트 드라이버 IC 를 사용한 회로도 예  
 게이트 드라이버 IC 의 절연 방식에는 포토 커플러 방식, 자기 방식, 용량 방식의 3 종류가 있습니다.

- ✓ 포토 커플러 방식 : 발광 소자 (Light emitting)와 수광 소자 (Receiving)로 구성. 포토 커플러에 입력된 전류 신호는 내부 소자에 의해 광 신호로 변환되어 발광 측에서 수광 측으로 신호를 전송할 수 있습니다 (Figure 26).

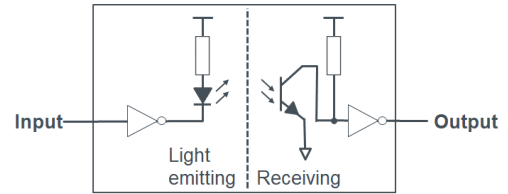


Figure 26. 포토 커플러 절연

- ✓ 자기 방식 : 입력 측과 출력 측에 코일을 사용하고, 절연된 코일 사이에서 신호를 송수신하는 방식입니다. (Figure 27)

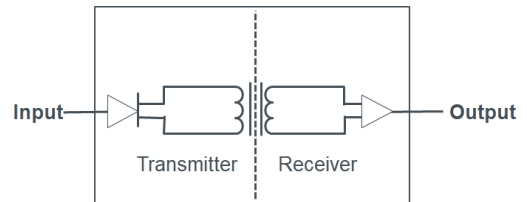


Figure 27. 자기 방식 절연

- ✓ 용량 방식 : SiO<sub>2</sub> 캐패시터를 사용하여 입력 측 (Transmitter)과 출력 측 (Receiver)의 절연을 실현. 절연된 콘덴서 사이에서 AC 신호를 송수신하는 방식입니다. (Figure 28)

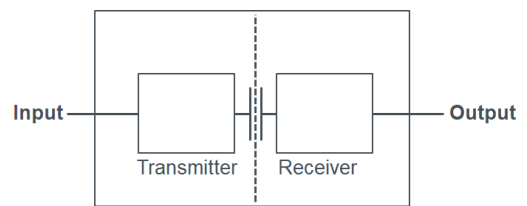


Figure 28. 용량 방식 절연

Figure 29 와 같이 포토 커플러 방식은 비용이 저렴하지만, LED 나 몰딩 수지의 경년열화로 인해 자기 방식이나 용량 방식에 비해 수명이 짧고 통신 속도가 느다는 단점이 있습니다. 반면에 자기 방식, 용량 방식은 디지털 아이솔레이터라고 하며, ON CHIP 으로 구성할 수 있으므로 고집적 & 장수명입니다. 제품 설계에 있어서는 고신뢰성, 장수명화가 중요시되어 최근에는 자기 방식이나 용량 방식이 많이 채용되고 있습니다.

또한, 절연 게이트 드라이버를 선정하는 요소 중 하나로서 공통 모드 과도 내성 (CMTI)을 고려해야 합니다. 이는

스위칭 시에 게이트 드라이버 IC의 입출력 간에 큰  $dV/dt$ 가 발생하는 경우에도 안정적으로 동작할 수 있는 지표입니다. SiC MOSFET를 구동하는 경우, 스위칭 시의 드레인 - 소스 간 전압의  $dV/dt$  속도는 40~90V/ns가 됩니다. 포토 커플러 방식의 경우 CMTI가 50V/ns인 반면, 자기 방식 및 용량 방식은 100V/ns이므로, SiC MOSFET 등을 실장하는 고속 스위칭 어플리케이션에서는 자기 방식이나 용량 방식을 선택하는 것이 좋습니다. 본 어플리케이션 노트는 자기 방식, 절연 타입, 1ch 출력 게이트 드라이버 IC인 ROHM의 BM61S41RFV를 예로 들었습니다.

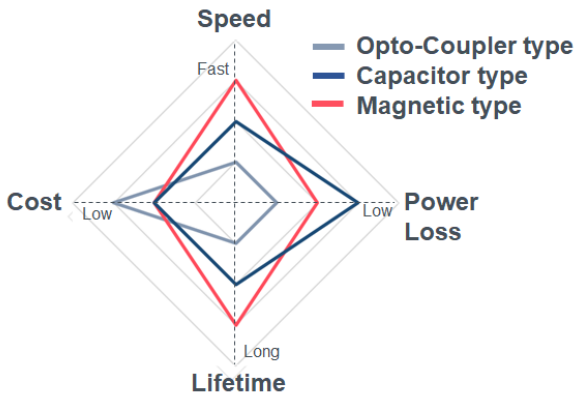


Figure 29. 게이트 드라이버 IC의 절연 방식 특성 비교

4.2 게이트 구동전압 결정

SiC MOSFET의 게이트 구동전압 설정 시에는 데이터시트에 기재되어 있는 권장 구동전압을 참고하여 주십시오. 권장 게이트 구동전압은 디바이스의 구조 및 재질에 따라 달라집니다. 일반적으로 SiC MOSFET의 게이트 구동전압은 15V~20V이므로, Si-MOSFET를 SiC MOSFET로 대체하여 사용하는 경우 주의가 필요합니다.

Figure 30은 ROHM의 제 4세대 SiC MOSFET와 Si-MOSFET의 게이트 - 소스 전압  $V_{GS}=15V$ 일 때의 ON 저항을 1로 가정한 경우의 그래프입니다. 그래프에서 알 수 있듯이 Si-MOSFET의 게이트 - 소스 전압이 10~15V 사이라면 ON 저항은 거의 변하지 않습니다. 그러나, SiC MOSFET는 15V 이하에서 구동하면 ON 저항이 급격하게 증가하게 됩니다. 따라서 ROHM의 제 4세대 SiC MOSFET 구동 시에는 충분히 낮은 ON 저항을 얻기 위해 게이트 - 소스 전압을 15V 이상에서 구동하는 것을 권장합니다. 게이트 구동전압은 게이트 - 소스 전압의 절대 최대 정격을 넘지 않도록 주의해야 합니다. 인가된 게이트 전압이 절대 최대 정격 이하로 유지되더라도 게이트의 인덕턴스와 용량으로 인해 링잉 전압이 발생하여, 산화막층의 파괴로 이어질 수 있는 전압치에 도달하는 경우가 있습니다.

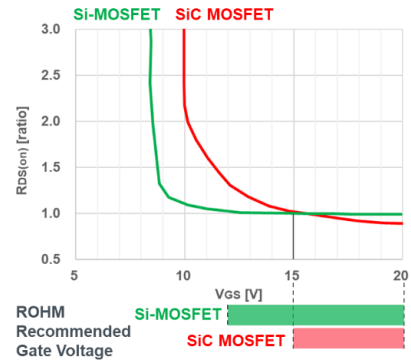


Figure 30.  $V_{GS}$ 와 ON 저항의 관계

4.3 게이트 드라이버의 구동 전류 능력 검토

게이트 구동 회로 설계 시 사용할 스위칭 디바이스, 게이트 저항, 게이트 구동전압이 결정되면, 실제로 각각의 정수를 사용하여 원하는 시간에 Turn-on / Turn-off 할 수 있는 구동 능력이 되는지 검토해야 합니다.

대전류의 모듈이나 디바이스를 병렬로 접속한 경우, 입력 용량  $C_{iss}$ 가 증가하여 스위칭 시간이 증가하게 되므로, Figure 31과 같이 NPN 바이폴라 트랜지스터와 PNP 바이폴라 트랜지스터를 조합하여 Push-pull 회로를 설계합니다. Push-pull 회로의 경우, 게이트 드라이버 IC Turn-on 시에는 NPN 바이폴라 트랜지스터가 ON되어  $V_{GH}$ 에서 전류가 공급되고, Turn-off 시에는 PNP 바이폴라 트랜지스터를 통해 전류를 싱크합니다. 이와 같이 게이트 드라이버 IC의 구동 전류 능력이 불충분한 경우에는 충분한 전류 공급 능력을 지닌 전원으로 보충합니다.

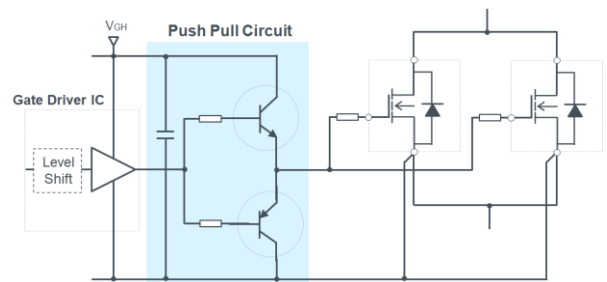


Figure 31. Push-pull 회로

4.4 게이트 구동 회로의 소비전력

Figure 32 는 게이트 드라이버 IC 를 사용한 게이트 구동 회로 예입니다.

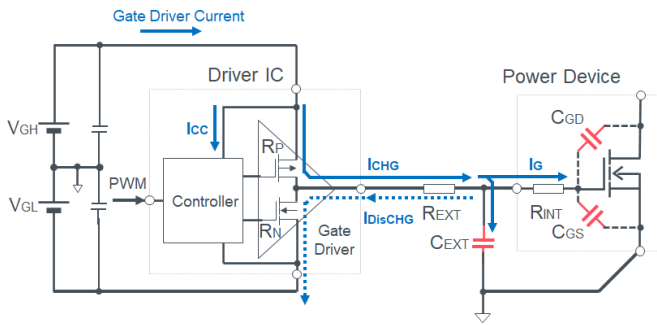


Figure 32. 게이트 구동 회로 예

게이트의 Turn-on 을 위해서는 입력 용량  $C_{iss}$  ( $C_{GS}+C_{GD}$ ) 및 게이트 - 소스 간 콘덴서  $C_{EXT}$  에 전류를 충전해야 합니다. 또한, Turn-off 를 위해서는 충전된 전하를 방전해야 합니다. Figure 33 은 Figure 32 의 Turn-on / Turn-off 등가회로에, 충전하는 전류를  $I_{CHG}$ , 방전하는 전류를  $I_{DISCHG}$ , 게이트 드라이버 IC 의 소비 전류를  $I_{CC}$  로 표기하여 나타낸 것입니다.

게이트 구동 회로의 소비전력  $P_{GDR}$  은 Turn-on 시 용량 성분으로 충전하는 과정에서  $R_P$ ,  $R_{EXT}$ ,  $R_{INT}$  에서 발생하는 손실  $P_{RES}$  (①), Turn-off 시 용량 성분이 방전될 때  $R_{INT}$ ,  $R_{EXT}$ ,  $R_N$  에서 발생하는 소비전력  $P_{DISCHG}$  (②), 게이트 드라이버 IC 에서 소비되는 전력  $P_{IC}$  (③)의 총합이므로 식 (2)와 같이 나타낼 수 있습니다.

$$P_{GDR} = P_{RES} + P_{DISCHG} + P_{IC} \dots (2)$$

Figure 34 는 소비전력의 내역으로,  $P_{CHG}$ 에서 발생하는 손실은 용량 성분에 축적되는 에너지와 동등하다는 것을 알 수 있습니다.

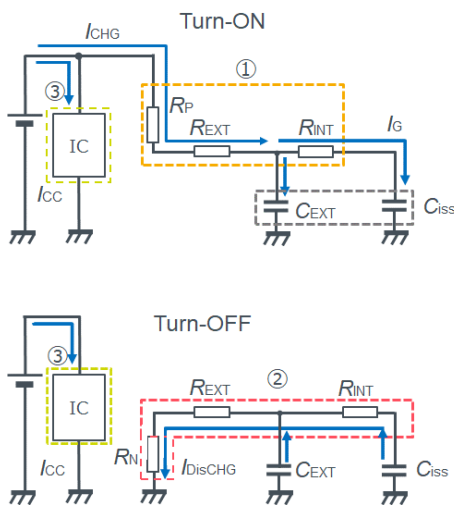


Figure 33. 게이트 구동 회로 Turn-on / Turn-off 등가회로

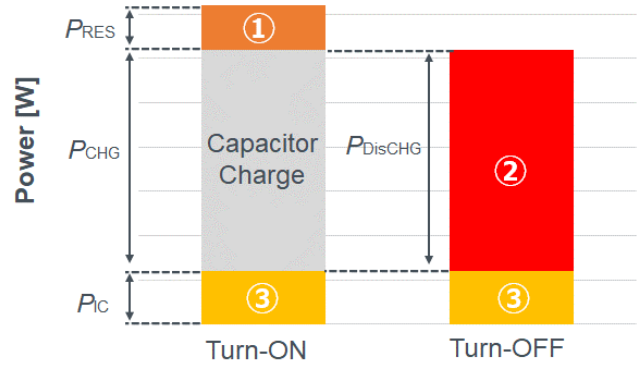


Figure 34. 게이트 구동 회로의 소비전력 내역

용량 성분에 충전될 때 저항에서 소비되는 전력  $P_{RES}$  는 식 (3)으로 나타낼 수 있습니다.

$$P_{RES} = I_{CHG}^2 \times (R_P + R_{EXT}) + I_G^2 \times R_{INT} \dots (3)$$

Turn-on 시 용량 성분에 충전되는 에너지는 식 (4)로 나타낼 수 있습니다.

$$P_{CHG} = \frac{1}{2} \times (Q_g \times V_G + C_{EXT} \times V_G^2) \times f_{SW} \dots (4)$$

$Q_g$  게이트 충전하량

$V_{GH}$  Turn-on 게이트 전압

$V_{GL}$  Turn-off 게이트 전압

Turn-on / Turn-off 전압  $V_G$ 는 식 (5)로 나타낼 수 있습니다.

$$V_G = V_{GH} + |V_{GL}| \dots (5)$$

$P_{DISCHG}$  는 Turn-on 시에 충전된 전력  $P_{CHG}$  를 Turn-off 시에 소비하므로 식 (6)이 성립됩니다.

$$P_{DISCHG} = P_{CHG} \dots (6)$$

게이트 드라이버에서 충전되는 평균 전류  $I_{CHG}$  는 식 (7)로 나타낼 수 있습니다.

$$I_{CHG} = \frac{P_{CHG}}{V_G} = \frac{1}{2} \times (Q_g + C_{EXT} \times V_G) \times f_{SW} \dots (7)$$

또한, 디바이스의 게이트에 충전되는 평균 전류  $I_G$  는 식 (8)로 나타낼 수 있습니다.

$$I_G = \frac{1}{2} \times Q_g \times f_{SW} \dots (8)$$

게이트 드라이버 IC 에 공급되는 전류를  $I_{CC}$  라고 하면  $P_{IC}$ 는 식 (9)로 나타낼 수 있습니다.

$$P_{IC} = V_G \times I_{CC} \dots (9)$$

4.5 게이트 구동 회로의 피크 전류

게이트 구동 회로의 피크 전류  $I_{CHG\_PEAK}$ 는 게이트 드라이버가 이상적으로 Turn-on 하는 경우 식 (10)으로 나타낼 수 있습니다.

$$I_{CHG\_PEAK} = \frac{V_G}{R_P + R_{EXT} + R_{INT}} \dots (10)$$

실제로는 게이트 드라이버에도 Turn-on 시간이 발생합니다. Figure 35 는 게이트 전원  $V_G$  가 15V, 모든 게이트 저항이 10Ω인 조건에서의 게이트 전류 시뮬레이션 결과입니다. 게이트 드라이버가 순간적 ( $t_{RISE}=0ns$ )으로 Turn-on 하는 경우 (IDEAL)와 지연이 발생 ( $t_{RISE}=20ns$ )하는 경우 (REAL)의 게이트 전류 파형을 나타낸 것입니다. 이상적 (IDEAL)으로 Turn-on 하는 경우, 식 (10)이 성립하지만, 지연이 발생 (REAL)하는 경우에는 피크 전류가 낮아집니다. 피크 전류를 정확하게 산출하는 것은 어렵지만, 식 (10)이 피크 전류의 최대치라고 할 수 있습니다.

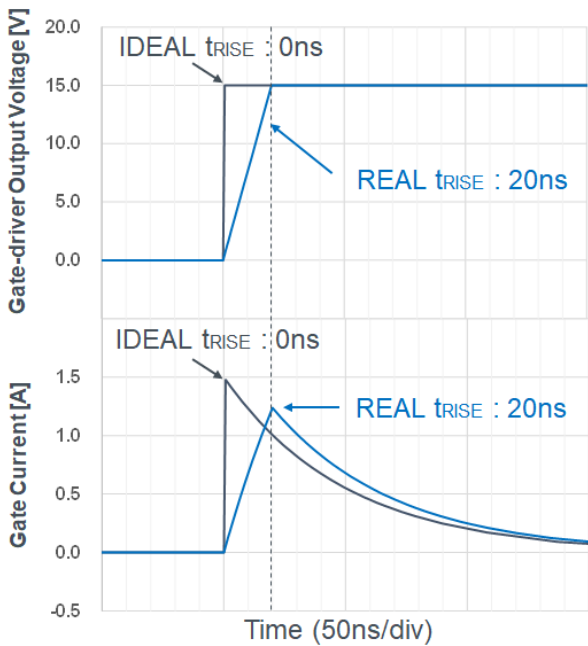


Figure 35. Turn-on 시간과 게이트 전류의 관계

4.6 게이트 드라이버 IC의 소비전력

게이트 드라이버 IC의 소비전력  $P_{DRV}$ 는 게이트 드라이버 IC의 드라이브단 전원 측의 ON 저항이  $R_P$ , GND 측의 ON 저항이  $R_N$ 일 때, 식 (11)로 나타낼 수 있습니다.

$$P_{DRV} = I_{CHG}^2 \times R_P \times Duty + I_{CHG}^2 \times R_N \times (1 - Duty) + I_{CC} \times V_G \dots (11)$$

4.7 게이트 저항의 선정

게이트 저항의 값을 결정하는 경우에는 다양한 요인에서 최적치를 선택해야 합니다. Figure 36 은 게이트 저항의 크기가 회로에 미치는 영향을 나타낸 것입니다.

Switching Speed	Fast	Slow
Switching Loss	Small	Large
Self-turn ON Risk (For Commutation side)	Low	High
Self-turn ON (For Switching side)	High	Low
Gate Negative Surge	Large	Small
V <sub>DS</sub> Surge	Large	Small
EMI	Bad	Good

← Small Gate Resistance Large →

Figure 36. 게이트 저항이 회로에 미치는 영향

게이트 저항치를 작게 하면, 스위칭 속도의 고속화에 따라 전력 손실을 줄일 수 있지만, 서지 전압의 증가나 EMI 등의 리스크가 발생하므로 적절한 게이트 저항으로 조정해야 합니다.

또한, Figure 37 과 같이 다이오드를 사용함으로써 Turn-on 과 Turn-off 시에 크기가 다른 게이트 저항을 사용하도록 설계할 수 있습니다.  $V_{DS}$  서지에 여유가 있는 경우에는 Turn-off 가 빨라지도록 Turn-off 시의 게이트 저항치를 작게 할 수 있습니다. 그러나, 회로가 복잡해지므로 신뢰성이나 고장 시의 문제를 포함하여 안전 설계 및 Fail-safe 특성도 고려하는 것이 바람직합니다.

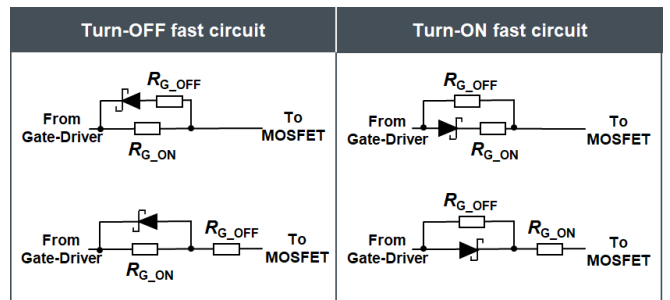


Figure 37. 다이오드를 사용한 게이트 저항의 실장 예

게이트 저항의 변화로 인해 스위칭 속도가 변화하면, 스위칭 손실에 영향을 미칩니다.  $V_{DS}$  서지 대책으로 지나치게 큰 게이트 저항을 사용하면 Turn-on, Turn-off 의 스위칭 속도가 저하되어 스위칭 손실이 증가합니다. 손실은 열로 변환되어 디바이스의 온도가 높아지면 Figure 38 과 같이 드레인 - 소스 간의 ON 저항도 상승합니다. 이에 따라 손실이 증가하고, 또다시 ON 저항도 상승하는 악순환으로 인해 파괴로 이어질 우려가 있습니다. 따라서, 손실 면에서도 주의하여 최적의 게이트 저항치를 선정해야 합니다.

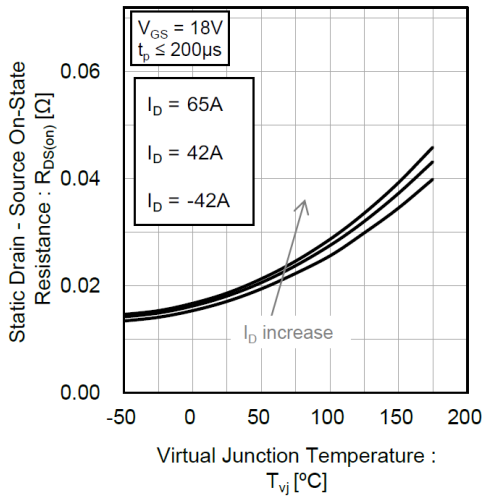


Figure 38. ROHM SiC MOSFET 의 ON 저항과 온도의 관계

4.8 보호회로의 설계

SiC MOSFET 를 사용하는 어플리케이션에서는 스위칭 시의 전압이나 전류의 변화가, 디바이스 자체의 패키지 인덕턴스 및 주변회로의 배선 인덕턴스의 영향을 무시할 수 없을 정도로 고속 동작합니다. 특히 게이트 - 소스 전압에는 예기치 못한 플러스 또는 마이너스의 서지가 발생하는 등 다양한 문제가 발생합니다. Figure 39 는 게이트 - 소스 간의 서지나 트러블 회피를 위한 보호회로의 예입니다. (어플리케이션 노트 「게이트 - 소스 전압의 서지 억제 방법」 \*2 참조)

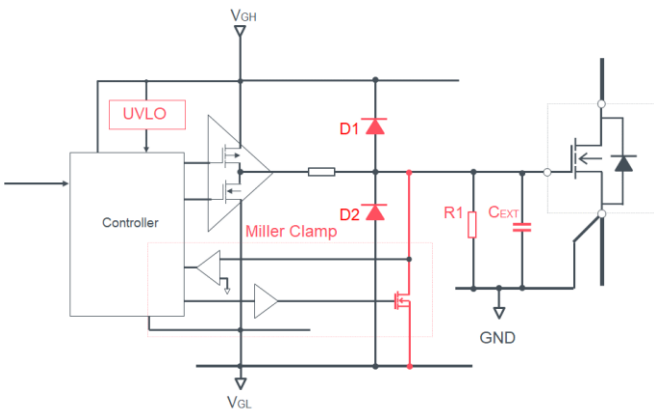


Figure 39. 보호회로 설계 예

① 게이트 - 소스 간 용량 (C\_EXT)

SiC MOSFET 의 스위칭 주파수가 높고 스위칭 속도가 빠른 경우, 게이트 - 드레인 간 용량 C\_GD 에 흐르는 전류가 게이트 - 소스 간 용량 C\_GS 에 전부 흐르고 있다고 가정하면, MOSFET 의 게이트 - 소스 전압 V\_GS 는 식 (12)와 같이 게이트 - 드레인 간 용량 C\_GD 와 게이트 - 소스 간 용량 C\_GS 의 분압이 됩니다.

$$V_{GS} \approx \frac{C_{GD}}{C_{GS} + C_{GD}} V_{DS} \dots (12)$$

이때, 게이트 - 소스 사이에 Figure 39 와 같이 용량 C\_EXT 를 추가하면 게이트 - 소스 전압 V\_GS 는 식 (13)과 같아집니다.

$$V_{GS} \approx \frac{C_{GD}}{C_{EXT} + C_{GS} + C_{GD}} V_{DS} \dots (13)$$

따라서, 게이트 - 소스 전압 V\_GS 를 작게 할 수 있어, Self Turn-on 리스크를 억제할 수 있습니다. 그러나, C\_EXT 가 크면 손실도 증가하므로, 적절한 용량을 선정해야 합니다.

② 플러스 서지 클램프 다이오드 (D1)

V\_GH - 게이트 사이에 다이오드 D1 을 실장함으로써 전압이 V\_GH 로 클램프되어, 플러스 서지를 억제할 수 있습니다. 또한, D1 은 수십 ns 의 펄스를 흡수하여, 가능한 저전압으로 클램프할 필요가 있으므로 쇼트키 배리어 다이오드의 사용을 권장합니다.

③ 마이너스 서지 클램프 다이오드 (D2)

마이너스 측의 서지가 발생하는 경우에는, 게이트 - V\_GL 사이의 다이오드 D2 에 의해 V\_GL 로 클램프됩니다. D2 도 D1 과 같이 쇼트키 배리어 다이오드의 사용을 권장합니다.

④ 밀러 클램프 (MC) 회로 (Q1)

디바이스가 Turn-off 상태에서 밀러 클램프용 MOSFET 를 Turn-on 함으로써 V\_GS 를 0V 에 접속하여 게이트의 전위 상승을 억제합니다 (Figure 40). 밀러 클램프 회로를 구비하기 위해서는 밀러 클램프용 MOSFET 를 구동하기 위한 제어 신호가 필요합니다. 제어 신호는 Turn-off 시 V\_GS 를 모니터링하여 구동 타이밍을 정할 필요가 있으므로, 일반적으로는 게이트 드라이버 IC 에 탑재되어 있는 경우가 많습니다. 본 어플리케이션 노트에서 예로 들은 게이트 드라이버 IC (BM61S41RFV-C)도 밀러 클램프 회로 내장형 IC 입니다.

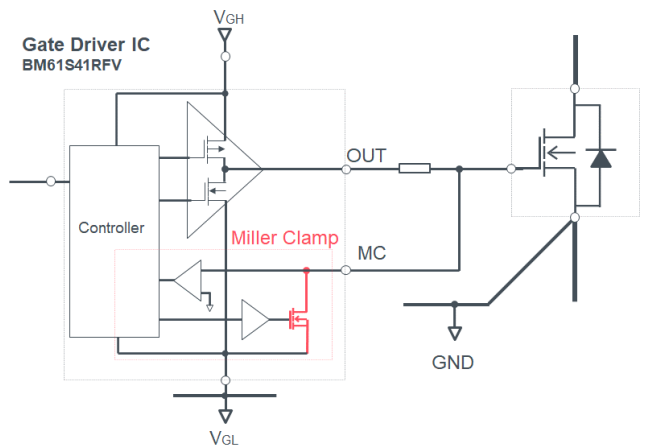


Figure 40. 밀러 클램프 회로 내장형 IC 의 회로 예

⑤ 저전압 검출회로 (UVLO)

게이트 구동 회로의 전원전압 V\_GH 가 충분히 상승되지 않은 상태에서 MOSFET 를 ON 하면 ON 저항이 높아져 발열이나

파괴로 연결되는 경우가 있습니다. 전원전압을 모니터링하여 저전압을 검출하면 게이트를 ON 하지 않는 제어 회로를 탑재한 게이트 드라이버 IC 가 있습니다. 본 어플리케이션 노트에서 예로 들은 게이트 드라이버 IC (BM61S41RFV)도 UVLO 기능이 탑재되어 있습니다.

⑥ 게이트 - 소스 간 저항 (R1)

게이트 전원 OFF 시에 게이트 전위를 고정하기 위해 게이트 - 소스 사이에 저항을 접속합니다.

5. 게이트 구동 회로의 설계 예

5.1 ROHM SiC MOSFET SCT4018KR

게이트 구동 회로의 설계 조건은 하기와 같습니다. 게이트 드라이버 IC 는 밀러 클램프 기능을 탑재한 1ch 절연 타입으로, SiC MOSFET 의 고속 구동에 적합한 ROHM 의 BM61S41RFV-C 를 사용합니다.

게이트 전압은 Turn-on 전압  $V_{GH}$  를 18V, Turn-off 전압  $V_{GL}$  을 0V, 게이트 저항  $R_{EXT}$  를 4.7Ω으로 가정합니다.

<b>Circuit Design</b> <ul style="list-style-type: none"> <li><math>V_{GH}=18V</math></li> <li><math>V_{GL}=0V</math></li> <li><math>C_{EXT}=100pF</math></li> <li><math>f_{sw}=50kHz</math></li> </ul>	<b>Power Device</b> (SiC MOSFET: SCT4018KR) <ul style="list-style-type: none"> <li><math>C_{iss}=4.5nF</math></li> <li><math>R_{INT}=1\Omega</math></li> </ul>	<b>Gate Driver IC</b> (BM61S41RFV-C) <ul style="list-style-type: none"> <li><math>I_{CC}=0.7mA</math></li> <li><math>R_P=0.67\Omega</math> typ.</li> <li><math>R_P=0.30\Omega</math> min.</li> <li><math>R_N=0.45\Omega</math> typ.</li> <li><math>R_N=0.15\Omega</math> min.</li> </ul>
--	---	---

충방전되는 게이트 전압  $V_G$  는 식 (5)를 통해 계산합니다.

$$V_G = V_{GH} + |V_{GL}| = 18 + |0| = 18[V]$$

게이트 구동 범위에서의 Total Gate Charge ( $Q_g$ )는 Figure 41 에서 +18V 의  $Q_g$  가 170nC 임을 알 수 있습니다.

$$Q_g = +Q_g + |-Q_g| = 170n + 0 = 170n [C]$$

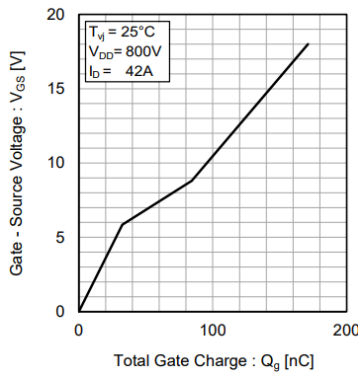


Figure 41. ROHM SiC MOSFET SCT4018KR  $Q_g$  vs.  $V_{GS}$

스위칭 시 용량 성분에서 충전되는 전력  $P_{CHG}$  는 식 (4)를 통해 산출합니다.

$$P_{CHG} = \frac{1}{2} \times (Q_g \times V_G + C_{EXT} \times V_G^2) \times f_{sw}$$

$$= 0.5 \times (170n \times 18 + 100p \times 18^2) \times 50k$$

$$= 77 [mW]$$

Turn-off 시에 용량 성분에서 방전되는 에너지로 인한 소비전력  $P_{DisCHG}$  는 식 (4)를 통해 산출합니다.

$$P_{DisCHG} = P_{CHG} = 77 [mW]$$

게이트에 충전되는 평균 전류  $I_{CHG}$  는 식 (7)을 통해 산출합니다.

$$I_{CHG} = \frac{P_{CHG}}{V_G} = \frac{1}{2} \times (Q_g + C_{EXT} \times V_G) \times f_{sw}$$

$$= 0.5 \times (170n + 100p \times 18) \times 50k$$

$$= 4.3 [mA]$$

디바이스의 게이트에 충전되는 평균 전류  $I_G$  는 식 (8)을 통해 산출합니다.

$$I_G = \frac{1}{2} \times Q_g \times f_{sw} = \frac{1}{2} \times 170n \times 50k = 4.3 [mA]$$

실제로 디바이스의 동작을 확인하고 Figure 36 의 게이트 저항의 요인을 바탕으로 최적의 게이트 저항을 검토합니다.  $V_{DS}$  의 서지 파형을 확인합니다. Figure 42 는 게이트 저항  $R_{EXT}$  와  $V_{DS}$  서지의 특성을 나타낸 것입니다. Figure 42 의 Turn-on 그래프에서  $V_{DS}$  서지는 피드백 측의 서지, Turn-off 그래프는 구동 측의  $V_{DS}$  서지입니다. Figure 43 은 게이트 저항  $R_{EXT}$  와 스위칭 손실의 특성을 나타낸 것입니다.

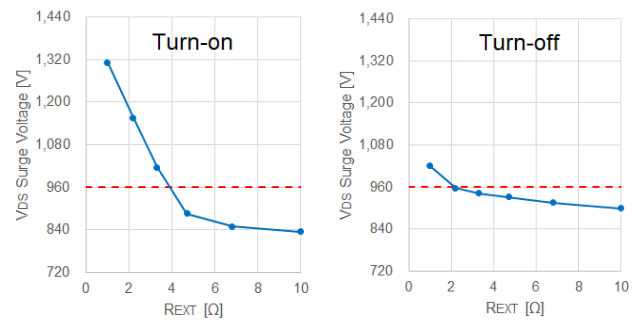


Figure 42.  $R_{EXT}$  vs.  $V_{DS}$  서지 전압

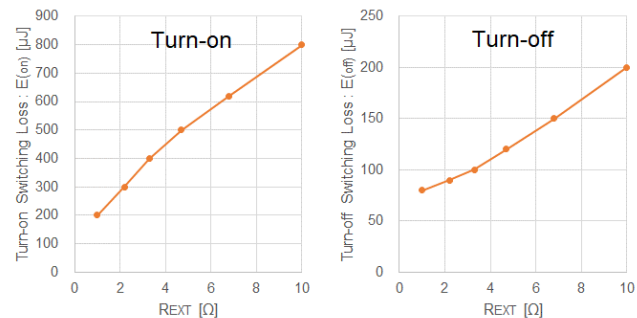


Figure 43.  $R_{EXT}$  vs. 스위칭 손실



절대 최대 정격 1,200V에 대해 디레이팅 80%인 경우 게이트 저항치를 조정하여  $V_{DS}$  서지를 960V 이하로 억제해야 합니다. 게이트 저항이 작을 때 스위칭 손실은 작아지지만  $V_{DS}$  서지를 960V 이하로 억제하기 위해서는 Turn-on 시 약 4Ω 이상, Turn-off 시 약 2Ω 이상의 게이트 저항을 선택해야 합니다.

Turn-off 시의 게이트 저항이 작으므로 Figure 44의 회로도에서는 4.7Ω의 저항을 선택하였습니다.

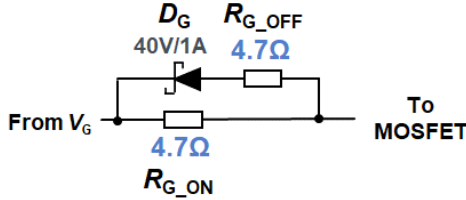


Figure 44. 선택한 게이트 저항

Turn-on으로 용량 성분이 충전될 때 저항에서 발생하는 소비전력  $P_{RES}$ 는 식 (3)을 통해 산출합니다.

$$P_{RES} = I_{CHG\_PEAK}^2 \times (R_P + R_{EXT}) + I_G^2 \times R_{INT}$$

$$= (4.3m)^2 \times (0.67 + 4.7) + (4.3m)^2 \times 1$$

$$= 0.117 [mW]$$

게이트 드라이버 IC의 소비전력은 식 (8)을 통해 산출합니다.

$$P_{IC} = V_G \times I_{CC}$$

$$= 18 \times 0.7m$$

$$= 12.6 [mW]$$

게이트 구동 회로의 소비전력  $P_{GDR}$ 은 식 (2)를 통해 산출합니다.

$$P_{GDR} = P_{RES} + P_{DisCHG} + P_{IC}$$

$$= 0.117m + 77m + 12.6m$$

$$= 90 [mW]$$

게이트 구동 회로의 피크 전류  $I_{CHG\_PEAK}$ 는 식 (10)을 통해 계산합니다. 게이트 드라이버 IC의 데이터시트에서 게이트 드라이버 IC의 충전 측 트랜지스터의 출력 저항  $R_P$ 의 최소치는 0.3Ω, 방전 측 트랜지스터의 출력 저항  $R_N$ 의 최소치는 0.15Ω이므로, 최대 피크 전류는 방전 시의 값으로 계산합니다.

$$I_{CHG\_PEAK} = \frac{V_G}{R_P + R_{G\_EXT} + R_{G\_INT}}$$

$$= \frac{18}{0.15 + \frac{4.7}{2} + 1} = 5.14 [A]$$

방전 시간  $t_{DisCHG}$ 는 시정수의 식을 통해 계산합니다.

$$t_{DisCHG} = \frac{Q_g + C_{EXT} \times V_G}{I_{CHG\_PEAK}} = \frac{170n + 100p \times 18}{5.14} = 33.4 [ns]$$

Figure 45와 같이 시정수를 지닌 구형파를 펄스 환산하면, 피크 전류 5.14A, 펄스 시간 ( $t/2$ ) 16.2ns로 계산합니다.

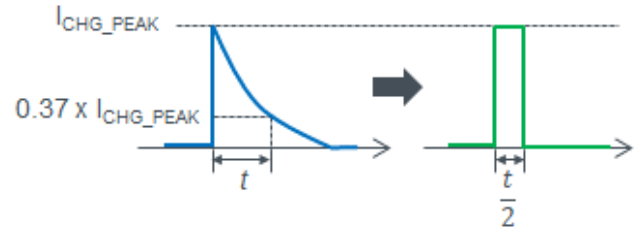


Figure 45. 시정수를 지닌 구형파의 펄스 환산

$$Duty = t \times f_{SW} \times 2 = 33.4n \times 50k \times 2 = 0.0033$$

Figure 46에서 저항기의 연속 펄스 한계 전력은 약 13W임을 알 수 있습니다.

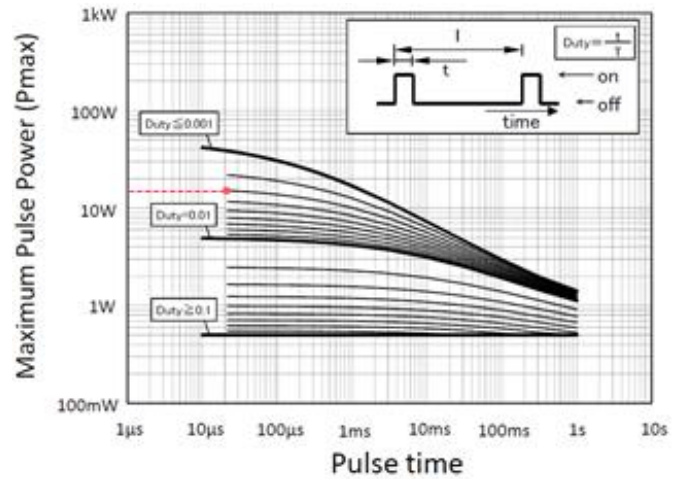


Figure 46. 연속 펄스 한계 전력

저항기의 펄스 정격전압은 하기의 식으로 계산합니다.

$$V_{R\_MAX} = \sqrt{P_{max} \times R} = \sqrt{13 \times 4.7} = 7.81 [V]$$

게이트 저항에 발생하는 피크 전압  $V_{R\_PEAK}$ 는 하기 식과 같아집니다.

$$V_{R\_PEAK} = \frac{I_{CHG\_PEAK}}{2} \times R = \frac{5.14}{2} \times 4.7 = 12.09 [V]$$

펄스 정격전압  $V_{R\_MAX}=7.81V$ 를 초과하므로, 게이트 저항을 4.7Ω의 2직렬 2병렬로 합니다.  $V_{R\_MAX}$ 와  $V_{R\_PEAK}$ 는 하기의 식으로 계산합니다.

$$V_{R\_PEAK} = \frac{I_{CHG\_PEAK}}{4} \times R = \frac{5.14}{4} \times 4.7 = 6.04 [V]$$

위 식의 계산으로, 펄스 정격전압  $V_{R\_MAX}=7.81V$ 를 밑도는 결과를 얻었습니다.

게이트 구동 회로의 소비전력은 90mW이므로, 게이트 구동 회로의 전원은 90mW 이상의 정격전력으로 최대 5.14A / 33ns

폭의 급격한 부하 변동에 영향을 주지 않도록 전원을 설계해야 합니다.

게이트 드라이버 IC 의 소비전력  $P_{DRV}$  는 Duty 를 50%로 가정하면 식 (11)에서 하기의 값을 얻을 수 있습니다.

$$P_{DRV} = I_{CHG}^2 \times R_P \times Duty + I_{CHG}^2 \times R_N \times (1 - Duty) + I_{CC} \times V_G$$

$$= (4.3m)^2 \times 0.67 \times 0.5 + (4.3m)^2 \times 0.45 \times (1 - 0.5) + 0.7m \times 18$$

$$= 12 [mW]$$

패키지 파워  $P_d$  는 열 저항  $180^\circ C/W$  에서  $P_d=694mW$  이므로, 게이트 드라이버 IC 의 발열은 문제가 없음을 확인할 수 있습니다.

게이트 저항  $R_{EXT}$  의 소비전력  $P_{R\_EXT}$  는 하기의 식과 같습니다.

$$P_{R\_EXT} = I_{CHG}^2 \times R_{EXT} = (8.6m)^2 \times 4.7 = 0.325 [mW]$$

ROHM 의 서지 보호 저항 ESR10 을 선택하는 경우, 정격전력은 250mW 로, 평균전력은 문제가 없습니다. 단, 펄스 전력으로 인해 실제로는 순간적인 발열이 축적되므로 열 측정 평가를 실시하여 판단해야 합니다.

Figure 44 의 Turn-off 용 다이오드  $D_G$  는 40V / 1A 제품을 선정하였습니다.

Figure 47 은 설계 예에서 검토한 ROHM 의 SiC MOSFET SCT4018KR 실장 시의 게이트 구동 회로도 예입니다.

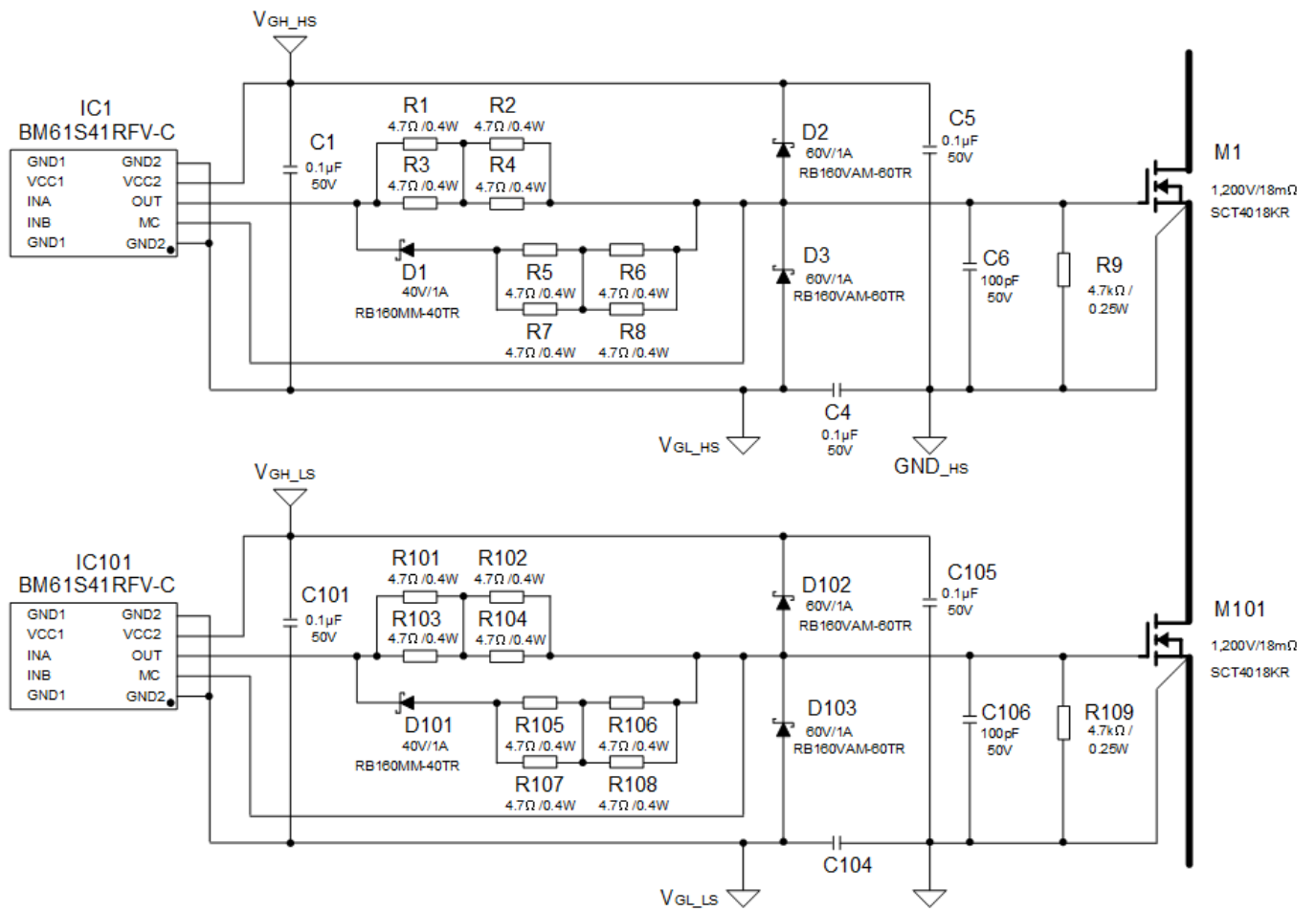


Figure 47. SCT4018KR 게이트 회로도 예

## 6. 정리

SiC MOSFET 로의 대체 사용 등에 따라 스위칭이 고속화되어 드레인 - 소스 전압의 서지나 Self Turn-on 등의 문제가 발생할 리스크가 높아지고 있습니다. 게이트 구동 회로 설계를 충분히 검토함으로써 문제를 회피하면, SiC MOSFET 의 능력을 최대화시킬 수 있습니다.

게이트 구동 회로 설계 시에는 본 어플리케이션 노트에서 소개한 게이트 구동 회로의 디자인 가이드라인 및 보호회로 설계 예를 참조하여 주십시오.

### 참고 자료

\*1 「브릿지 구성에서의 게이트 - 소스 전압 동작」

어플리케이션 노트 (No. 60AN134J Rev.002)

로옴 주식회사, 2020 년 4 월

\*2 「게이트 - 소스 전압의 서지 억제 방법」

어플리케이션 노트 (No. 62AN009J Rev.002)

로옴 주식회사, 2020 년 4 월

### 노 트

- 1) 본 자료의 기재 내용은 로옴 그룹 (이하, 「로옴」) 제품 소개를 목적으로 합니다. 로옴 제품 사용 시에는, 별도로 최신 데이터시트 또는 사양서를 반드시 확인하여 주십시오.
- 2) 로옴 제품은 일반적인 전자기기 (AV 기기, OA 기기, 통신기기, 가전제품, 오락기기 등) 또는 데이터시트에 명시되어 있는 용도로 사용하는 것을 의도하여 설계 · 제조되어 있습니다. 따라서, 매우 고도의 신뢰성이 요구되고, 고장 및 오동작이 인명, 신체에 대한 위험 또는 손해, 또는 기타 중대한 손해의 발생으로 이어지는 기기 또는 장치 (의료기기, 수송기기, 교통기기, 항공우주기기, 원자력 제어 장치, 연료 제어, 자동차 액세서리를 포함한 자동차기기, 각종 안전 장치 등) (이하, 「특정 용도」)에 로옴 제품의 사용을 검토하는 경우, 사전에 로옴 영업으로 상담하여 주십시오. 로옴의 문서에 의한 사전 승낙 없이 특정 용도에 로옴 제품을 사용함에 따라 고객 또는 제3자에게 발생한 손해 등에 대해 로옴은 일절 책임을 지지 않습니다.
- 3) 반도체를 포함하는 전자부품은 일정한 확률로 오동작이나 고장이 발생하는 경우가 있습니다. 만일의 경우 오동작이나 고장이 발생하더라도, 인명, 신체, 재산에 대한 위험 또는 손해가 발생하지 않도록 고객의 책임 하에 Fail-safe 설계 등 안전 대책을 실시하여 주십시오.
- 4) 본 자료에 기재된 응용 회로 예나 정수 등의 정보는, 로옴 제품의 표준적인 동작이나 사용 방법을 설명하기 위한 것으로, 실제로 사용하는 기기에서의 동작을 명시적으로나 묵시적으로 보증하는 것은 아닙니다. 따라서, 고객의 기기 설계에 있어서, 회로나 정수 및 관련 정보를 사용하는 경우에는 외부 제반 조건을 고려하여 고객의 판단과 책임하에 실시하여 주십시오. 이러한 정보의 사용으로 기인하여 고객 또는 제3자에게 발생한 손해에 대해 로옴은 일절 책임을 지지 않습니다.
- 5) 로옴 제품 및 본 자료에 기재된 기술을 수출 또는 국외에 제공하는 경우에는, 「외국 외환 및 외국 무역법」, 「미국 수출 관리 규정」 등 적용되는 수출 관련 법령을 준수하여 필요한 절차에 따라 실시하여 주십시오.
- 6) 본 자료에 기재된 응용 회로 예 등 기술 정보 및 관련 데이터는 어디까지나 일례를 나타낸 것으로, 이에 관련된 제3자의 지적재산권 및 기타 권리에 대해 권리 침해가 없음을 보증하는 것은 아닙니다. 또한, 로옴은 본 자료에 기재된 정보에 대해 로옴 또는 제3자가 소유 또는 관리하고 있는 지적재산권 및 기타 권리의 실시, 사용 또는 이용을 명시적이나 묵시적으로 고객에게 허락하는 것은 아닙니다.
- 7) 본 자료의 전부 또는 일부를 로옴의 문서에 의한 사전 승낙 없이 전제 또는 복사하는 행위는 금지합니다.
- 8) 본 자료에 기재된 내용은 본 자료 발행 시점의 내용이며, 예고 없이 변경되는 경우가 있습니다. 로옴 제품의 구입 및 사용 시에는 사전에 로옴 영업에 최신 정보를 확인하여 주십시오.
- 9) 로옴은 본 자료에 기재된 정보에 오류가 없음을 보증하지 않습니다. 만일 본 자료에 기재된 정보의 오류로 인해 고객 또는 제3자에게 손해가 발생한 경우, 로옴은 일절 책임을 지지 않습니다.



Thank you for your accessing to ROHM product informations.  
More detail product informations and catalogs are available, please contact us.

## ROHM Customer Support System

<https://www.rohm.co.kr/contactus>