



お客様各位

資料中の「ラピステクノロジー」等名称の ローム株式会社への変更

2024 年4 月1 日をもって、ローム株式会社は、100%子会社である
ラピステクノロジー株式会社を吸収合併しました。従いまして、本資料中にあります
「ラピステクノロジー株式会社」、「ラピステクノ」、「ラピス」といった表記に関しましては、
全て「ローム株式会社」に読み替えて適用するものとさせていただきます。
なお、会社名、会社商標、ロゴ等以外の製品に関する内容については、変更はありません。
以上、ご理解の程よろしくお願いいたします。

2024 年4 月1 日
ローム株式会社



Dear customer

ROHM Co., Ltd. ("ROHM"), on the 1st day of April, 2024,
has absorbed into merger with 100%-owned subsidiary of LAPIS Technology Co., Ltd.

Therefore, all references to "LAPIS Technology Co., Ltd.", "LAPIS Technology"
and/or "LAPIS" in this document shall be replaced with "ROHM Co., Ltd."

Furthermore, there are no changes to the documents relating to our products other than
the company name, the company trademark, logo, etc.

Thank you for your understanding.

ROHM Co., Ltd.
April 1, 2024

お客様各位

資料中の「ラピスセミコンダクタ」等名称の ラピステクノロジー株式会社への変更

2020 年 10 月 1 日をもって、ラピスセミコンダクタ株式会社の LSI 事業部門は、ラピステクノロジー株式会社へ分割承継されました。従いまして、本資料中にあります「ラピスセミコンダクタ株式会社」、「ラピスセミ」、「ラピス」といった表記に関しましては、全て「ラピステクノロジー株式会社」に読み替えて適用するものとさせていただきます。なお、会社名、会社商標、ロゴ等以外の製品に関する内容については、変更はありません。以上、ご理解の程よろしくお願いいたします。

2020年10月1日
ラピステクノロジー株式会社

Dear customer

LAPIS Semiconductor Co., Ltd. ("LAPIS Semiconductor"), on the 1st day of October, 2020, implemented the incorporation-type company split (shinsetsu-bunkatsu) in which LAPIS established a new company, LAPIS Technology Co., Ltd. ("LAPIS Technology") and LAPIS Technology succeeded LAPIS Semiconductor's LSI business.

Therefore, all references to "LAPIS Semiconductor Co., Ltd.", "LAPIS Semiconductor" and/or "LAPIS" in this document shall be replaced with "LAPIS Technology Co., Ltd."

Furthermore, there are no changes to the documents relating to our products other than the company name, the company trademark, logo, etc.

Thank you for your understanding.

LAPIS Technology Co., Ltd.

October 1, 2020

パッケージ・実装関連図面 Package Mounting Related Documents

製品名/Product name: ML9473TBZ0AGL

本仕様は上記の商品についての仕様です、ラピスでは同等商品で細部の仕様に違いのある複数の商品が存在する場合があります、本仕様に基づきご発注、サンプルご要求等される場合は上記商品名を末尾まで全てご指定ください。This spec sheet is for product above name, LAPIS have more than 1 products name in case there are multi products which have different spec in detail. Please order by full name above, when you send purchase order or sample order.

構成/ Composition

本書は、下記の通りの構成になっています。/This document is composed of the following.

図面の名称 Document Name
外形寸法図/ Outline and Dimension
半田付け実装方法/ Recommended Reflow Conditions
端子存在範囲図/ Mounting area for package lead soldering to PC boards
出荷包装仕様書/ Shipment Package Specification
捺印レイアウト図/ Marking Layout

Copyright 2017 by LAPIS Semiconductor Co., Ltd. All rights reserved

ラピスセミコンダクタ株式会社/LAPIS Semiconductor Co., Ltd.

ご注意

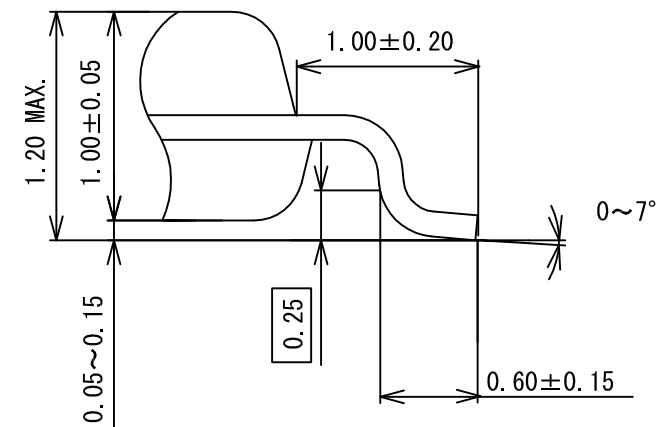
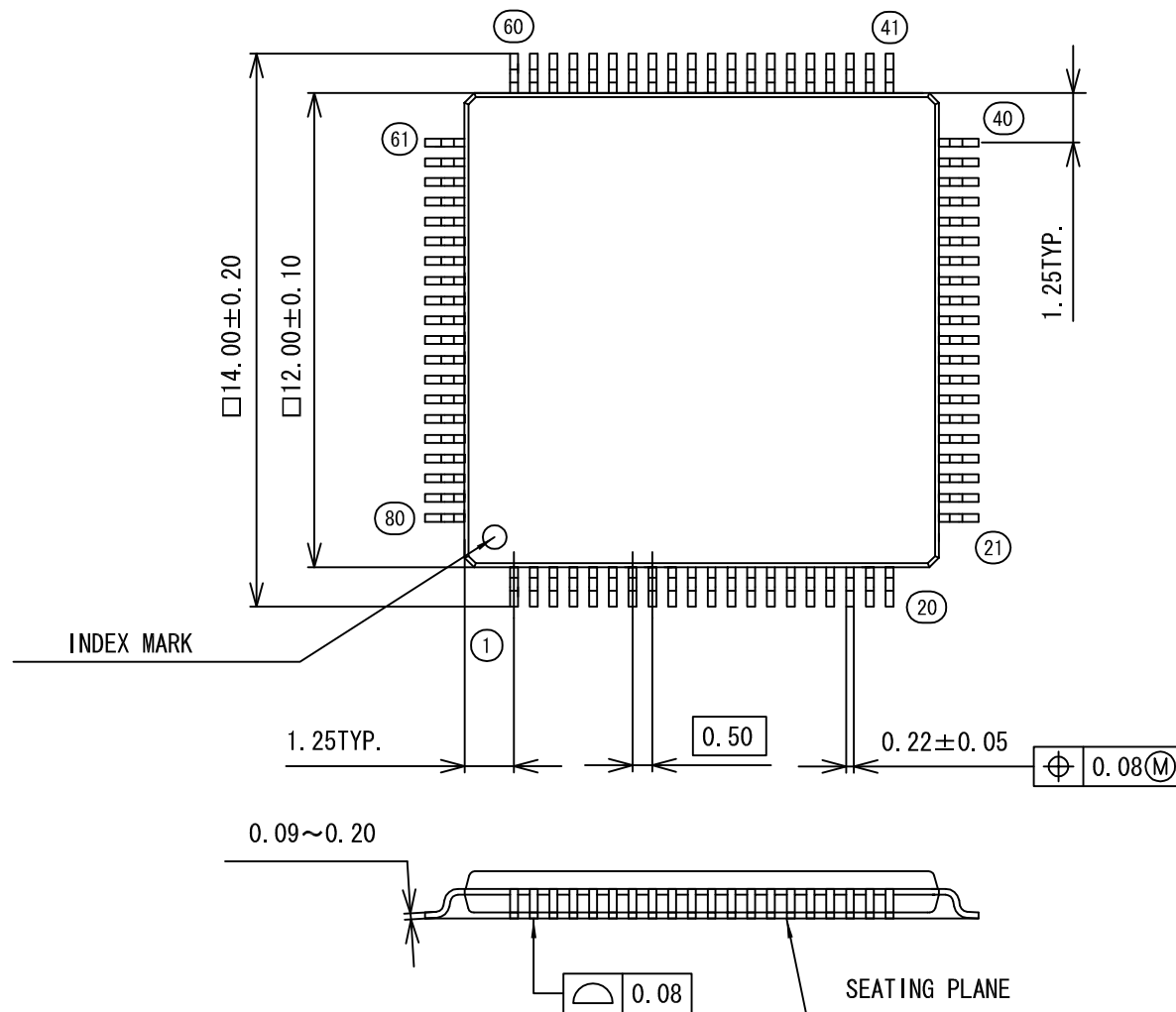
- 1) 本資料の記載内容は改良などのため予告なく変更することがあります。
- 2) 本資料は製品のご紹介資料です。ご使用に際しては、別途最新の仕様書を必ずご請求のうえ、ご確認ください。
- 3) ラピスセミコンダクタは常に品質・信頼性の向上に取り組んでおりますが、半導体製品は種々の要因で故障・誤作動する可能性があります。万が一、本製品が故障・誤作動した場合であっても、その影響により人身事故、火災損害等が起らないようご使用機器でのディレーティング、冗長設計、延焼防止、バックアップ、フェイルセーフ等の安全確保をお願いします。定格を超えたご使用や使用上の注意書が守られていない場合、いかなる責任もラピスセミコンダクタは負うものではありません。
- 4) 本資料に記載されております応用回路例やその定数などの情報につきましては、本製品の標準的な動作や使い方を説明す

- るものです。したがって、量産設計をされる場合には、外部諸条件を考慮していただきますようお願いいたします。
- 5) 本資料に記載されております技術情報は、本製品の代表的動作および応用回路例などを示したものであり、それをもって、当該技術情報に関するラピスセミコンダクタまたは第三者の知的財産権その他の権利を許諾するものではありません。したがって、上記技術情報の使用に起因して第三者の権利にかかわる紛争が発生した場合、ラピスセミコンダクタはその責任を負うものではありません。
 - 6) 本製品は、一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器など）および本資料に明示した用途への使用を意図しています。
 - 7) 本資料に掲載されております製品は、耐放射線設計はなされていません。
 - 8) 本製品を下記のような特に高い信頼性が要求される機器等に使用される際には、ラピスセミコンダクタへ必ずご連絡の上、承諾を得てください。・輸送機器（車載、船舶、鉄道など）、幹線用通信機器、交通信号機器、防災・防犯装置、安全確保のための装置、医療機器、サーバー、太陽電池、送電システム
 - 9) 本製品を極めて高い信頼性を要求される下記のような機器等には、使用しないでください。・航空宇宙機器、原子力制御機器、海底中継機器
 - 10) 本資料の記載に従わないために生じたいかなる事故、損害もラピスセミコンダクタはその責任を負うものではありません。
 - 11) 本資料に記載されております情報は、正確を期すため慎重に作成したものです。万が一、当該情報の誤り・誤植に起因する損害がお客様に生じた場合においても、ラピスセミコンダクタはその責任を負うものではありません。
 - 12) 本製品のご使用に際しては、RoHS 指令など適用される環境関連法令を遵守の上ご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、ラピスセミコンダクタは一切の責任を負いません。本製品の RoHS 適合性などの詳細につきましては、セールス・オフィスまでお問合せください。
 - 13) 本製品および本資料に記載の技術を輸出又は国外へ提供する際には、「外国為替及び外国貿易法」、「米国輸出管理規則」など適用される輸出関連法令を遵守し、それらの定めにしたがって必要な手続を行ってください。
 - 13) 本資料の一部または全部をラピスセミコンダクタの許可なく、転載・複写することを堅くお断りします。

Notes

- 1) The information contained herein is subject to change without notice.
- 2) This is product introduction sheet, before you use our products, please contact our sales representative and verify the latest specifications
- 3) Although LAPIS Semiconductor is continuously working to improve product reliability and quality, semiconductors can break down and malfunction due to various factors. Therefore, in order to prevent personal injury or fire arising from failure, please take safety measures such as complying with the derating characteristics, implementing redundant and fire prevention designs, and utilizing backups and fail-safe procedures. LAPIS Semiconductor shall have no responsibility for any damages arising out of the use of our Products beyond the rating specified by LAPIS Semiconductor.
- 4) Examples of application circuits, circuit constants and any other information contained herein are provided only to illustrate the standard usage and operations of the Products. The peripheral conditions must be taken into account when designing circuits for mass production.
- 5) The technical information specified herein is intended only to show the typical functions of the Products and examples of application circuits for the Products. No license, expressly or implied, is granted hereby under any intellectual property rights or other rights of LAPIS Semiconductor or any third party with respect to the information contained in this document; therefore LAPIS Semiconductor shall have no responsibility whatsoever for any dispute, concerning such rights owned by third parties, arising out of the use of such technical information.
- 6) The Products are intended for use in general electronic equipment (i.e. AV/OA devices, communication, consumer systems, gaming/entertainment sets) as well as the applications indicated in this document.
- 7) The Products specified in this document are not designed to be radiation tolerant.
- 8) For use of our Products in applications requiring a high degree of reliability (as exemplified below), please contact and consult with a LAPIS Semiconductor representative: transportation equipment (i.e. cars, ships, trains), primary communication equipment, traffic lights, fire/crime prevention, safety equipment, medical systems, servers, solar cells, and power transmission systems.
- 9) Do not use our Products in applications requiring extremely high reliability, such as aerospace equipment, nuclear power control systems, and submarine repeaters.
- 10) LAPIS Semiconductor shall have no responsibility for any damages or injury arising from non-compliance with the recommended usage conditions and specifications contained herein.
- 11) LAPIS Semiconductor has used reasonable care to ensure the accuracy of the information contained in this document. However, LAPIS Semiconductor does not warrant that such information is error-free and LAPIS Semiconductor shall have no responsibility for any damages arising from any inaccuracy or misprint of such information.
- 12) Please use the Products in accordance with any applicable environmental laws and regulations, such as the RoHS Directive. For more details, including RoHS compatibility, please contact a ROHM sales office. LAPIS Semiconductor shall have no responsibility for any damages or losses resulting non-compliance with any applicable laws or regulations.
- 13) When providing our Products and technologies contained in this document to other countries, you must abide by the procedures and provisions stipulated in all applicable export laws and regulations, including without limitation the US Export Administration Regulations and the Foreign Exchange and Foreign Trade Act.
- 14) This document, in part or in whole, may not be reprinted or reproduced without prior consent of LAPIS Semiconductor.

Copyright 2017 LAPIS Semiconductor Co., Ltd. All rights reserved



注記

1. リード幅にはダムパーカット残りを含まない。
2. パッケージ幅にはモールド樹脂バリ及びサポートカット残りを含まない。
又モールドの上下のズレは含まない。
3. SEATING PLANEとは、パッケージを取り付ける面に対して、
パッケージが接触し合う面である。

NOTES:

1. LEAD WIDTH DOES NOT INCLUDE TRIM OFFSET.
2. PACKAGE WIDTH AND LENGTH DO NOT INCLUDE MOLD PROTRUSION, DIEPAD SUPPORT PROTRUSION AND CAVITY OFFSET BETWEEN TOP AND BOTTOM CAVITY.
3. THE SEATING PLANE IS THE SURFACE WHICH THE PACKAGE IS MOUNTED ON AND GETS IN CONTACT WITH.

LAPIS Semiconductor Co., Ltd.

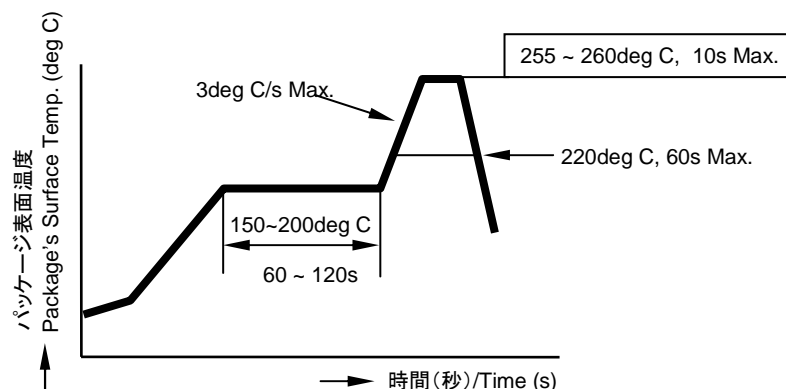
PACKAGE CODE	P-TQFP80-1212-0.50-UK6		
PACKAGE MATERIAL	EPOXY RESIN	UNIT	mm
LEAD FLAME MATERIAL	Cu ALLOY	DWG No.	QSL-68862
LEAD FINISH	Sn 100%	REVISION	2
SOLDER THICKNESS	MORE THAN 5 μ m	1st ISSUE	Sep/06/2013
PACKAGE MASS (g)	0.41g	REVISED	Jul/30/2014

ボード実装(半田付け)に関して Board Mounting (soldering)

本製品は下記の内容の範囲内でボード実装(半田付け)をお願いしております。
Products are permitted to following contents for board mounting (soldering).

1. 本製品の出荷形態は防湿梱包です。(シリカゲル、吸湿インジケータ入り、アルミバッグ)
Products are shipped by moisture-proof packing. (dry silica gel, indicator card and aluminum bag)
2. 防湿梱包品の保管条件は、未開封の状態において、温度40℃以下、湿度85%以内とします。
保管期限として、防湿バッグのラベルに記載しておりますドライパック日より5年間、もしくは納入日から1年間を目安としてご使用下さい。
ただし、ドライパック日、納入日に関わらず、ドライパックを開封し、包装内の吸湿インジケータの30%部分が青色であればリフロー可能です。
Unopened dry pack products must be stored within 40 deg C and 85% or less humidity.
Unopened dry pack products should be used less than 5 years from packing date or 1 year from delivery date.
If 30% of the indicator card is colored blue when the dry pack is unpacked, the reflow soldering is possible regardless of packing date and deliver date.
3. 防湿梱包開封後の保管条件は、温度5～30℃、湿度は一日平均で30～60%以内としてください。但し、瞬時に値が超えても問題ありません。
防湿梱包を開封してから、ボード実装するまでの保管期限は 72h です。
Opened dry pack products must be stored at 5 to 30 deg C and 30 to 60% humidity on a daily average.
Instantaneously exceeding these values does not affect the products.
Opened dry pack products must be mounted within 72h.
4. ボード実装の回数は、下記遠赤外線リフロー(IR)の温度プロファイルの最大温度の範囲内において、2回以内として下さい。
尚、はんだ濡れ性を確保するために、リフロー時のリード表面温度は235℃以上に設定してください。
Boards must be mounted within twice and within maximum temperature of temperature profile for the far infrared reflow (IR) as following.
In addition, set lead surface temperature is 235 deg C and more during reflow to ensure wettability.
5. 防湿包装開封後の保管期限を越えたものの処置について
耐熱トレイ出荷品は下記ベーク条件でベークを実施してください。
マガジン(チューブ)、テープ&リール出荷品は、その包装容器のままではベークできません。
金属製マガジンまたは、耐熱トレイに詰め替えてベークしてください。
○ベーク条件: 125℃±5℃、24h ○ベーク可能回数: 5回まで
How to treat Overtimed Products
Products packed with heat-resistant tray must be baked as following baking condition.
Products packed with a magazine and tape and reel cannot be baked in that packaging format.
Products must be baked after being put in a metal magazine tube or a heat-resistant tray.
*The baking conditions: 125deg C, ±5 deg C and 24hours. *Baking can be performed a maximum of 5 times.
6. 手付けは、以下の条件でお願いします。
リード部の温度260℃×10s以内、又は380℃×5s以内。(尚、パッケージの表面温度は150℃以内として下さい。)
Manual Soldering Conditions
Lead temperature: 260 deg C, 10s or 380 deg C, 5s max. (Package surface temperature: 150 deg C max.)

図 : 遠赤外線リフロー温度プロファイル
Fig : Far Infrared Reflow Temperature profile



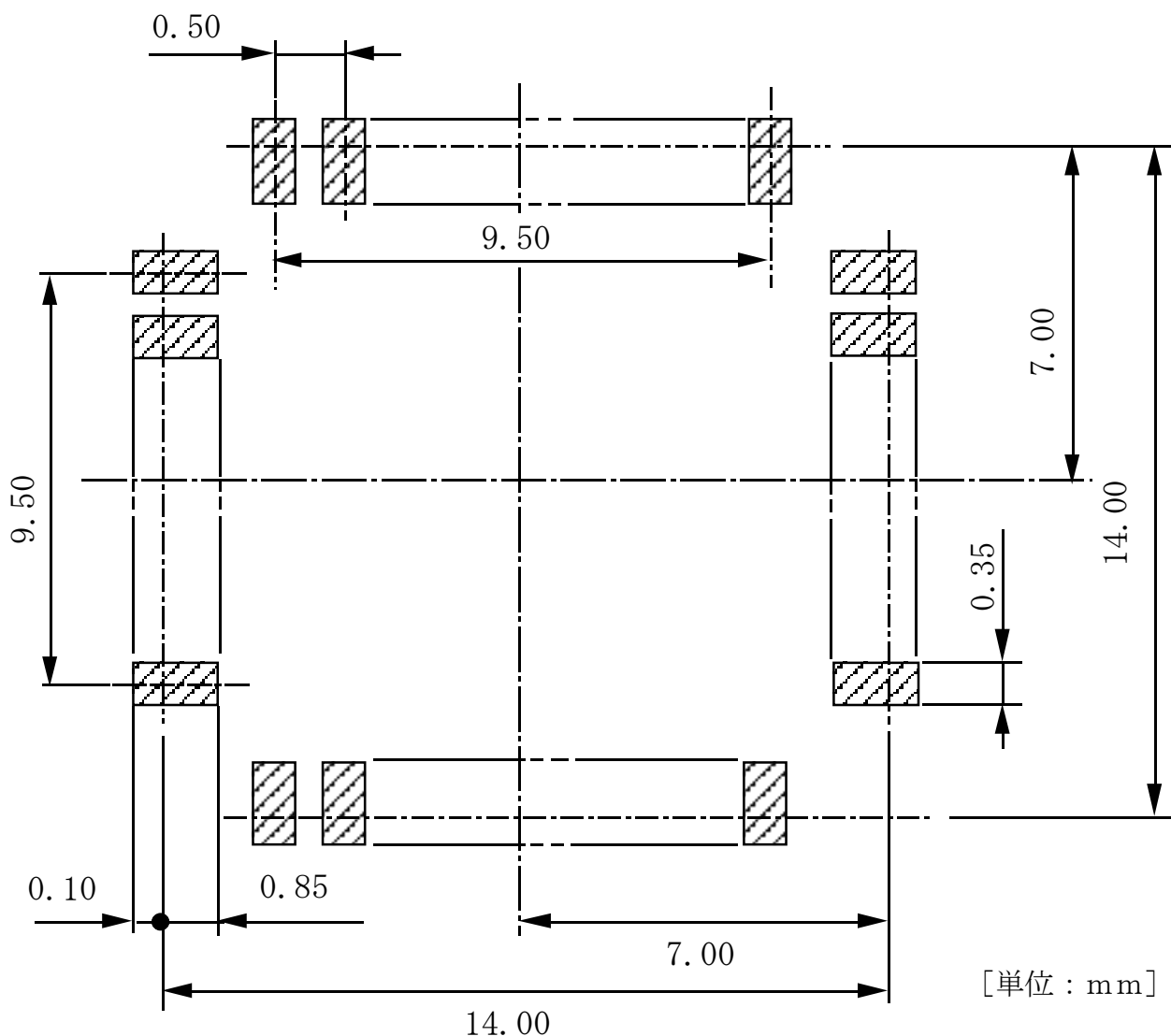
4th. 2011/10/03
5th. 2014/07/01

ラピスセミコンダクタ株式会社 LAPIS Semiconductor Co., Ltd.

QSL-92354

半田付け部端子存在範囲図

Mounting area for package lead soldering to PC boards



実装基板のフットパターンの設計の際には、実装の容易さ、接続の信頼性、配線の引き回し、半田ブリッジ発生のないことなどを十分考慮してください。

フットパターンの最適な設計は基板材質、使用する半田ペースト種類、厚み、半田付け方法などによって変わってきます。従って、本パッケージの端子の存在し得る範囲を「半田付け部端子存在範囲図」として示しますので、フットパターン設計の参考資料としてください。

When laying out PC boards, it is important to design the foot pattern so as to give consideration to ease of mounting, bonding, positioning of parts, reliability, wiring, and elimination of solder bridges.

The optimum design for the foot pattern varies with the materials of the substrate, the sort and thickness of used soldering paste, and the way of soldering. Therefore when laying out the foot pattern on the PC boards, refer to this figure which means the mounting area that the package leads are allowable for soldering to PC boards.

出 荷 包 装 仕 様 書
SHIPMENT PACKAGE SPECIFICATION

トレイ防湿包装仕様
TRAY/MOISTURE PROOF PACK

適用パッケージ : P-TQFP80-1212-0.50-UK6
Applicable IC Packages

Rev.	Date	Modification	Approved	Checked	Created
1	2013.09.19	First release	Fukumura	—	Shibauchi
2	2015.08.17	<p>The change of the Thomson label spec. Fig1.製品ラベル Product label</p> <p>③トムソンロット No. Thomson LotNo. ⇒③共通ロット No. Common LotNo.</p> <p>注意事項 Precautions</p>	Yoshida	Shibauchi	Nakatake
3	2016.12.07	<p>・ Delete ODP label</p> <p>・ 注意事項 Precautions</p> <p>・ Unify the writing of Tray</p>	Yoshida	Shibauchi	Nakatake

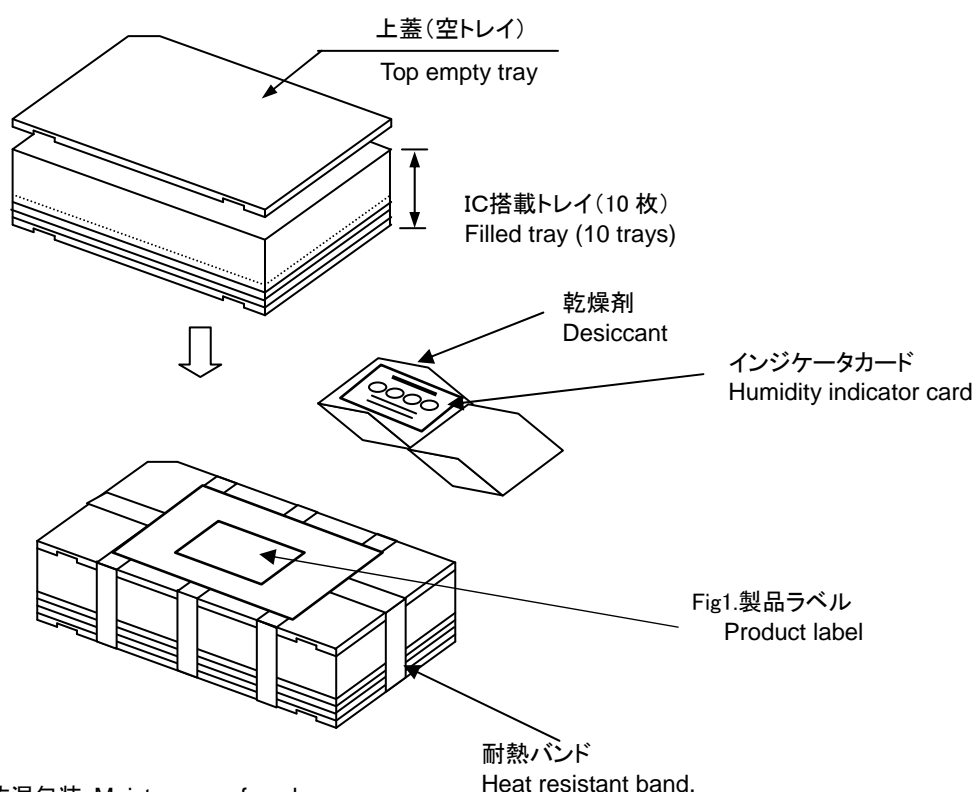
1. IC の最大包装数量 Number of ICs to be stored in tray.

形 態	Items	数 量 Quantity
トレイの IC 収納数量	ICs/Tray	119
トレイの結束数	Trays to be bundled	10
内箱の IC 収納数量	ICs/Inner box	1,190
内箱のロット混載数(Max)	Mix Lots/ Inner box	3 Lots
外箱の IC 収納数量 (Max)	ICs/Outer box(Max)	4,760

2. 包装 Packing

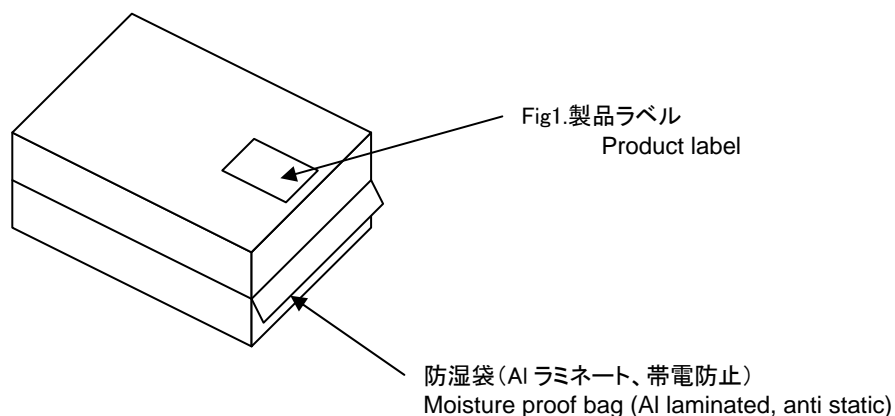
2.1 トレイの結束 Bundling of the trays.

トレイは方向を揃えて結束します。上蓋用空トレイ 1 枚 + IC 搭載トレイ 10 枚を一単位として結束します。
Trays are bundled in the same direction. A bundle of trays consists of 1 top empty tray + 10 trays.



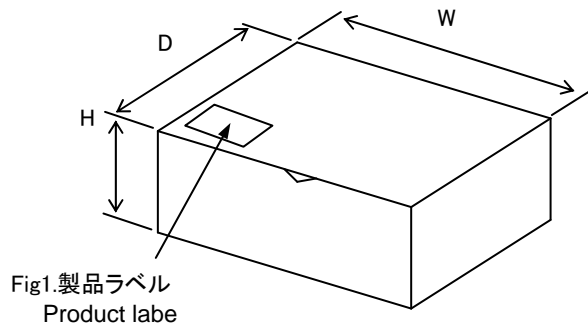
2.2 防湿包装 Moisture proof package.

乾燥剤、インジケータカードとともに防湿袋に収納します。
A bundle of trays with ICs should be stored in a moisture proof bag together with a desiccant and indicator card.



2.3 内箱包装 Stores the inner box.

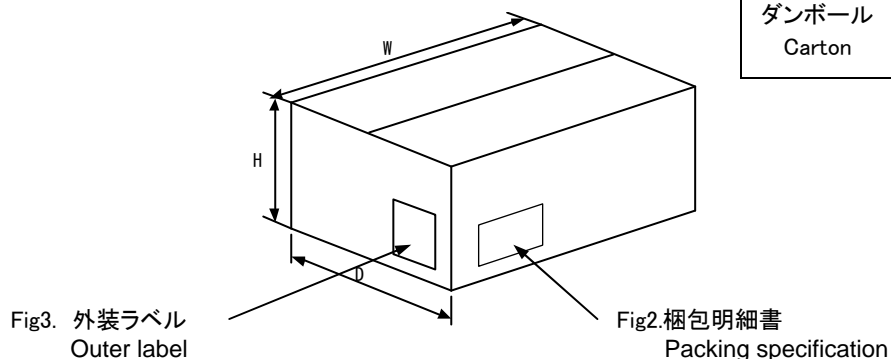
防湿包装したトレイを内箱に収納します。
Store the moisture proof packaged tray in the inner box.



材質 Material	外形寸法 Dimension W x D x H (mm)
ダンボール Carton	387 x 191 x 130

2.4 外箱包装 Stores the Outer box.

内箱を外箱で包装します。
Store the inner box in the Outer box.




材質 Material	外形寸法 Dimension W x D x H (mm)
ダンボール Carton	405 x 399 x 283 (内箱 4 箱用) (for 4 inner boxes)

※ 外箱のサイズにより、ラベルの位置が変わることがあります。
With the size of the outer box, the position of the label sometimes changes.

3. ラベル Label


Fig1. 製品ラベル Product label

① XXXXXXXXXXXXXXXXXXXX		 FOR LAPIS Semiconductor ONLY ⑧ Pb Free
② XXXX pcs	③ XXXXXXXXXXXX	
④ XXXXXXXXXXXXXXXXXXXX		
⑤ XX-XX-20XX	⑥ XXX	
⑦ 1234567 : xxx pcs 1234568 : xxx pcs 1234569 : xxx pcs		⑨
ASSEMBLED IN _____ LAPIS Semiconductor Co., Ltd.		

- ①社外品名 Product No
- ②数量 Quantity
- ③共通ロット No. Common LotNo.
- ④社内品名 Internal Product No
- ⑤パッキング日 Date of pack
- ⑥開封後保管期限 Usage period after opening
- ⑦ロット No.(数量) Lot number(Quantity)
- ⑧鉛フリー表示 Pb Free
- ⑨原産国 Country of origin

※⑦ロット混載の場合は、ロット毎にロット No.と数量を表記します。
In case of mix lot, it writes lot No. and quantity every lot.

Fig2. 梱包明細書 Packing specification


年 月 日 【 / / 個口 】 XXXX	XX-XX	ROHM
NNNNNNNNNNNNNNNNNNNNN NNNNNNNNNNNNNNNNNNNNN NNNNNNNNNNNNNNNNNNNNN XXXXX-XX XXXXXXXXXXXXXXXX 御中	 区分:B NNNNNNNNNN 便名: XXXX XXXXXXX XXXXXX ローム・ロジステック株式会社	<標準> XXXX XXXXXXX XXXXXX
梱包明細書 御注文No. XXXXXXXXXXXXXXXXXXXX 御得意先形名 XXXXXXXXXXXXXXXXXXXX	受注管理No. ZZZZZZZ-001-00 ローム形名 XXXXXXXXXXXXXXXXXXXX	SEQ= 1
数量 _____ pcs (_____ 箱)		
梱包数	梱包中	梱包目

※輸送経路により梱包明細書を貼らない場合があります。
"Packing specification-label" attaching depends on which the transportation root.

Fig3. 外装ラベル Outer label

国内出荷用ラベル

The label for the domestic forwarding.

発注者 (CUST)	受注者 (VENDOR)
受渡場所名 (DELIVERY POINT)	受注者用備考 (VDR'S REMARKS)
納品キー番号 (TRANS. NO.)	
品名コード (PART NO.)	
品名 (PART NAME)	
入数、納入数量 (Q'TY, TOTAL Q'TY)	単位 (UNIT)
発注者用備考 (CUSTOMER'S REMARKS)	包装個数 (PACKAGE COUNT)
(3N)3  (3N)4  (3N)5 	
IF1A J D1 ラピスセミコンダクタ株式会社	
BOX ID	
SHIP ORDER	
OF	
P/N	

国外出荷用ラベル

The label for the overseas forwarding.

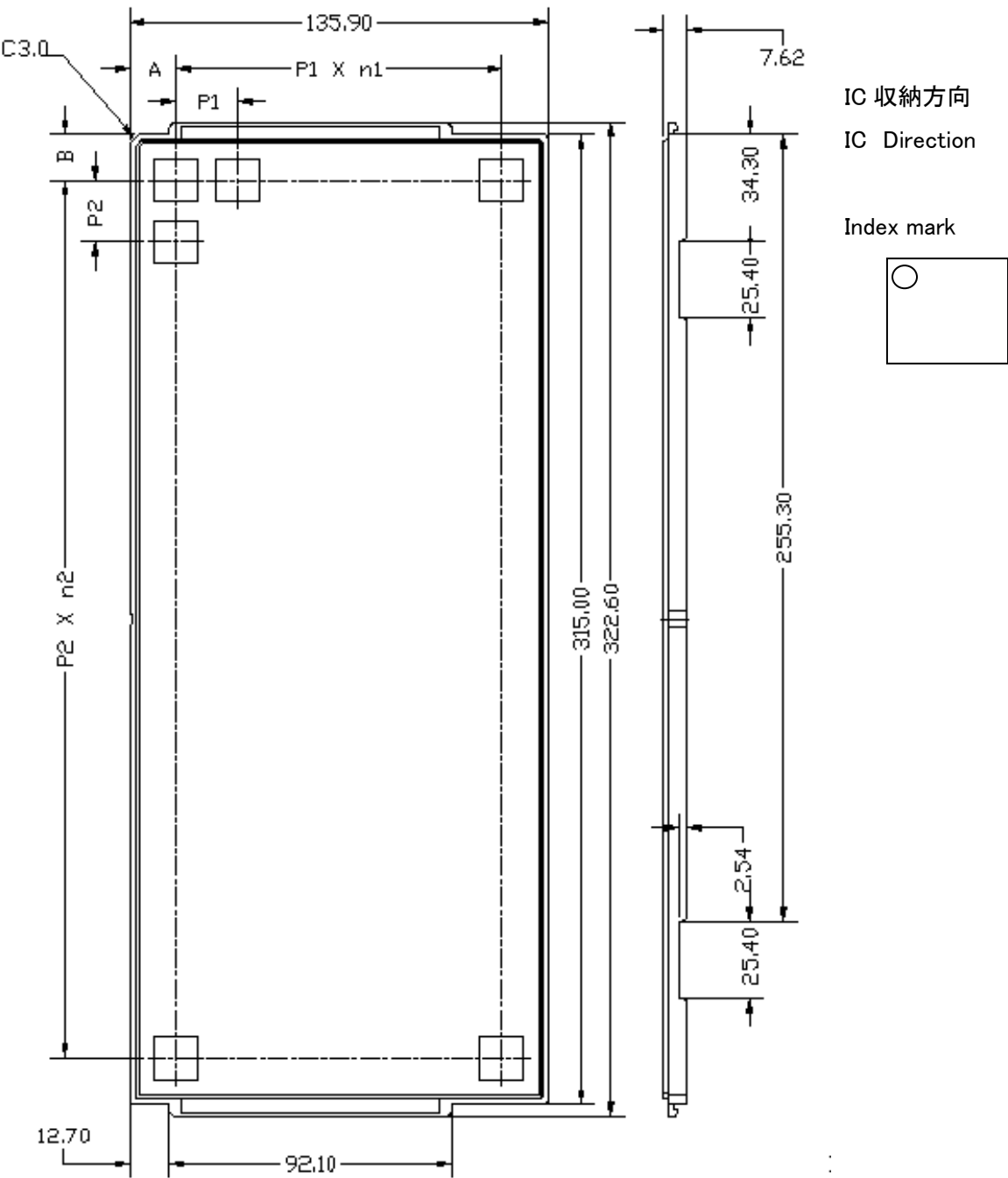
BOX #	
P / N	
Q' TY	
WEEK CODE	
BOX ID	
SHIP ORDER	
OF	
P/N	

// ASSEMBLED IN

ASSEMBLED IN

4. トレイ外形図 Outline drawing of the tray.

寸法 Dimension (mm)	A	P1	n1	B	P2	n2
	13.95	18.0	6	14.30	17.9	16
収納数 IC/Tray	119 pcs		耐熱温度 (Heat proof Temp)		150℃	
材質 Material	導電性 PPE Conductive PPE					



5. 注意事項

- 5.1 本包装は、ICが輸送中に破損しないように設計されています。しかし、投げたり落としたりして強い衝撃を与えるとICが破損するおそれがあります。取扱いは十分に注意して下さい。

実装条件や保管条件に関しては、“ボード実装(半田付け)に関して”の資料を参照ください。

5.2 リフロー (半田付け)

表面実装型のパッケージは水分を吸収すると、リフローの時の熱ストレスを受けてパッケージの割れが発生することがあります。これらを防ぐために本包装は、パッケージの水分を少なくした防湿包装としています。この防湿袋の開封後はパッケージの吸湿を防ぐために速やかにリフローを行って下さい。防湿袋の開封からリフローまでの期間については、それぞれの製品ごとに異なることがありますので、防湿袋のラベルに記載されている期間を参考に、リフローを行って下さい。

5.3 インジケータカード

開封直後でインジケータカードの表示がピンク色(30%の○印)に変色している場合は、防湿袋が破れる等の原因で湿気が入ったものと考えられます。

5.4 製品のバーク乾燥について

トレイ上に「HEAT PROOF」の刻印もしくは耐熱温度の刻印がされているものは耐熱仕様です。トレイ上に「HEAT PROOF」の刻印もしくは耐熱温度の刻印がされていないものは、耐熱仕様ではありません。耐熱仕様ではないトレイでは、ICを耐熱性の容器に移してバーク乾燥をして下さい。このときリード曲がりが発生しないように、取扱いは充分注意してください。

5.5 保管場所

(1) 水濡れ、屋外放置、高温多湿の場所、急激な温度変化のある場所、腐食性のガスが発生する場所、塵埃の多い場所での保管は避けて下さい。保管場所として下記の場所を推奨します。

(2) 内箱外箱ともにダンボール箱を使用しています。ダンボールは、期間、湿度、段積み等により強度が劣化しますので、先入れ先出しの原則を励行して下さい。

5. Precautions

5.1 Package treatment

An inner box and an outer box are made up of paper boards.

You should treat these boxes not to drop down or not to give a shock.

Refer to document about board mounting (soldering) about the mounting condition and the safekeeping condition.

5.2 Reflow soldering

Since surface mount type IC packages may have a crack when thermal stress is applied during reflow soldering process after absorbing atmospheric moisture, you must take a reflow soldering treatment for those IC packages soon after taking them out of the drypack bag.

You must take a reflow treatment in the time described on the label of the bag which differs depending on the type of IC packages.

5.3 Humidity indicator card

If you find a pink color card (with a 30% mark) soon after opening the bag, it shows the penetration of moisture through a broken bag.

5.4 Baking of a product and dryness.

The heat resistant tray is marked with “HEAT PROOF” or heat resistant temperature on its surface.

If you use a non heat resistant tray, make a bake drying after putting ICs in a heat resistant case.

At that time, take care not to make IC leads bend.

5.5 Storage conditions

An inner box and an outer box are made up of paper boards.

You should respect the FIFO rule since paper boards will be degraded by aging, moistening and stacking.

Moreover, you should carefully handle ICs. ICs should be stored as follows:

MARKING LAYOUT

代表形名

The typical device name : **ML9473TBZ0AGL**

パッケージ形状

Package Type : **P-TQFP80-1212-0.50-UK6**

LAYOUT

LAPIS PHL
L9473
XXXXXXJ

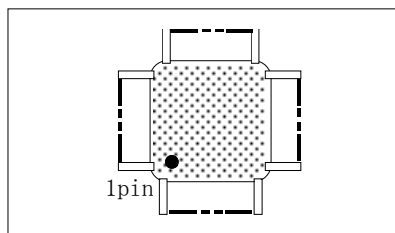
生産国表示

Country of Manufacture

組立／Assembly	表示／Indication
Philippine	PHL

捺印方向図

Marking Direction (Top view)



Lot No.構成/Lot No. Composition

X XX XXXX
1 2 3

1. 年コード(西暦下1桁)
Year code(Last digit of the calendar year)
2. 週コード(01~53)
Week code(01 to 53)
3. ランニングコード
Running code

オプションコード/Option Code

J
4

4. 鉛フリー端子処理
The lead finish.(Lead free)

ラピスセミコンダクタ株式会社

LAPIS Semiconductor Co., Ltd.

DWG No.	PML-6487	Designed	M.NAKATAKE	Aug/21/2015
Revision	1	Checked		
Revised		Checked		
Issued	Aug/21/2015	Approved	Y.YOSHIDA	Aug/21/2015