

# パッケージ・実装関連図面

## Package Mounting Related Documents

パッケージ形状/Package code name:P-QFP100-1420-0.65-BK6

### 構成/ Composition

本書は、下記の通りの構成になっています。/This document is composed of the following.

名称/Document Name
1. パッケージ情報/Package information
2. パッケージ構造図/Package structural diagram
3. 製品外形図/ Outline and Dimension
4. 出荷包装仕様書/ Shipment Package Specification
4.1 トレイ出荷/Tray shipment
5. 半田付け部端子存在範囲図/ Mounting area for package lead soldering to PC boards
6. ボード実装(半田付け)に関して/Board mounting ( soldering )
7. 捺印仕様/Marking layout

Copyright 2021 by LAPIS Technology Co., Ltd. All rights reserved

ラピステクノロジー株式会社/LAPIS Technology Co., Ltd.

### ご注意

- 1) 本資料の記載内容は改良などのため予告なく変更することがあります。
- 2) 本資料に掲載されている内容は製品のご紹介資料です。ご使用に際しては、別途最新の仕様書を必ずご請求のうえ、ご確認ください。
- 3) 本製品をご使用の際は、最新の製品情報をご確認の上、絶対最大定格、動作条件その他の指定条件の範囲内でお使いください。指定条件の範囲を超えて使用された場合や、使用上の注意を守ることなく使用された場合、その後に発生した故障、誤動作等の不具合、事故、損害等については、ラピステクノロジー株式会社(以下、「当社」といいます)はいかなる責任も負いません。また、指定条件の範囲内のご使用であっても、半導体製品は種々の要因で故障・誤作動する可能性があります。万が一本製品が故障・誤作動した場合でも、その影響により人身事故、火災損害等が起こらないよう、お客様の責任において、デイレージング、冗長設計、延焼防止、バックアップ、フェイルセーフ等お客様の機器・システムとしての安全確保を行ってください。
- 4) 本資料に記載されております応用回路例やその定数、ソフトウェア等の情報は、半導体製品の標準的な動作例や応用例を説明するものです。お客様の機器やシステムの設計においてこれらの情報を使用する場合には、お客様の責任において行ってください。また、量産設計をされる場合には、外部諸条件を考慮していただきますようお願いいたします。これらのご使用に起因して生じた損害等に関し、当社は一切その責任を負いません。
- 5) 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の技術情報は、それをもって当該技術情報に関する当社または第三者の知的財産権その他の権利を許諾するものではありません。したがって、当該技術情報を使用されたことによる第三者の知的財産権に対する侵害またはこれらに関する紛争について、当社は何ら責任を負うものではありません。
- 6) 本製品は、一般的な電子機器(AV機器、OA機器、通信機器、家電製品、アミューズメント機器など)および本資料に明示した用途へのご使用を意図しています。  
本製品を、特に高い信頼性が要求される機器(車載・船舶・鉄道等の輸送機器、幹線用通信機器、交通信号機器、防災・防犯装置、安全確保のための装置、医療機器、サーバー、太陽電池、送電システム等)に使用される際は、必ず当社へご連絡の上、書面にて承諾を得てください。  
当社の意図していない用途に製品を使用したことにより損害が生じても、当社は一切その責任を負いません。  
また、本製品は直接生命・身体に危害を及ぼす可能性のある機器・システム、極めて高い信頼性を要求される機器(航空宇宙機器、原子力制御機器、海中継機器等)には、使用できません。
- 7) 本資料に掲載されております製品は、耐放射線設計がなされていません。
- 8) 本資料に記載されております情報は、正確を期すため慎重に作成したものです。万が一、当該情報の誤り・誤植に起因する損害がお客様

様に生じた場合においても、当社はその責任を負うものではありません。

- 9) 本製品のご使用に際しては、RoHS 指令など適用される環境関連法令を遵守の上ご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いません。
- 10) 本製品および本資料に記載の技術を輸出または国外へ提供する際には、「外国為替及び外国貿易法」、「米国輸出管理規則」など適用される輸出関連法令を遵守し、それらの定めにしたがって必要な手続を行ってください。
- 11) 本資料に記載されている内容または本製品についてご不明な点がございましたらセールスオフィスまでお問い合わせください。
- 12) 本資料の一部または全部を当社の許可なく、転載・複写することを堅くお断りします。

## Notes

- 1) The information contained herein is subject to change without notice.
- 2) The information contained herein is just for your reference. Before you use our Products, please contact our sales representative and verify the latest specifications.
- 3) When using LAPIS Technology Products, refer to the latest product information (data sheets, user's manuals, application notes, etc.), and ensure that usage conditions (absolute maximum ratings, recommended operating conditions, etc.) are within the ranges specified. LAPIS Technology disclaims any and all liability for any malfunctions, failure or accident arising out of or in connection with the use of LAPIS Technology Products outside of such usage conditions specified ranges, or without observing precautions. Even if it is used within such usage conditions specified ranges, semiconductors can break down and malfunction due to various factors. Therefore, in order to prevent personal injury, fire or the other damage from break down or malfunction of LAPIS Technology Products, please take safety at your own risk measures such as complying with the derating characteristics, implementing redundant and fire prevention designs, and utilizing backups and fail-safe procedures. You are responsible for evaluating the safety of the final products or systems manufactured by you.
- 4) Descriptions of circuits, software and other related information in this document are provided only to illustrate the standard operation of semiconductor products and application examples. You are fully responsible for the incorporation or any other use of the circuits, software, and information in the design of your product or system. And the peripheral conditions must be taken into account when designing circuits for mass production. LAPIS Technology disclaims any and all liability for any losses and damages incurred by you or third parties arising from the use of these circuits, software, and other related information.
- 5) No license, expressly or implied, is granted hereby under any intellectual property rights or other rights of LAPIS Technology or any third party with respect to LAPIS Technology Products or the information contained in this document (including but not limited to, the Product data, drawings, charts, programs, algorithms, and application examples, etc.). Therefore LAPIS Technology shall have no responsibility whatsoever for any dispute, concerning such rights owned by third parties, arising out of the use of such technical information.
- 6) The Products are intended for use in general electronic equipment (AV/OA devices, communication, consumer systems, gaming/entertainment sets, etc.) as well as the applications indicated in this document. For use of our Products in applications requiring a high degree of reliability (as exemplified below), please be sure to contact a LAPIS Technology representative and must obtain written agreement: transportation equipment (cars, ships, trains, etc.), primary communication equipment, traffic lights, fire/crime prevention, safety equipment, medical systems, servers, solar cells, and power transmission systems, etc. LAPIS Technology disclaims any and all liability for any losses and damages incurred by you or third parties arising by using the Product for purposes not intended by us. Do not use our Products in applications requiring extremely high reliability, such as aerospace equipment, nuclear power control systems, and submarine repeaters, etc.
- 7) The Products specified in this document are not designed to be radiation tolerant.
- 8) LAPIS Technology has used reasonable care to ensure the accuracy of the information contained in this document. However, LAPIS Technology does not warrant that such information is error-free and LAPIS Technology shall have no responsibility for any damages arising from any inaccuracy or misprint of such information.
- 9) Please use the Products in accordance with any applicable environmental laws and regulations, such as the RoHS Directive. LAPIS Technology shall have no responsibility for any damages or losses resulting non-compliance with any applicable laws or regulations.
- 10) When providing our Products and technologies contained in this document to other countries, you must abide by the procedures and provisions stipulated in all applicable export laws and regulations, including without limitation the US Export Administration Regulations and the Foreign Exchange and Foreign Trade Act.
- 11) Please contact a ROHM sales office if you have any questions regarding the information contained in this document or LAPIS Technology's Products.
- 12) This document, in part or in whole, may not be reprinted or reproduced without prior consent of LAPIS Technology.

(Note) "LAPIS Technology" as used in this document means LAPIS Technology Co., Ltd.

Copyright 2021 LAPIS Technology Co., Ltd. All rights reserved.

## 1. パッケージ情報

Package information

パッケージ形状 Package code : P-QFP100-1420-0.65-BK6

パッケージ端子数 Terminal number : 100

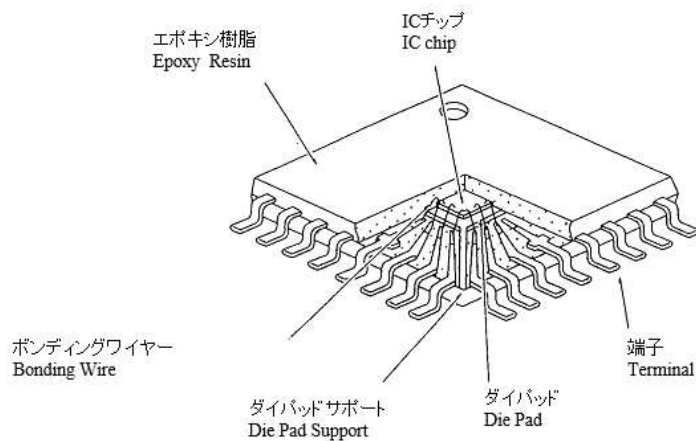
パッケージ重量(g) Package mass : 1.29 TYP

端子処理 Lead finish : Sn 100%

MSLレベル MSL level : 3

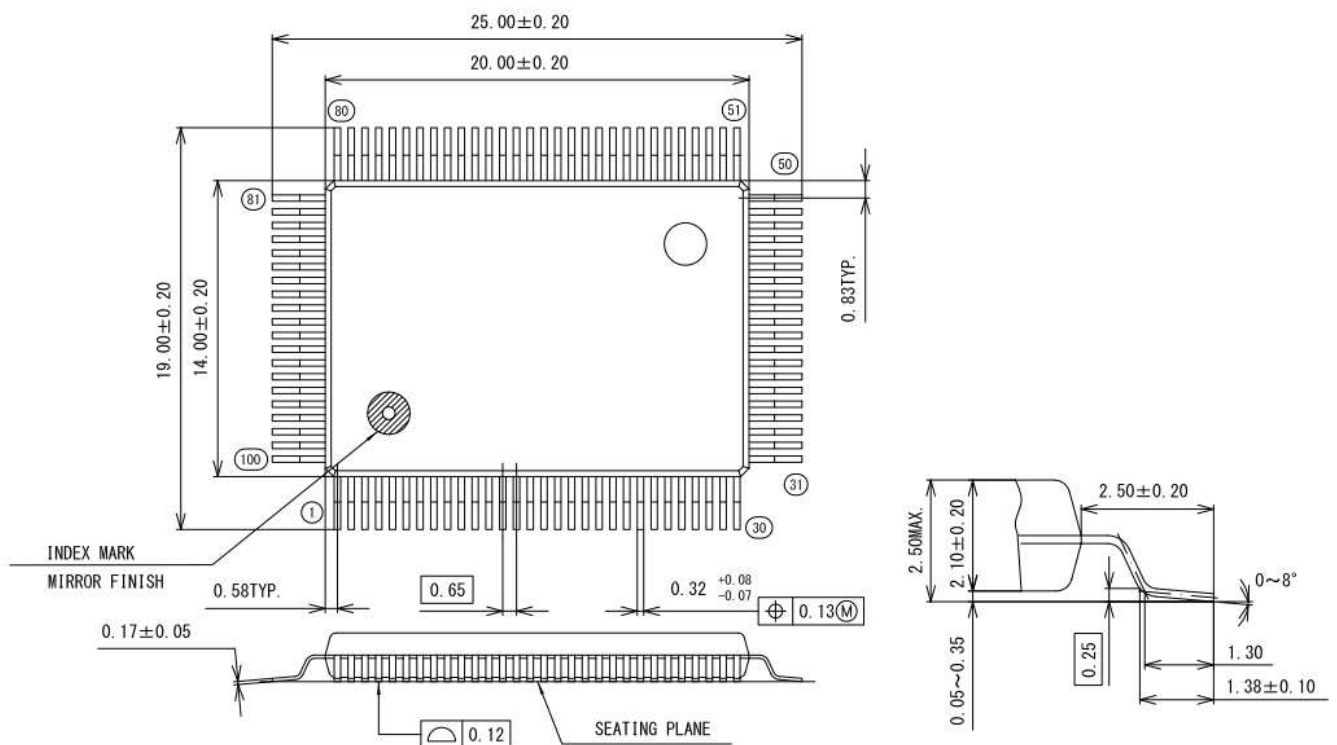
## 2. パッケージ構造図

Package structural diagram



## 3. 製品外形図

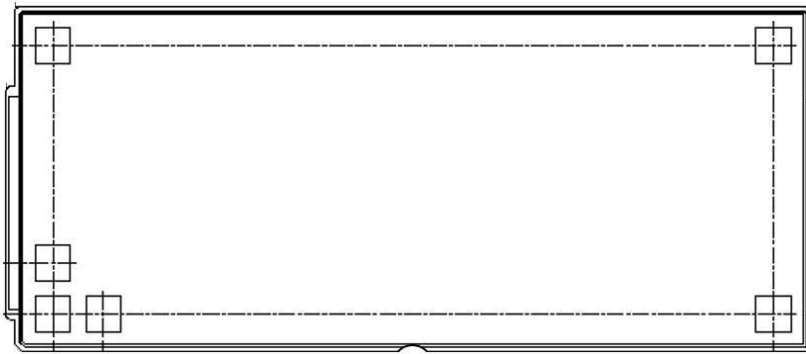
Figure of product external form



## 4. 出荷包装仕様書 / Shipment Package Specification

### 4.1 トレイ出荷 Tray shipment

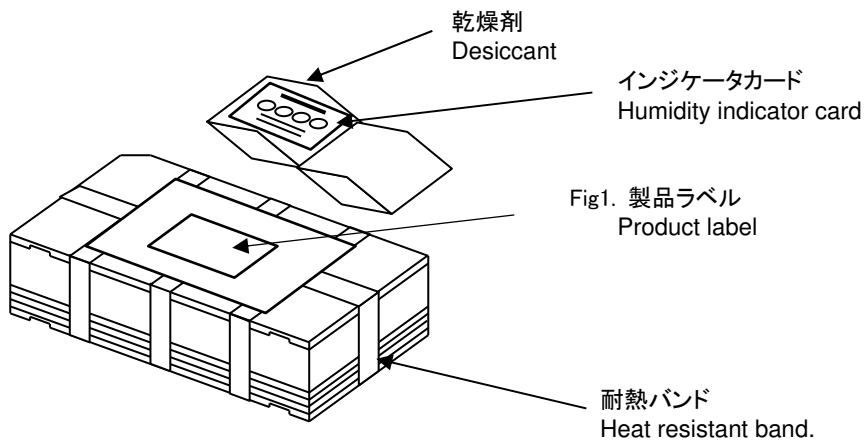
#### 4.1.1 トレイ内の IC の1ピン収納方向 Placing orientation in the tray



#### 4.1.2 包装 Packing

##### (1) トレイの結束 Unity of the tray

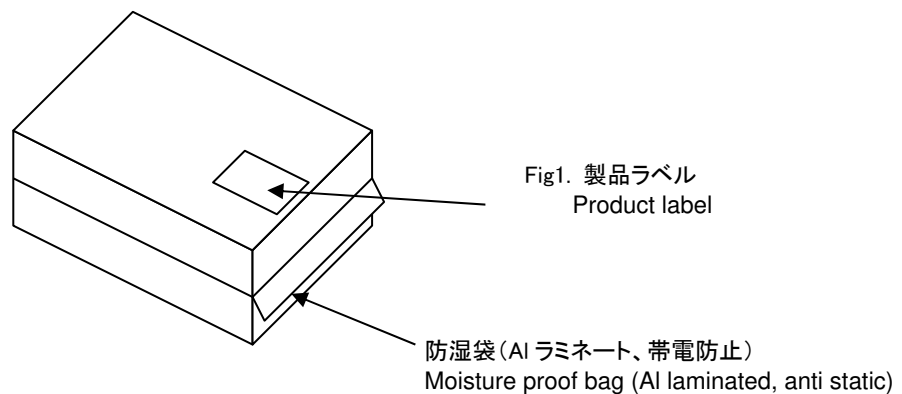
トレイは方向を揃えて結束します。上蓋用空トレイ 1 枚 + IC 搭載トレイ 10 枚を一単位として結束します。  
Trays are bundled in the same direction. A bundle of trays consists of 1 top empty tray + 10 trays.



##### (2) 防湿包装 Moisture proof packing

乾燥剤、インジケータカードとともに防湿袋に収納します。

A bundle of trays with ICs should be stored in a moisture proof bag together with a desiccant and indicator card.



(3) 内箱包装 Stores the inner box.

防湿包装したトレイを内箱に収納します。

Store the moisture proof packaged tray in the inner box.

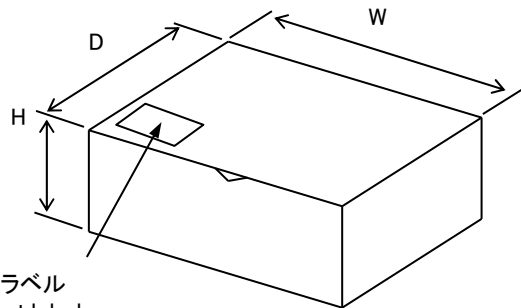


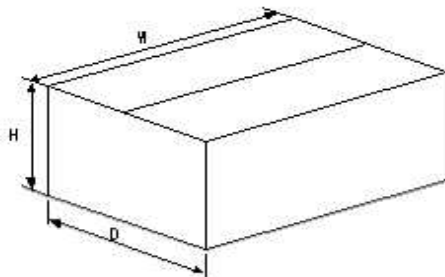
Fig1. 製品ラベル  
Product label

材質 Material	外形寸法 Dimension W x D x H (mm)
ダンボール Carton	387 x 191 x 130

(4) 外箱包装 Outer box packing

内箱を外箱で包装します。(最大、4箱 内箱が入っています。)

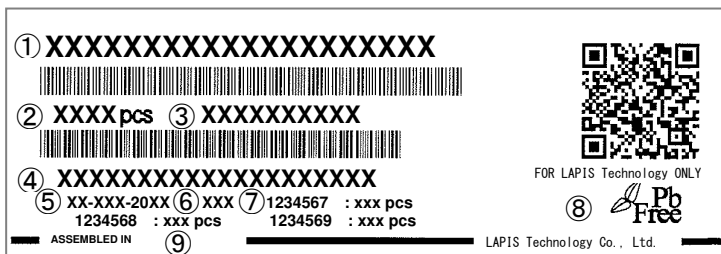
I wrap an inner box with an outer box. (maximum, four inner boxes enter.)



材質 Material	外形寸法 Dimension W x D x H (mm)
ダンボール Carton	405 x 399 x 283 (内箱 4 箱用) (for 4 inner boxes)

(5) ラベル Label

Fig1. 製品ラベル Product label



- ①社外品名 Product No
- ②数量 Quantity
- ③共通ロット No. Common LotNo.
- ④社内品名 Internal Product No
- ⑤パック日 Date of pack
- ⑥開封後保管期限 Usage period after opening
- ⑦ロット No.(数量) Lot number(Quantity)
- ⑧鉛フリー表示 Pb Free
- ⑨原産国 Country of origin

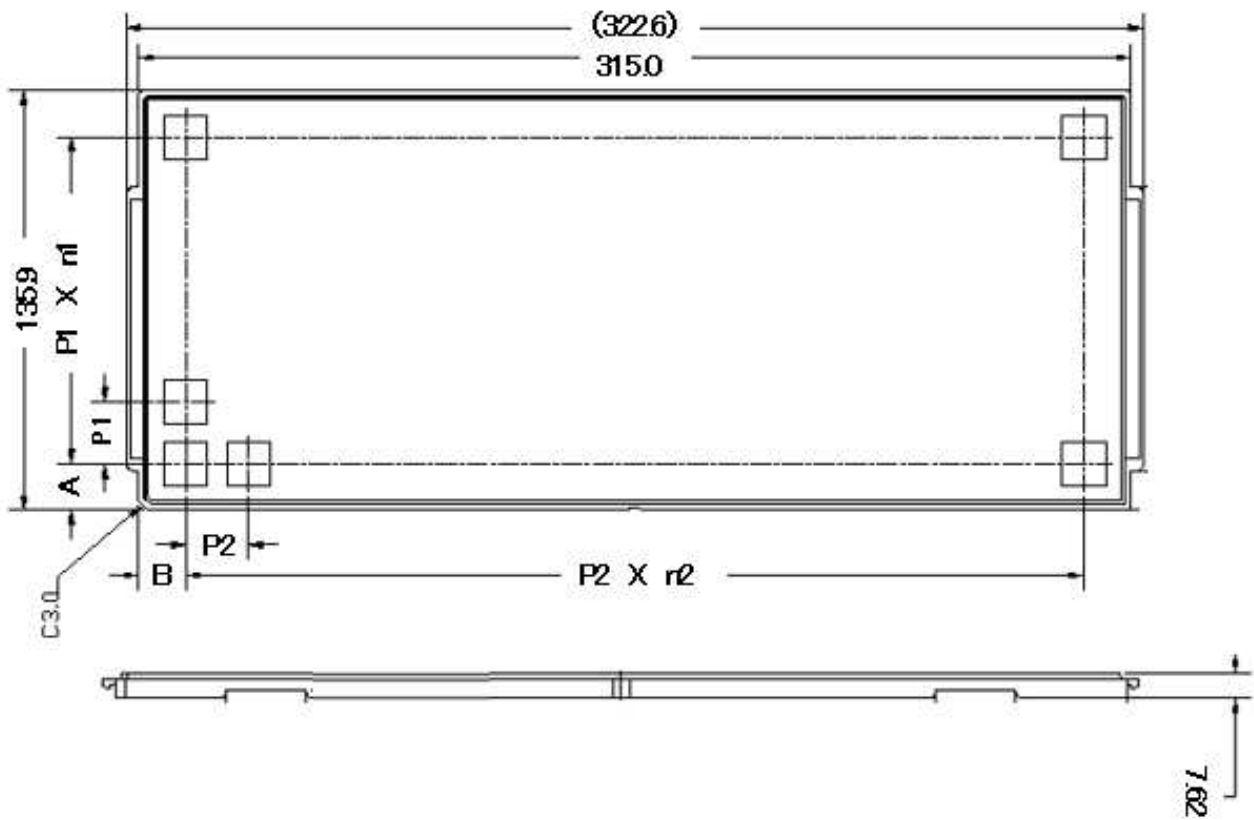
※⑦ロット混載の場合は、ロット毎にロット No.と数量を表記します。

In case of mix lot, it writes lot No. and quantity every lot.

#### 4.1.3 トレイ仕様 Tray specifications

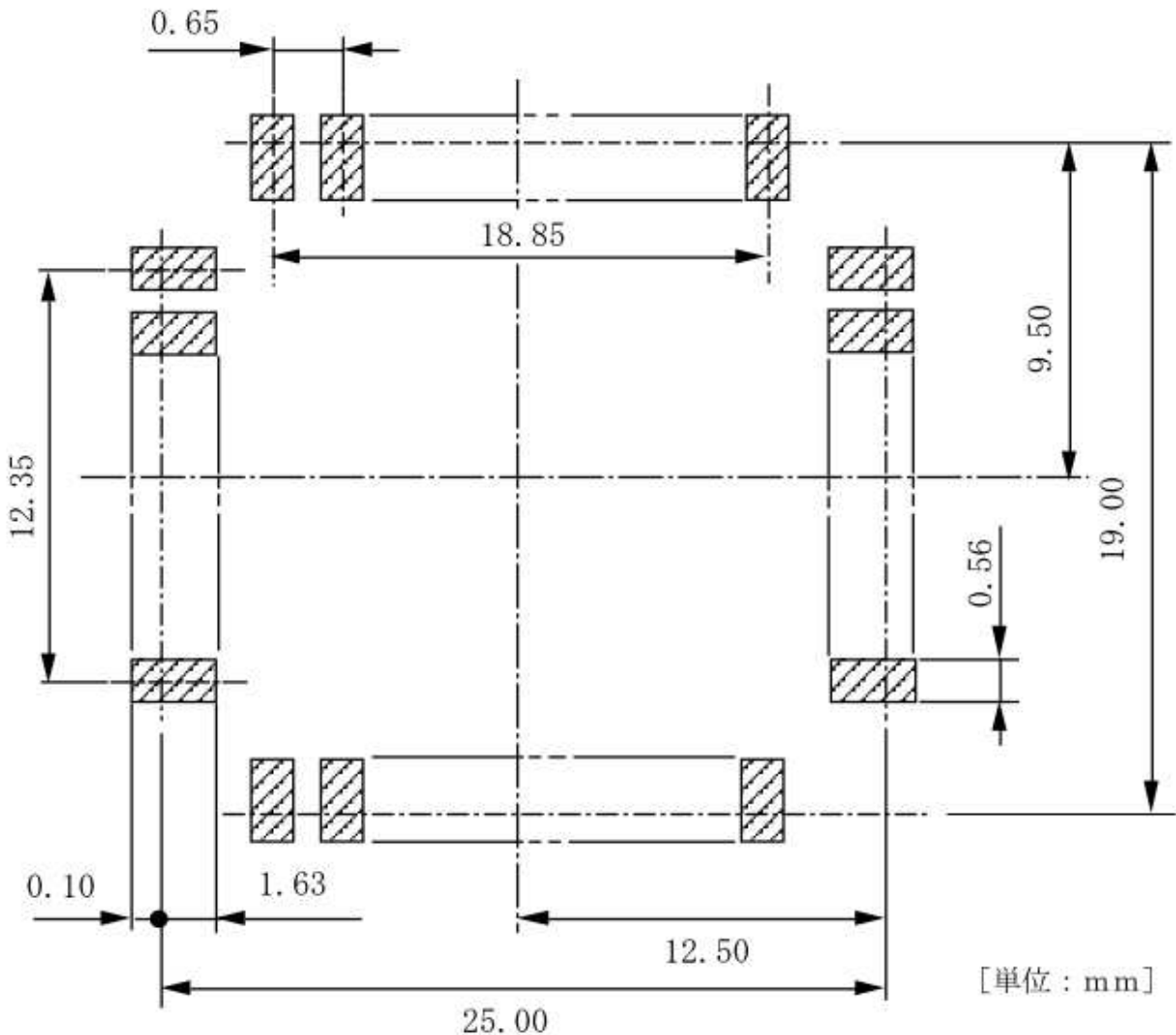
##### (1) トレイ外形寸法 Tray dimensions

寸法 Dimension (mm)	A	P1	n1	B	P2	n2
	13.2	21.9	5	18.0	31.0	9
収納数 IC/Tray	60 pcs			耐熱温度 (Heat proof Temp)	150°C	
材質 Material	導電性 PPE Conductive PPE					



5. 半田付け部端子存在範囲図 Mounting area for package lead soldering to PC boards

パッケージ形状 Package shape :P-QFP100-1420-0.65-BK6



実装基板のフットパターンの設計の際には、実装の容易さ、接続の信頼性、配線の引き回し、半田ブリッジ発生のないことなどを十分考慮してください。

フットパターンの最適な設計は基板材質、使用する半田ペースト種類、厚み、半田付け方法 などによって変わってきます。従って、本パッケージの端子の存在し得る範囲を「半田付け部 端子存在範囲図」として示しますので、フットパターン設計の参考資料としてください。

When laying out PC boards, it is important to design the foot pattern so as to give consideration to ease of mounting, bonding, positioning of parts, reliability, wiring, and elimination of solder bridges.

The optimum design for the foot pattern varies with the materials of the substrate, the sort and thickness of used soldering paste, and the way of soldering. Therefore when laying out the foot pattern on the PC boards, refer to this figure which means the mounting area that the package leads are allowable for soldering to PC boards.

6. ボード実装(半田付け)に関して Board mounting ( soldering )

本製品は下記の内容の範囲内でボード実装(半田付け)をお願いしております。

**Products are permitted to following contents for board mounting ( soldering )**

1. 本製品の出荷形態は防湿梱包です。(シリカゲル、吸湿インジケータ入り、アルミバッグ)

Products are shipped by moisture-proof packing. (dry silica gel, indicator card and aluminum bag)

2. 防湿梱包品の保管条件は、未開封の状態において、温度 40℃以下、湿度 85%以内とします。

保管期限として、防湿バッグのラベルに記載しておりますドライパック日より 5 年間、もしくは納入日から 1 年間を目安としてご使用下さい。

ただし、ドライパック日、納入日に関わらず、ドライパックを開封し、包装内の吸湿インジケータの 30%部分が青色であればリフロー可能です。

Unopened dry pack products must be stored within 40 °C and 85% or less humidity.

Unopened dry pack products should be used less than 5 years from packing date or 1 year from delivery date.

If 30% of the indicator card is colored blue when the dry pack is unpacked, the reflow soldering is possible regardless of packing date and deliver date.

3. 防湿梱包開封後の保管条件は、温度 5~30℃、湿度は一日平均で 30~60%以内としてください。但し、瞬時に値が超えても問題ありません。

防湿梱包を開封してから、ボード実装するまでの保管期限は 168h です。

Opened dry pack products must be stored at 5 to 30 °C and 30 to 60% humidity on a daily average.

Instantaneously exceeding these values does not affect the products.

Opened dry pack products must be mounted within 168h.

4. ボード実装の回数は、下記遠赤外線リフロー(IR)の温度プロファイルの最大温度の範囲内において、2回以内として下さい。

尚、はんだ濡れ性を確保するために、リフロー時のリード表面温度は 235℃以上に設定してください。

Boards must be mounted within twice and within maximum temperature of temperature profile for the far infrared reflow (IR) as following.

In addition, set lead surface temperature is 235 °C and more during reflow to ensure wettability.

5. 防湿包装開封後の保管期限を越えたものの処置について

耐熱トレイ出荷品は下記ベーク条件でベークを実施してください。

マガジン(チューブ)、テープ&リール出荷品は、その包装容器のままではベークできません。

金属製マガジンまたは、耐熱トレイに詰め替えてベークしてください。

○ベーク条件: 125℃±5℃, 24h ○ベーク可能回数: 5回まで

How to treat Overtimed Products

Products packed with heat-resistant tray must be baked as following baking condition.

Products packed with a magazine and tape and reel cannot be baked in that packaging format.

Products must be baked after being put in a metal magazine tube or a heat-resistant tray.

\*The baking conditions: 125 °C ±5 °C and 24hours. \*Baking can be performed a maximum of 5 times.

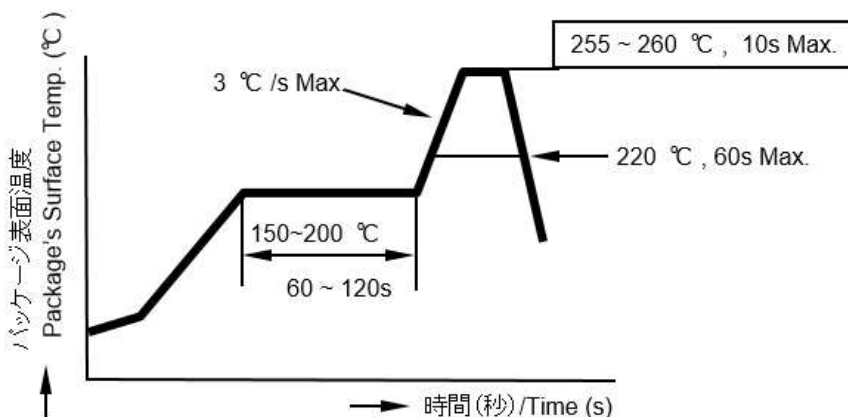
6. 手付けは、以下の条件でお願いします。

リード部の温度 260℃×10s 以内、又は 380℃×5s 以内。(尚、パッケージの表面温度は 150℃以内として下さい。)

Manual Soldering Conditions

Lead temperature: 260 °C , 10s or 380 °C ,5s max. (Package surface temperature: 150 °C max.)

図 :遠赤外線リフロー温度プロファイル  
Fig : Far Infrared Reflow Temperature profile





7. 捺印仕様 Marking layout

パッケージ形状 Package shape : P-QFP100-1420-0.65-BK6

Lot No.構成／Lot No. Composition	オプションコード／Option Code
<p style="text-align: center;"><b><u>X</u> <u>XX</u> <u>XXXX</u></b></p> <p style="text-align: center;">1      2            3</p>	<p style="text-align: center;"><b><u>J</u></b></p> <p style="text-align: center;">4</p>
<p>1. 年コード(西暦下1桁) Year code(Last digit of the calendar year)</p> <p>2. 週コード(01～53) Week code(01 to 53)</p> <p>3. ランニングコード Running code</p>	<p>4. 鉛フリー端子処理 The lead finish.(Lead free)</p>