お客様各位

資料中の「ラピステクノロジー」等名称の
ローム株式会社への変更

2024 年4 月1 日をもって、ローム株式会社は、100%子会社である
ラピステクノロジー株式会社を吸収合併しました。従いまして、本資料中にあります
「ラピステクノロジー株式会社」、「ラピステクノ」、「ラピス」といった表記に関しましては、
全て「ローム株式会社」に読み替えて適用するものとさせていただきます。
なお、会社名、会社商標、ロゴ等以外の製品に関する内容については、変更はありません。
以上、ご理解の程よろしくお願いいたします。

２０２４年４月１日
ローム株式会社

FJBL62Q2534RB-03

RB-D62Q2534TB48
ユーザーズマニュアル

発行日 2022 年 6 月 24 日

ご注意

1) 本資料の記載内容は改良などのため予告なく変更することがあります。

2) 本製品をご使用の際は、最新の製品情報をご確認の上、絶対最大定格、動作条件その他の指定条件の範囲内でお使いください。指定条件の範囲を超えて使用された場合や、使用上の注意を守ることなく使用された場合、その後に発生した故障、誤動作等の不具合、事故、損害等については、ラピステクノロジー株式会社(以下、「当社」といいます)はいかなる責任も負いません。また、指定条件の範囲内のご使用であっても、半導体製品は種々の要因で故障・誤作動する可能性があります。万が一本製品が故障・誤作動した場合でも、その影響により人身事故、火災損害等が起こらないよう、お客様の責任において、ディレーティング、冗長設計、延焼防止、バックアップ、フェイルセーフ等お客様の機器・システムとしての安全確保を行ってください。

3) 本資料に記載されております応用回路例やその定数、ソフトウェア等の情報は、半導体製品の標準的な動作例や応用例を説明するものです。お客様の機器やシステムの設計においてこれらの情報を使用する場合には、お客様の責任において行ってください。また、量産設計をされる場合には、外部諸条件を考慮していただきますようお願いいたします。これらのご使用に起因して生じた損害等に関し、当社は一切その責任を負いません。

4) 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の技術情報は、それをもって当該技術情報に関する当社または第三者の知的財産権その他の権利を許諾するものではありません。したがいまして、 当該技術情報を使用されたことによる第三者の知的財産権に対する侵害またはこれらに関する紛争について、当社は何ら責任を負うものではありません。

5) 本製品は、一般的な電子機器(AV機器、OA機器、通信機器、家電製品、アミューズメント機器など)および本資料に明示した用途へのご使用を意図しています。
本製品を、特に高い信頼性が要求される機器(車載・船舶・鉄道等の輸送機器、幹線用通信機器、交通信号機器、防災・防犯装置、安全確保のための装置、医療機器、サーバー、太陽電池、送電システム等)に使用される際は、必ず当社へご連絡の上、書面にて承諾を得てください。
当社の意図していない用途に製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
また、本製品は直接生命・身体に危害を及ぼす可能性のある機器・システム、極めて高い信頼性を要求される機器(航空宇宙機器、原子力制御機器、海底中継機器等)には、使用できません。

6) 本資料に掲載されております製品は、耐放射線設計がなされておりません。

7) 本資料に記載されております情報は、正確を期すため慎重に作成したものですが、万が一、当該情報の誤り・誤植に起因する損害がお客様に生じた場合においても、当社はその責任を負うものではありません。

8) 本製品のご使用に際しては、RoHS 指令など適用される環境関連法令を遵守の上ご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いません。

9) 本製品および本資料に記載の技術を輸出または国外へ提供する際には、「外国為替及び外国貿易法」、「米国輸出管理規則」など適用される輸出関連法令を遵守し、それらの定めにしたがって必要な手続を行ってください。

10) 本資料に記載されている内容または本製品についてご不明な点がございましたらセールスオフィスまでお問い合わせください。

11) 本資料の一部または全部を当社の許可なく、転載・複写することを堅くお断りします。

Copyright 2021-2022 LAPIS Technology Co., Ltd.

ラピステクノロジー株式会社
〒222-8575 神奈川県横浜市港北区新横浜 2-4-8
https://www.lapis-tech.com

はじめに

本ユーザーズマニュアルでは，ML62Q2534 Reference Board (RB-D62Q2534TB48) の説明が記述されています。

本書の他に，以下に示すマニュアルが用意されておりますので，必要に応じてあわせてお読みください。

- ML62Q2500 グループ ユーザーズマニュアル
  ML62Q2500 グループの説明
- EASE1000 V2 ユーザーズマニュアル
  オンチップエミュレータ EASE1000 V2 の説明

目次

1. 概要 1
1.1 特徴 1
1.2 外観図 2
2. 機能 3
2.1 電源回路 3
2.2 EASE1000 V2 接続用コネクタ（CNE） 4
2.3 LED（P20, P21, P22） 5
2.4 XT0, XT1 5
2.5 P30, P31, P32, P33 6
3. ユーザインタフェース 7
3.1 CN1, CN2 7
3.2 CNE 8
4. 使用上の注意 9
5. 基板仕様, 部品表, 回路図 10
5.1 基板仕様 10
5.2 部品表 11
5.3 回路図 11
6. 改版履歴 13

1. 概要

1.1 特徴

RB-D62Q2534TB48 は，お客様の目的に応じて必要な部品等を搭載することによって，ML62Q2534 の動作をお試しいただくためのものです。
RB-D62Q2534TB48 に，ラピステクノロジー製 EASE1000 V2 オンチップエミュレータを接続の上，EASE1000 V2 に同梱のソフトウェア開発環境をご利用になることで，ソフトウェアの開発，デバッグを実施することができます。
また，RB-D62Q2534TB48 に外部電源を接続することにより，EASE1000 V2 を接続することなく，単体で使用することもできます。
RB-D62Q2534TB48 を使用するにあたっては，以下の内容をご理解・ご留意の上，利用してください。

1.1.1 特長

- ML62Q2534　48 ピン TQFP を搭載
- EASE1000 V2 と接続するためのコネクタを装備
- LSI の端子を，周辺ボード用のスルーホールに配置した高い拡張性（ML62Q2500 グループ統一仕様）
- 動作電源の選択が可能（EASE1000 V2 または CN1：3 ピン）
- 水晶振動子を搭載（32.768kHz）
- LED を搭載（P20，P21，P22）
- 逐次比較型 AD コンバータ用の部品を搭載するフットパターンを用意（P30，P31，P32，P33）

1.1.2 ハードウェア仕様

RB-D62Q2534TB48 のハードウェア仕様を表 1 に示します。

表 1 ハードウェア仕様

搭載 LSI	・ U1: ML62Q2534　48 ピン TQFP
搭載部品	・ PWR: 入力電源切り替え用ジャンパ（3pin ピンヘッダとショートピン）
	・ J1: TEST1_N 端子入力切り替え用ジャンパ（3pin ピンヘッダとショートピン）
	・ J2: P00/TEST0 入力端子切り替え用ジャンパ（3pin ピンヘッダとショートピン）
	・ P20-P22: LED
	・ R1-R3: LED 用抵抗
	・ J3-J5: LED 接続ジャンパチップ
	・ X1, C4, C5: 水晶振動子（32.768kHz）とコンデンサ
	・ CNE: EASE1000 V2 接続用コネクタ（14pin コネクタ）
	・ C1, C3: V_{DD}，V_{DDL} 用コンデンサ
	・ R4: RESET_N 用プルアップ抵抗
部品実装用パッド	・ CN1-CN2: ユーザボード接続用コネクタパッド（24 ピン，2.54mm ピッチ，φ0.9mm）
	・ C2: V_{DD} 用コンデンサ
	・ C6-C10,J8: 逐次比較型 AD コンバータ用コンデンサ，ジャンパチップ
	・ J6-J7: CN1 接続ジャンパチップ
電源パッド	・ VDD，VSS，UVDD ：φ0.8 ㎜
動作電圧	・ +1.8～+5.5V
外形寸法	・ 55.88 mm x 93.98 mm

各搭載部品の具体的な接続関係については，回路図を参照してください。

1.2 外観図

RB-D62Q2534TB48 の外観図を図 1 に示します。

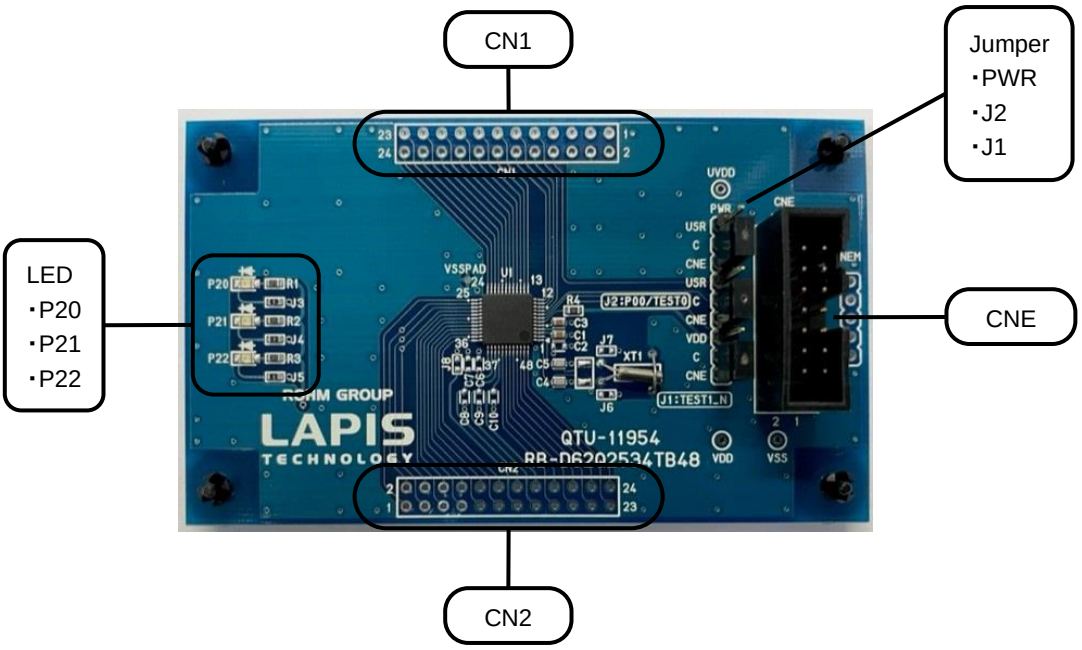


図 1 外観図

2. 機能

2.1 電源回路

V_{DD} は PWR ジャンパで EASE1000 V2 からの出力（3.3VOUT）と CN1：3 ピンからの入力を切り替えが可能です。

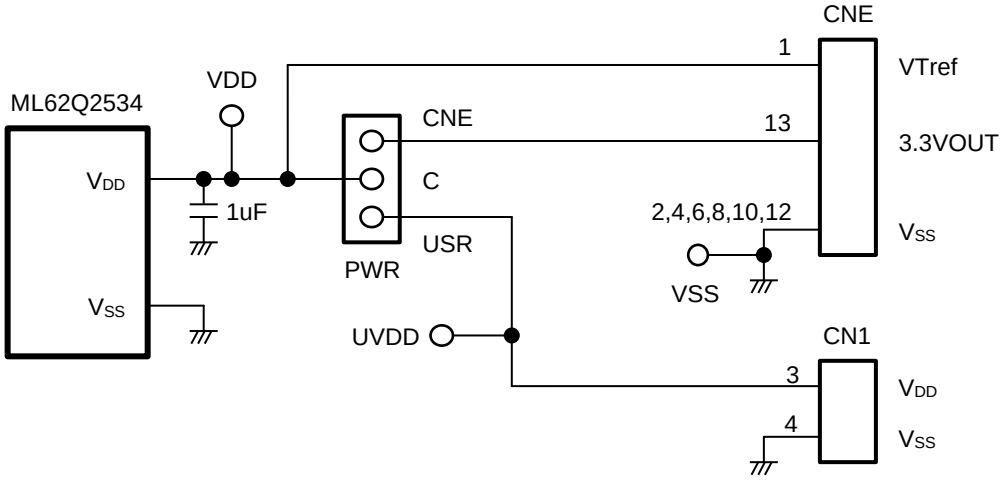


図 2 電源回路

【注意】

PWR ジャンパを“USR”側に設定して EASE1000 V2 を使用する場合は，次の手順でユーザターゲットシステムの電源をオン／オフにしてください。

- 電源オンの手順
  1. EASE1000 V2 の USB ケーブルを接続
  2. ユーザターゲットシステムの電源をオン

- 電源オフの手順
  1. ユーザターゲットシステムの電源をオフ
  2. EASE1000 V2 の USB ケーブルを取り外す

2.2 EASE1000 V2 接続用コネクタ（CNE）

J1 ジャンパ, J2 ジャンパを“CNE”側に切り替えることで EASE1000 V2 を使用することができます。

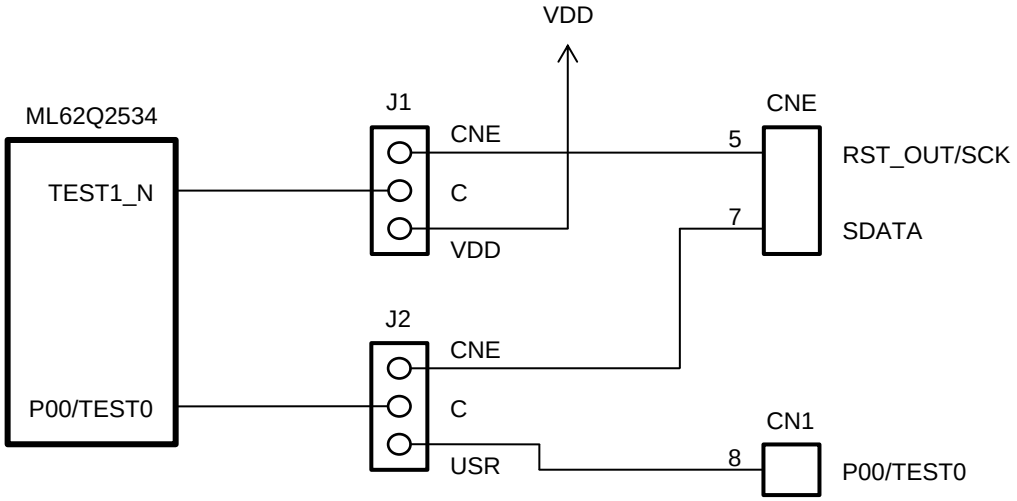


図 3 EASE1000 V2 インタフェース

【注意】

EASE1000 V2 を使用する場合は，アプリケーションプログラムは必ず ML62Q2534 の P00/TEST0 端子を入力の設定にしてください。出力に設定すると EASE1000 V2 が使用できなくなります。

2.3 LED（P20, P21, P22）

P20-P22 端子は，LED を直接駆動可能な端子です。RB-D62Q2534TB48 上でジャンパチップを通して LED と接続されています。
RB-D62Q2534TB48 の LED を使用しない場合は，J3-J5 のジャンパチップを取り外してください。

以下，図 4 に加工例を示します。

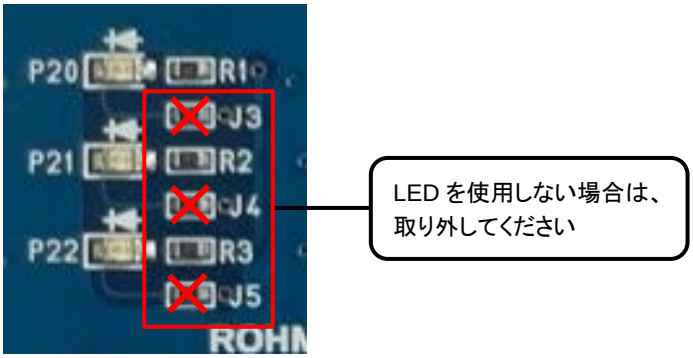


図 4 LED 廻りの加工例

2.4 XT0, XT1

RB-D62Q2534TB48 は，シリンダータイプまたは SMD タイプの水晶振動子を実装することができます。

以下，図 5 に加工例を示します。

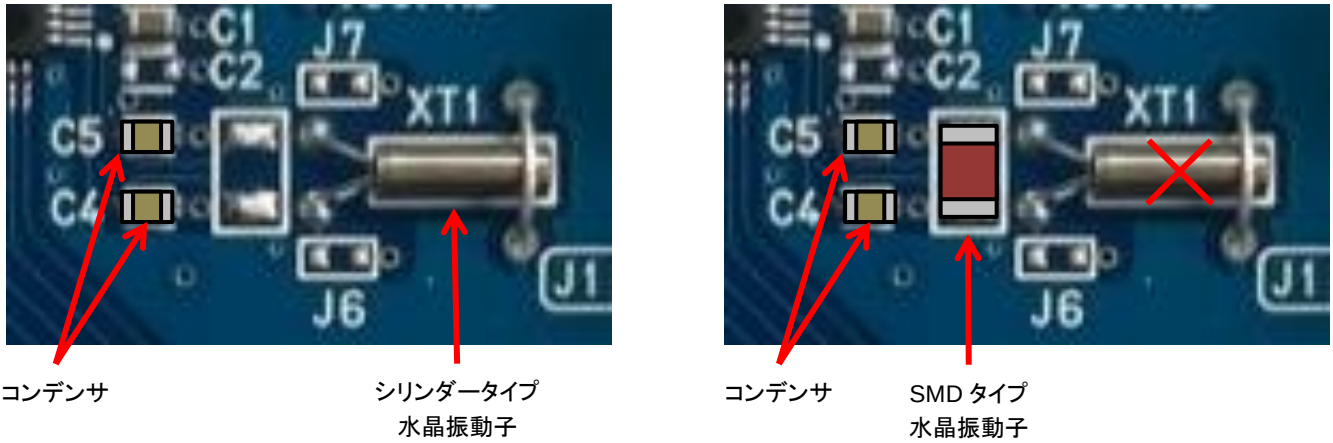


図 5 水晶振動子廻りの加工例

2.5 P30, P31, P32, P33

P30 端子を逐次比較型 AD コンバータの VREF 機能として使用する場合に，C6, C7 はバイパスコンデンサを実装することができます。さらに，J8 のジャンパチップを実装することにより VDD を接続できます。
P31, P32, P33 端子を逐次比較型 AD コンバータの AIN8, AIN9, AIN10 機能として使用する場合に，C8、C9, C10 はバイパスコンデンサを実装することができます。

以下，図 6 に接続図を示します。

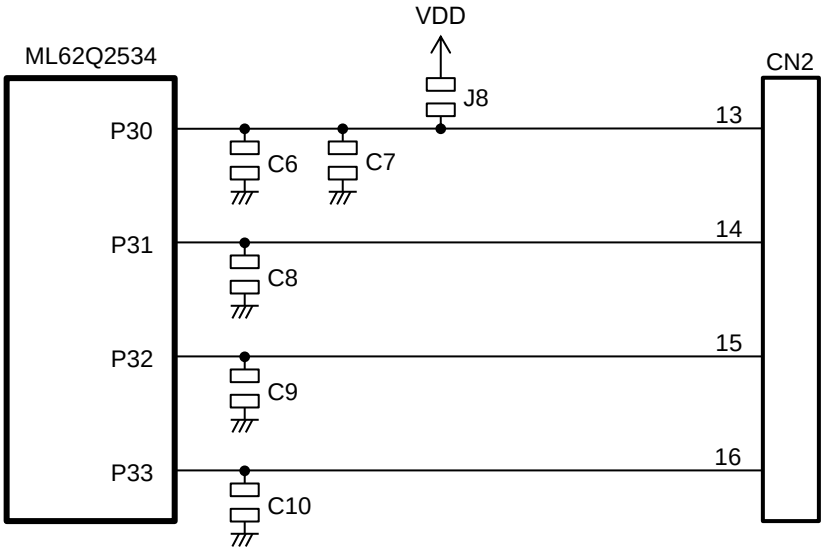


図 6 P30, P31, P32, P33 の回路

3. ユーザインタフェース

3.1 CN1, CN2

RB-D62Q2534TB48 の CN1, CN2 のピン配置を示します。

CN1 Pin No.	接続先			CN2 Pin No.	接続先		
	デバイス	Pin No.	端子名		デバイス	Pin No.	端子名
1	J6	1	XT0	1	ML62Q2534	25	P17
2	J7	1	XT1	2	ML62Q2534	26	P20
3	PWR	USR	VDD	3	ML62Q2534	27	P21
4	-	-	VSS	4	ML62Q2534	28	P22
5	-	-	N.C.	5	ML62Q2534	29	P23
6	ML62Q2534	6	RESET_N	6	ML62Q2534	30	P24
7	-	-	N.C.	7	ML62Q2534	31	P25
8	J2	USR	P00/TEST0	8	ML62Q2534	32	P26
9	ML62Q2534	9	P02	9	ML62Q2534	33	P27
10	ML62Q2534	10	P03	10	ML62Q2534	34	P60
11	ML62Q2534	11	P52	11	ML62Q2534	35	P61
12	ML62Q2534	12	P53	12	ML62Q2534	36	P62
13	ML62Q2534	13	P54	13	ML62Q2534	37	P30
14	ML62Q2534	14	P55	14	ML62Q2534	38	P31
15	ML62Q2534	15	P56	15	ML62Q2534	39	P32
16	ML62Q2534	16	P57	16	ML62Q2534	40	P33
17	ML62Q2534	17	P04	17	ML62Q2534	41	P34
18	ML62Q2534	18	P05	18	ML62Q2534	42	P35
19	ML62Q2534	19	P06	19	ML62Q2534	43	P36
20	ML62Q2534	20	P07	20	ML62Q2534	44	P37
21	ML62Q2534	21	P10	21	ML62Q2534	45	P70
22	ML62Q2534	22	P11	22	ML62Q2534	46	P71
23	ML62Q2534	23	P12	23	ML62Q2534	47	P72
24	ML62Q2534	24	P13	24	ML62Q2534	48	P73

N.C.：未接続

3.2 CNE

RB-D62Q2534TB48 の CNE のピン配置を示します。

CNE		接続先		
Pin No.	端子名	デバイス	Pin No.	ML62Q2534 端子名
1	VTref	-	-	VDD
2	GND	-	-	VSS
3	VPP	-	-	N.C.
4	GND	-	-	VSS
5	RST_OUT/SCK	J1	CNE	TEST1_N
6	GND	-	-	VSS
7	SDATA	J2	CNE	P00/TEST0
8	GND	-	-	VSS
9	VDDL	-	-	N.C.
10	GND	-	-	VSS
11	N.C.	-	-	N.C.
12	GND	-	-	VSS
13	3.3VOUT	PWR	CNE	VDD
14	N.C.	-	-	N.C.

N.C.：未接続

4. 使用上の注意

(1) RB-D62Q2534TB48 は，未完成品であり研究開発の目的のため研究開発施設においてのみ使用される専門家の為のボードです。このボードは，量産製品もしくはその一部に使用することは目的としていません。
(2) 本書に記載された内容は，製品改善及び技術改良等により将来予告なしに変更することがあります。
したがって，ご使用の際には，その情報が最新のものであることをご確認下さい。
(3) RB-D62Q2534TB48 のご使用に際しましては，ML62Q2500 グループユーザーズマニュアルおよび EASE1000 V2 ユーザーズマニュアルをよく読み，内容をご理解の上ご利用下さい。
(4) 電気的特性等の最終確認は，量産品ならびにお客様の量産ボード上でご確認下さい。
(5) RB-D62Q2534TB48 に関するサポートはお受けしておりません。初期不良の場合に限り交換いたします。
(6) RB-D62Q2534TB48 は裏面にパターンがあるため，導電性のある部材に載せて使用した場合，ショートして動作異常を起こす可能性があります。絶縁性のある部材に載せて使用頂くか，必要に応じて裏面パターンが接触しないように，保護シートを貼り付けて頂くか，足を取り付けて頂くようお願いします。

5. 基板仕様，部品表，回路図

本ページ以降に RB-D62Q2534TB48 の基板仕様，部品表および回路図を示します。

5.1 基板仕様

- 名称： RB-D62Q2534TB48
- 寸法： 55.88mm x 93.98mm

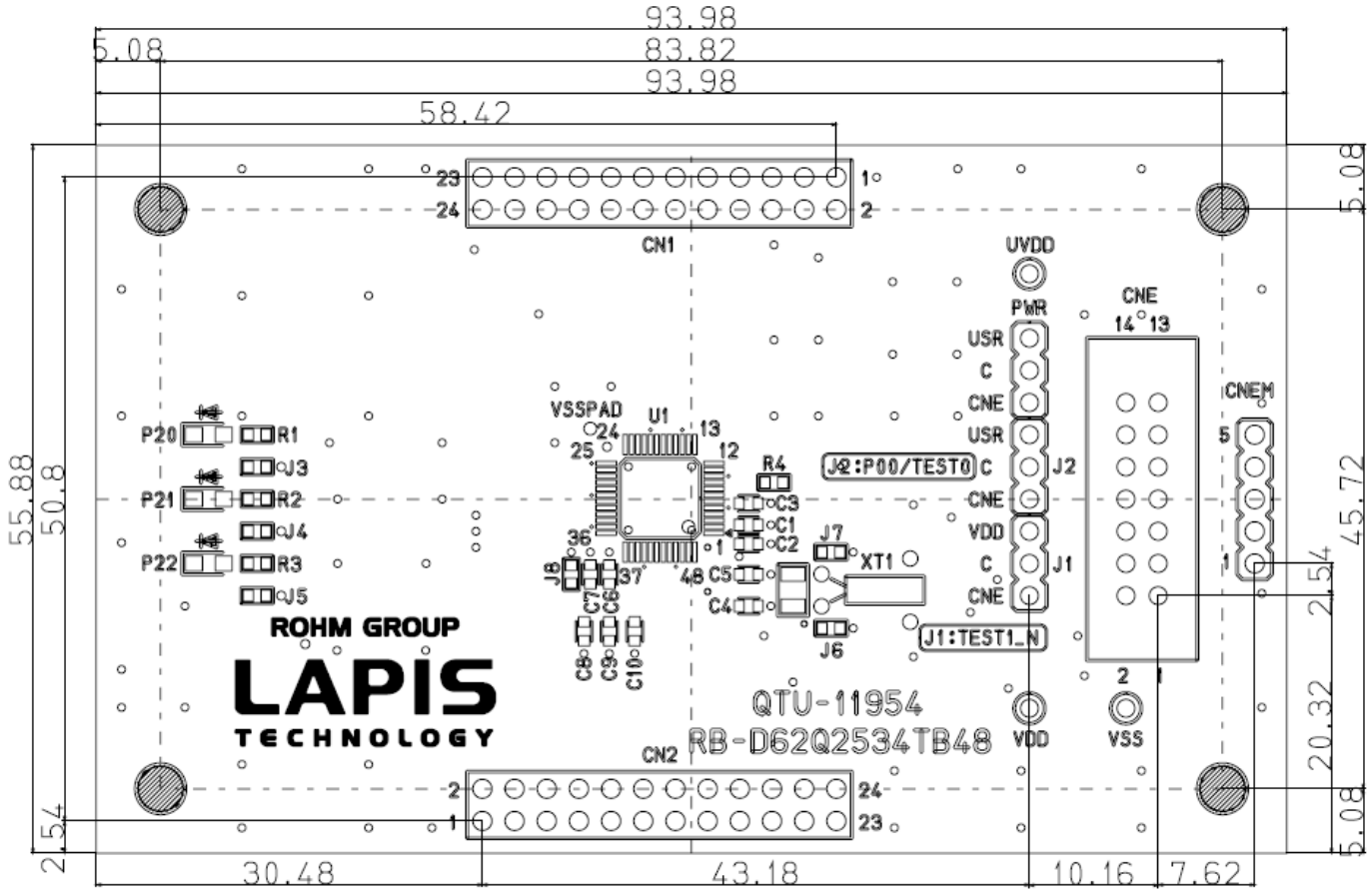


図 7 RB-D62Q2534TB48 基板寸法図 (Top View)

5.2 部品表

表 2 RB-D62Q2534TB48 部品表

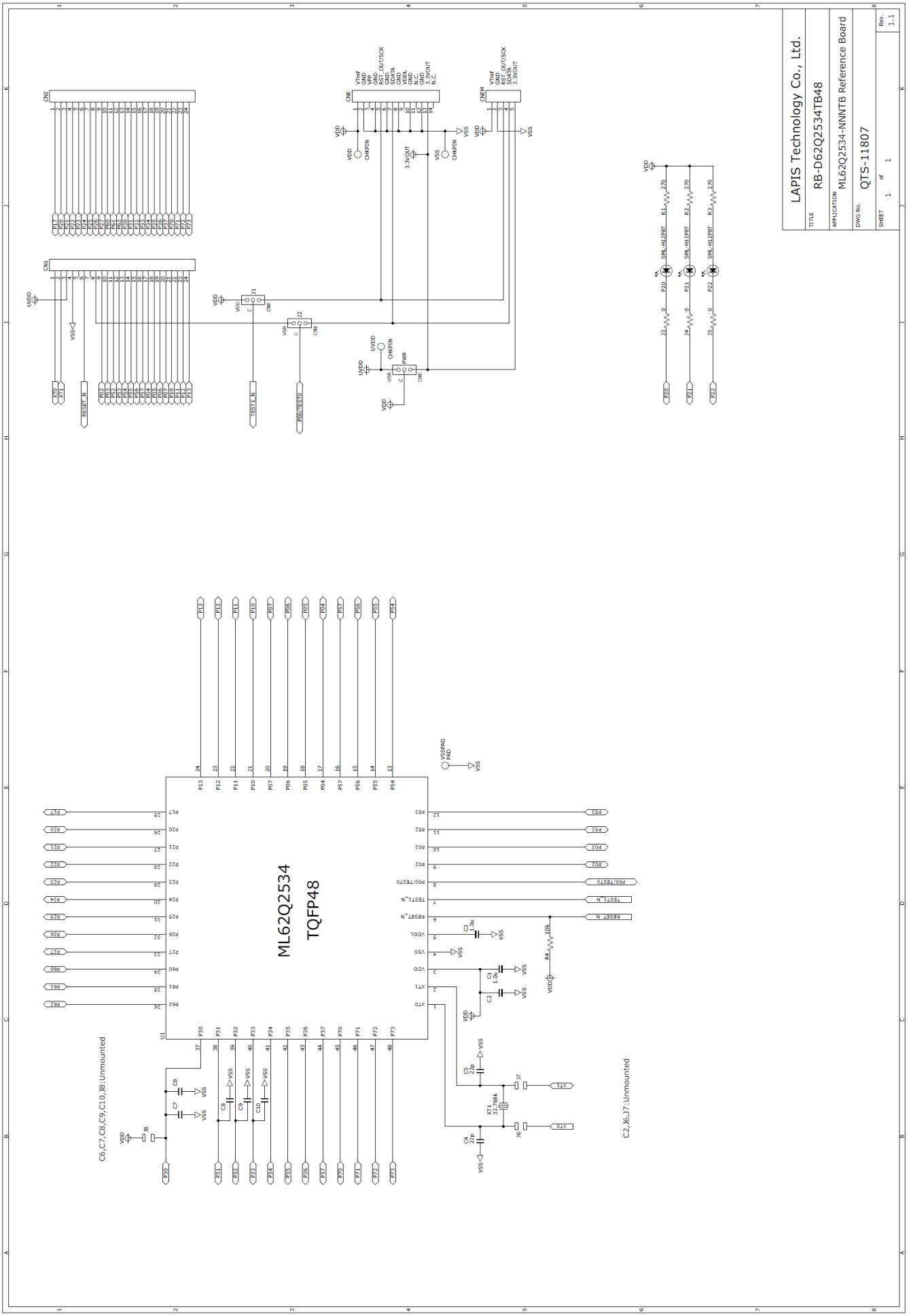
	Parts Number	Symbol	Contents	Qty.	Vendor
1	QTU-11954	RB-D62Q2534TB48	PCB	1	LAPIS Technology Co., Ltd.
2	C1608X7R1E105K080AB	C1, C3	Ceramic Capacitor 1.0μF/25V X7R	2	TDK Corporation
3	-	C2, C6, C7, C8, C9, C10	Unmounted	6	-
4	GRM1885C1H220JA01	C4, C5	Ceramic Capacitor 22pF/50V C0G	2	Murata Manufacturing Co., Ltd.
5	A1-24PA-2.54DSA(71)	CN1, CN2	Unmounted	2	Hirose Electric Co., Ltd.
6	HIF3FC-14PA-2.54DSA(71)	CNE	14pin Header Connector	1	Hirose Electric Co., Ltd.
7	-	CNEM	Unmounted	1	-
8	A2-3PA-2.54DSA	J1, J2, PWR	3pin Header Connector	3	Hirose Electric Co., Ltd.
9	MCR03ERTJ000	J3, J4, J5	Resistor 0Ω	3	Rohm Co., Ltd.
10	-	J6, J7, J8	Unmounted	3	-
11	SML-H12P8T	P20, P21, P22	LED Green	3	Rohm Co., Ltd.
12	MCR03EZPJ271	R1, R2, R3	Resistor 270Ω ±5%	3	Rohm Co., Ltd.
13	MCR03EZPJ103	R4	Resistor 10kΩ ±5%	1	Rohm Co., Ltd.
14	ML62Q2534-NNNTB	U1	16-bit Microcontroller	1	LAPIS Technology Co., Ltd.
15	-	UVDD, VDD, VSS	Unmounted	3	-
16	-	VSSPAD	Unmounted	1	-
17	VT-200-F 12.5pF	XT1	X'tal 32.768kHz 12.5pF	1	Seiko Instruments Inc.
18	HIF3GA-2.54SP	-	Short pin	3	Hirose Electric Co., Ltd.

【注意】

- CN1，CN2 のスルーホールの直径は 0.9mm です。コネクタを実装する場合はピンの直径が 0.5mm など 0.9mm 未満のコネクタを使用してください。
- 部品は性能が同等な部品に変更する場合があります。

5.3 回路図

次ページに RB-D62Q2534TB48 の回路図を示します。


LAPIS Technology Co., Ltd.
TITLE RB-D62Q2534TB48
APPLICATION ML62Q2534-NNNTB Reference Board
DWG No. QTS-11807
SHEET 1 of 1
Rev. 1.1
ML62Q2534
TQFP48
C6,C7,C8,C9,C10,J8:Unmounted
C2,J6,J7:Unmounted

6. 改版履歴

ドキュメント No.	発行日	ページ		変更内容
		改版前	改版後	
FJBL62Q2534RB-01	2021.10.18	―	―	初版発行
FJBL62Q2534RB-02	2022.3.8	2	2	1.2 外観図 外観図を変更
		10	10	5.1 基板仕様 基板寸法図を変更
		11	11	5.2 部品表 PCB の Parts Number を変更
FJBL62Q2534RB-03	2022.6.24	i - iii 1 - 13	i - iii 1 - 13	ヘッダー 誤記を修正