



お客様各位

資料中の「ラピステクノロジー」等名称の ローム株式会社への変更

2024年4月1日をもって、ローム株式会社は、100%子会社であるラピステクノロジー株式会社を吸収合併しました。従いまして、本資料中にあります「ラピステクノロジー株式会社」、「ラピステクノ」、「ラピス」といった表記に関しましては、全て「ローム株式会社」に読み替えて適用するものとさせていただきます。

なお、会社名、会社商標、ロゴ等以外の製品に関する内容については、変更はありません。

以上、ご理解の程よろしく願いいたします。

2024年4月1日
ローム株式会社

ML5204

4~5 直列リチウムイオン 2 次電池保護用アナログフロントエンド IC

■ 概要

ML5204 は、4~5 セル・リチウムイオン2 次電池パック保護システム向けのアナログフロントエンドIC です。セル電圧と電流のモニタ機能、セルバランス機能、過充電/過放電検出機能、過電流検出機能を搭載していますので、高精度・高信頼性の電池パックシステムを容易に構築できます。

■ 特長

- 対応セル数 : 4~5 セル
- セル電圧モニタ機能 : 各セル電圧の 1/2 倍の電圧を VMON 端子に出力
- 電流モニタ機能 : シャント抵抗両端の電圧を 12 倍/24 倍増幅し、IMON 端子に出力
- セルバランス機能 : セルバランススイッチ内蔵 ON 抵抗=6Ω(typ)
- 過充電/過放電 電圧検出機能
 - 過充電検出電圧精度 : ±20mV(25°C)
 - 大過充電検出精度 : ±35mV(25°C)
 - 過放電検出電圧精度 : ±50mV(25°C)
 - 0V 充電禁止検出電圧精度 : ±50mV(25°C)
- 充放電電流の過電流検出機能
 - 放電過電流検出精度 : ±10mV(25°C)
 - 充電過電流検出精度 : ±10mV(25°C)
- ショート電流検出機能
 - ショート電流検出精度 : ±10mV(25°C)
- ウェイクアップ検出機能 : 所定の放電電流が流れると外部 MCU へ割り込み信号を出力
- コード品対応により、接続セル数、各種検出電圧、各種検出遅延時間の変更可能
- MCU インタフェース : I2C 互換シリアル・インターフェースを搭載
- 低消費電流
 - セル電圧・電流モニタ動作時 : 14μA(typ)、50μA(max)
 - セル電圧・電流モニタ停止時 : 6μA(typ)、10μA(max)
- 高耐圧電源 : +53V(絶対最大定格)
- 動作電源電圧 : +3.3V~+42V
- 動作温度範囲 : -40°C~+85°C
- パッケージ : 20ピン TSSOP

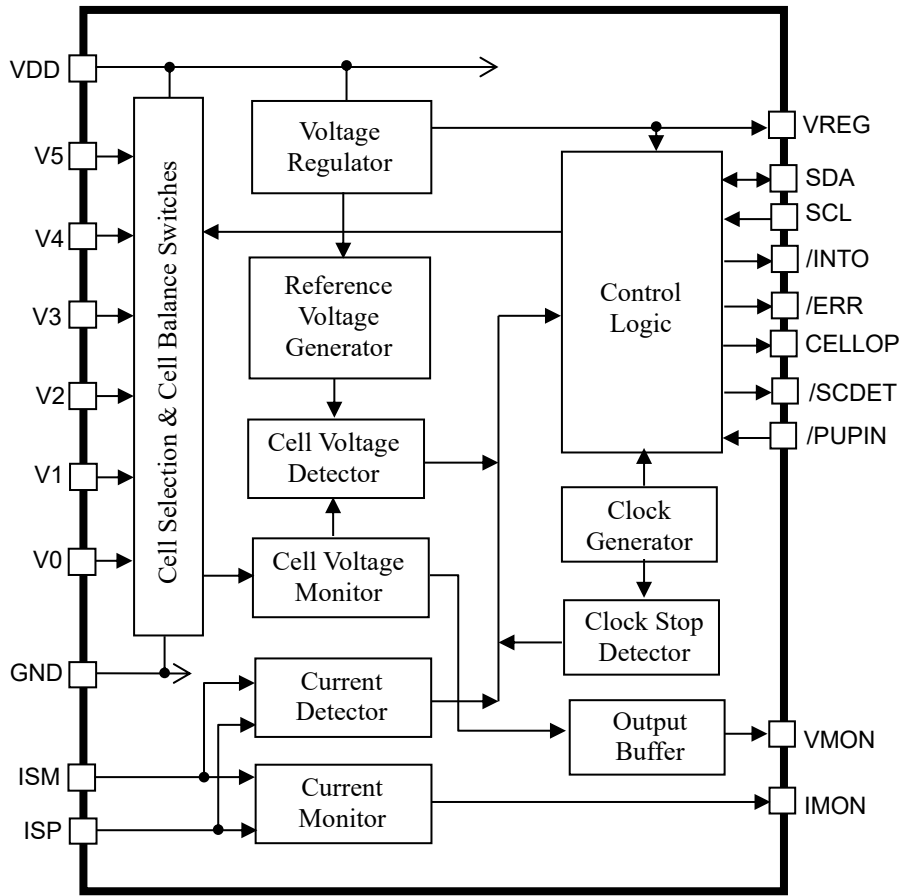
■ 用途

- 電動工具/園芸用工具
- コードレス掃除機

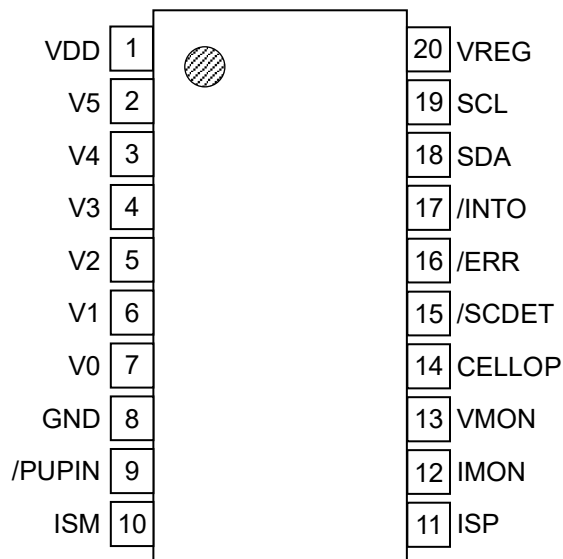
■ 形名

ML5204-001TD

■ ブロック図



■ 端子接続図(上面図)



■ 端子説明

ピン番号	端子名	I/O	説明
1	VDD	—	電源電圧入力端子です。 外付け抵抗と容量で CR フィルタを構成し、ノイズを除去してください。
2	V5	I	電池セル 5 の正極入力端子です。
3	V4	I	電池セル 5 の負極入力端子、および、電池セル 4 の正極入力端子です。
4	V3	I	電池セル 4 の負極入力端子、および、電池セル 3 の正極入力端子です。
5	V2	I	電池セル 3 の負極入力端子、および、電池セル 2 の正極入力端子です。
6	V1	I	電池セル 2 の負極入力端子、および、電池セル 1 の正極入力端子です。
7	V0	I	電池セル 1 の負極入力端子です。
8	GND	I	グランド端子です。
9	/PUPIN	I	パワーアップトリガ信号入力です。"L"レベル入力により、パワーダウン状態からパワーアップ状態へ移行します。VDD 端子間に1MΩのプルアップ抵抗を内蔵しています。GND 間に 0.1μF 以上のコンデンサを接続してください。
10	ISM	I	電流センス抵抗接続端子です。最下位電池セルの負極端子に接続します。
11	ISP	I	電流センス抵抗接続端子です。放電時にISM 端子より電圧が高くなるように接続します。
12	IMON	O	電流モニタ出力端子です。ISP端子－ISM端子間の入力電圧を12倍/24倍増幅した電圧を出力します。
13	VMON	O	セル電圧モニタ出力端子です。指定したセル電圧の1/2倍の電圧を出力します。
14	CELLOP	O	大過充電検出状態信号出力です。NMOS オープンドレイン出力端子で、大過充電検出時に"L"レベルを出力します。
15	/SCDET	O	ショート電流検出状態信号出力です。NMOS オープンドレイン出力で、ショート電流検出時に"L"レベルを出力します。
16	/ERR	O	異常検出状態信号出力です。NMOS オープンドレイン出力で、異常状態時に、"L"レベルを出力します。
17	/INTO	O	外部MCUへの割り込み信号出力です。NMOS オープンドレイン出力で、割り込み発生時に、"L"レベルを出力します。
18	SDA	IO	シリアルデータ入出力端子です。外部にプルアップ抵抗を接続してください。
19	SCL	I	シリアルクロック入力端子です。外部にプルアップ抵抗を接続してください。
20	VREG	O	内蔵 3.3V レギュレータの出力端子です。GND 間に 1μF 以上のコンデンサを接続してください。外部回路の電源として使用しないでください。

■ 絶対最大定格

GND= 0 V, Ta = +25 °C

項目	記号	条件	定格値	単位
電源電圧	V _{DD}	VDD 端子に適用	-0.3 ~ +53	V
入力電圧	V _{IN1}	V5~V0 端子に適用 V _{n+1} - V _n 端子間電位差(注 1)	-0.3 ~ +6.5	V
	V _{IN2}	/PUPIN 端子に適用	-0.3 ~ V _{DD} +0.3	V
	V _{IN3}	ISM, ISP 端子に適用	-0.3 ~ V _{REG} +0.3	V
	V _{IN4}	SCL, SDA 端子に適用	-0.3 ~ +6.5	V
出力電圧	V _{OUT1}	/SCDET, CELLOP, /ERR, /INTO, SDA, VREG 端子に適用	-0.3 ~ +6.5	V
	V _{OUT2}	VMON, IMON 端子に適用	-0.3 ~ V _{REG} +0.3	V
セルバランス電流	I _{CB}	セルバランススイッチ 1 個当たり	200	mA
許容損失	P _D	—	1.0	W
出力短絡電流	I _{OS}	/SCDET, CELLOP, /ERR, /INTO, SDA, VREG, VMON, IMON 端子に 適用	10	mA
保存温度	T _{STG}	—	-55~+150	°C

注 1: 電池セル接続時、または、取り外し時に V_{n+1} - V_n 端子間電圧が、定格値を超え破壊を引き起こす可能性がありますので、十分ご評価の上でご使用ください。

■ 推奨動作条件

GND= 0 V

項目	記号	条件	範囲	単位
電源電圧	V _{DD}	VDD 端子に適用	3.3~42	V
動作温度	T _{OP}	—	-40~+85	°C

■ 電気的特性

● 直流特性

V_{DD}=3.3V~42V, GND=0V, Ta=-40~+85°C

項目	記号	条件	Min.	Typ.	Max.	単位
"H"入力電圧 (注 1)	V _{IH}	—	0.7 × V _{REG}	—	3.6	V
"L"入力電圧 (注 1)	V _{IL}	—	0	—	0.3 × V _{REG}	V
"H"入力電流 (注 1)	I _{IH}	V _{IH} = 3.3V	—	—	2	μA
"L"入力電流 (注 1)	I _{IL}	V _{IL} = GND	-2	—	—	μA
セルモニタ端子 入力電流 1	I _{INV1}	平均電流値 セル電圧モニタ停止時 セルバランススイッチ OFF 時	—	0.1	1.5	μA
セルモニタ端子 入力電流 2	I _{INV2}	各セル電圧=4V セル電圧モニタ時 セルバランススイッチ OFF 時	-0.5	—	3.5	μA
セルモニタ端子 入力リーク電流	I _{ILVC}	パワーダウン時	-0.5	—	0.5	μA
"L"出力電圧 (注 2)	V _{OL}	I _{OL} = 1mA	—	—	0.2	V
出力リーク電流 (注 2)	I _{OLK}	V _{OUT} = 0V~4V	-2	—	2	μA
/PUPIN 端子 "H"入力電圧	V _{IHP}	—	0.8 × V _{DD}	—	V _{DD}	V
/PUPIN 端子 "L"入力電圧	V _{ILP}	—	0	—	0.2 × V _{DD}	V
/PUPIN 端子 "H"入力電流	I _{IHP}	V _{IH} = V _{DD}	—	—	5	μA
/PUPIN 端子 "L"入力電流	I _{ILP}	V _{DD} =18V V _{IL} = GND	-36	-18	-9	μA
VREG 端子出力電圧	V _{REG1}	V _{DD} =5V~42V 出力負荷電流<0.5mA	3.0	3.3	3.6	V
	V _{REG2}	V _{DD} =3.3V~5V 出力負荷電流<100μA	3.0	3.3	3.6	V
セルバランススイッチ ON 抵抗	R _{CB}	V _{DD} =15V~42V V _{DS} =0.6V	3	6	12	Ω

注 1: SCL、SDA 端子に適用

注 2: SDA、/SCDET、CELLOP、/ERR、/INTO 端子に適用

● 消費電流特性

V_{DD}= 3.3V~42V, GND=0V, Ta=-40~+85°C, 出力無負荷、/PUPIN="H"時

項目	記号	条件	Min.	Typ.	Max.	単位
動作時消費電流 1	I _{DD1}	セル電圧・電流モニタ動作時 Ta=0~+60°C	—	14	50	μA
動作時消費電流 2	I _{DD2}	セル電圧・電流モニタ停止時 Ta=0~+60°C	—	6	10	μA
パワーダウン時消費電流	I _{DDS}	—	—	0.1	1.0	μA

● コード 001 : 検出電圧特性 (Ta=25°C)

V_{DD}=18V, GND=0V, Ta=+25°C

項目	記号	条件	Min.	Typ.	Max.	単位
過充電検出電圧	V _{OV}	—	4.205	4.225	4.245	V
過充電解除電圧	V _{OVR}	—	3.975	4.025	4.075	V
大過充電検出電圧	V _{SOV}	—	4.265	4.30	4.335	V
過放電検出電圧	V _{UV}	—	1.55	1.6	1.65	V
過放電解除電圧	V _{UVR}	—	2.925	3.000	3.075	V
0V 充電禁止検出電圧	V _{CNG}	—	0.95	1.00	1.05	V
放電過電流検出電圧	V _{OCU}	—	110	120	130	mV
充電過電流検出電圧	V _{OCO}	—	-50	-40	-30	mV
ショート電流検出電圧	V _{SC}	—	190	200	210	mV
ウェイクアップ検出電圧	V _{WK}	電流モニタ停止時	2.5	5	7.5	mV

● コード 001 : 検出電圧特性 (Ta=0°C~60°C)

V_{DD}=18V, GND=0V, Ta=0°C~+60°C

項目	記号	条件	Min.	Typ.	Max.	単位
過充電検出電圧	V _{OV}	—	4.200	4.225	4.250	V
過充電解除電圧	V _{OVR}	—	3.955	4.025	4.095	V
大過充電検出電圧	V _{SOV}	—	4.25	4.30	4.35	V
過放電検出電圧	V _{UV}	—	1.5	1.6	1.7	V
過放電解除電圧	V _{UVR}	—	2.9	3.0	3.1	V
0V 充電禁止検出電圧	V _{CNG}	—	0.95	1.00	1.05	V
放電過電流検出電圧	V _{OCU}	—	105	120	135	mV
充電過電流検出電圧	V _{OCO}	—	-55	-40	-25	mV
ショート電流検出電圧	V _{SC}	—	185	200	215	mV
ウェイクアップ検出電圧	V _{WK}	電流モニタ停止時	2	5	8	mV
VREG 低下検出電圧	V _{UREG}	—	2.2	2.5	2.8	V
VREG 低下復帰検出電圧	V _{RREG}	—	2.4	2.7	3.0	V

● コード 001 : 検出・解除遅延時間特性 (Ta=25°C)

V_{DD}=18V, GND=0 V, Ta=+25°C

項目	記号	条件	Min.	Typ.	Max.	単位
セル電圧モニタ周期	t _{DET}		0.32	0.40	0.48	sec
過充電検出遅延時間 (注)	t _{OV}	—	3.8	4.8	5.8	sec
過充電解除遅延時間 (注)	t _{OVR}	—	0.6	0.8	1.0	sec
大過充電検出遅延時間 (注)	t _{SOV}	—	12.8	16	19.2	sec
過放電検出遅延時間 (注)	t _{UV}	—	3.8	4.8	5.8	sec
過放電解除遅延時間 (注)	t _{OVR}	—	0.6	0.8	1.0	sec
0V 充電禁止検出遅延時間 (注)	t _{CNG}	—	6.9	8	9.5	sec
0V 充電禁止解除遅延時間 (注)	t _{CNGR}	—	0.6	0.8	1.0	sec
放電過電流検出遅延時間	t _{OCU}	—	40	50	60	ms
放電過電流解除遅延時間	t _{OCUR}	—	80	100	120	ms
充電過電流検出遅延時間	t _{OCO}	—	20	25	30	ms
充電過電流解除遅延時間	t _{OCOR}	—	80	100	120	ms
ショート電流検出遅延時間	t _{SC}	—	60	100	180	μs
ショート電流解除遅延時間	t _{SCR}	—	80	100	120	ms
ウェイクアップ検出遅延時間	t _{WK}	—	1.6	2	2.6	ms

(注) 各検出遅延時間の最大値は、セル電圧モニタ周期によるタイムラグを加算した時間となります。

● コード 001 : 検出・解除遅延時間特性 (Ta=0~60°C)

V_{DD}=18V, GND=0 V, Ta=0~+60°C

項目	記号	条件	Min.	Typ.	Max.	単位
セル電圧モニタ周期	t _{DET}		0.3	0.4	0.5	sec
過充電検出遅延時間 (注)	t _{OV}	—	3.6	4.8	6.0	sec
過充電解除遅延時間 (注)	t _{OVR}	—	0.6	0.8	1.0	sec
大過充電検出遅延時間 (注)	t _{SOV}	—	12	16	20	sec
過放電検出遅延時間 (注)	t _{UV}	—	3.6	4.8	6.0	sec
過放電解除遅延時間 (注)	t _{OVR}	—	0.6	0.8	1.0	sec
0V 充電禁止検出遅延時間 (注)	t _{CNG}	—	6.6	8	9.8	sec
0V 充電禁止解除遅延時間 (注)	t _{CNGR}	—	0.6	0.8	1.0	sec
放電過電流検出遅延時間	t _{OCU}	—	37	50	63	ms
放電過電流解除遅延時間	t _{OCUR}	—	74	100	126	ms
充電過電流検出遅延時間	t _{OCO}	—	18	25	32	ms
充電過電流解除遅延時間	t _{OCOR}	—	74	100	126	ms
ショート電流検出遅延時間	t _{SC}	—	50	100	200	μs
ショート電流解除遅延時間	t _{SCR}	—	74	100	126	ms
ウェイクアップ検出遅延時間	t _{WK}	—	1.4	2	2.8	ms

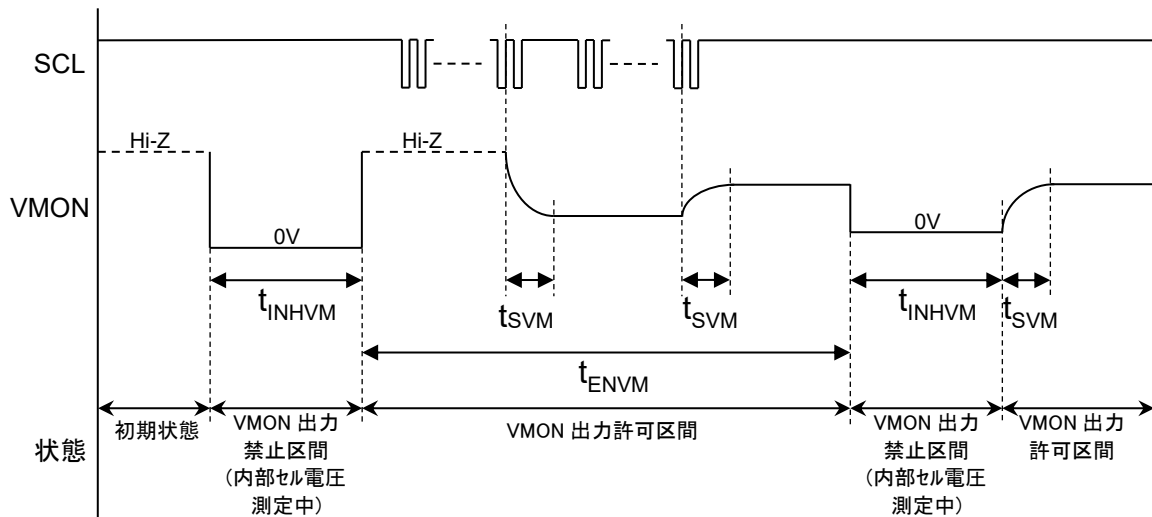
(注) 過充電検出遅延時間の最大値は、セル電圧モニタ周期によるタイムラグを加算した時間となります。

● セル電圧モニタ出力特性 (Ta=0~60°C)

V_{DD}=18V, GND=0 V, Ta=0~+60°C, VMON 出力無負荷時

項目	記号	条件	Min.	Typ.	Max.	単位
セル電圧モニタ範囲	V _{VMR}	—	0.1	—	4.5	V
VMON 出力電圧	V _{CELO4}	セル電圧=4V 時	1.96	2.00	2.04	V
	V _{CELO1}	セル電圧=1V 時	0.4	0.5	0.6	V
セル電圧測定誤差 (注)	V _{ECEL4}	セル電圧=4V 時	-25	—	+25	mV
	V _{ECEL1}	セル電圧=1V 時	-30	—	+30	mV
VMON 出力電流能力	I _{OV} M	—	-100	—	+100	μA
VMON 出力禁止区間	t _{INHVM}	—	40	50	65	ms
VMON 出力許可区間	t _{ENVM}	—	290	350	450	ms
VMON 出力安定時間	t _{SVM}	出力無負荷時	—	—	1	ms

(注) VGAIN レジスタ、OFFSET レジスタに格納された係数により下記の補正演算を行った場合
セル電圧=VGAIN ×[VMON 出力電圧]+OFFSET

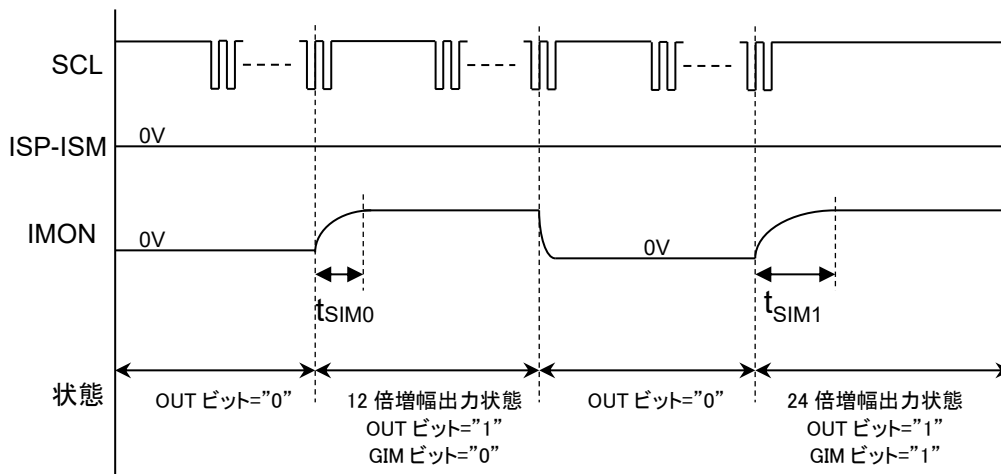


● コード 001 : 電流モニタ出力特性 (Ta=0~60°C)

V_{DD}=18V, GND=0 V, Ta=0~+60°C, IMON 出力無負荷時

項目	記号	条件	Min.	Typ.	Max.	単位
IMON 出力電圧	V _{IMON0}	ISP-ISM 間電位差=0V 時 GIM ビット="0"	0.5	0.6	0.7	V
	V _{IMON1}	ISP-ISM 間電位差=0V 時 GIM ビット="1"	0.4	0.6	0.8	V
IMON 出力電圧増幅率 (注)	G _{IM0}	GIM ビット="0"	11.4	12	12.6	V/V
	G _{IM1}	GIM ビット="1"	22.8	24	25.2	V/V
電流測定範囲 (注)	R _{IM0}	GIM ビット="0" シャント抵抗 R _{IS} =0.5mΩ	-365	—	+63	A
	R _{IM1}	GIM ビット="1" シャント抵抗 R _{IS} =0.5mΩ	-174	—	+23	A
IMON 出力電流能力	I _{OIM}	—	-100	—	+100	μA
ISP, ISM 端子入力電流 (注)	I _{IS}	ISP=ISM=0V OUT ビット="1" GIM ビット="0"	0.25	0.46	0.8	μA
IMON 出力安定時間	t _{SIM0}	GIM ビット="0"	—	—	1	ms
	t _{SIM1}	GIM ビット="1"	—	—	3	ms

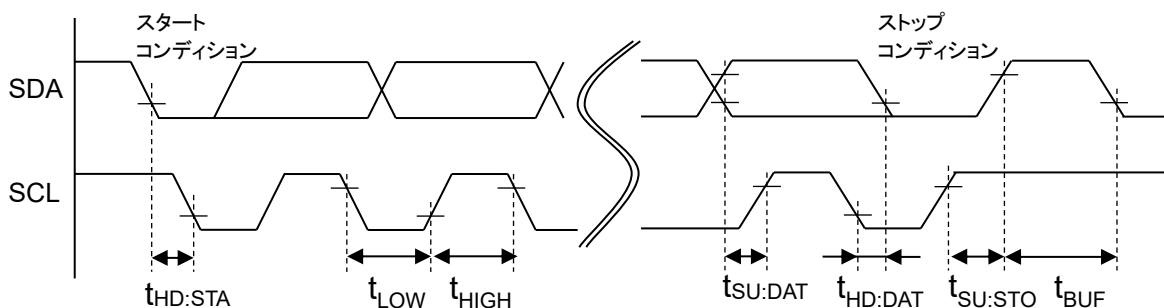
(注) ISP 端子、ISM 端子にそれぞれ 1kΩ 抵抗を接続した場合に適用



● I2C 互換シリアルインタフェース

$V_{DD}=3.3\sim 42V$, $GND=0V$, $T_a=-40\sim +85^{\circ}C$

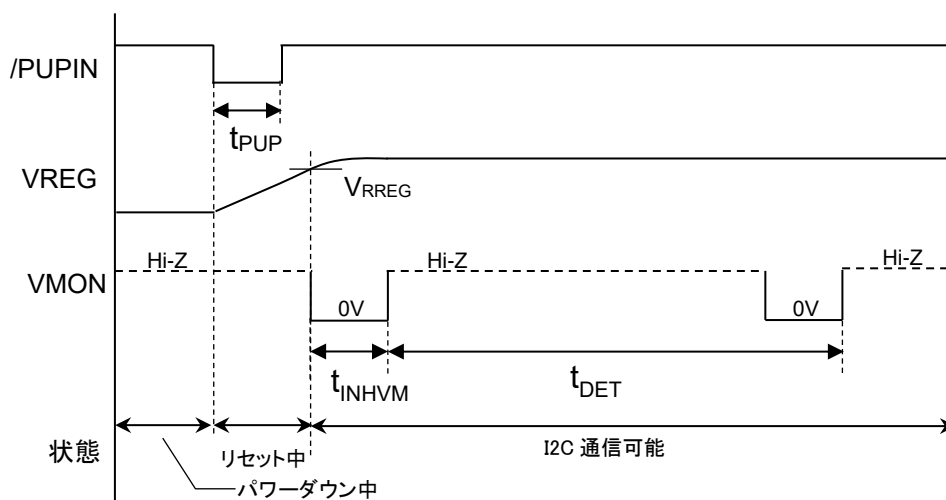
項目	記号	条件	Min.	Typ.	Max.	単位
SCL クロック周波数	f_{SCL}	—	—	—	400	kHz
SCL ホールド時間 (スタートコンディション)	$t_{HD:STA}$	—	0.6	—	—	μs
SCL “L”ホールド時間	t_{LOW}	—	1.3	—	—	μs
SCL “H”ホールド時間	t_{HIGH}	—	0.6	—	—	μs
SDA ホールド時間	$t_{HD:DAT}$	—	0	—	—	μs
SDA セットアップ時間	$t_{SU:DAT}$	—	0.1	—	—	μs
SDA セットアップ時間 (ストップコンディション)	$t_{SU:STO}$	—	0.6	—	—	μs
バスフリー時間	t_{BUF}	—	1.3	—	—	μs



● パワーアップタイミング

$V_{DD}=3.3\sim 42V$, $GND=0V$, $T_a=-40\sim +85^{\circ}C$

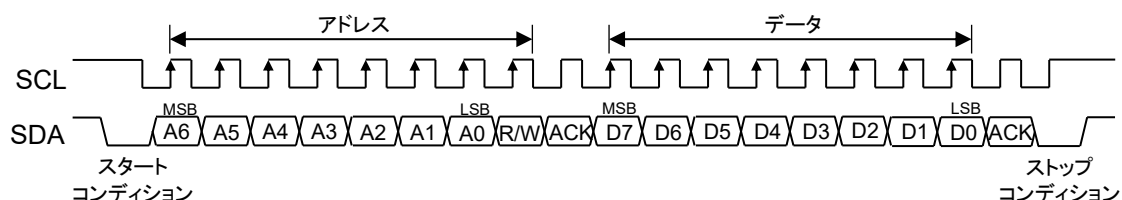
項目	記号	条件	Min.	Typ.	Max.	単位
/PUPIN “L”パルス幅	t_{PUP}	—	1	—	—	ms



■ 機能説明

● I2C 互換シリアルインタフェース

ML5204 には、マイコンインタフェースとして、I2C 互換シリアルインタフェースを搭載しています。制御レジスタの各アドレスへのデータのリード・ライトを行うことで、各種設定を行います。



データ書込みの場合には、RW ビットを”0”に設定し、データ読み出しの場合には、RW ビットを”1”に設定します。

● 制御レジスタ

以下に、制御レジスタマップを示します。

アドレス	レジスタ名称	R/W	初期値	レジスタ概要
00H	NOOP	R/W	00H	機能は割り当てられていません。
01H	VMON	R/W	00H	セル電圧モニタ設定
02H	IMON	R/W	00H	電流モニタ設定
03H	CBAL	R/W	00H	セルバランススイッチ設定
04H	POWER	R/W	00H	パワーダウン・ウェイクアップ設定
05H	INTREQ	R	00H	割り込み発生要因
06H	ERROR	R	02H	異常検出状態
07H	VGAIN	R	—	VMON 出力電圧ゲイン補正值
08H	OFFSET	R	—	VMON 出力電圧オフセット補正值
09H	TEST	R/W	00H	各種検出遅延時間の時短設定 CELLOP クリア
その他	NOT_USE	R/W	00H	IC テスト用(使用不可)

1. NOOP レジスタ (Adrs=00H)

ビット名	7	6	5	4	3	2	1	0
	NO7	NO6	NO5	NO4	NO3	NO2	NO1	NO0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初期値	0	0	0	0	0	0	0	0

NOOP レジスタには、機能は割り当てられていませんので、このレジスタへのリードライトアクセスにより、LSI 状態が変化することはありません。ライトしたデータがそのままリードできます。

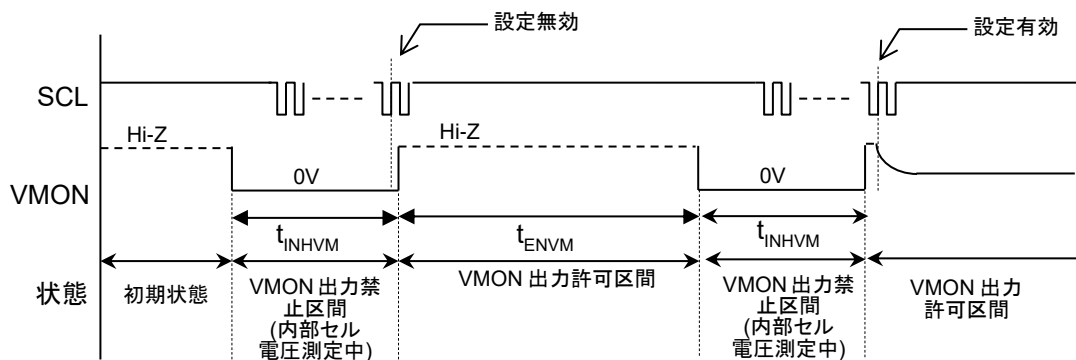
2. VMON レジスタ (Adrs=01H)

ビット名	7	6	5	4	3	2	1	0
	—	—	—	—	—	CN2	CN1	CN0
R/W	R	R	R	R	R	R/W	R/W	R/W
初期値	0	0	0	0	0	0	0	0

VMON レジスタは、VMON 端子に出力する電池セルの設定レジスタです。CN0、CN1、CN2 ビットにより、電池セルを選択します。

CN2	CN1	CN0	選択セル
0	0	0	なし(初期値) VMON 出力=Hi-Z
0	0	1	V1 セル(最下位)
0	1	0	V2 セル
0	1	1	V3 セル
1	0	0	V4 セル
1	0	1	V5 セル(最上位)
1	1	0	なし
1	1	1	VMON 出力=Hi-Z

VMON 出力禁止区間内に、VMONレジスタの設定を行っても、その設定は無視され、以前に設定された状態を保持します。



3. IMON レジスタ (Adrs=02H)

ビット名	7	6	5	4	3	2	1	0
	—	—	—	OUT	—	—	ZERO	GIM
R/W	R	R	R	R/W	R	R	R/W	R/W
初期値	0	0	0	0	0	0	0	0

IMON レジスタは、電流モニタの各種設定を行なうレジスタです。
GIM ビットにより、電流モニタアンプの電圧増幅率を設定します。

GIM	電圧増幅率 G_{IM}
0	12 倍(初期値)
1	24 倍

ZERO ビットにより、電流モニタアンプのゼロ補正を行います。

ZERO	ISP 端子入力	ISM 端子入力
0	端子入力	端子入力
1	GND レベル	GND レベル

OUT ビットにより、電流モニタアンプ出力を IMON 端子へ出力します。ゼロ補正を行なう場合も、OUT ビットを"1"に設定します。

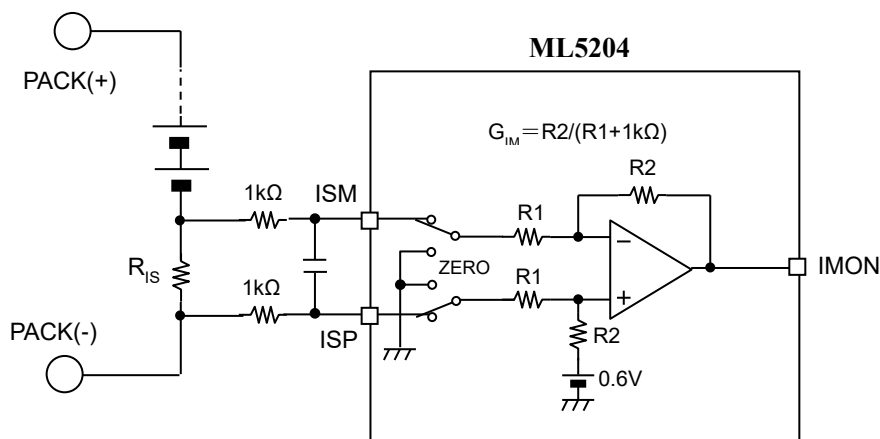
OUT	IMON 端子出力
0	0V(初期値)
1	電流モニタアンプ出力

電流モニタは、ISP 端子と ISM 端子間に電流センス用のシャント抵抗 R_{IS} を接続し、これら端子間の入力電位差を測定することで行います。

ISP-ISM 端子間電位差は、0.6V(typ)中心の電圧に変換され、IMON 端子に出力されます。IMON 端子出力電圧 V_{IMON} は、シャント抵抗 R_{IS} 、流れる電流 I_{SENSE} を用いて、次式で与えられます。

$$V_{IMON} = (I_{SENSE} \times R_{IS}) \times G_{IM} + 0.6$$

電流測定アンプの回路構成を以下に示します。



電流ゼロ時に $V_{IMON}=0.6V$ 、放電電流時に $V_{IMON} > 0.6V$ 、充電電流時に $V_{IMON} < 0.6V$ となります。

ZERO ビット="1"に設定すると、ISM 端子、ISP 端子入力は、LSI 内部で GND レベルに切り替えられ、電流測定アンプの入力電位差をゼロにします。このときの IMON 端子出力電圧を電流ゼロ時の基準電圧とすることで、内部 0.6V 基準電圧のばらつきやアンプのオフセット電圧を補正することができます。

なお、充放電過電流やショート電流、ウェイクアップ検出特性は、IMON レジスタ設定には無関係です。

4. CBAL レジスタ (Adrs=03H)

ビット名	7	6	5	4	3	2	1	0
	—	—	—	—	—	SW2	SW1	SW0
R/W	R	R	R	R	R	R/W	R/W	R/W
初期値	0	0	0	0	0	0	0	0

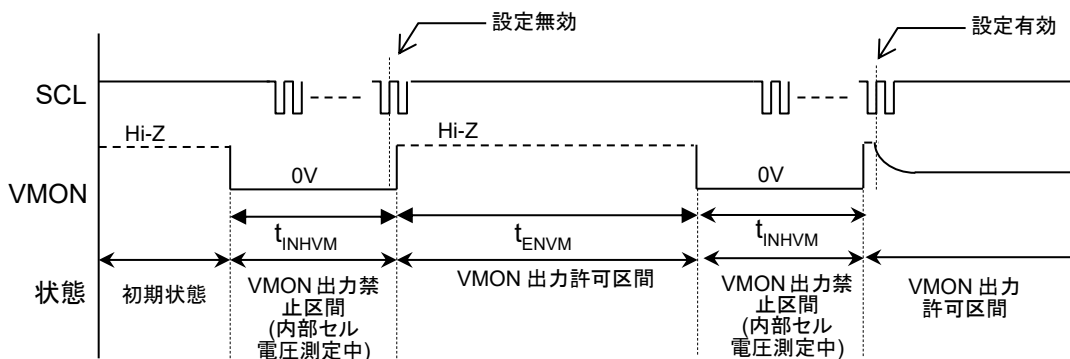
CBAL レジスタは、いずれか 1 つのセルバランススイッチを ON する設定レジスタです。SW0、SW1、SW2 ビットにより、ON するセルバランススイッチを選択します。ON するセルバランススイッチを変更する場合には、一旦、全てのスイッチを OFF してください。

SW2	SW1	SW0	スイッチ ON セル
0	0	0	全て OFF (初期値)
0	0	1	V1 セル (最下位)
0	1	0	V2 セル
0	1	1	V3 セル
1	0	0	V4 セル
1	0	1	V5 セル
1	1	0	全て OFF
1	1	1	

VMON 出力禁止区間では、セルバランススイッチの ON 設定に関わらず、全てのセルバランススイッチが自動的に OFF し、VMON 出力許可区間になると、ON 設定されたセルバランススイッチが ON します。

VMON 出力禁止区間内に、CBAL レジスタの設定を行っても、その設定は無視され、以前に設定された状態を保持します。

セルバランススイッチを ON 設定したままにすると、VMON 出力禁止区間になるとセルバランススイッチが自動的に OFF しますが、セル接続端子の外部抵抗 R_{CELL} と外部容量 C_{CELL} の時定数が大きい場合にはセル電圧の復帰が遅くなり、過充電・過放電を誤検出する可能性があります。セル接続端子の外部抵抗 R_{CELL} と外部容量 C_{CELL} は、時定数 1.5ms 以下となる抵抗値、容量値を選択することを推奨します。



5. POWER レジスタ (Adrs=04H)

	7	6	5	4	3	2	1	0
ビット名	PUPIN	—	—	PD	—	—	—	WKUP
R/W	R	R	R	R/W	R	R	R	R/W
初期値	0	0	0	0	0	0	0	0

POWER レジスタは、ウェイクアップ検出動作やパワーダウン移行の設定を行うレジスタです。

WKUP ビットにより、ウェイクアップ検出回路の動作/停止の設定を行います。WKUP ビットは、ウェイクアップを検出すると、自動的にリセットされます。

WKUP	ウェイクアップ検出動作
0	停止(初期値)
1	動作

PD ビットにより、パワーダウン移行を制御します。パワーダウン状態へ移行すると、全ての回路動作を停止させ、低消費電流状態となります。

PD	パワーダウン制御
0	パワーダウン移行しない (初期値)
1	パワーダウン移行する

PUPIN ビットにより、/PUPIN 端子状態を読み出します。

PUPIN	/PUPIN 端子状態
0	“H”レベル
1	“L”レベル

/PUPIN 端子入力が“L”レベルのときに、PD ビットを“1”にセットしても、/PUPIN 端子入力が“H”レベルになるまで、パワーダウン状態には移行しません。PUPIN ビットにより、/PUPIN 端子状態を読み出すことができますので、PD ビットを“1”にセットする前に、/PUPIN 端子状態が“L”レベルでないことを確認してください。

また、PD ビットに“0”を書き込んでもパワーアップ状態には移行しませんので、/PUPIN 端子に“L”レベルを入力することで、パワーアップさせてください。

6. INTREQ レジスタ (Adrs=05H)

ビット名	7	6	5	4	3	2	1	0
	QWK	QSC	QOCC	QOCD	QSOV	QZV	QUV	QOV
R/W	R	R	R	R	R	R	R	R
初期値	0	0	0	0	0	0	0	0

INTREQレジスタは、MCUへの割り込み発生要因を示すレジスタです。INTREQレジスタを読み出し動作完了後に、各ビットはリセットされ、自動的に/INTO 端子出力は Hi-Z 状態に戻ります。

INTREQ レジスタへデータ書き込みを行っても無視されます。

QOV	過充電検出割り込み
0	なし (初期値)
1	発生

QUV	過放電検出割り込み
0	なし (初期値)
1	発生

QZV	0V 充電禁止検出割り込み
0	なし (初期値)
1	発生

QSOV	大過充電検出割り込み
0	なし (初期値)
1	発生

QOCD	放電過電流検出割り込み
0	なし (初期値)
1	発生

QOCC	充電過電流検出割り込み
0	なし (初期値)
1	発生

QSC	ショート電流検出割り込み
0	なし (初期値)
1	発生

QWK	ウェイクアップ検出割り込み
0	なし (初期値)
1	発生

なお、クロック停止検出時には、全てのビットが”1”にセットされます。

7. ERROR レジスタ (Adrs=06H)

ビット名	7	6	5	4	3	2	1	0
	CKER	SC	OCC	OCD	SOV	ZV	UV	OV
R/W	R	R	R	R	R	R	R	R
初期値	0	0	0	0	0	0	1	0

ERROR レジスタは、各種異常検出状態を示すレジスタです。いずれか1つのビットが”1”にセットされていると、/ERR 端子に”L”レベルを出力します。

異常状態が検出されなくなると、各ビットは自動的に”0”にリセットされ、全てのビットが”0”にリセットされた場合に、/ERR 端子出力は Hi-Z 状態になります。

ERROR レジスタへデータ書き込みを行っても無視されます。

OV	過充電検出状態
0	未検出 (初期値)
1	検出

UV	過放電検出状態
0	未検出
1	検出 (初期値)

ZV	0V 充電禁止検出状態
0	未検出 (初期値)
1	検出

SOV	大過充電検出状態
0	未検出 (初期値)
1	検出

OCD	放電過電流検出状態
0	未検出 (初期値)
1	検出

OCC	充電過電流検出状態
0	未検出 (初期値)
1	検出

SC	ショート電流検出状態
0	未検出 (初期値)
1	検出

CKER	クロック停止検出状態
0	未検出 (初期値)
1	検出

大過充電検出時には、CELLOP 端子に”L”レベルが出力されます。

SOV	大過充電検出状態	CELLOP 端子状態
0	未検出 (初期値)	Hi-Z 状態
1	検出	”L”レベル

ショート電流検出時には、/SCDET 端子に”L”レベルが出力されます。

SC	ショート電流検出状態	/SCDET 端子状態
0	未検出 (初期値)	Hi-Z 状態
1	検出	”L”レベル

8. VGAIN レジスタ (Adrs=07H)

	7	6	5	4	3	2	1	0
ビット名	—	VG6	VG5	VG4	VG3	VG2	VG1	VG0
R/W	R	R	R	R	R	R	R	R
初期値	—	—	—	—	—	—	—	—

VGAIN レジスタは、VMON 出力電圧のゲイン補正値が格納されているレジスタです。
測定セル電圧は、VMON 出力電圧の測定値に以下の補正演算を行うことで求めます。

$$\text{セル電圧} = \text{VGAIN} \times [\text{VMON 出力電圧}] + \text{OFFSET}$$

VGAIN: VGAIN レジスタのゲイン補正値 OFFSET: OFFSET レジスタのオフセット補正値

VGAIN レジスタ値とゲイン補正値の関係を下表に示します。

レジスタ値[Hex]	ゲイン補正値	レジスタ値[Hex]	ゲイン補正値
00	2.000	40	1.936
01	2.001	41	1.937
02	2.002	42	1.938
03	2.003	43	1.939
04	2.004	44	1.940
05	2.005	45	1.941
06	2.006	46	1.942
07	2.007	47	1.943
...
0F	2.015	4F	1.951
10	2.016	50	1.952
...
1F	2.031	5F	1.967
20	2.032	60	1.968
...
2F	2.047	6F	1.983
30	2.048	70	1.984
...
3F	2.063	7F	1.999

9. OFFSET レジスタ (Adrs=08H)

	7	6	5	4	3	2	1	0
ビット名	OF7	OF6	OF5	OF4	OF3	OF2	OF1	OF0
R/W	R	R	R	R	R	R	R	R
初期値	—	—	—	—	—	—	—	—

OFFSET レジスタは、VMON 出力電圧のオフセット補正值が格納されているレジスタです。
測定セル電圧は、VMON 出力電圧の測定値に以下の補正演算を行うことで求めます。

$$\text{セル電圧} = \text{VGAIN} \times [\text{VMON 出力電圧}] + \text{OFFSET}$$

VGAIN: VGAIN レジスタのゲイン補正值 OFFSET: OFFSET レジスタのオフセット補正值

VOFFSET レジスタ値とオフセット補正值の関係を下表に示します。

レジスタ値[Hex]	オフセット補正值 [mV]
00	+0
01	+1
02	+2
03	+3
...	...
7F	+127
80	-128
81	-127
82	-126
83	-125
...	...
FD	-3
FE	-2
FF	-1

10. TEST レジスタ (Adrs=09H)

ビット名	7	6	5	4	3	2	1	0
	OPC	—	—	RCVD	SOVD	ZVD	UVD	OVD
R/W	R/W	R	R	R/W	R/W	R/W	R/W	R/W
初期値	0	0	0	0	0	0	0	0

TEST レジスタは、各種検出遅延時間を短縮する設定レジスタです。電池パックの検査時間を短出するために用います。

OVD ビットにより、過充電検出遅延時間を設定します。

OVD	過充電検出遅延時間
0	4.8 秒(初期値)
1	100ms(内部タイマ使用)

UVD ビットにより、過放電検出遅延時間を設定します。

UVD	過放電検出遅延時間
0	4.8 秒(初期値)
1	100ms(内部タイマ使用)

ZVD ビットにより、0V 充電禁止検出遅延時間を設定します。

ZVD	0V 充電禁止検出遅延時間
0	16 秒(初期値)
1	100ms(内部タイマ使用)

SOVD ビットにより、大過充電検出遅延時間を設定します。

SOVD	大過充電検出遅延時間
0	16 秒(初期値)
1	100ms(内部タイマ使用)

RCVD ビットにより、過充電・過放電・0V 充電禁止の各モードからの復帰遅延時間を設定します。

RCVD	復帰遅延時間
0	0.8 秒(初期値)
1	100ms(内部タイマ使用)

OPC ビットにより、大過充電検出状態をクリアすることができます。"1"書き込み時に ERROR レジスタの SOV ビットは"0"にリセットされ、CELLOP 端子出力は Hi-Z 状態に戻ります。

OPC	大過充電状態クリア
0	クリアなし(初期値)
1	クリア

(注意) OPC ビットに"1"を書き込んだ後は、自動的にクリアなし状態となりますので、クリアなし状態に再度設定する必要はありません。

● 電源投入・遮断順序

各電池セルの接続順序は任意ですが、GND 端子、VDD 端子を接続後に、最下位電位セルより接続することを推奨します。電源遮断時においては、接続順序と逆に、最上位電位セルから切り離し、最後に、VDD 端子、GND 端子の順に切り離してください。この接続順序を守れない場合には、セル接続端子 $V_{n+1} - V_n$ の端子間電圧が絶対最大定格を超え、破壊に至る可能性があります。

また、バッテリーシミュレータなどを用いて、評価・検査する場合においても、 $V_{n+1} - V_n$ 端子間の電圧が絶対最大定格を超えないよう、電源投入、遮断の手順についてご注意ください。

なお、端子保護のために、セル接続端子の外部抵抗値 R_{CELL} は、 150Ω 以上にしてください。

電池セルをあらかじめ直列に接続した状態で、各電池セル接続端子 V_n に接続してください。電池セルを直列に接続していない状態で、電池セルを1つずつ接続することは、 $V_{n+1} - V_n$ 端子間の電圧が絶対最大定格を超え、破壊に至る可能性があるため禁止します。

なお、電源投入時の電源電圧立上り時間、電源遮断順序、および、電源電圧立下り時間についての制約はありません。

● 電源投入時の注意事項

電源投入後は、通常パワーアップ状態から始まりますが、電源投入時のチャタリング等により、パワーダウン状態から始まる場合があります。パワーダウン状態から始まった場合には、/PUPIN 端子に”L”レベルを入力することで、パワーアップ状態へ移行させてください。

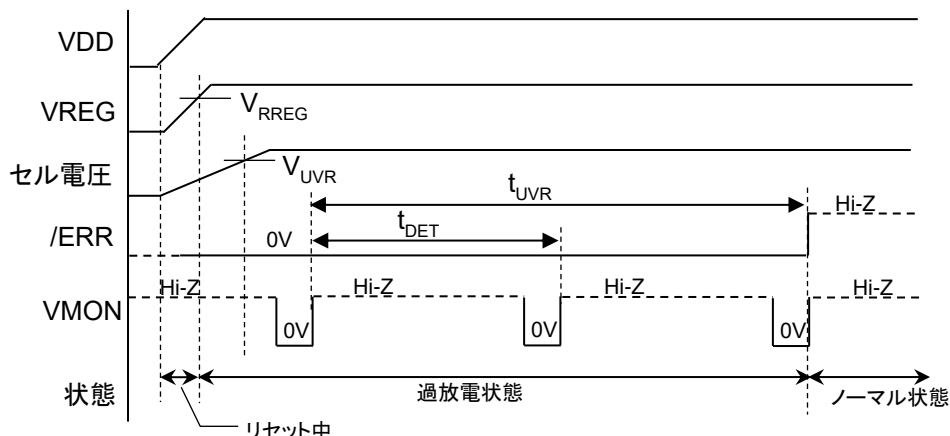
また、電池セル組み付け時においては、全ての電池セルの組み付け完了するまでの時間が長い場合には、過充電や大過充電状態を検出する場合があります。全ての電池セルの組み付けが完了した後に過充電状態は解除されますが、大過充電状態は保持されますので、以下のいずれかの方法でリセットする必要があります。

大過充電状態をリセットする方法として、以下の3通りがあります。

- (1) TEST レジスタの OPC ビットを”1”に設定することで、CELLOP 端子出力は Hi-Z 状態に戻ります。
- (2) POWER レジスタの PD ビットを”1”に設定し、一旦、パワーダウン状態に移行させ、/PUPIN 端子を”L”レベルにして、パワーアップ状態に移行させます。これにより、ML5204 は初期化され、CELLOP 端子出力は Hi-Z 状態に戻ります。
- (3) VREG 端子電圧を 100ms 以上の間、VREG 低下検出電圧 V_{UREG} 以下に低下させることで、ML5204 は初期化され、CELLOP 端子出力は Hi-Z 状態に戻ります。

● 過充電／過放電 電圧検出機能

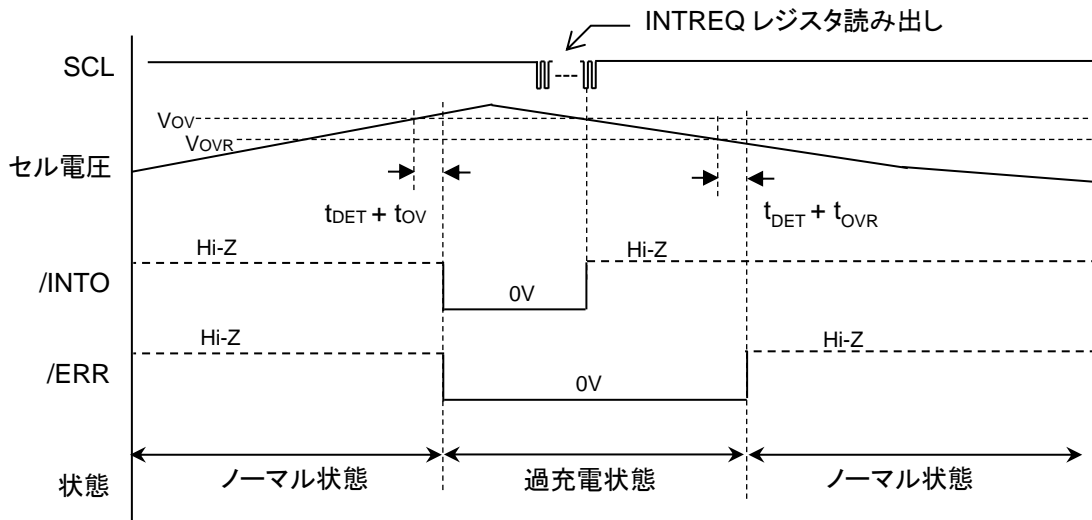
電池セルの接続を開始し、VREG 端子電圧が VREG 復帰検出電圧 V_{RREG} 以上になると、各電池セル電圧の検出動作を開始し、0.4 秒のセル電圧モニタ周期 t_{DET} で各電池セル電圧を測定します。初期状態は、過放電検出状態から開始されますので、ERROR レジスタの UV ビットは”1”にセットされ、/ERR 端子出力は”L”レベルから開始します。全ての電池セルの接続を完了し、全ての電池セルが過放電解除電圧 V_{UVR} 以上となり、過放電解除遅延時間 t_{UVR} を経過すると、UV ビットは”0”にリセットされ、/ERR 端子出力は Hi-Z 状態となります。



なお、全ての電池セルの接続を完了するまでの時間が長い場合には、過充電や大過充電を検出する場合があります。この場合には /INTO 端子出力は”L”レベルとなり、マイコンへの割り込みを出力しますので、INTREQ レジスタを読み出して割り込み発生要因を確認して、適切な処理をしてください。

1. 過充電検出・解除動作

以下に、過充電検出・解除動作タイミングチャートを示します。



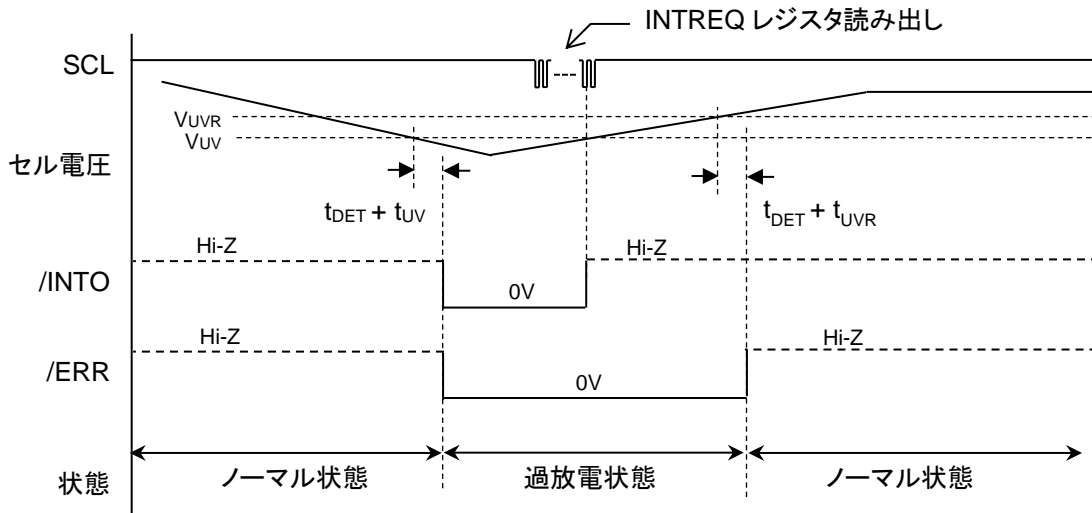
いずれか 1 つ以上の電池セル電圧が過充電検出電圧 V_{OV} 以上となり、ML5204 がその状態を検出してから、過充電検出遅延時間 t_{OV} 以上継続すると過充電状態となり、/INTO 端子に”L”レベルを出力しマイコンへ知らせます。INTREQ レジスタを読み出すと、QOV ビットが”1”にセットされていますので、マイコンは過充電状態を検出したことを認識できます。INTREQ レジスタを読み出すと自動的に全ての割り込み要因はクリアされ、/INTO 端子は Hi-Z レベルに戻ります。

また、同時に ERROR レジスタの OV ビットは”1”にセットされ、/ERR 端子に”L”レベルを出力し、異常状態であることをマイコンへ知らせます。

全ての電池セル電圧が過充電解除電圧 V_{OVR} 以下となり、ML5204 がその状態を検出してから、過充電解除遅延時間 t_{OVR} 以上継続するとノーマル状態に復帰し、その他の異常が検出されていないならば、/ERR 端子は Hi-Z 状態に戻ります。ノーマル状態に復帰する場合には、/INTO 端子によるマイコンへの割り込みは出力されません。

2. 過放電検出・解除動作

以下に、過放電検出・解除動作タイミングチャートを示します。



いずれか 1 つ以上の電池セル電圧が過放電検出電圧 V_{UV} 以下となり、ML5204 がその状態を検出してから、過放電検出遅延時間 t_{UV} 以上継続すると過放電状態となり、/INTO 端子に”L”レベルを出力しマイコンへ知らせます。INTREQ レジスタを読み出すと、QUV ビットが”1”にセットされていますので、マイコンは過放電状態を検出したことを認識できます。INTREQ レジスタを読み出すと自動的に全ての割り込み要因はクリアされ、/INTO 端子は Hi-Z レベルに戻ります。

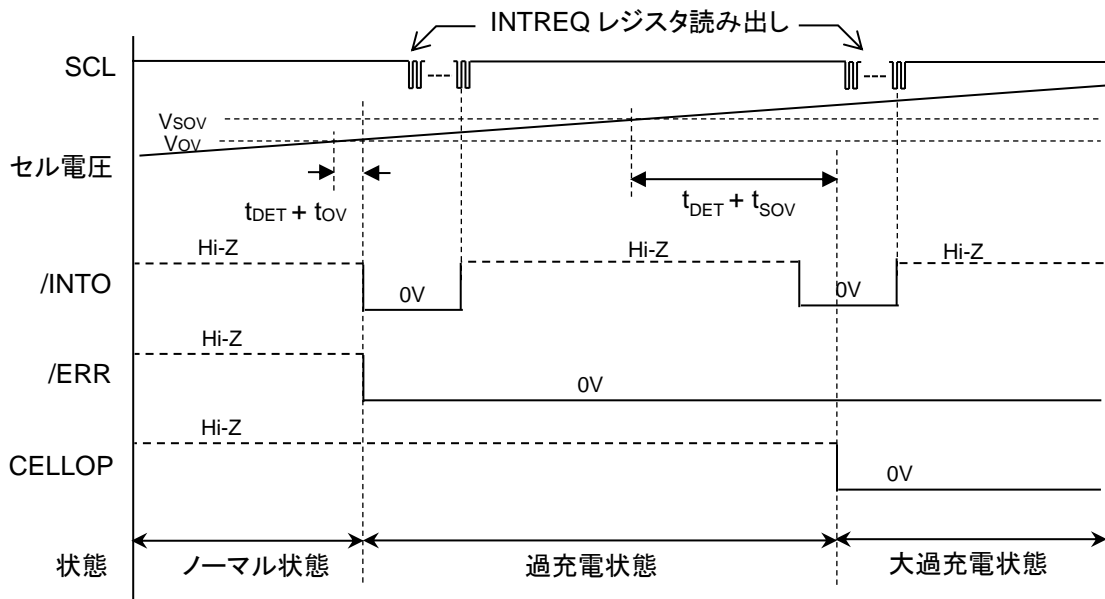
また、同時に ERROR レジスタの UV ビットは”1”にセットされ、/ERR 端子に”L”レベルを出力し、異常状態であることをマイコンへ知らせます。

全ての電池セル電圧が過放電解除電圧 V_{UVR} 以上となり、ML5204 がその状態を検出してから、過放電解除遅延時間 t_{UVR} 以上継続するとノーマル状態に復帰し、その他の異常が検出されていないければ、/ERR 端子は Hi-Z 状態に戻ります。ノーマル状態に復帰する場合には、/INTO 端子によるマイコンへの割り込みは出力されません。

なお、過放電状態を検出しても、自動的にパワーダウン状態には移行しませんので、POWER レジスタの PD ビットを”1”にセットし、パワーダウン状態へ移行させてください。詳細は、POWER レジスタの項目を参照してください。

3. 大過充電検出動作

以下に、大過充電検出動作タイミングチャートを示します。



いずれか 1 つ以上の電池セル電圧が大過充電検出電圧 V_{SOV} 以上となり、ML5204 がその状態を検出してから、大過充電検出遅延時間 t_{SOV} 以上継続すると大過充電状態となり、CELLOP 端子に”L”レベルを出力し、大過充電状態であることをマイコンへ知らせます。

また、ERROR レジスタの SOV ビットは”1”にセットされ、/ERR 端子にも”L”レベルを出力します。

さらに、/INTO 端子にも”L”レベルを出力し、INTREQ レジスタを読み出すと、QSOV ビットが”1”にセットされていますので、マイコンは大過充電状態を検出したことを認識できます。INTREQ レジスタを読み出すと自動的に全ての割り込み要因はクリアされ、/INTO 端子は Hi-Z レベルに戻ります。

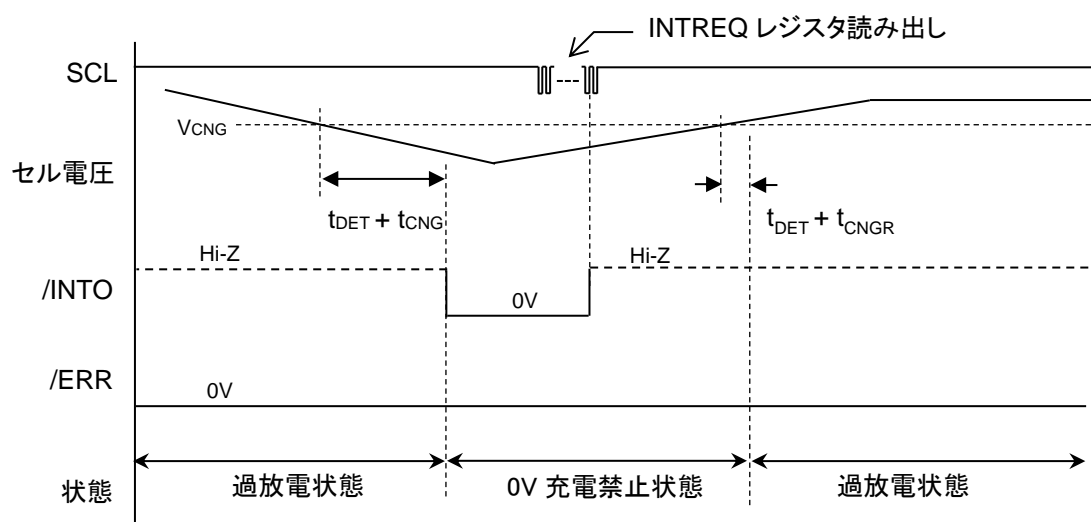
大過充電状態を検出した場合には、充電制御用 FET の短絡破壊などにより充電を中止できない異常状態になっていますので、電池パック出力のヒューズをカットするなどして、電池パックを使用不能にする処理をしてください。

全ての電池セル電圧が正常状態に戻った場合でも、大過充電状態は保持されますので、大過充電状態をリセットする場合には、以下の3通りの方法のいずれかでリセットしてください。

- (1) TESTレジスタの OPC ビットを”1”に設定することで、CELLOP 端子出力は Hi-Z 状態に戻ります。
- (2) POWERレジスタの PD ビットを”1”に設定し、一旦、パワーダウン状態に移行させ、/PUPIN 端子を”L”レベルにして、パワーアップ状態に移行させます。これにより、ML5204 は初期化され、CELLOP 端子出力は Hi-Z 状態に戻ります。
- (3) VREG 端子電圧を 100ms 以上の間、VREG 低下検出電圧 V_{UREG} 以下に低下させることで、ML5204 は初期化され、CELLOP 端子出力は Hi-Z 状態に戻ります。

4. 0V 充電禁止検出・解除動作

以下に、0V 充電禁止検出・解除動作タイミングチャートを示します。

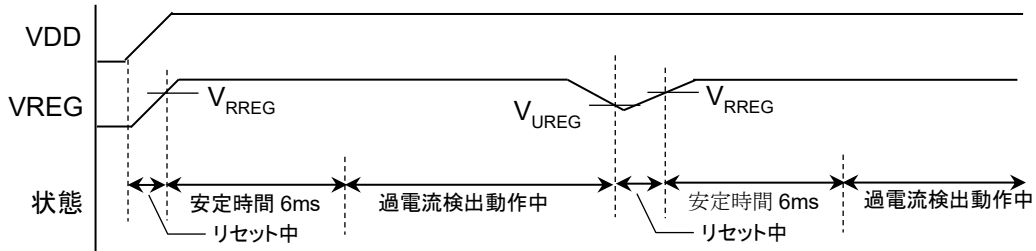


いずれか1つ以上の電池セル電圧が0V充電禁止検出電圧 V_{CNG} 以下となり、ML5204 がその状態を検出してから、0V充電禁止検出遅延時間 t_{CNG} 以上継続すると0V充電禁止状態となり、/INTO 端子に”L”レベルを出力しマイコンへ知らせます。INTREQレジスタを読み出すと、QZVビットが”1”にセットされていますので、マイコンは0V充電禁止状態を検出したことを認識できます。INTREQレジスタを読み出すと自動的に全ての割り込み要因はクリアされ、/INTO 端子はHi-Zレベルに戻ります。

また、同時にERRORレジスタのZVビットは”1”にセットされ、/ERR 端子に”L”レベルを出力し、異常状態であることをマイコンへ知らせます。全ての電池セル電圧が0V充電禁止検出電圧 V_{CNG} 以上となり、ML5204 がその状態を検出してから、0V充電禁止解除遅延時間 t_{CNGR} 以上継続すると0V充電禁止状態は解除され、ERRORレジスタのZVビットは”0”にリセットされます。一般に0V充電禁止状態が解除されても、過放電状態にありますので、/ERR 端子は”L”レベルのままとなります。0V充電禁止状態が解除されても、/INTO 端子によるマイコンへの割り込みは出力されません。

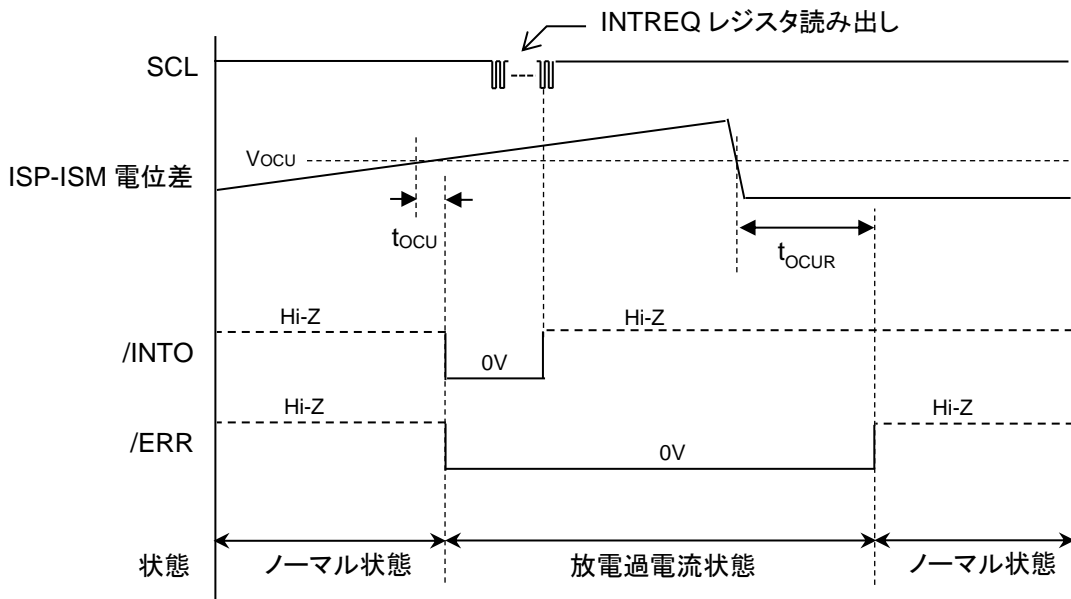
● 放電過電流／充電過電流／ショート電流 検出機能

電池セルの接続を開始し、VREG 端子電圧が VREG 復帰検出電圧 V_{RREG} 以上になると、6ms の安定時間経過後に、ISP 端子と ISM 端子間の電位差を検出することにより、過電流の検出動作を開始します。過電流の検出動作は、IMON レジスタによる電流モニタ機能には関係なく、パワーダウン状態、および、VREG 低下検出状態、VREG 復帰検出後の安定時間以外では常に検出動作を行っています。



1. 放電過電流検出・解除動作

以下に、放電過電流検出・解除動作タイミングチャートを示します。



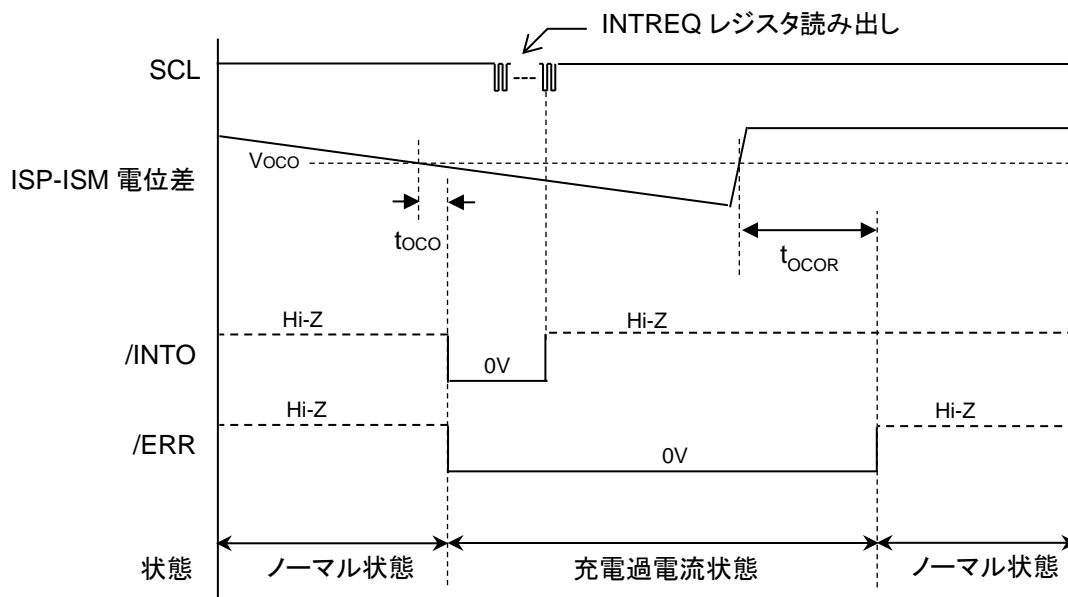
電池セル電圧検出とは無関係に、負荷が接続され、ISP-ISM 端子間電圧が放電過電流検出電圧 V_{ocu} 以上となり、その状態が放電過電流検出遅延時間 t_{ocu} 以上継続すると放電過電流状態となり、/INTO 端子に”L”レベルを出力しマイコンへ知らせます。INTREQ レジスタを読み出すと、QOCU ビットが”1”にセットされていますので、マイコンは放電過電流状態を検出したことを認識できます。INTREQ レジスタを読み出すと自動的に全ての割り込み要因はクリアされ、/INTO 端子は Hi-Z レベルに戻ります。

また、同時に ERROR レジスタの OCU ビットは”1”にセットされ、/ERR 端子に”L”レベルを出力し、異常状態であることをマイコンへ知らせます。

放電電流が流れなくなり、ISP-ISM 端子間電圧が放電過電流検出電圧 V_{ocu} 以上となり、放電過電流解除遅延時間 t_{Ocur} 以上継続すると放電過電流状態は解除され、ERROR レジスタの OCU ビットは”0”にリセットされます。その他の異常が検出されていないければ、/ERR 端子は Hi-Z 状態に戻ります。ノーマル状態に復帰する場合には、/INTO 端子によるマイコンへの割り込みは出力されません。

2. 充電過電流検出・解除動作

以下に、充電過電流検出・解除動作タイミングチャートを示します。



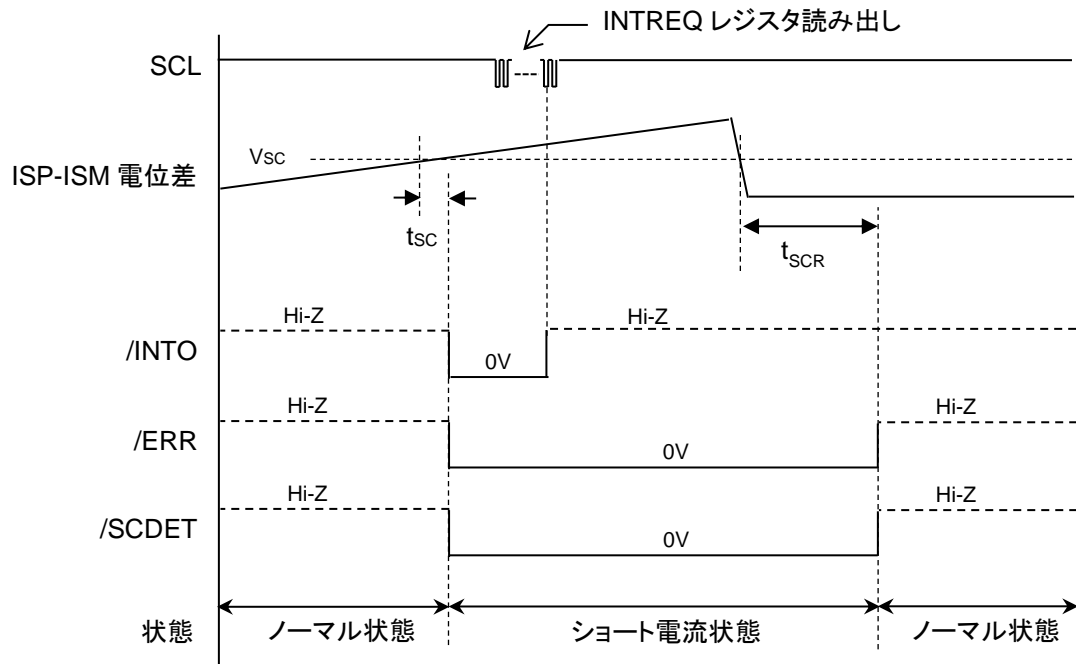
電池セル電圧検出とは無関係に、充電器が接続され、ISP-ISM 端子間電圧が充電過電流検出電圧 V_{oco} 以下となり、その状態が充電過電流検出遅延時間 t_{oco} 以上継続すると充電過電流状態になり、/INTO 端子に”L”レベルを出力しマイコンへ知らせます。INTREQ レジスタを読み出すと、QOCO ビットが”1”にセットされていますので、マイコンは充電過電流状態を検出したことを認識できます。INTREQ レジスタを読み出すと自動的に全ての割り込み要因はクリアされ、/INTO 端子は Hi-Z レベルに戻ります。

また、同時に ERROR レジスタの OCO ビットは”1”にセットされ、/ERR 端子に”L”レベルを出力し、異常状態であることをマイコンへ知らせます。

充電電流が流れなくなり、ISP-ISM 端子間電圧が充電過電流検出電圧 V_{oco} 以下となり、充電過電流解除遅延時間 t_{OCOR} 以上継続すると充電過電流状態は解除され、ERROR レジスタの OCO ビットは”0”にリセットされます。その他の異常が検出されていないければ、/ERR 端子は Hi-Z 状態に戻ります。ノーマル状態に復帰する場合には、/INTO 端子によるマイコンへの割り込みは出力されません。

3. ショート電流検出・解除動作

以下に、ショート電流検出・解除動作タイミングチャートを示します。



電池セル電圧検出とは無関係に、重負荷が接続され、ISP-ISM 端子間電圧がショート電流検出電圧 V_{sc} 以上となり、その状態がショート電流検出遅延時間 t_{sc} 以上継続すると、ショート電流状態になり、/SCDET 端子に”L”レベルを出力し、ショート電流を検出したことをマイコンへ知らせます。

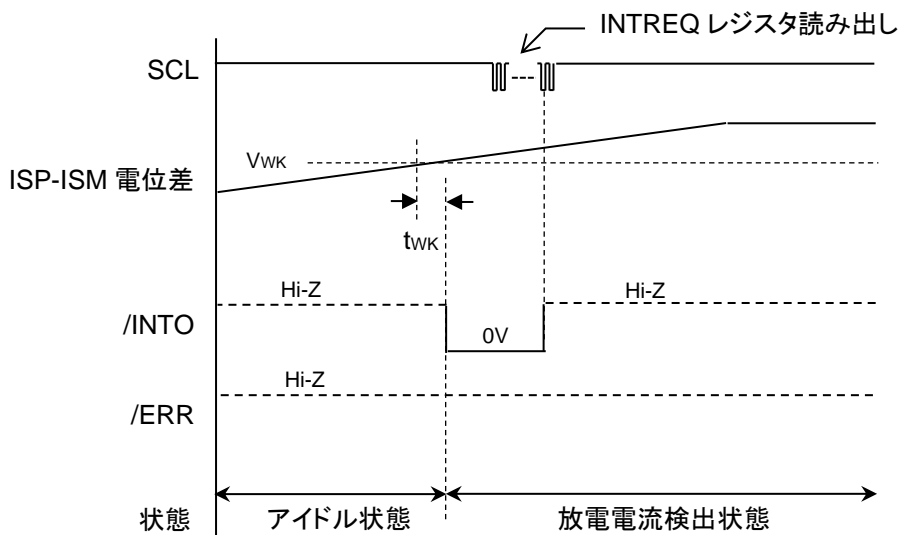
また、ERROR レジスタの SC ビットは”1”にセットされ、/ERR 端子にも”L”レベルを出力します。

さらに、/INTO 端子にも”L”レベルを出力し、INTREQ レジスタを読み出すと、QSC ビットが”1”にセットされていますので、マイコンはショート電流状態を検出したことを認識できます。INTREQ レジスタを読み出すと自動的に全ての割り込み要因はクリアされ、/INTO 端子は Hi-Z レベルに戻ります。

放電電流が流れなくなり、ISP-ISM 端子間電圧がショート電流検出電圧 V_{sc} 以上となり、ショート電流解除遅延時間 t_{scr} 以上継続するとショート電流状態は解除され、ERROR レジスタの SC ビットは”0”にリセットされます。その他の異常が検出されていないければ、/ERR 端子は Hi-Z 状態に戻ります。ノーマル状態に復帰する場合には、/INTO 端子によるマイコンへの割り込みは出力されません。

● ウェイクアップ検出機能

電池セルの接続を開始し、VREG 端子電圧が VREG 復帰検出電圧 V_{RREG} 以上になると、6ms の安定時間経過後に、ISP 端子と ISM 端子間の電位差を検出することにより放電電流が流れたことを検出するウェイクアップ検出動作が可能となります。ウェイクアップ検出回路の動作/停止の設定は、POWER レジスタの WKUP ビットにより行います。詳細は、POWER レジスタの項目を参照してください。

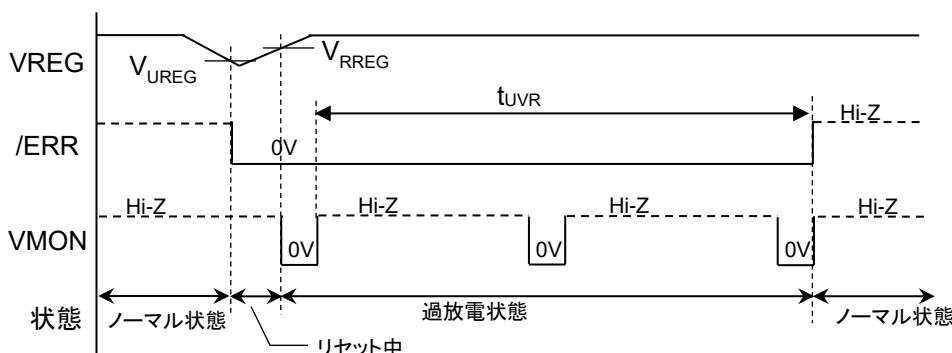


ウェイクアップ検出回路を動作状態に設定した後、負荷が接続され、ISP-ISM 端子間電圧がウェイクアップ検出電圧 V_{WK} 以上となり、その状態がウェイクアップ検出遅延時間 t_{WK} 以上継続すると、/INTO 端子に”L”レベルを出力しマイコンへ知らせます。INTREQ レジスタを読み出すと、QWKUP ビットが”1”にセットされていますので、マイコンは放電電流が流れ始めたことを認識できます。INTREQ レジスタを読み出すと自動的に全ての割り込み要因はクリアされ、/INTO 端子は Hi-Z レベルに戻ります。

なお、ウェイクアップ検出しても、/ERR 端子状態や ERROR レジスタの状態に変化はありません。

● VREG 低下検出機能

VREG 端子電圧が、VREG 低下検出電圧 V_{UREG} 以下になると、ML5204 状態は初期化され、ERROR レジスタの UV ビットがセットされ、/ERR 端子出力に”L”レベルが出力されます。このとき、/INTO 端子出力は Hi-Z 状態になり、マイコンへの割り込みは出力しません。VREG 端子電圧が VREG 復帰検出電圧 V_{RREG} 以上になると、各電池セル電圧の検出動作を開始し、全ての電池セルが過放電解除電圧 V_{UVR} 以上となり、過放電解除遅延時間 t_{UVR} を経過すると、UV ビットは”0”にリセットされ、/ERR 端子出力は、Hi-Z 状態になります。



● VDD 端子、V0~V5 端子の処理

VDD 端子は、電源入力端子ですので、誤動作防止のため、ノイズ除去用の RC フィルタを介して電源を供給することを推奨します。

V0~V5 端子は、各電池セル電圧のモニタ端子ですので、誤検出防止のため、ノイズ除去用の RC フィルタを介して各電池セルを接続してください。なお、端子保護のために、セル接続端子の外部抵抗値 R_{CELL} は、 150Ω 以上にしてください。

● VREG 端子の処理

VREG 端子は、内蔵レギュレータ出力端子で、内部回路の電源となります。誤動作防止のため、GND 端子間に $1\mu F$ 以上のコンデンサを接続してください。なお、内蔵レギュレータの電流供給能力は小さいため、外部回路の電源として使用しないでください。

● 未使用端子の処理

下表に未使用端子の処理方法を示します。

未使用端子	推奨端子処理
V0	GND に接続
ISM, ISP	GND に接続
VMON	オープン
IMON	オープン
SCL, SDA	VREG に接続
/SCDET	オープン
CELLOP	オープン
/INTO	オープン
/ERR	オープン
/PUPIN	GND 間に $0.1\mu F$ 以上のコンデンサを接続
VREG	GND 間に $1\mu F$ 以上のコンデンサを接続

● 接続セル数の設定可能範囲

接続セル数は、4 セル、または、5 セルのいずれかの設定となります。
接続セル数=4 セルの場合は、V0 端子を未使用端子とし、GND に接続してください。

● 各検出電圧の設定可能範囲と設定ステップ電圧

各検出電圧は、下表のように設定を変更することが可能です。ただし、組み合わせによっては設定できない場合もありますので、問い合わせをお願いします。

検出電圧	設定範囲	ステップ電圧
過充電検出電圧	3.65V~4.35V	25mV
過充電解除電圧	3.5V~4.25V	25mV
大過充電検出電圧	3.65V~4.35V	25mV
過放電検出電圧	1.6V~3V	100mV
過放電解除電圧	2.3V~3.6V	100mV
0V 充電禁止検出電圧	0.1V~1.2V	50mV
放電過電流検出	50mV~200mV	10mV
充電過電流検出	-60mV~-20mV	10mV
ショート電流検出電圧(注 1)	100mV~500mV	10mV
ウェイクアップ検出電圧	5mV~10mV	2.5mV

(注 1) 設定値が 200mV を超える場合には、検出精度が 2 倍に悪くなります。

● 検出遅延時間の設定可能範囲

各種検出遅延時間は、下表のように設定を変更することが可能です。

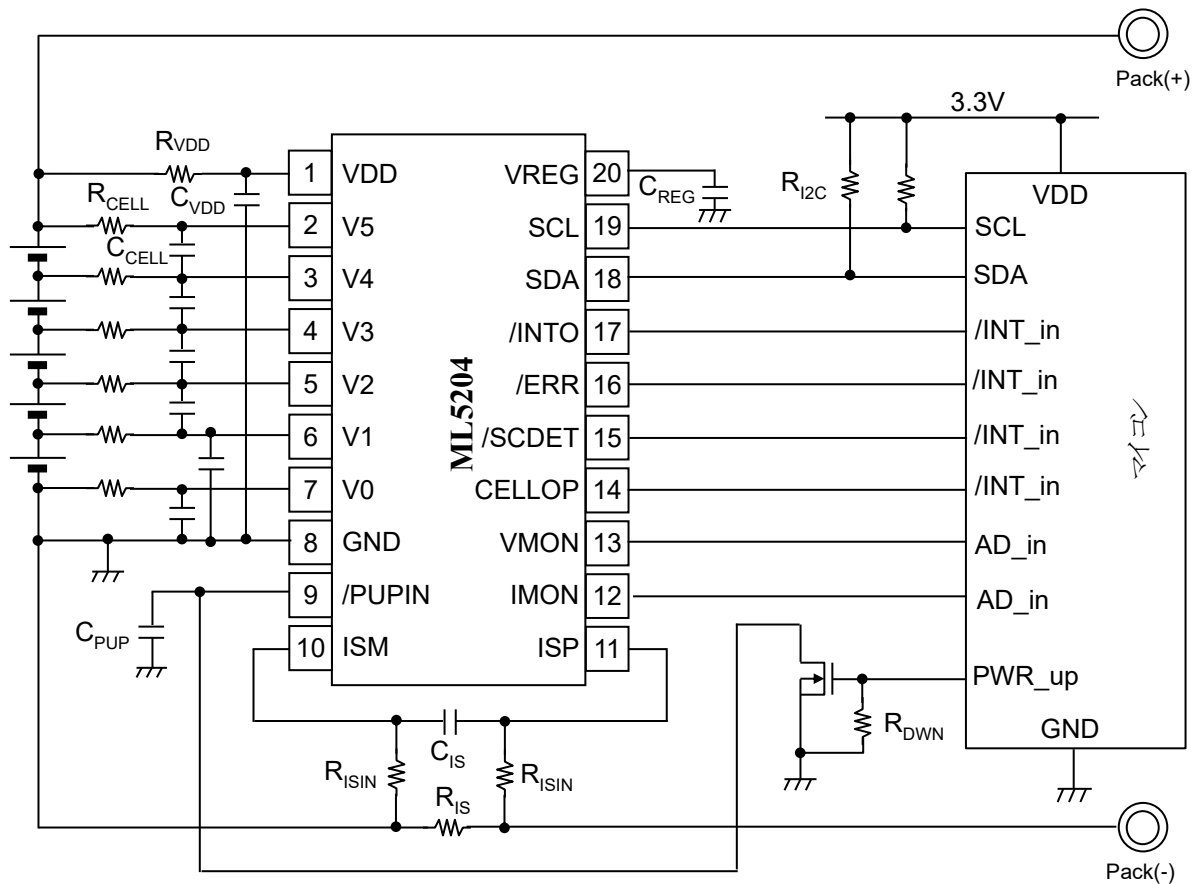
検出遅延時間	設定可能時間							単位
	1.6	3.2	4.8	6.4	8	9.6	11.2	
過充電検出遅延時間	1.6	3.2	4.8	6.4	8	9.6	11.2	sec
過充電解除遅延時間	0.4	0.8	1.6	—	—	—	—	sec
大過充電検出遅延時間	6.4	11.2	12.8	14.4	16	17.6	19.2	sec
過放電検出遅延時間	1.6	3.2	4.8	6.4	8	9.6	11.2	sec
過放電解除遅延時間	0.4	0.8	1.6	—	—	—	—	sec
0V 充電禁止検出遅延時間	1.6	3.2	4.8	6.4	8	9.6	11.2	sec
0V 充電禁止解除遅延時間	0.4	0.8	1.6	—	—	—	—	sec
放電過電流検出遅延時間	12.5	25	50	100	200	—	—	ms
放電過電流解除遅延時間	25	50	100	200	—	—	—	ms
充電過電流検出遅延時間	12.5	25	50	100	200	—	—	ms
充電過電流解除遅延時間	25	50	100	200	—	—	—	ms
ショート電流検出遅延時間	100	200	400	800	—	—	—	μs
ショート電流解除遅延時間	25	50	100	200	—	—	—	ms
ウェイクアップ検出遅延時間	2	4	8	16	—	—	—	ms

● 電流モニタアンプのゲイン・電流ゼロ時の IMON 出力電圧の設定可能範囲

電流モニタアンプのゲインと電流ゼロ時の IMON 出力電圧は、下表のように設定を変更することが可能です。ただし、組み合わせによっては設定できない場合もありますので、問い合わせをお願いします。

項目	設定可能値					単位
	8	10	12	14	16	
ゲイン(GIM=0)	8	10	12	14	16	倍
ゲイン(GIM=1)	16	20	24	28	32	倍
電流ゼロ時の IMON 出力電圧	0.4	0.5	0.6	0.7	0.8	V

■ 応用回路例



■ 外付け部品推奨値

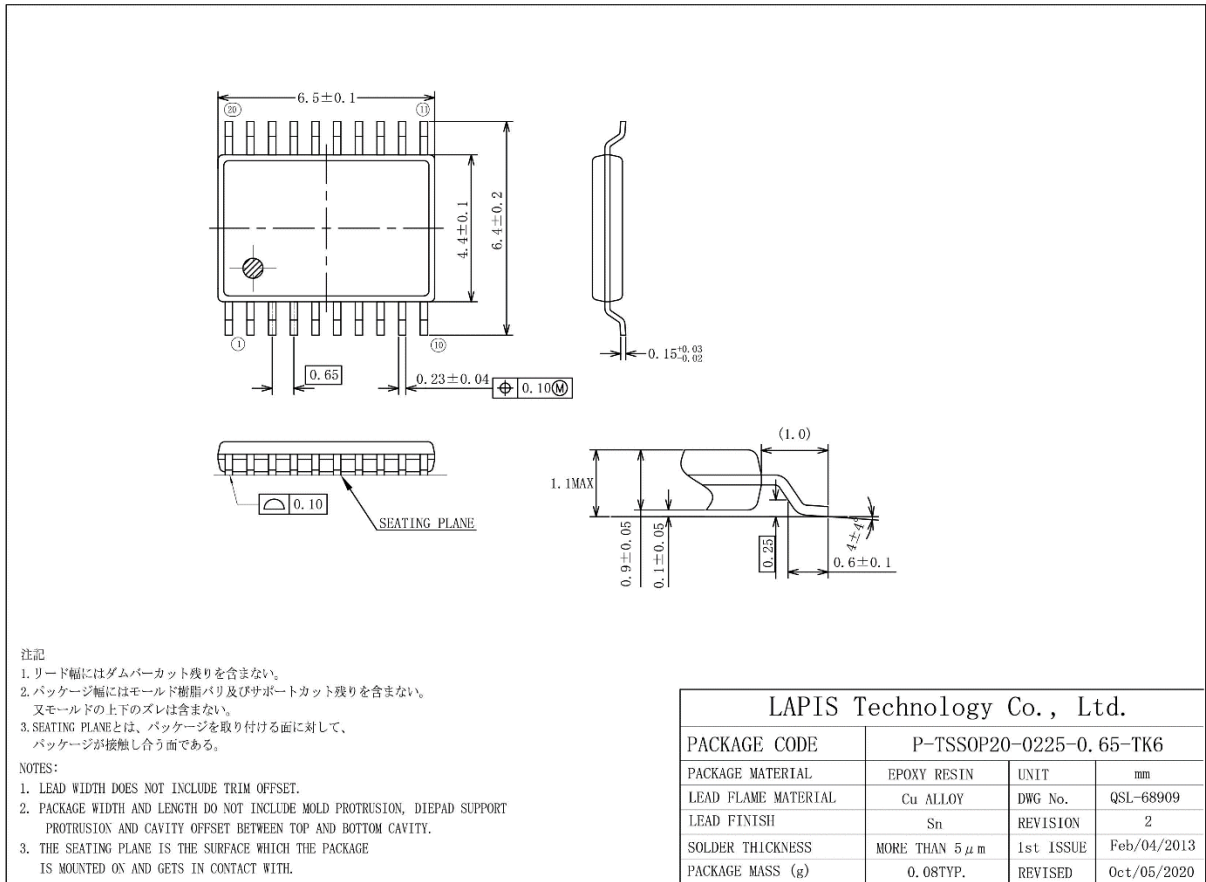
部品	推奨値
R _{VDD}	510Ω
C _{VDD}	2.2μF 以上
R _{CEL}	150Ω ~ 10kΩ
C _{CEL}	0.1μF 以上
C _{REG}	1μF
C _{PUP}	0.1μF

部品	推奨値
R _{IS}	0.5mΩ
R _{ISIN}	1kΩ
C _{IS}	10nF
R _{I2C}	5.1kΩ ~ 47kΩ
R _{DWN}	100kΩ

(注意1) セルバランス機能を使用する場合には、R_{CELL}、C_{CELL} の時定数が大きい場合に過充電・過放電を誤検出する可能性がありますので、時定数1.5ms 以下となる抵抗値、容量値を選択することを推奨します。

(注意2) 記載の回路例、外付け部品の推奨値は、あらゆる動作条件下での動作を保証するものではありませんので、実際のアプリケーションで十分評価の上、最適な回路構成、部品定数の選択を行ってください。

■ パッケージ寸法図



表面実装型パッケージ実装上の注意

表面実装型パッケージは、リフロー実装時の熱や保管時のパッケージの吸湿量等に大変影響を受けやすいパッケージです。したがって、リフロー実装の実施を検討される際には、その製品名、パッケージ名、ピン数、パッケージコード及び希望されている実装条件(リフロー方法、温度、回数)、保管条件などを弊社担当営業まで必ずお問い合わせ下さい。

■ 改版履歴

ドキュメント No.	発行日	ページ		変更内容
		改版前	改版後	
FJDL5204-01	2017.10.30	-	-	初版発行
FJDL5204-02	2020.12.01	-	-	社名ロゴ変更
		34	34	「ご注意」の内容変更
FJDL5204-03	2024.01.09	1	1	■用途、■形名を追記 注釈削除
		34	34	ご注意のページ差し替え

ご注意

- 1) 本製品をご使用の際は、最新の製品情報をご確認の上、絶対最大定格^(※1)、動作条件その他の指定条件の範囲内でお使いください。指定条件の範囲を超えて使用された場合や、使用上の注意を守ることなく使用された場合、その後に発生した故障、誤動作等の不具合、事故、損害等については、ラピステクノロジー株式会社(以下、「当社」といいます)はいかなる責任も負いません。また、指定条件の範囲内のご使用であっても、半導体製品は種々の要因で故障・誤作動する可能性があります。万が一本製品が故障・誤作動した場合でも、その影響により人身事故、火災損害等が起こらないよう、お客様の責任において、ディレーティング、冗長設計、延焼防止、バックアップ、フェイルセーフ等お客様の機器・システムとしての安全確保を行ってください。
(※1)絶対最大定格：瞬時たりとも超過してはならない限界値となります。
- 2) 本資料に掲載されております製品は、耐放射線設計がなされておられません。
- 3) 本資料に記載されております応用回路例やその定数、ソフトウェア等の情報は、半導体製品の標準的な動作例や応用例を説明するものです。お客様の機器やシステムの設計においてこれらの情報を使用する場合には、お客様の責任において行ってください。また、量産設計をされる場合には、外部諸条件を考慮していただきますようお願いいたします。これらのご使用に起因して生じた損害等に関し、当社は一切その責任を負いません。
- 4) 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の技術情報は、それをもって当該技術情報に関する当社または第三者の知的財産権その他の権利を許諾するものではありません。したがって、当該技術情報を使用されたことによる第三者の知的財産権に対する侵害またはこれらに関する紛争について、当社は何ら責任を負うものではありません。
- 5) 当社は、本資料に明示した用途で本製品が使用されることを意図しています。本資料に明示した用途以外への使用を検討される場合は、必ず営業窓口までお問い合わせください。また、本製品を、医療機器分類クラスⅢ、Ⅳに該当する用途に使用される際は、必ず当社へご連絡の上、書面にて承諾を得てください。
本製品を、直接生命・身体に危害を及ぼす可能性のある機器・システム、極めて高い信頼性を要求される機器(航空宇宙機器、原子力制御機器、海底中継機器等)に使用することはできません。当社の事前の書面による承諾なく、当社の意図していない用途に製品を使用したことにより生じた損害等に関し、当社は一切その責任を負いません。
- 6) 本資料に記載の内容は、改良などのため予告なく変更することがあります。本製品のご使用、ご購入に際しては、必ず事前に営業窓口で最新の情報をご確認ください。本資料に記載されております情報は、正確を期すため慎重に作成したものです。万が一、当該情報の誤り・誤植に起因して、お客様に損害が生じた場合においても、当社はその責任を負うものではありません。
- 7) 本製品のご使用に際しては、RoHS 指令など適用される環境関連法令を遵守の上ご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いません。
- 8) 本製品および本資料に記載の技術を輸出または国外へ提供する際には、「外国為替及び外国貿易法」、「米国輸出管理規則」など適用される輸出関連法令を遵守し、それらの定めにしたがって必要な手続を行ってください。
- 9) 本資料に記載されている内容または本製品についてご不明な点がございましたら営業窓口までお問い合わせください。
- 10) 本資料の一部または全部を当社の許可なく、転載・複写することを堅くお断りします。

Copyright 2017 – 2024 LAPIS Technology Co., Ltd.

ラピステクノロジー株式会社

〒222-8575 神奈川県横浜市港北区新横浜 2-4-8

<https://www.lapis-tech.com>