



お客様各位

資料中の「ラピステクノロジー」等名称の ローム株式会社への変更

2024年4月1日をもって、ローム株式会社は、100%子会社であるラピステクノロジー株式会社を吸収合併しました。従いまして、本資料中にあります「ラピステクノロジー株式会社」、「ラピステクノ」、「ラピス」といった表記に関しましては、全て「ローム株式会社」に読み替えて適用するものとさせていただきます。なお、会社名、会社商標、ロゴ等以外の製品に関する内容については、変更はありません。以上、ご理解の程よろしくお願いたします。

2024年4月1日
ローム株式会社

Dear customer

LAPIS Semiconductor Co., Ltd. ("LAPIS Semiconductor"), on the 1st day of October, 2020, implemented the incorporation-type company split (shinsetsu-bunkatsu) in which LAPIS established a new company, LAPIS Technology Co., Ltd. ("LAPIS Technology") and LAPIS Technology succeeded LAPIS Semiconductor's LSI business.

Therefore, all references to "LAPIS Semiconductor Co., Ltd.", "LAPIS Semiconductor" and/or "LAPIS" in this document shall be replaced with "LAPIS Technology Co., Ltd."

Furthermore, there are no changes to the documents relating to our products other than the company name, the company trademark, logo, etc.

Thank you for your understanding.

LAPIS Technology Co., Ltd.
October 1, 2020

お客様各位

資料中の「ラピスセミコンダクタ」等名称の ラピステクノロジー株式会社への変更

2020年10月1日をもって、ラピスセミコンダクタ株式会社のLSI事業部門は、ラピステクノロジー株式会社へ分割承継されました。従いまして、本資料中にあります「ラピスセミコンダクタ株式会社」、「ラピスセミ」、「ラピス」といった表記に関しましては、全て「ラピステクノロジー株式会社」に読み替えて適用するものとさせていただきます。なお、会社名、会社商標、ロゴ等以外の製品に関する内容については、変更はありません。以上、ご理解の程よろしくお願いたします。

2020年10月1日
ラピステクノロジー株式会社

MD56V72161C-xxTA

4-Bank×2,097,152-Word×16-Bit SYNCHRONOUS DYNAMIC RAM

■ 概要

MD56V72161C-xxTA は、シリコンゲート CMOS プロセス技術により開発された、4 バンク×2,097,152 ワード×16 ビットのシンクロナスダイナミック RAM です。3.3V 電源で動作し、入出力は LVTTTL コンパチブルになっています。

■ 特長

品名	MD56V72161C-xxTA
メモリ構成	4 バンク×2,097,152 ワード×16 ビット
アドレスサイズ	4,096 ロウ×512 カラム
電源 V _{CC} (コア)	3.3V ± 0.3V
電源 V _{CCQ} (I/O)	3.3V ± 0.3V
入出力インターフェース	LVTTTL コンパチブル
動作周波数	最大 166MHz (スピードランク 6)
動作温度 (Ta)	0°C~70°C
ファンクション	汎用 SDRAM コマンドインターフェース
CAS レイテンシ	モードレジスタ CL 設定： 2、3
バースト長	モードレジスタ BL 設定： 1、2、4、8、フルページ
バーストタイプ	モードレジスタ BT 設定： シーケンシャル、インターリーブ
ライトモード	モードレジスタ WM 設定： バースト、シングル
リフレッシュ	オートリフレッシュ： 4,096 回/64ms (0°C ≤ Ta ≤ 70°C) セルフリフレッシュ
パッケージ	54 ピン 400 mil プラスチック TSOP(II) Cu フレーム ハロゲンフリー、Pb フリー (P-TSOP(2)54-400-0.80-ZK6)

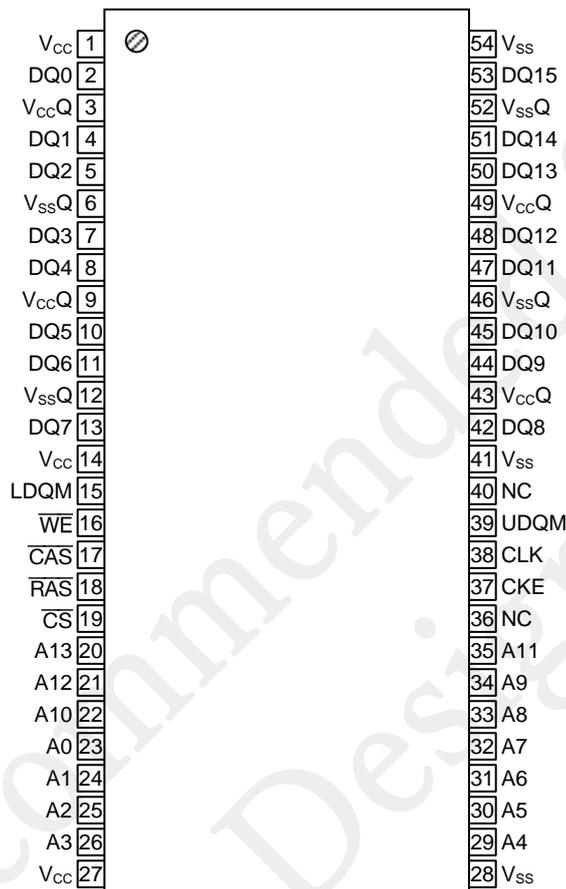
注記：品名の xx にはスピードランクが入ります。下記ファミリ構成をご参照ください。

■ ファミリ構成

電源電圧	スピード ランク	ファミリ	最大動作 周波数	アクセスタイム (最大)	
				tAC2	tAC3
3.0V~3.6V	-6	MD56V72161C-6TA	166MHz	5.4ns	5.4ns
	-7	MD56V72161C-7TA	143MHz	5.4ns	5.4ns
	-75	MD56V72161C-75TA	133MHz	5.4ns	5.4ns
	-10	MD56V72161C-10TA	100MHz	6ns	6ns

■ 端子接続（上面図）

54 ピンプラスチック TSOP (II)
(K タイプ)



ピン名称	機能	ピン名称	機能
CLK	システムクロック	UDQM, LDQM	データ入出力マスク
\overline{CS}	チップセレクト	DQi	データ入出力
CKE	クロックイネーブル	V _{CC}	電源
A11~A0	アドレス入力	V _{SS}	グランド
A13,A12	バンク選択アドレス入力	V _{CCQ}	出力用電源
\overline{RAS}	ロウアドレスストローブ	V _{SSQ}	出力用グランド
\overline{CAS}	カラムアドレスストローブ	NC	無接続
\overline{WE}	ライトイネーブル		

注記: 全ての V_{CC} ピンには同一の電源電圧を印加して下さい。
 全ての V_{CCQ} ピンには同一の電源電圧を印加して下さい。
 全ての V_{SS}、V_{SSQ} ピンには同一の電源電圧を印加して下さい。

■ 端子機能

端子名	機能
CLK	クロック（入力） すべての入力信号は CLK の"H"エッジで取り込みます。
CKE	クロックイネーブル（入力） システムクロックをマスクし、次の CLK の動作を非活性とします。 コマンドを入力する 1CLK 前に必ず活性化してください。
\overline{CS}	チップセレクト（入力、負論理） CLK、CKE、UDQM、LDQM を除く全ての入力を活性、又は非活性とし、デバイスを選択、非選択とします。
\overline{RAS}	ロウアドレスストローブ（入力、負論理） 他信号との組合せ論理によりコマンドを形成します。 詳細はファンクションテーブルを参照して下さい。
\overline{CAS}	コラムアドレスストローブ（入力、負論理） 他信号との組合せ論理によりコマンドを形成します。 詳細はファンクションテーブルを参照して下さい。
\overline{WE}	ライトイネーブル（入力、負論理） 他信号との組合せ論理によりコマンドを形成します。 詳細はファンクションテーブルを参照して下さい。
A13,A12 (BA0,BA1)	バンクアドレス（入力） アクティブ、プリチャージ、リード、ライト時に 4 つのバンクのうち 1 つのバンクを選択します。
A11~A0	ロウ&コラム・マルチプレクスアドレス（入力） ROW アドレス : RA0~11 COL アドレス : CA0~8
DQ15~DQ0	3 ステートデータバス（入出力） データ入出力はマルチプレクスです。
UDQM, LDQM	DQ マスク（入力） CLK 信号の"H"エッジで UDQM、LDQM を"H"としたとき 2CLK 後のリードデータをマスクします。 CLK 信号の"H"エッジで UDQM、LDQM を"H"としたとき同一 CLK のライトデータをマスクします。 UDQM は上位バイトを、LDQM は下位バイトを制御します。
V_{CC} , V_{SS}	電源（コア） コア用の電源です。すべての V_{CC} に同一の電圧を印加してください。 すべての V_{SS} をグランドに接続してください。
V_{CCQ} , V_{SSQ}	電源（I/O） I/O バッファ用の電源です。すべての V_{CCQ} には同一の電圧を印加してください。 すべての V_{SSQ} をグランドに接続してください。
NC	無接続

■ 電気的特性

● 絶対最大定格

項目	記号	定格値	単位
端子電圧	V_{IN}, V_{OUT}	$-0.5 \sim V_{CC} + 0.5$	V
電源電圧	V_{CC}, V_{CCQ}	$-0.5 \sim 4.6$	V
許容損失 ($T_a=25^\circ\text{C}$)	P_D	1000	mW
出力短絡電流	I_{OS}	50	mA
保存温度	T_{stg}	$-55 \sim 150$	$^\circ\text{C}$
動作温度	T_{opr}	$0 \sim 70$	$^\circ\text{C}$

- 注記: 1. 絶対最大定格を超えるストレスは、製品に対して物理的な損傷を与える恐れがあります。
 本製品は仕様書に記載されている規格以外で使用されることを想定していません。
 絶対最大定格状態に長時間さらすと、製品の信頼性に影響を与える恐れがあります。
2. 電圧は V_{SS} を基準にしています。

● 推奨動作条件 (1/2)

 $T_a=0^\circ\text{C} \sim 70^\circ\text{C}$

項目	記号	Min.	Typ.	Max.	単位	注記
電源電圧 (コア)	V_{CC}	3.0	3.3	3.6	V	1,2,3
電源電圧 (I/O)	V_{CCQ}	3.0	3.3	3.6	V	1,2,3
グランド	V_{SS}, V_{SSQ}	0	0	0	V	

- 注記: 1. 電圧は V_{SS} を基準にしています。
2. 電源電圧は急峻な電源変動を防止するために、安定化容量(コンデンサ)を電源端子の直近に配置してください。
3. 電源電圧については、定常的な発振がない安定した電圧を印加してください。
 定常的な発振がある場合は、電源端子の直近に安定化容量(コンデンサ)を追加、容量変更を行い、発振を止めてご使用ください。

● 推奨動作条件 (2/2)

 $T_a=0^\circ\text{C} \sim 70^\circ\text{C}$

項目	記号	Min.	Max.	単位	注記
"H"入力電圧 (入力信号)	V_{IH}	2.0	$V_{CC} + 0.3$	V	1,2
"L"入力電圧 (入力信号)	V_{IL}	-0.3	0.8	V	1,3

- 注記: 1. 電圧は V_{SS} を基準にしています。
2. "H"入力のオーバーシュート許容値は、 V_{CC} 基準パルス幅 10ns 以下の時 $V_{IH}(\text{max})=4.6\text{V}$ 、 $10\text{ns} < V_{SS}$ 基準パルス幅 $\leq 20\text{ns}$ の場合は、 $V_{IH}(\text{max})=V_{CC}+0.5\text{V}$ に抑えてください。
3. "L"入力のアンダーシュート許容値は、 V_{SS} 基準パルス幅 10ns 以下の時 $V_{IL}(\text{min})=-1.5\text{V}$ 、 $10\text{ns} < V_{SS}$ 基準パルス幅 $\leq 20\text{ns}$ の場合は、 $V_{IL}(\text{min})=-0.5\text{V}$ に抑えてください。

● 端子容量

Ta=25°C, V_{CC}=V_{CCQ}=3.3V, f=1MHz

項目	記号	Min.	Max.	単位
入力容量 (CLK)	C _{CLK}	—	4	pF
入力容量 (CKE, A13~A0, \overline{CS} , RAS, \overline{CAS} , \overline{WE} , UDQM, LDQM)	C _{IN}	—	5	pF
入出力容量 (DQ15~DQ0)	C _{OUT}	—	6.5	pF

● 直流特性 (入出力特性)

Ta=0°C~70°C
V_{CC}, V_{CCQ}=3.0V~3.6V

項目	記号	条件	Min.	Max.	単位
“H”出力電圧	V _{OH}	I _{OH} =-2mA	2.4	—	V
“L”出力電圧	V _{OL}	I _{OL} =2mA	—	0.4	V
入力漏洩電流	I _{LI}	0V ≤ V _{IN} ≤ V _{CCQ}	-10	10	μA
出力漏洩電流	I _{LO}	—	-10	10	μA

注記: 電圧は V_{SS} を基準にしています。

● 直流特性（電源電流）

Ta=0°C~70°C
V_{CC}, V_{CCQ}=3.0V~3.6V

項目	記号	条件			MD56V72161C-xxTA								単位	注記
					-6		-7		-75		-10			
		バンク	CKE	他	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.		
電源電流 (動作時)	I _{CC1}	1バンク アクティブ	CKE ≥ V _{IH}	t _{CC} = Min. t _{RC} = Min. No Burst	—	100	—	90	—	85	—	70	mA	1, 2
電源電流 (待機時)	I _{CC2}	全バンク プリチャージ	CKE ≥ V _{IH}	t _{CC} = Min.	—	35	—	35	—	35	—	30	mA	3
電源電流 (クロックサ スペンド時)	I _{CC3S}	4バンク アクティブ	CKE ≤ V _{IL}	t _{CC} = Min.	—	10	—	10	—	10	—	10	mA	2
電源電流 (アクティブ スタンバイ 時)	I _{CC3}	1バンク アクティブ	CKE ≥ V _{IH}	t _{CC} = Min.	—	50	—	47	—	45	—	45	mA	3
電源電流 (バースト 時)	I _{CC4}	4バンク アクティブ	CKE ≥ V _{IH}	t _{CC} = Min.	—	130	—	120	—	115	—	100	mA	1, 2
電源電流 (オートリフ レッシュ時)	I _{CC5}	4バンク アクティブ	CKE ≥ V _{IH}	t _{CC} = Min. t _{RC} = Min.	—	135	—	125	—	120	—	110	mA	2
電源電流 (セルフリフ レッシュ時)	I _{CC6}	全バンク プリチャージ	CKE ≤ V _{IL}	t _{CC} = Min.	—	4	—	4	—	4	—	4	mA	
電源電流 (パワーダウ ン時)	I _{CC7}	全バンク プリチャージ	CKE ≤ V _{IL}	t _{CC} = Min.	—	3	—	3	—	3	—	3	mA	

- 注記:
1. 電源電流の最大値は出力解放状態です。
 2. アドレス、データの変化は1サイクル中1回以下。
 3. アドレス、データの変化は2サイクル中1回以下。

● 交流特性 (1/2)

Ta=0°C~70°C
V_{CC}, V_{CCQ}=3.0V~3.6V

注記 1, 2

項目	記号	MD56V72161C-xxTA								単位	注記	
		-6		-7		-75		-10				
		Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.			
クロックサイクル時間	CL = 3	t _{CC3}	6	—	7	—	7.5	—	10	—	ns	
	CL = 2	t _{CC2}	10	—	10	—	10	—	10	—	ns	
クロックからのアクセス時間	CL = 3	t _{AC3}	—	5.4	—	5.4	—	5.4	—	6	ns	3, 4
	CL = 2	t _{AC2}	—	5.4	—	5.4	—	5.4	—	6	ns	3, 4
クロック"H"パルス時間		t _{CH}	2	—	2	—	2.5	—	3	—	ns	4
クロック"L"パルス時間		t _{CL}	2	—	2	—	2.5	—	3	—	ns	4
入力セットアップ時間		t _{SI}	1.5	—	1.5	—	1.5	—	2	—	ns	
入力ホールド時間		t _{HI}	0.8	—	0.8	—	0.8	—	1	—	ns	
クロックからの出力ローインピーダンス時間		t _{OLZ}	2	—	2	—	2	—	2	—	ns	
クロックからの出力ハイインピーダンス時間		t _{OHZ}	—	5.4	—	5.4	—	5.4	—	6	ns	
クロックからの出力ホールド時間		t _{OH}	2	—	2	—	2.5	—	2.5	—	ns	3
RAS サイクル時間		t _{RC}	60	—	60	—	65	—	70	—	ns	
RAS プリチャージ時間		t _{RP}	18	—	18	—	18	—	20	—	ns	
RAS アクティブ時間		t _{RAS}	42	10 ⁵	42	10 ⁵	45	10 ⁵	50	10 ⁵	ns	
RAS、CAS 遅延時間		t _{RCD}	18	—	18	—	18	—	20	—	ns	
ライトリカバリ時間		t _{WR}	2	—	2	—	2	—	2	—	サイクル	6
			12	—	14	—	15	—	20	—	ns	
RAS、RAS バンクアクティブ遅延時間		t _{RRD}	10	—	10	—	15	—	20	—	ns	
リフレッシュ時間		t _{REF}	—	64	—	64	—	64	—	64	ms	5
パワーダウン解除時間		t _{PDE}	t _{SI+} 1CLK		t _{SI+} 1CLK		t _{SI+} 1CLK	—	t _{SI+} 1CLK	—	ns	
リフレッシュサイクル時間		t _{RCA}	60	—	60	—	65	—	70	—	ns	

● 交流特性 (2/2)

Ta=0°C~70°C
V_{CC}, V_{CCQ}=3.0V~3.6V

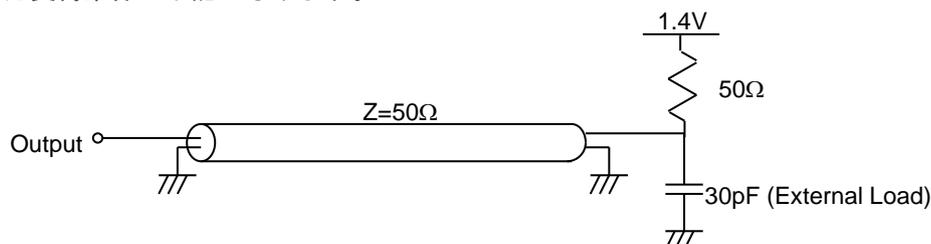
注記 1, 2

項目	記号	MD56V72161C-xxTA				単位	注記
		-6	-7	-75	-10		
CAS、 $\overline{\text{CAS}}$ 遅延時間 (Min.)	t _{CCD}	1	1	1	1	サイクル	
CKE からのクロックディセーブル時間	t _{CKE}	1	1	1	1	サイクル	
UDQM、LDQM からのデータ出力ハイインピーダンス時間	t _{DOZ}	2	2	2	2	サイクル	
UDQM、LDQM からのデータ入力マスク時間	t _{DOD}	0	0	0	0	サイクル	
ライトコマンドからデータ入力開始までの遅延時間	t _{DWD}	0	0	0	0	サイクル	
プリチャージコマンドからのデータ出力ハイインピーダンス時間	t _{ROH}	CL	CL	CL	CL	サイクル	
モードレジスタセットコマンドからのアクティブコマンド入力時間 (Min.)	t _{MRD}	2	2	2	2	サイクル	
出力からのライトコマンド入力時間	t _{OWD}	2	2	2	2	サイクル	

- 注記 : 1. 交流特性の値は t_T = 1ns で規定しています。
2. テスト条件は下記になります。

項目	テスト条件		単位
AC 測定入力電圧	2.4	0.4	V
AC 測定入力遷移時間	t _T =1		ns
AC 入力タイミング規定レベル (t _T ≤ 1ns)	1.4		V
AC 入力タイミング規定レベル (t _T > 1ns)	V _{IH} Min.	V _{IL} Max.	V
AC 出力タイミング規定レベル	1.4		V

3. 出力負荷条件は下記になります。



4. t_T が 1ns 以上になった場合、入力信号のタイミングを規定する基準レベルは V_{IH} と V_{IL} です。
5. リフレッシュ時間 t_{REF} 内に 4,096 回のオートリフレッシュサイクルを行ってください。
6. ご使用のクロックサイクル (t_{CC}) が t_{CC}Min. x 2 サイクル以上の場合、t_{WR} を 1 サイクルでご使用できます。

■ 電源投入および初期化シーケンス

電源投入後、メモリ内部を初期化し、動作モードを設定するために、必ず下記の初期化シーケンスを行ってください。

初期化シーケンス

- ① 入力を NOP 状態にして電源を投入し、システムクロックを入力してください。
- ② V_{CC} および V_{CCQ} が規定の状態に到達してから、入力を NOP 状態にしたまま 200 μ s 以上のポーズをとってください。
- ③ プリチャージオールバンクコマンド PALL を入力し、ロウプリチャージ時間 t_{RP} を確保してください。
- ④ 標準モードレジスタセットコマンド MRS を入力し、モードレジスタセット、コマンド遅延時間 t_{MRD} を確保してください。
- ⑤ 拡張モードレジスタセットコマンド EMRS を入力し、モードレジスタセット、コマンド遅延時間 t_{MRD} を確保してください。
- ⑥ リフレッシュコマンド REF を入力し、2 回以上のオートリフレッシュサイクルを行ってください。そのとき、リフレッシュサイクル時間 t_{RCA} を確保してください。

注記: 1. ④、⑤、⑥の順番は任意です。

2. ⑤は省略することもできます。省略した場合、デフォルト値が設定されます。
3. $CKE="H"$ 時に他の入力端子に未定義設定入力(Hi-z)した場合、各入力端子が規定電圧に達した後、初期化シーケンスを実施してください。また、 $CKE="H"$ 時の、未定義設定入力期間はデータは保持できません。初期化シーケンス後の書き込みデータより有効になります。

標準モードレジスタセットコマンド MRS

標準モードレジスタによって、リード/ライト時の動作モードをプログラムします。標準モードレジスタは、 \overline{CAS} レイテンシィ、バースト長、バーストタイプ、ライトモードの 4 つのフィールドに分かれています。

標準モードレジスタセットコマンド MRS を入力し、アドレス A11~A0 およびバンクアドレス BA1(A12),BA0(A13)入力を、標準モードレジスタの設定値にすることでプログラムします。

電源切断、設定値はクリアされます。初期化シーケンス以外で、随時、設定値を更新することができます。その場合、すべてのバンクをアイドル状態にしてから MRS コマンドを入力してください。

MRS

CLK	\uparrow n-1	\uparrow n
CKE	H	X
\overline{CS}	(Idle)	L
\overline{RAS}		L
\overline{CAS}		L
\overline{WE}		L
BA1(A12)	X	0
BA0(A13)	X	0
A11~A0	X	V

V: 標準モードレジスタ設定値

拡張モードレジスタセットコマンド EMRS

MD56V72161C-xxTA は拡張モードレジスタによって、出力ドライバビリティを設定します。レジスタの動作は、拡張モードレジスタコマンド EMRS を入力するとき、A12 に 1 を入力すること以外、標準モードレジスタと同様です。

拡張モードレジスタを設定しない場合、出力ドライバビリティはデフォルト設定の Full が選択されます。

EMRS

CLK	\uparrow n-1	\uparrow n
CKE	H	X
\overline{CS}	(Idle)	L
\overline{RAS}		L
\overline{CAS}		L
\overline{WE}		L
BA1(A12)	X	1
BA0(A13)	X	0
A11~A0	X	V

V: 拡張モードレジスタ設定値

■ 標準モードレジスタ

ライトモード		CAS レイテンシ				バーストタイプ		バースト長				
A9	WM	A6	A5	A4	CL	A3	BT	A2	A1	A0	BT = 0	BT = 1
0	Burst	0	0	0	Reserved	0	Sequential	0	0	0	1	1
1	Single bit	0	0	1	Reserved	1	Interleave	0	0	1	2	2
		0	1	0	2			0	1	0	4	4
		0	1	1	3			0	1	1	8	8
		1	0	0	Reserved			1	0	0	Reserved	Reserved
		1	0	1	Reserved			1	0	1	Reserved	Reserved
		1	1	0	Reserved			1	1	0	Reserved	Reserved
		1	1	1	Reserved			1	1	1	Full Page	Reserved

- 注記: 1. 対象はすべてのファミリー製品です。
 2. A13、A12 は 0 を入力してください。
 3. A11、A10、A8、A7 は予約ビットであり、0 を入力してください。
 0 以外の値を入力すると正常に機能しないことがあります。
 4. Reserved の設定は行わないでください。

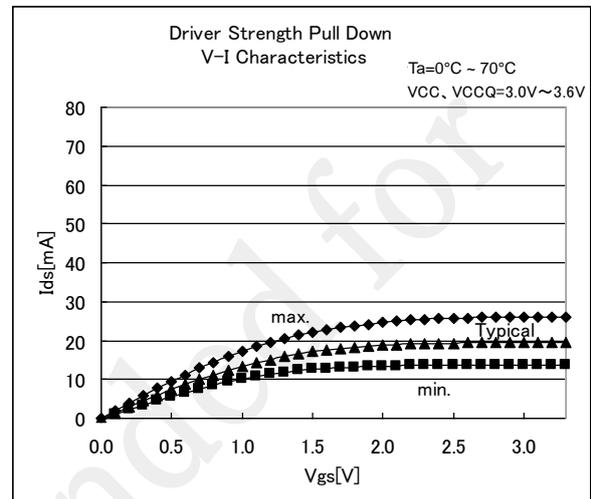
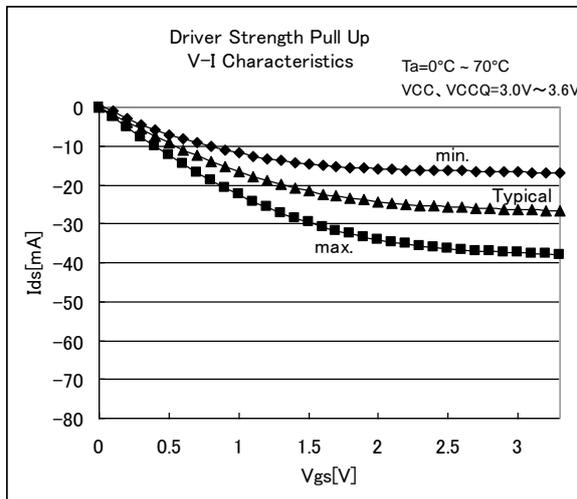
■ 拡張モードレジスタ

出力ドライバビリティ		
A6	A5	DS
0	0	Full
0	1	1/2
1	0	1/4
1	1	1/8

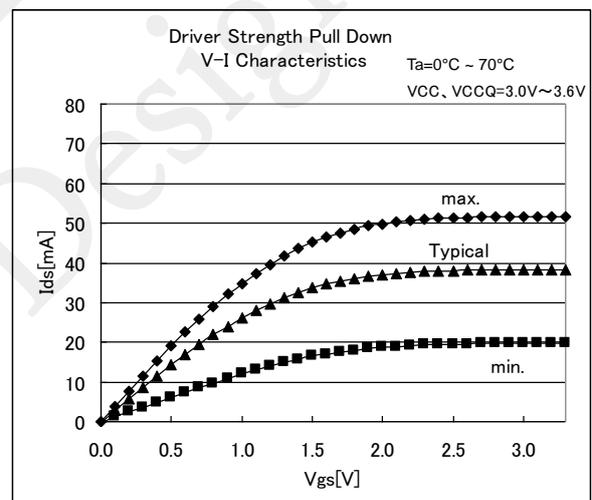
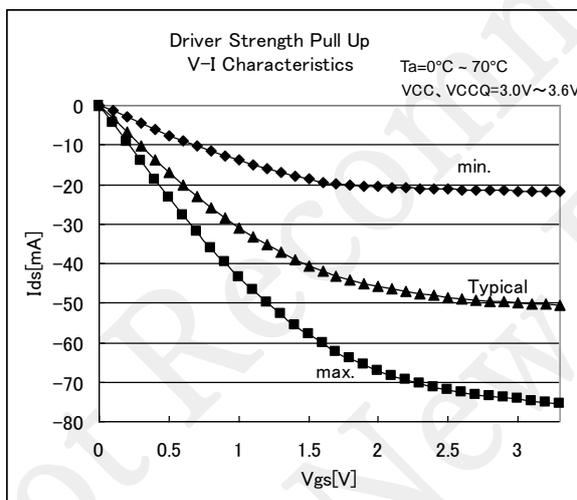
- 注記: 1. A12 は 1、A13 は 0 を入力してください。
 2. A11～A7、A4～A0 は予約ビットであり、0 を入力してください。
 0 以外の値を入力すると正常に機能しないことがあります。
 3. 拡張モードレジスタセットを行わない場合、出力ドライバビリティはデフォルト設定である"Full"になります。

■ 出力ドライバ特性(1/2)

1/8 設定

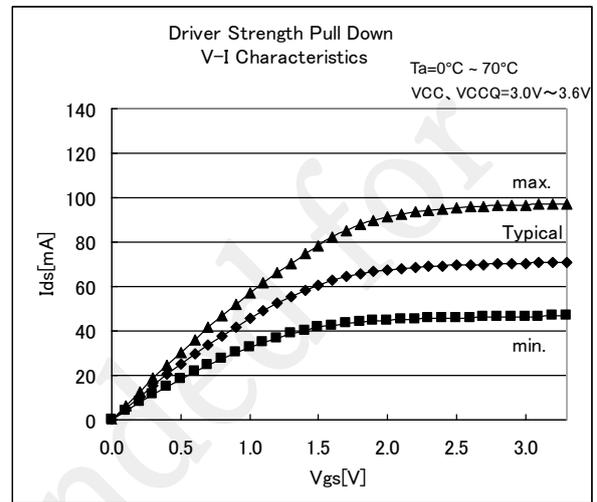
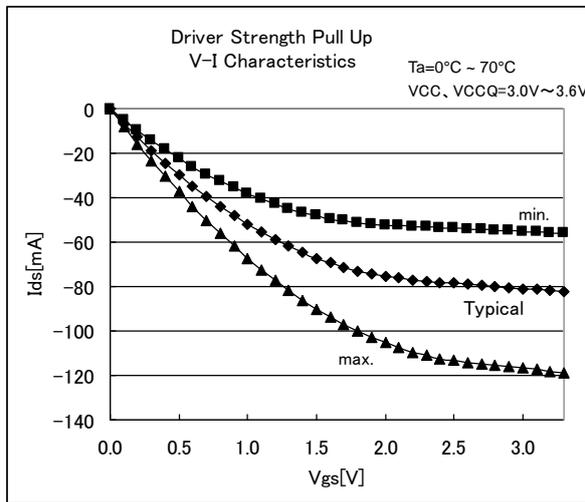


1/4 設定

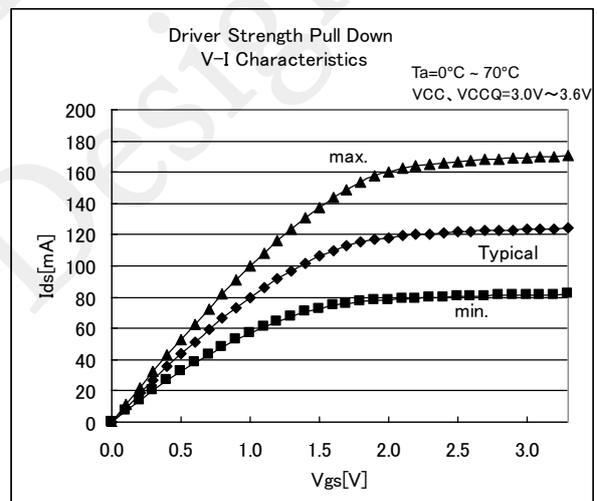
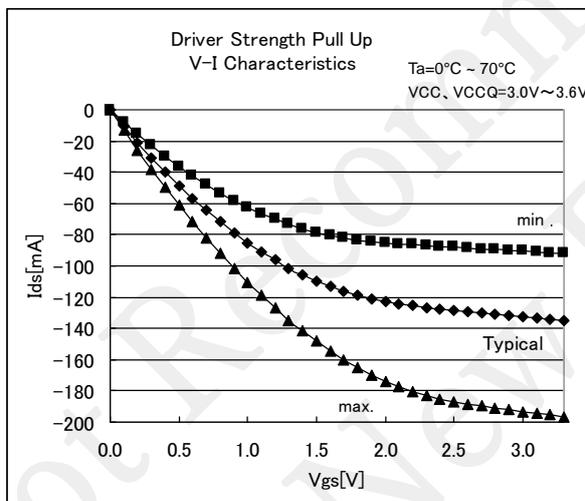


■ 出力ドライバ特性(2/2)

1/2 設定



FULL 設定 (デフォルト)



■ バーストモード

バースト動作は、リード/ライトコマンド入力時、カラムアドレスを指定すると、バースト長 BL を単位とするカラムアドレスブロック境界内のすべてのアドレスに対して、自動的に連続アクセスする機能です。指定するカラムアドレスの上位ビットは、カラムアドレスブロックを選択し、バーストが終了するまで不変です。下位ビットはカラムアドレスブロック境界内の開始アドレスを選択し、バーストタイプ BT で規定される順序で変化します。

		カラムアドレスブロック境界内のアクセス順序					
		開始アドレス (下位ビット)			バーストタイプ		
					BT=Sequential	BT=Interleave	
バースト長	BL=2				A0		
					0	0, 1	0, 1
					1	1, 0	1, 0
	BL=4			A1	A0		
				0	0	0, 1, 2, 3	0, 1, 2, 3
				0	1	1, 2, 3, 0	1, 0, 3, 2
				1	0	2, 3, 0, 1	2, 3, 0, 1
				1	1	3, 0, 1, 2	3, 2, 1, 0
	BL=8	A2	A1	A0			
		0	0	0	0, 1, 2, 3, 4, 5, 6, 7	0, 1, 2, 3, 4, 5, 6, 7	
		0	0	1	1, 2, 3, 4, 5, 6, 7, 0	1, 0, 3, 2, 5, 4, 7, 6	
		0	1	0	2, 3, 4, 5, 6, 7, 0, 1	2, 3, 0, 1, 6, 7, 4, 5	
		0	1	1	3, 4, 5, 6, 7, 0, 1, 2	3, 2, 1, 0, 7, 6, 5, 4	
		1	0	0	4, 5, 6, 7, 0, 1, 2, 3	4, 5, 6, 7, 0, 1, 2, 3	
		1	0	1	5, 6, 7, 0, 1, 2, 3, 4	5, 4, 7, 6, 1, 0, 3, 2	
		1	1	0	6, 7, 0, 1, 2, 3, 4, 5	6, 7, 4, 5, 2, 3, 0, 1	
		1	1	1	7, 0, 1, 2, 3, 4, 5, 6	7, 6, 5, 4, 3, 2, 1, 0	
	BL=Full Page (512)	A8~A0					
		0			0, 1... 511	非サポート	
		Yn			Yn, Yn+1... 511, 0... ...Yn-1, Yn ...		

注記: 例えば、BL=4、BT=Sequential の設定において、カラムアドレスを 5Ah に指定した場合、上位ビット A7~A2 は 4 アドレス境界で区切られた 58h~5Bh のカラムアドレスブロックを選択し、下位ビット A1~A0 は Sequential の順序に従って 2→3→0→1 と連続変化します。したがって、カラムアドレス 5Ah→5Bh→58h→59h というアクセス順序でバースト動作します。

■ リード／ライト動作

● バンク

バンクアドレス A12、A13 により 4 バンクのうち 1 つのバンクを選択し、バンク毎に独立した状態でリード／ライト動作させることができます。ただし、モードレジスタセット、オートリフレッシュ、セルフリフレッシュは、すべてのバンクがアイドル状態でなければなりません。バンクアドレスの選択は、アクティブコマンド、リードコマンド、リードオートプリチャージコマンド、ライトコマンド、ライトオートプリチャージコマンド、プリチャージコマンドで有効です。

バンクアドレス

A12	A13	バンク
0	0	A
0	1	B
1	0	C
1	1	D

● アクティブ

アクティブコマンド ACT は、A12、A13 により選択されたバンクを活性化し、A11～A0 により 4096 ロウの 1 つ（ページ）を活性化（ページオープン）します。そして、このページへのリード／ライト動作が有効になります。また、他のページ（同一バンク）へリード／ライトするときは、このバンクをプリチャージ状態にし（ページクローズし）、ロウプリチャージ時間 t_{RP} (Min.) 後、アイドル状態になってから、新たなアクティブコマンド ACT の入力によって対象のページをオープンしなくてはなりません。

異なるバンクに対するリード／ライト動作は、このバンクの状態に無関係です。

ACT

CLK	\uparrow n-1	\uparrow n
CKE	H	X
\overline{CS}	X (Idle)	L
\overline{RAS}		L
\overline{CAS}		H
\overline{WE}		H
A13,A12	X	BA
A11~A0	X	RA

BA: バンクアドレス

RA: ロウアドレス（ページ）

● プリチャージ

プリチャージコマンド PRE は、アクティブ状態のバンク、ページを非活性化します。特定のバンクをプリチャージするときは、A10 を 0 にしてバンクを選択します。すべてのバンクをプリチャージするときは、A10 を 1 にします。これを特にプリチャージオールバンクコマンド PALL と呼びます。

プリチャージコマンド PRE、および、プリチャージオールバンクコマンド PALL は、ロウアクティブ時間 t_{RAS} (Min.) 後に入力が可能となります。

PRE

CLK	\uparrow n-1	\uparrow n
CKE	H	X
\overline{CS}	X (Page Open)	L
\overline{RAS}		L
\overline{CAS}		H
\overline{WE}		L
A13,A12	X	BA
A10	X	0
A11,A9~A0	X	X

BA: バンクアドレス

PALL

CLK	\uparrow n-1	\uparrow n
CKE	H	X
\overline{CS}	X (Page Open)	L
\overline{RAS}		L
\overline{CAS}		H
\overline{WE}		L
A13,A12	X	X
A10	X	1
A11,A9~A0	X	X

● ライト/ライトオートプリチャージ

ページオープン状態のとき、ライトコマンド **WRT** によって、指定したバンクの列アドレス A8~A0 に対してデータを書き込みます。

標準モードレジスタのライトモード **WM** フィールドの値が 0 (バースト) のとき、ライトコマンド **WRT** と同時に開始アドレスとデータを入力します。引き続きクロック毎に、バーストタイプ **BT** で指定したアドレス順に次々とデータを入力します。

ライトモード **WM** フィールドの値が 1 (シングル) のとき、ライトコマンド **WRT** と同時に入力されたアドレスのデータのみ有効です。これは、バース

ト長 **BL** の設定に関わらず、ライト動作のときは常に **BL=1** として動作することを意味します。

ライトコマンド時に **A10=1** にし、ライトオートプリチャージコマンド **WRTA** を用いると、ライト動作終了後に自動的にプリチャージが行われ、規定時間後にアイドル状態になります。

WRT

CLK	↑ n-1	↑ n
CKE	H	X
$\overline{\text{CS}}$		L
$\overline{\text{RAS}}$	X	H
$\overline{\text{CAS}}$	(Page Open)	L
$\overline{\text{WE}}$		L
A13, A12	X	BA
A10	X	0
A11, A9	X	X
A8~A0	X	CA
DQ	X	D-in

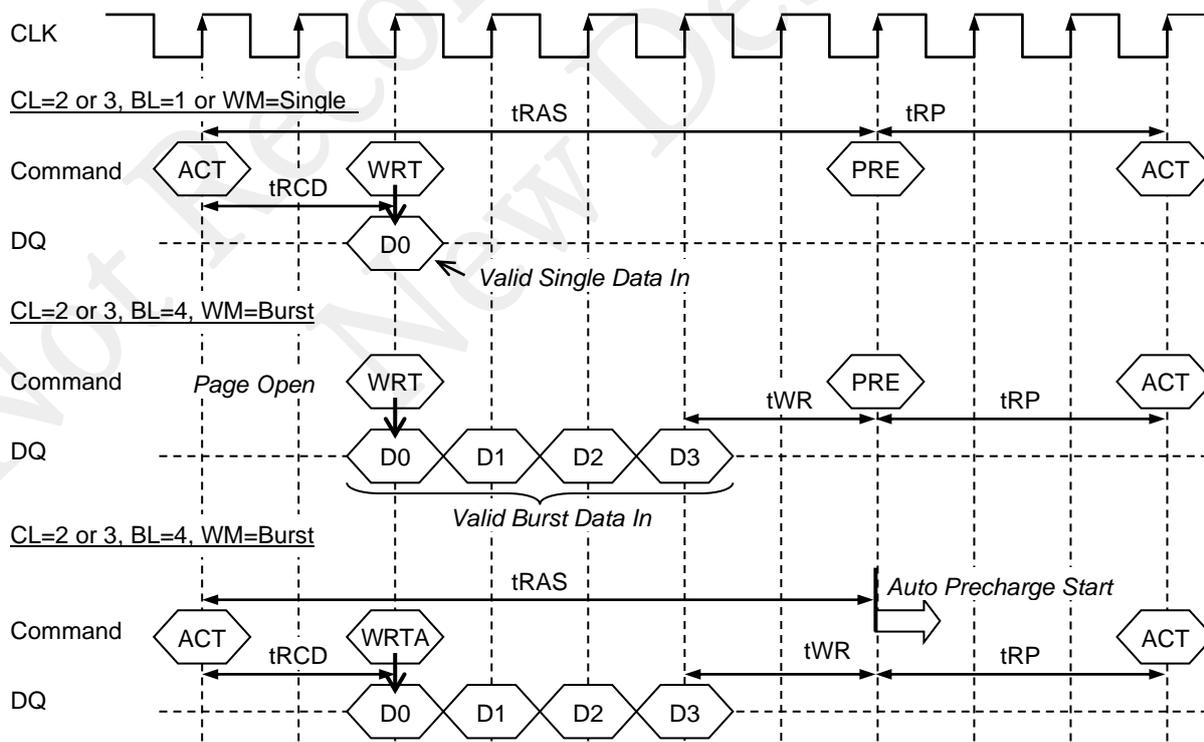
BA: バンクアドレス
CA: 列アドレス
D-in: データ入力

WRTA

CLK	↑ n-1	↑ n
CKE	H	X
$\overline{\text{CS}}$		L
$\overline{\text{RAS}}$	X	H
$\overline{\text{CAS}}$	(Page Open)	L
$\overline{\text{WE}}$		L
A13, A12	X	BA
A10	X	1
A11, A9	X	X
A8~A0	X	CA
DQ	X	D-in

BA: バンクアドレス
CA: 列アドレス
D-in: データ入力

ライトサイクル



● リード/リードオートプリチャージ

ページオープン状態のとき、リードコマンド RD によって、指定したバンクの列アドレス A8~A0 からデータを読み出します。

リードコマンド RD 入力から標準モードレジスタの CL フィールドで指定する CAS レイテンシのクロック数遅れて、開始アドレスのデータが出力されます。引き続きクロック毎に、バーストタイプ BT で指定したアドレス順に次々とデータを読み出します。

リードコマンド時に A10=1 にし、リードオートプリチャージコマンド RDA を用いると、リード動作終了後に自動的にプリチャージが行われ、規定時間後にアイドル状態になります。

RD

CLK	↑ n-1	↑ n
CKE	H	X
$\overline{\text{CS}}$	X	L
$\overline{\text{RAS}}$	X (Page Open)	H
$\overline{\text{CAS}}$	X (Page Open)	L
$\overline{\text{WE}}$	X (Page Open)	H
A13, A12	X	BA
A10	X	0
A11, A9	X	X
A8~A0	X	CA
DQ	X	X

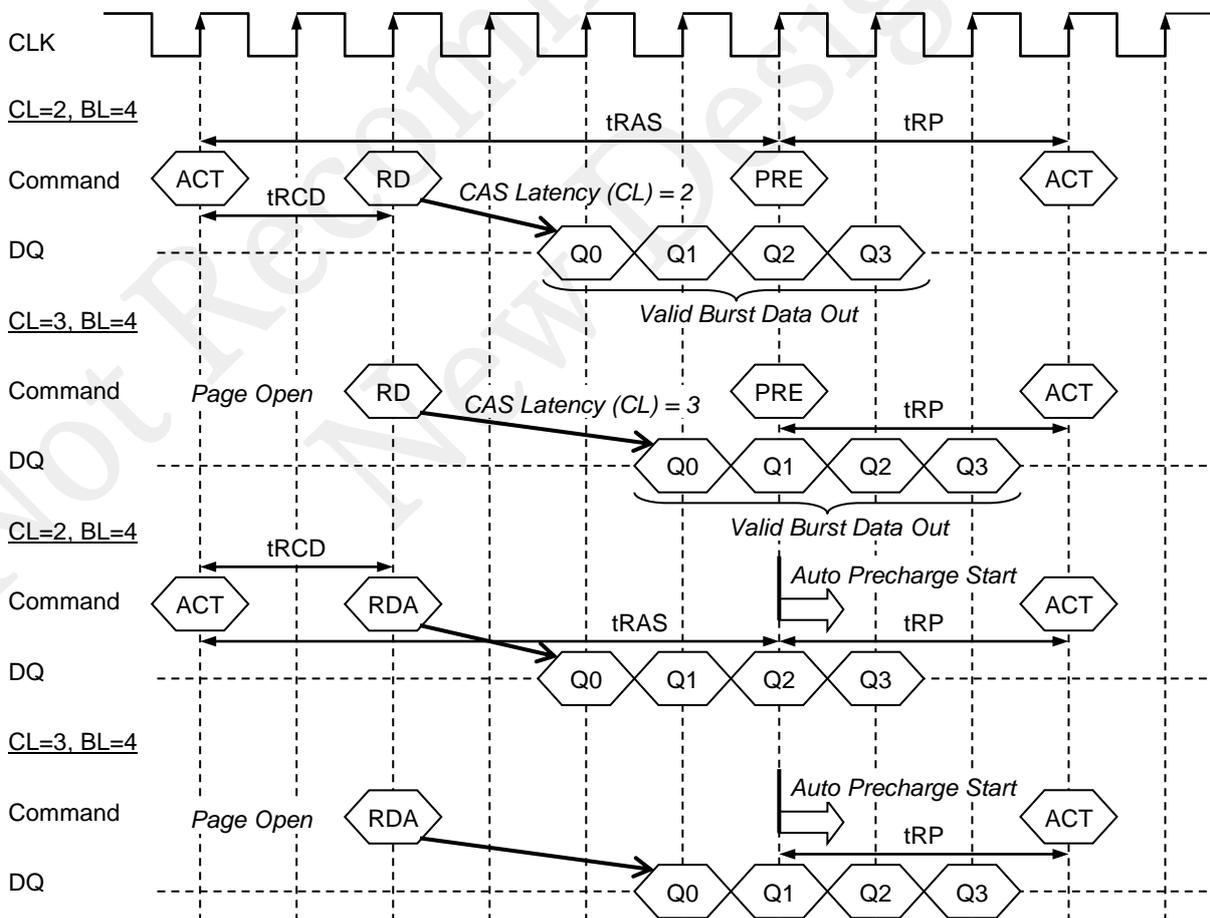
BA: バンクアドレス
CA: カラムアドレス

RDA

CLK	↑ n-1	↑ n
CKE	H	X
$\overline{\text{CS}}$	X	L
$\overline{\text{RAS}}$	X (Page Open)	H
$\overline{\text{CAS}}$	X (Page Open)	L
$\overline{\text{WE}}$	X (Page Open)	H
A13, A12	X	BA
A10	X	1
A11, A9	X	X
A8~A0	X	CA
DQ	X	X

BA: バンクアドレス
CA: カラムアドレス

リードサイクル

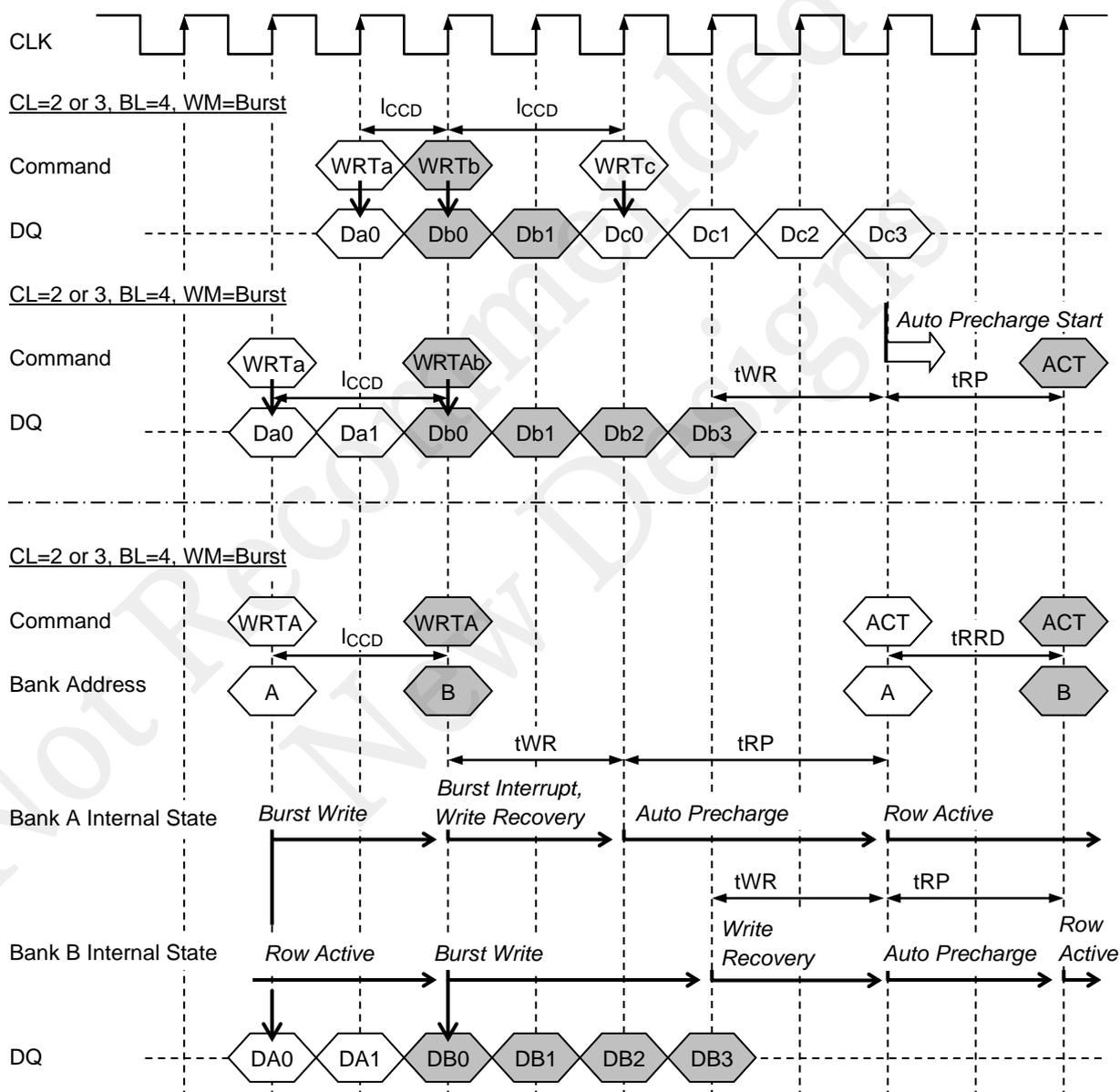


● ライト/ライト割り込み

ライトサイクル中、同一バンクあるいは別バンクのアクティブなページに対し、新たなライトコマンド WRT/WRTA を入力すると、現在のバーストライトは中止され、新たなバーストライトが開始されます。

ライトオートプリチャージサイクル中、別バンクのアクティブなページに対し、新たなライトコマンド WRT/WRTA を入力すると、現在のバーストライトは中止され、新たなバーストライトが開始されます。このとき、元のバンクはオートプリチャージを開始し、規定時間後にアイドル状態になります。また、ライトオートプリチャージサイクル中、同一バンクに対するライト割り込みは行わないでください。

ライト/ライト割り込みサイクル

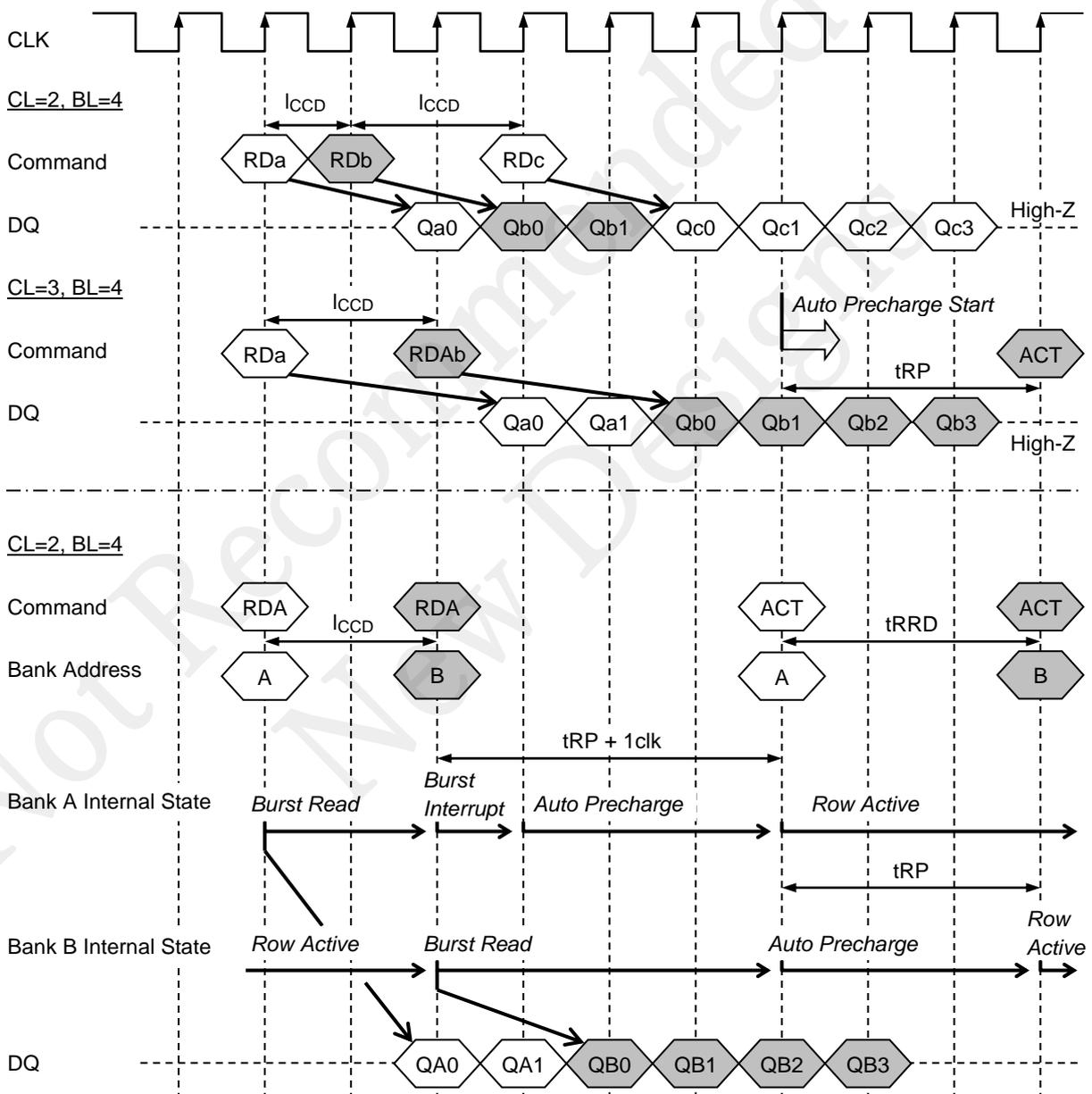


● リードノリード割り込み

リードサイクル中、同一バンクあるいは別バンクのアクティブなページに対し、新たなリードコマンド RD/RDA を入力すると、 $\overline{\text{CAS}}$ レイテンシのクロック数後、現在のバーストリードは中止され、新たなバーストリードが開始されます。

リードオートプリチャージサイクル中、別バンクのアクティブなページに対し、新たなリードコマンド RD/RDA を入力すると、 $\overline{\text{CAS}}$ レイテンシのクロック数後、現在のバーストリードは中止され、新たなバーストリードが開始されます。このとき、元のバンクはオートプリチャージを開始し、規定時間後にアイドル状態になります。また、リードオートプリチャージサイクル中、同一バンクに対するリード割り込みは行わないでください。

リードノリード割り込みサイクル



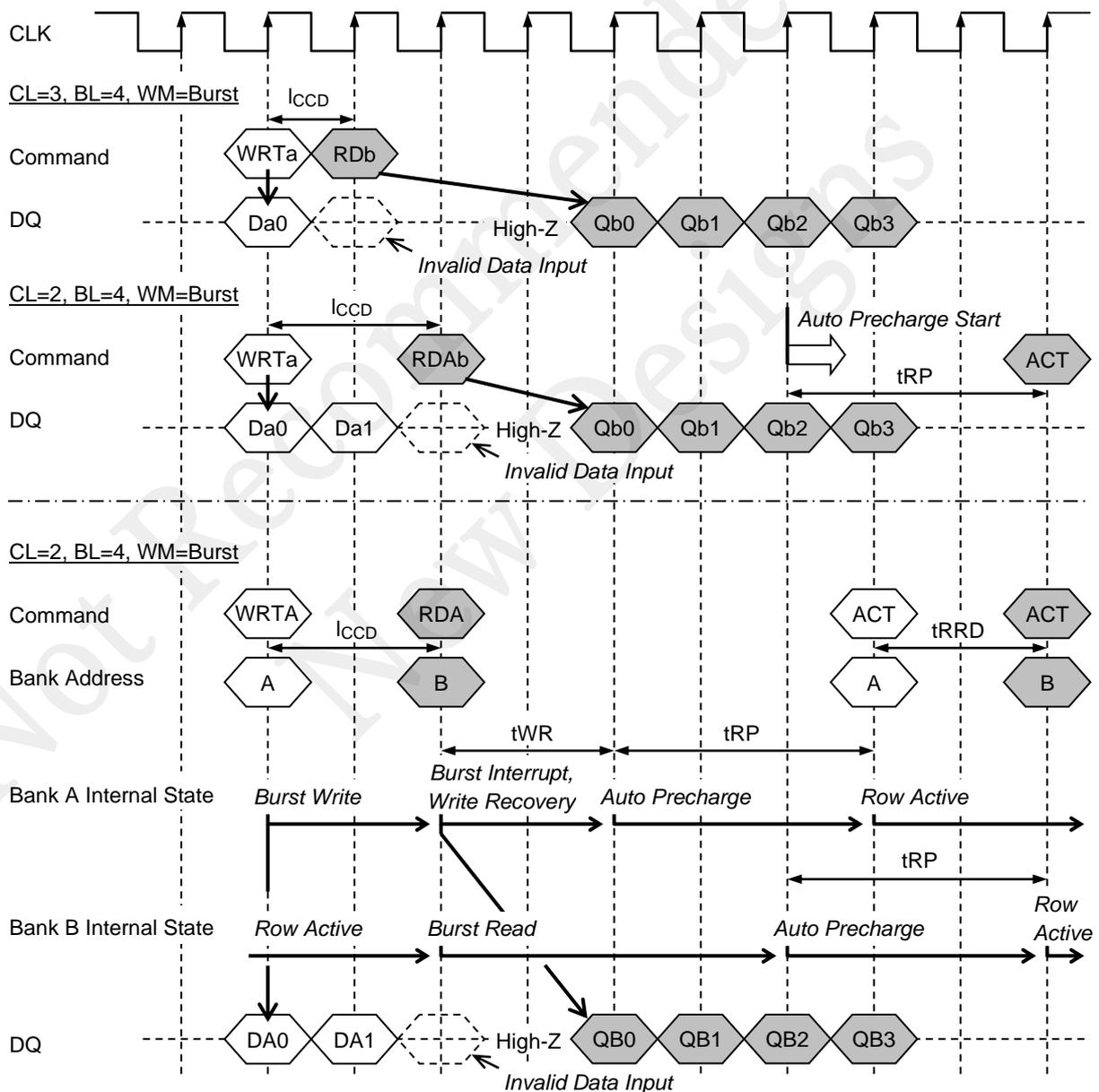
● ライト／リード割り込み

ライトサイクル中、同一バンクあるいは別バンクのアクティブなページに対し、リードコマンド RD/RDA を入力すると、現在のバーストライトは中止され、リードコマンドより前のバーストデータまでが書き込まれます。 $\overline{\text{CAS}}$ レイテンシのクロック数後、新たなバーストリードが開始されます。

ライトオートプリチャージサイクル中、別バンクのアクティブなページに対し、リードコマンド RD/RDA を入力すると、現在のバーストライトは中止され、リードコマンドより前のバーストデータまでが書き込まれます。 $\overline{\text{CAS}}$ レイテンシのクロック数後、新たなバーストリードが開始されます。このとき、元のバンクはオートプリチャージを開始し、規定時間後にアイドル状態になります。また、ライトオートプリチャージサイクル中、同一バンクに対するリード割り込みは行わないでください。

なお、データバス DQ は、最初のバーストリード出力より 1 クロック以上前までに High-Z 状態にしておく必要があります。

ライト／リード割り込みサイクル



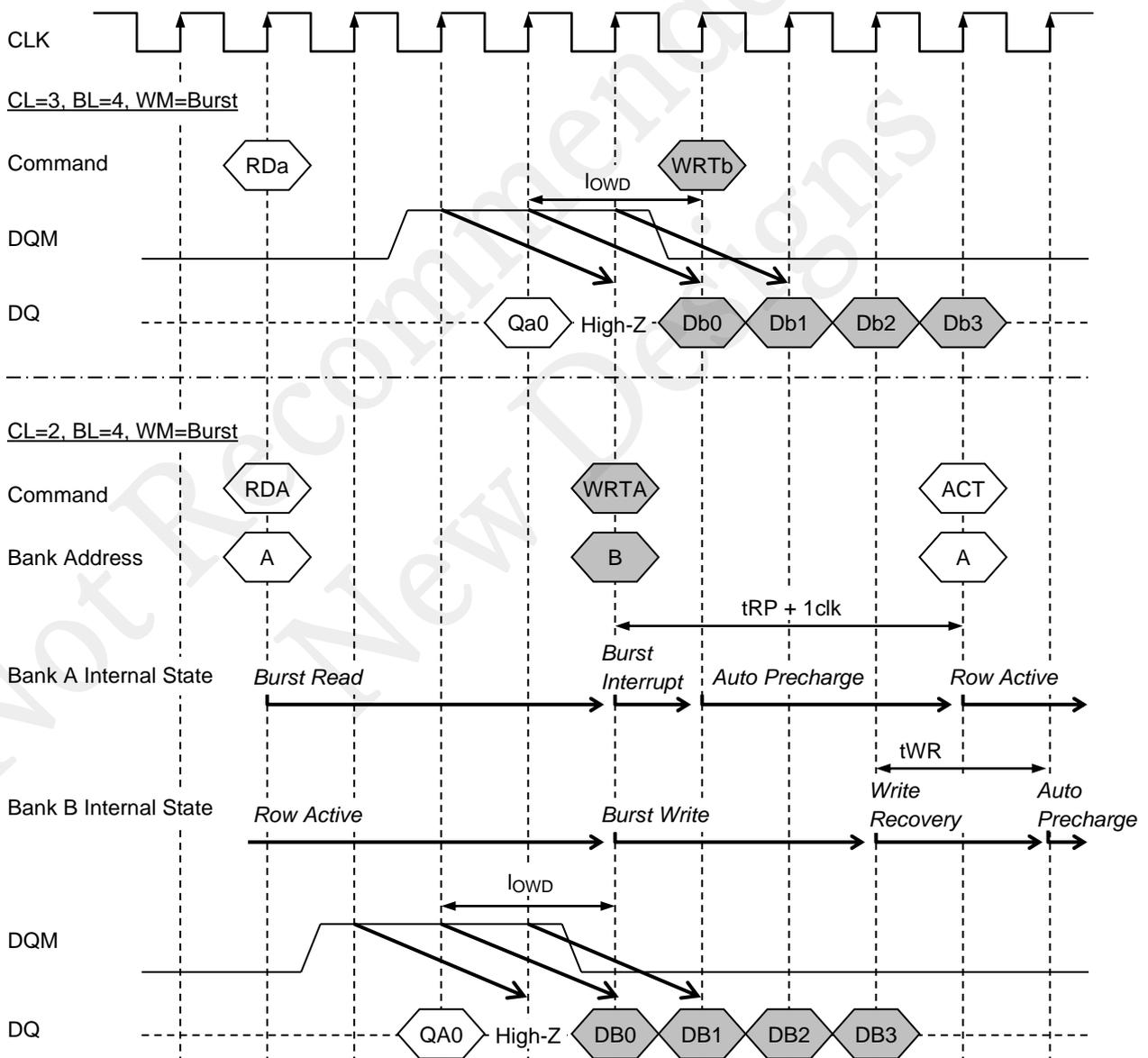
● リード/ライト割り込み

リードサイクル中、同一バンクあるいは別バンクのアクティブなページに対して、ライトコマンド WRT/WRTA を入力すると、現在のバーストリードは中止され、新たなバーストライトが開始されます。

リードオートプリチャージサイクル中、別バンクのアクティブなページに対して、ライトコマンド WRT/WRTA を入力すると、現在のバーストリードは中止され、新たなバーストライトが開始されます。このとき、元のバンクはオートプリチャージを開始し、規定時間後にアイドル状態になります。また、リードオートプリチャージサイクル中、同一バンクに対するライト割り込みは行わないでください。

なお、データバス DQ の衝突を避けるために、ライトコマンド WRT/WRTA より 1 クロック以上前までに High-Z 状態にしておく必要があります。このため、ライトコマンド WRT/WRTA より 3 クロック以上前から DQM を "H" にしてください。

リード/ライト割り込みサイクル



● バーストストップ

リードサイクル中、バーストストップコマンド BST を入力するとバーストリードは中止され、CAS レイテンシのクロック数後、データバス DQ は High-Z になり、ページオープン状態で待機します。

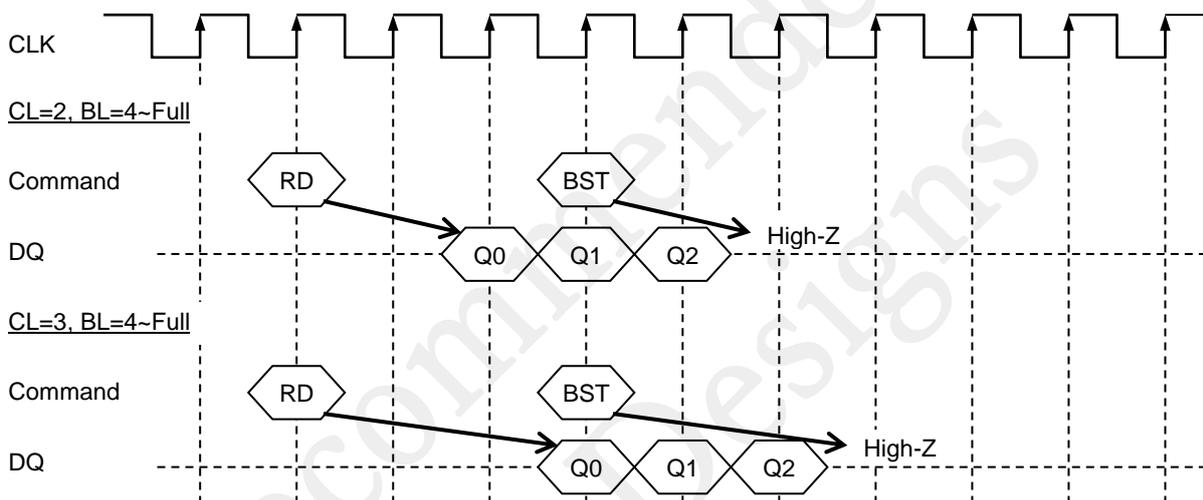
ライトサイクル中、バーストストップコマンド BST を入力するとバーストライトは中止され、ページオープン状態で待機します。バーストストップコマンド BST 入力時のクロック以降のデータ入力は無効です。

なお、リードオートプリチャージおよびライトオートプリチャージサイクル中、バーストストップコマンド BST 入力は禁止です。

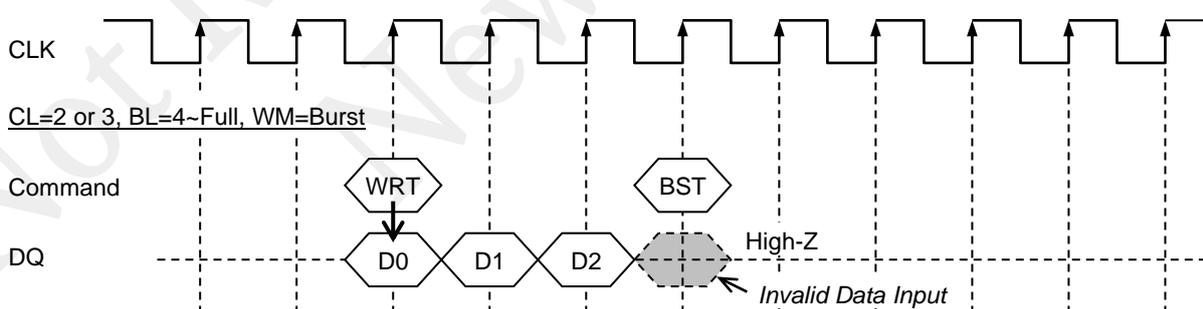
BST

CLK	\uparrow n-1	\uparrow n
CKE	H	X
\overline{CS}		L
\overline{RAS}	X	H
\overline{CAS}	(Burst)	H
\overline{WE}		L
A13, A12	X	X
A11~A0	X	X

リード／バーストストップサイクル



ライト／バーストストップサイクル

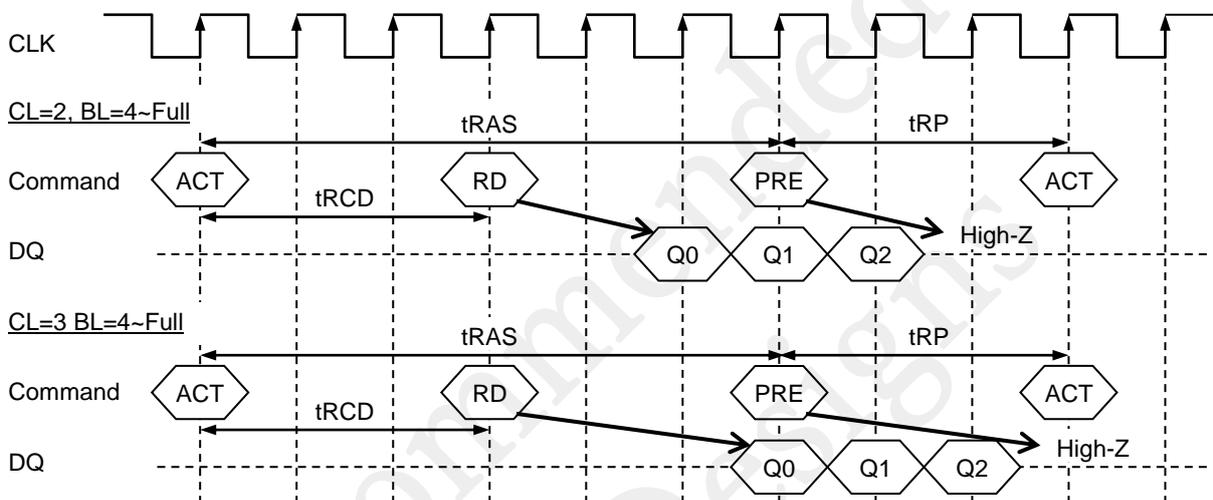


● プリチャージブレイク

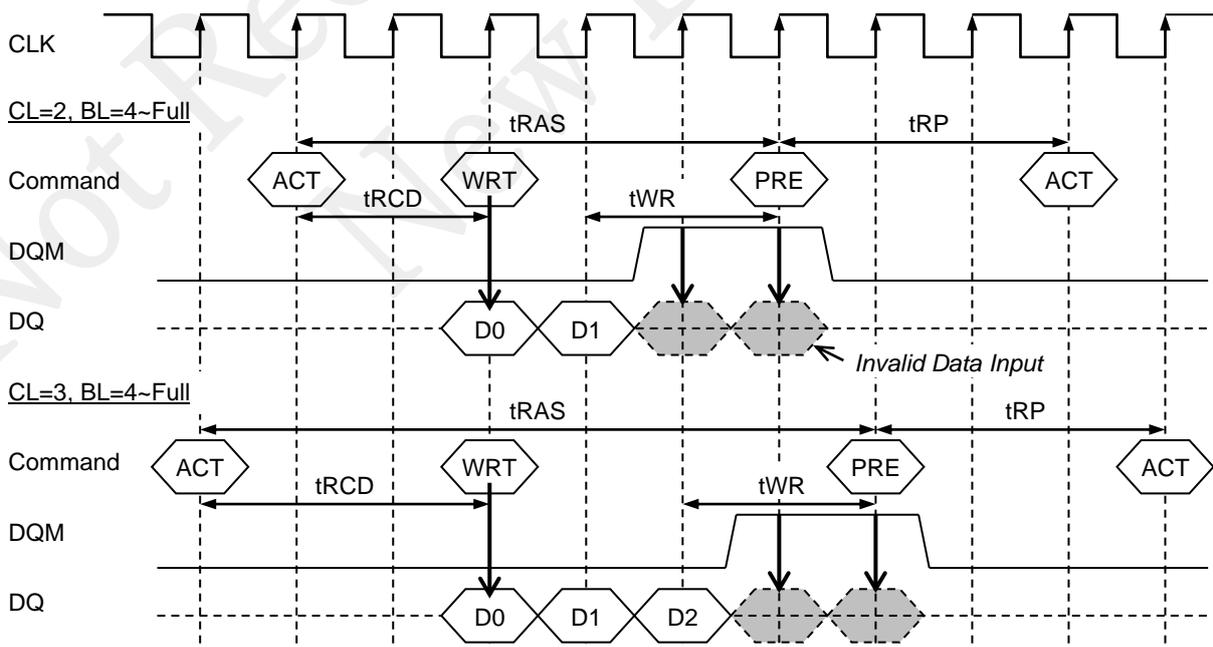
リードサイクル中、同一バンクに対するプリチャージコマンド PRE、あるいは、プリチャージオールバンクコマンド PALL を入力すると、バーストリードは中止され、 $\overline{\text{CAS}}$ レイテンシのクロック数後データバス DQ は High-Z になり、プリチャージ動作が開始されます。

ライトサイクル中、同一バンクに対するプリチャージコマンド PRE、あるいは、プリチャージオールバンクコマンド PALL を入力すると、バーストライトは中止され、プリチャージ動作が開始されます。プリチャージコマンド入力時のクロック以降のデータ入力は無効です。また、データ入力の無効化を確実にし、ライトリカバリ時間 t_{WR} (Min.) を確保するために、バーストを中止するクロックからプリチャージコマンド入力時のクロックまで DQM を "H" にする必要があります。

リード／プリチャージブレイクサイクル



ライト／プリチャージブレイクサイクル



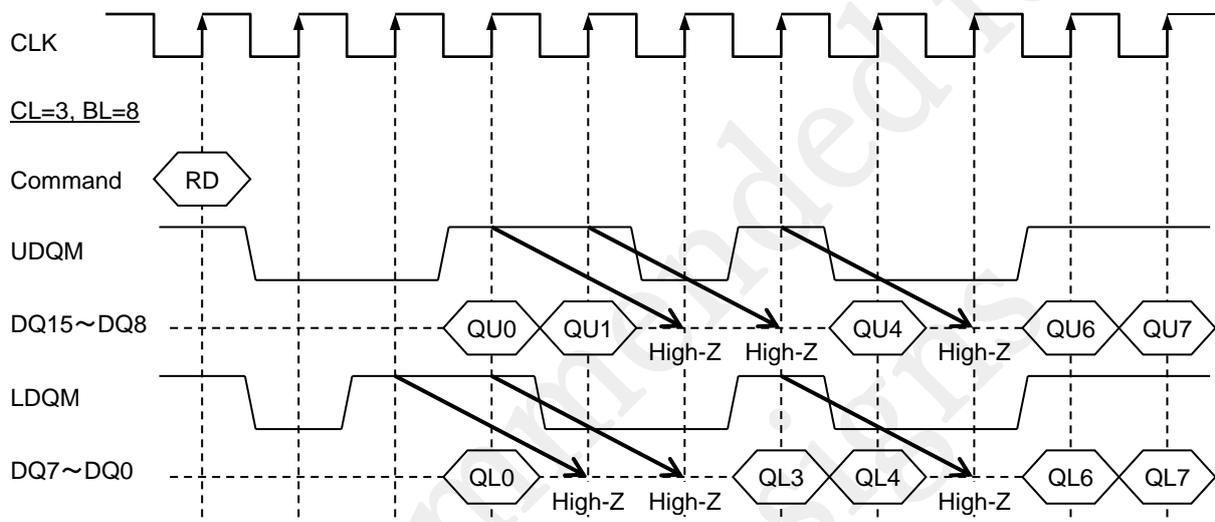
● DQM ファンクション

DQM は、バイト単位で入出力データをマスクします。UDQM は DQ15~DQ8 を、LDQM は DQ7~DQ0 を制御します。

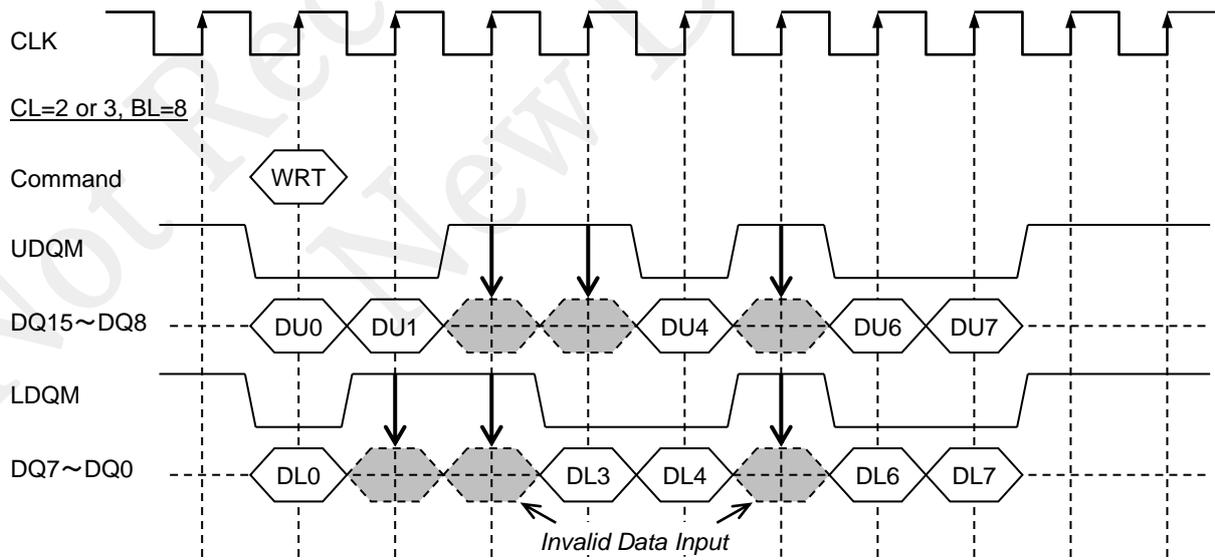
リードサイクル中、DQM を”H”にすると $\overline{\text{CAS}}$ レイテンシの設定に関係なく、常に 2 クロック後のデータ出力をマスクし、データバス DQ は High-Z になります。

ライトサイクル中、DQM を”H”にすると、そのクロックのデータ入力をマスクし、書き込みが行われません。

リード/DQM ファンクション



ライト/DQM ファンクション

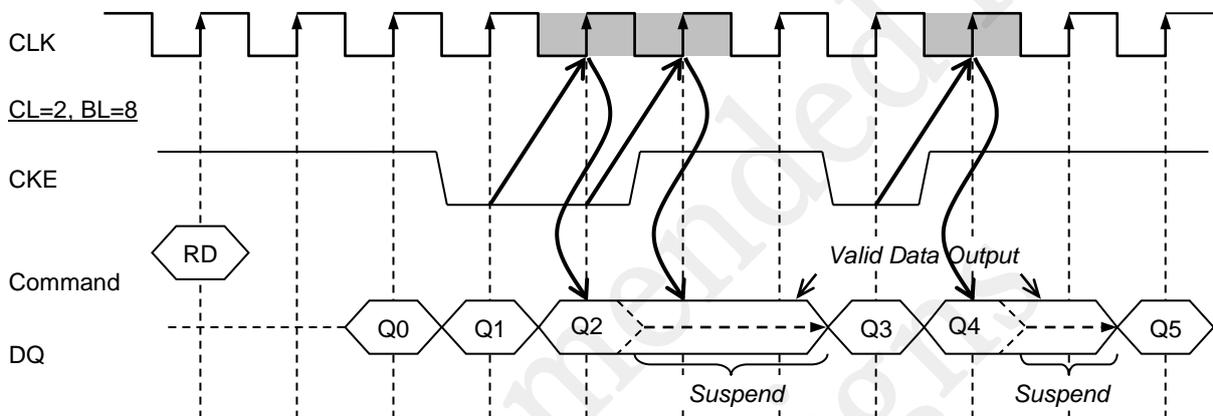


● クロックサスペンド

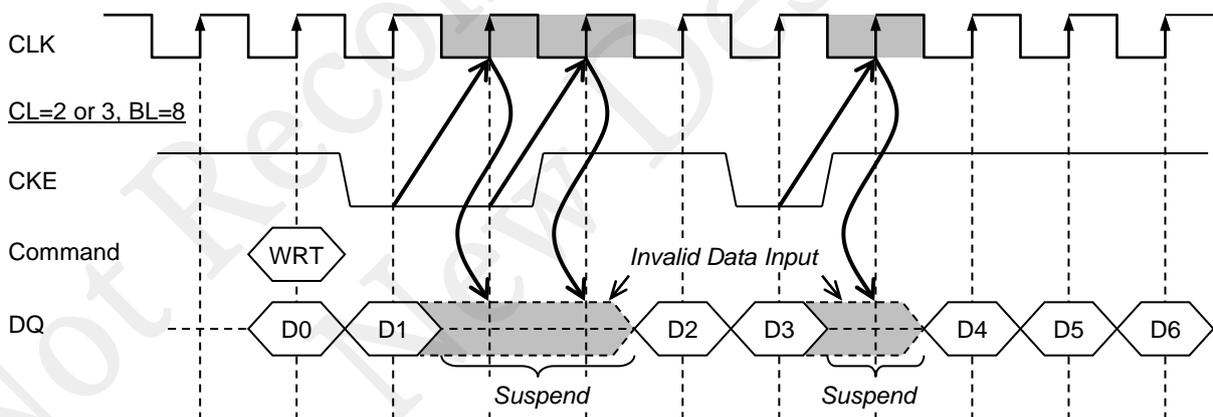
CKE を用いてリード/ライト動作を一時停止させることができます。CKE の論理は $\overline{\text{CAS}}$ レイテンシの設定に関係なく、常に 1 クロック遅れて反映されます。CKE を "L" にすると次のクロックは無効になり、各入力信号を取り込みません。CKE を "H" にすると次のクロックは有効となり、各入力信号を取り込みます。

リードサイクル中、CKE を "L" にするとリード動作は一時停止し、データ出力を維持します。CKE を "H" にするとリード動作は再開されます。ライトサイクル中、CKE を "L" にするとライト動作は一時停止し、データ入力は無効となります。CKE を "H" にするとライト動作は再開されます。

リード/クロックサスペンド



ライト/クロックサスペンド



■ リフレッシュ

リフレッシュ動作によりメモセルのデータを保持します。リフレッシュは、すべてのロウアドレスをリフレッシュ時間 t_{REF} 内に活性化させる動作です。通常のリードサイクル、ライトサイクル同様に、アクティブコマンド **ACT** とプリチャージコマンド **PRE** により、すべてのロウアドレスを活性化させるサイクルを **RAS** オンリリフレッシュサイクルと呼びます。この方法は、ロウアドレスを外部から順次指定しなくてはなりませんが、以下に説明するオートリフレッシュまたはセルフリフレッシュを用いると、ロウアドレスはメモリ内部のカウンタにより自動生成されますので、コマンド入力のみでの容易な制御でリフレッシュ動作を行うことができます。

● オートリフレッシュ

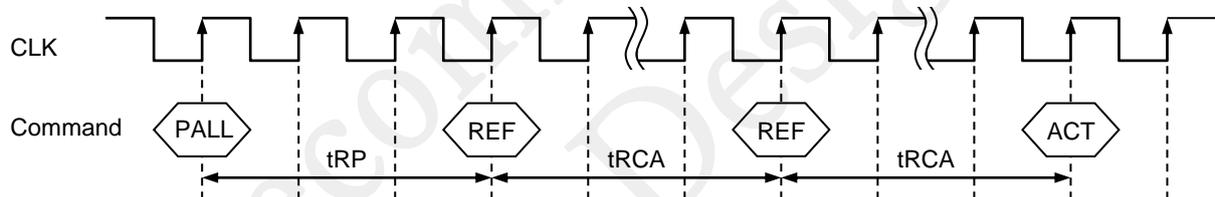
リフレッシュ時間 t_{REF} 内に 4,096 回のリフレッシュコマンド **REF** を入力することで、すべてのメモリ領域をリフレッシュします。リフレッシュコマンド **REF** は、すべてのバンクがアイドル状態にあるときに入力されなくてはなりません。リフレッシュコマンド **REF** 入力後、リフレッシュサイクル時間 t_{RCA} 後アイドル状態になります。

リフレッシュ時間 t_{REF} 毎に 4,096 回のリフレッシュコマンド **REF** 入力を一度に集中して行うことができます（集中リフレッシュ）。また、（リフレッシュ時間 $t_{REF}=64ms$ ）÷（4,096 回）= $15.6\mu s$ 毎に 1 回ずつ行うこともできます（分散リフレッシュ）。

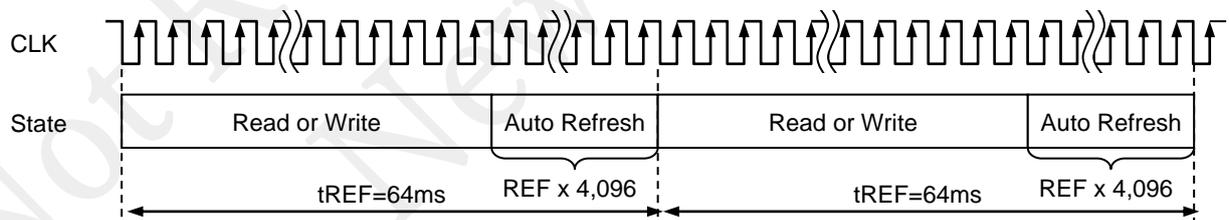
REF

CLK	\uparrow n-1	\uparrow n
CKE	H	H
\overline{CS}		L
\overline{RAS}	X	L
\overline{CAS}	(Idle)	L
\overline{WE}		H
A13, A12	X	X
A11~A0	X	X

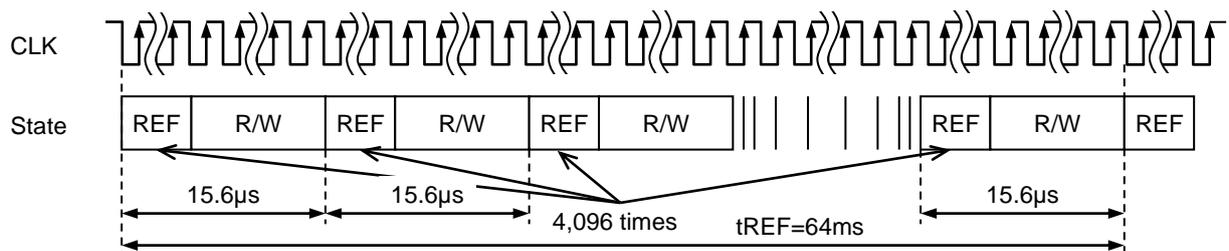
オートリフレッシュサイクル



集中リフレッシュ



分散リフレッシュ



● セルフリフレッシュ

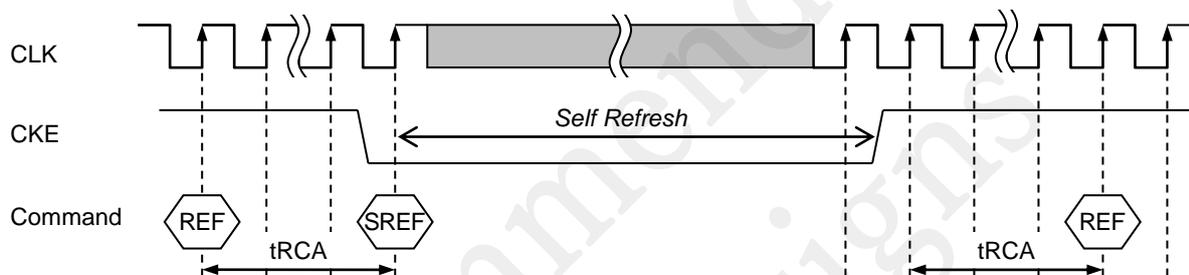
長時間リード/ライト動作をせずに、リフレッシュ動作のみ行う場合、セルフリフレッシュを使うと消費電力を低く抑えることができます。セルフリフレッシュコマンド SREF を入力すると、メモリ内部のカウンタとリフレッシュタイマにより、自動的にリフレッシュ動作が行われます。このとき、CKE は”L”に保持する必要がありますが、CKE 以外のすべての入力信号は Don't Care (“H”または”L”) になり、データバス DQ は High-Z 状態になります。

CKE を”H”にすると、セルフリフレッシュは終了します。その際、1クロック前から CLK 入力を再開し、CKE を”H”にしてから新たなコマンドを入力するまでの期間、NOP 状態で t_{RCA} (Min.) を確保する必要があります。

SREF

CLK	\uparrow n-1	\uparrow n
CKE	H	L
\overline{CS}	X (Idle)	L
\overline{RAS}		L
\overline{CAS}		L
\overline{WE}		H
A13, A12	X	X
A11~A0	X	X

セルフリフレッシュサイクル



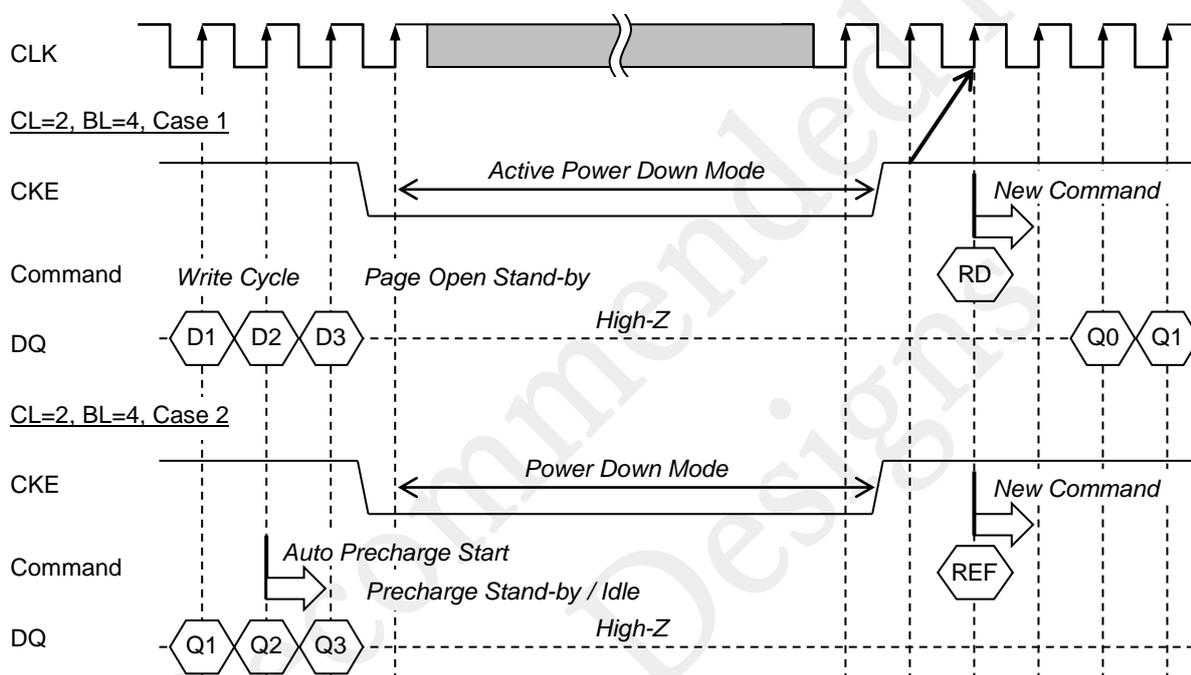
注記: 1. オートリフレッシュ動作に集中リフレッシュ方式を用いる場合、セルフリフレッシュ前後に 4,096 回の集中リフレッシュを実行してください。

■ 低消費電力モード

● パワーダウン

スタンバイ状態のとき、CKE を用いて一時的に低消費電力状態にすることができます。CKE の論理は $\overline{\text{CAS}}$ レイテンシィの設定に関係なく、常に 1 クロック遅れて反映されます。CKE を”L”にするとパワーダウン状態となり、CKE 以外のすべての入力信号は Don't Care (”H”または”L”) になり、データバス DQ は High-Z 状態になります。CKE を”H”にするとパワーダウン状態は解除されます。その際、1 クロック前から CLK 入力を再開する必要があります。

パワーダウン



パワーダウンモード時の信号状態

信号	SDRAM 入力 (SDRAM コントローラ出力)	SDRAM 出力
CLK	Don't Care	—
CKE	“L”レベル	—
$\overline{\text{CS}}$, $\overline{\text{RAS}}$, $\overline{\text{CAS}}$, $\overline{\text{WE}}$	Don't Care	—
A13, A12, A11~A0	Don't Care	—
DQ15~DQ0	Don't Care	High-Z
UDQM, LDQM	Don't Care	—
V_{CC} , V_{CCQ} , V_{SS} , V_{SSQ}	Power Supply	—

注記: 1. Don't Care は、”H”または”L”入力。

■ 真理値表

● 真理値表（通常動作 1/3）

状態*1	CS	RAS	CAS	WE	ADDR	コマンド	動作
アイドル	H	X	X	X	X	NOP	NOP
	L	H	H	X	X	NOP/BST	NOP
	L	H	L	H	BA, CA, A10	RD/RDA	ILLEGAL *2
	L	H	L	L	BA, CA, A10	WRT/WRTA	ILLEGAL *2
	L	L	H	H	BA, RA	ACT	→ロウアクティブ
	L	L	H	L	BA, A10	PRE/PALL	NOP *3
	L	L	L	H	X	REF	→オートリフレッシュ *4
	L	L	L	L	V, A12=0, A13=0	MRS	→標準モードレジスタセット *4
	L	L	L	L	V, A12=1, A13=0	EMRS	→拡張モードレジスタセット *4
ロウ アクティブ	H	X	X	X	X	NOP	NOP
	L	H	H	X	X	NOP/BST	NOP
	L	H	L	H	BA, CA, A10	RD/RDA	→リード/リードオートプリチャージ *5
	L	H	L	L	BA, CA, A10	WRT/WRTA	→ライト/ライトオートプリチャージ *5
	L	L	H	H	BA, RA	ACT	ILLEGAL *6
	L	L	H	L	BA, A10	PRE/PALL	→プリチャージ
	L	L	L	H	X	REF	ILLEGAL
	L	L	L	L	X	MRS/EMRS	ILLEGAL
リード	H	X	X	X	X	NOP	バースト終了まで継続→ロウアクティブ
	L	H	H	H	X	NOP	バースト終了まで継続→ロウアクティブ
	L	H	H	L	X	BST	バースト中断→ロウアクティブ
	L	H	L	H	BA, CA, A10	RD/RDA	バースト中断→新しいバーストリード開始
	L	H	L	L	BA, CA, A10	WRT/WRTA	バースト中断→新しいバーストライト開始
	L	L	H	H	BA, RA	ACT	ILLEGAL *6
	L	L	H	L	BA, A10	PRE/PALL	バースト中断→プリチャージ
	L	L	L	H	X	REF	ILLEGAL
	L	L	L	L	X	MRS/EMRS	ILLEGAL
ライト	H	X	X	X	X	NOP	バースト終了まで継続→ロウアクティブ
	L	H	H	H	X	NOP	バースト終了まで継続→ロウアクティブ
	L	H	H	L	X	BST	バースト中断→ロウアクティブ
	L	H	L	H	BA, CA, A10	RD/RDA	バースト中断→新しいバーストリード開始
	L	H	L	L	BA, CA, A10	WRT/WRTA	バースト中断→新しいバーストライト開始
	L	L	H	H	BA, RA	ACT	ILLEGAL *6
	L	L	H	L	BA, A10	PRE/PALL	バースト中断→プリチャージ
	L	L	L	H	X	REF	ILLEGAL
	L	L	L	L	X	MRS/EMRS	ILLEGAL

● 真理値表（通常動作 2/3）

状態*1	CS	RAS	CAS	WE	ADDR	コマンド	動作
リード オートプリ チャージ	H	X	X	X	X	NOP	バースト終了まで継続→プリチャージ
	L	H	H	H	X	NOP	バースト終了まで継続→プリチャージ
	L	H	H	L	X	BST	ILLEGAL
	L	H	L	H	BA, CA, A10	RD/RDA	ILLEGAL *7
	L	H	L	L	BA, CA, A10	WRT/WRTA	ILLEGAL *7
	L	L	H	H	BA, RA	ACT	ILLEGAL *6
	L	L	H	L	BA, A10	PRE/PALL	ILLEGAL *8
	L	L	L	H	X	REF	ILLEGAL
	L	L	L	L	X	MRS/EMRS	ILLEGAL
ライト オートプリ チャージ	H	X	X	X	X	NOP	バースト終了まで継続→プリチャージ
	L	H	H	H	X	NOP	バースト終了まで継続→プリチャージ
	L	H	H	L	X	BST	ILLEGAL
	L	H	L	H	BA, CA, A10	RD/RDA	ILLEGAL *7
	L	H	L	L	BA, CA, A10	WRT/WRTA	ILLEGAL *7
	L	L	H	H	BA, RA	ACT	ILLEGAL *6
	L	L	H	L	BA, A10	PRE/PALL	ILLEGAL *8
	L	L	L	H	X	REF	ILLEGAL
	L	L	L	L	X	MRS/EMRS	ILLEGAL
プリチャー ジ	H	X	X	X	X	NOP	ロウプリチャージ時間 t_{RP} 後アイドル
	L	H	H	H	X	NOP	ロウプリチャージ時間 t_{RP} 後アイドル
	L	H	H	L	X	BST	ILLEGAL
	L	H	L	H	BA, CA, A10	RD/RDA	ILLEGAL *2
	L	H	L	L	BA, CA, A10	WRT/WRTA	ILLEGAL *2
	L	L	H	H	BA, RA	ACT	ILLEGAL *6
	L	L	H	L	BA, A10	PRE/PALL	ILLEGAL *3
	L	L	L	H	X	REF	ILLEGAL
	L	L	L	L	X	MRS/EMRS	ILLEGAL
ライトリカ バリエ *9	H	X	X	X	X	NOP	ライトリカバリエ時間 t_{WR} 後ロウアクティブ
	L	H	H	H	X	NOP	ライトリカバリエ時間 t_{WR} 後ロウアクティブ
	L	H	H	L	X	BST	ILLEGAL
	L	H	L	H	BA, CA, A10	RD/RDA	ILLEGAL *2
	L	H	L	L	BA, CA, A10	WRT/WRTA	ILLEGAL *2
	L	L	H	H	BA, RA	ACT	ILLEGAL *6
	L	L	H	L	BA, A10	PRE/PALL	ILLEGAL *8
	L	L	L	H	X	REF	ILLEGAL
	L	L	L	L	X	MRS/EMRS	ILLEGAL

● 真理値表（通常動作 3/3）

状態*1	CS	RAS	CAS	WE	ADDR	コマンド	動作
オートプリチャージ時 ライトリカバリ ^{*9}	H	X	X	X	X	NOP	ライトリカバリ時間 t_{WR} 後プリチャージ
	L	H	H	H	X	NOP	ライトリカバリ時間 t_{WR} 後プリチャージ
	L	H	H	L	X	BST	ILLEGAL
	L	H	L	H	BA, CA, A10	RD/RDA	ILLEGAL *7
	L	H	L	L	BA, CA, A10	WRT/WRTA	ILLEGAL *7
	L	L	H	H	BA, RA	ACT	ILLEGAL *6
	L	L	H	L	BA, A10	PRE/PALL	ILLEGAL *8
	L	L	L	H	X	REF	ILLEGAL
	L	L	L	L	X	MRS/EMRS	ILLEGAL
オートリフレッシュ	H	X	X	X	X	NOP	リフレッシュサイクル時間 t_{RCA} 後アイドル
	L	H	H	H	X	NOP	リフレッシュサイクル時間 t_{RCA} 後アイドル
	L	H	H	L	X	BST	ILLEGAL
	L	H	L	H	X	RD/RDA	ILLEGAL
	L	H	L	L	X	WRT/WRTA	ILLEGAL
	L	L	H	H	X	ACT	ILLEGAL
	L	L	H	L	X	PRE/PALL	ILLEGAL
	L	L	L	H	X	REF	ILLEGAL
	L	L	L	L	X	MRS/EMRS	ILLEGAL
標準/拡張 モードレジスタセット	H	X	X	X	X	NOP	MRS コマンド遅延時間 t_{MRD} 後アイドル
	L	H	H	H	X	NOP	MRS コマンド遅延時間 t_{MRD} 後アイドル
	L	H	H	L	X	BST	ILLEGAL
	L	H	L	H	X	RD/RDA	ILLEGAL
	L	H	L	L	X	WRT/WRTA	ILLEGAL
	L	L	H	H	X	ACT	ILLEGAL
	L	L	H	L	X	PRE/PALL	ILLEGAL
	L	L	L	H	X	REF	ILLEGAL
	L	L	L	L	X	MRS/EMRS	ILLEGAL

略語

ADDR = アドレス

RA = ロウアドレス

BA = バンクアドレス

CA = カラムアドレス

NOP = ノーオペレーションコマンド

V = モードレジスタ設定値

注記: 1. すべての入力は、1clk 前から CKE を "High" とした時 (CKEn-1=CKEn="H") とします。

2. 同一バンクに対して禁止です。別バンクのアクティブなページに対して可能ですが、 $t_{RCD}(\text{Min.})$ を確保してください。

3. ロウアクティブ状態の別バンクに対する PRE コマンドは可能です。PALL コマンドはプリチャージ中またはアイドル状態のバンクに対して無効ですが、ロウアクティブ状態のバンクに対して有効です。

4. すべてのバンクがアイドル状態でないとき禁止です。

5. ロウアクティブ状態の任意のバンクに対して有効ですが、 $t_{RCD}(\text{Min.})$ を確保してください。

6. 同一バンクに対して禁止ですが、アイドル状態の別バンクに対して可能です。

7. 同一バンクに対して禁止ですが、別バンクのアクティブなページに対して可能です。

8. PRE コマンドは同一バンクに対して禁止です。ロウアクティブ状態の別バンクに対して可能ですが $t_{RAS}(\text{Min.})$ を確保してください。PALL コマンドは禁止です。9. 最後のデータ入力からライトリカバリ時間 $t_{WR}(\text{Min.})$ が経過するまでの状態です。

● 真理値表 (CKE 制御)

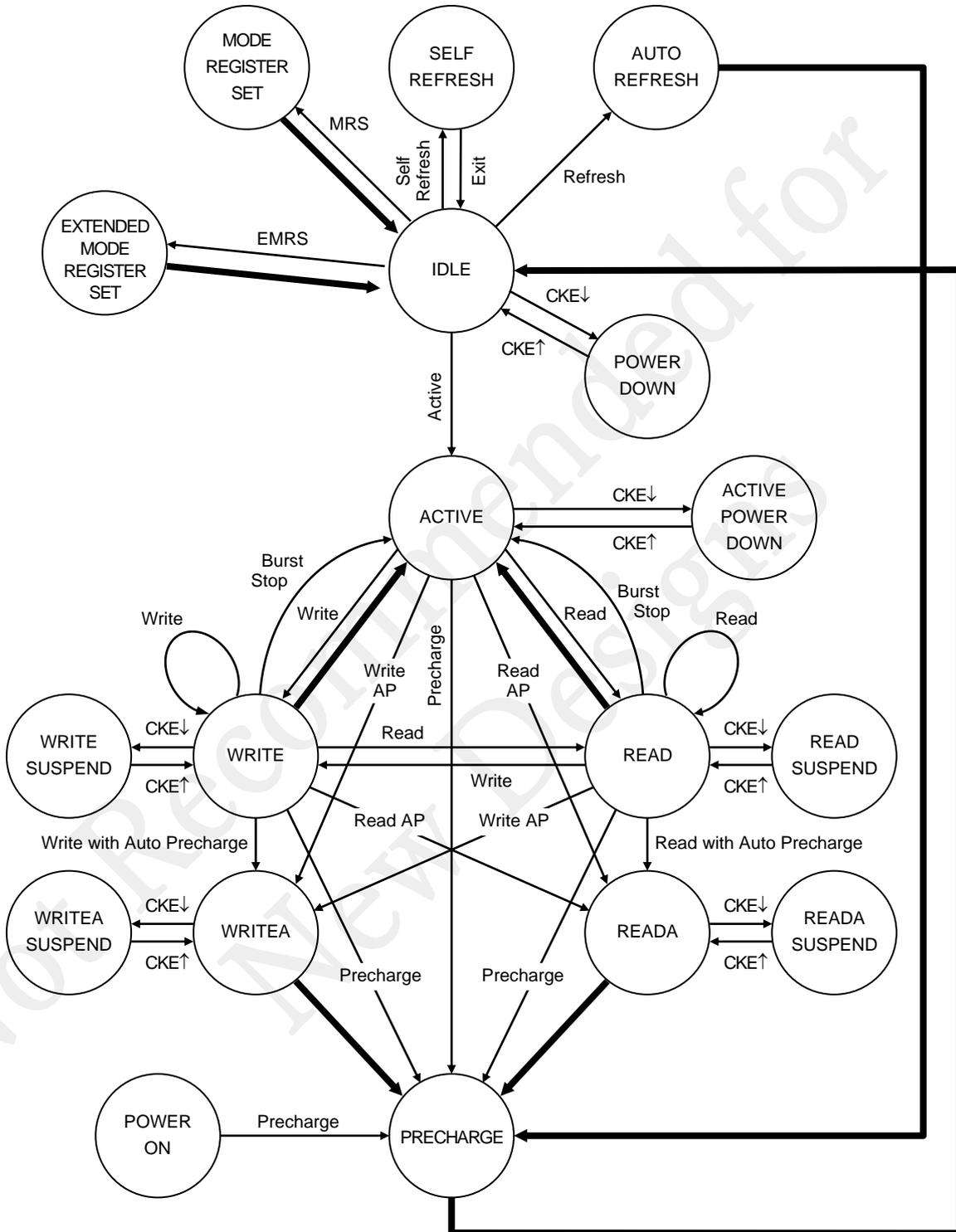
状態 ~n-1	CKE n-1	CKE n	\overline{CS} n	\overline{RAS} n	\overline{CAS} n	\overline{WE} n	ADDR n	動作
全バンク アイドル	H	H	X	X	X	X	X	真理値表 (通常動作) を参照
	H	L	H	X	X	X	X	→パワーダウン
	H	L	L	H	H	H	X	→パワーダウン
	H	L	L	H	L	X	X	ILLEGAL
	H	L	L	H	H	L	X	ILLEGAL
	H	L	L	L	H	H	BA, RA	ACT、ロウアクティブ後アクティブパワーダウン
	H	L	L	L	H	L	X	ILLEGAL
	H	L	L	L	L	H	X	SREF、→セルフリフレッシュ *1
	H	L	L	L	L	L	BA, V	MRS/EMRS、モードレジスタセット後パワーダウン
	L	X	X	X	X	X	X	INVALID (n-1 で別の状態)
セルフリフ レッシュ	H	X	X	X	X	X	X	INVALID (n-1 でセルフリフレッシュ解除)
	L	H	H	X	X	X	X	セルフリフレッシュ解除→tRCA 後、全バンクアイドル *2
	L	H	L	H	H	H	X	セルフリフレッシュ解除→tRCA 後、全バンクアイドル *2
	L	H	L	H	H	L	X	ILLEGAL
	L	H	L	H	L	X	X	ILLEGAL
	L	H	L	L	X	X	X	ILLEGAL
	L	L	X	X	X	X	X	セルフリフレッシュ継続
パワーダウ ン	H	X	X	X	X	X	X	INVALID (n-1 でパワーダウン解除)
	L	H	X	X	X	X	X	パワーダウン解除→全バンクアイドル *3
	L	L	X	X	X	X	X	パワーダウン継続
アクティブ パワーダウ ン	H	X	X	X	X	X	X	INVALID (n-1 でアクティブパワーダウン解除)
	L	H	X	X	X	X	X	アクティブパワーダウン解除→ロウアクティブ *3
	L	L	X	X	X	X	X	アクティブパワーダウン継続
ロウ アクティブ	H	H	X	X	X	X	X	真理値表 (通常動作) を参照
	H	L	H	X	X	X	X	→アクティブパワーダウン
	H	L	L	H	H	H	X	→アクティブパワーダウン
	H	L	L	H	H	L	X	ILLEGAL
	H	L	L	H	L	X	X	→クロックサスペンド、真理値表 (通常動作) を参照
	H	L	L	L	H	X	X	→クロックサスペンド、真理値表 (通常動作) を参照
	H	L	L	L	L	X	X	ILLEGAL
	L	X	X	X	X	X	X	INVALID (n-1 で別の状態)
その他/ クロックサ スペンド	H	H	X	X	X	X	X	真理値表 (通常動作) を参照
	H	L	X	X	X	X	X	次のクロック n+1 はサスペンド
	L	H	X	X	X	X	X	次のクロック n+1 はイネーブル
	L	L	X	X	X	X	X	クロックサスペンド継続

略語

ADDR = アドレス BA = バンクアドレス RA = ロウアドレス V = モードレジスタ設定値

- 注記: 1. セルフリフレッシュコマンド SREF は全バンクアイドル状態の場合のみ入力することができます。
2. 全バンクアイドル状態に戻るまでリフレッシュサイクル時間 tRCA (Min.) を確保してください。
3. 次のクロック n+1 で新しいコマンド入力が可能になります。

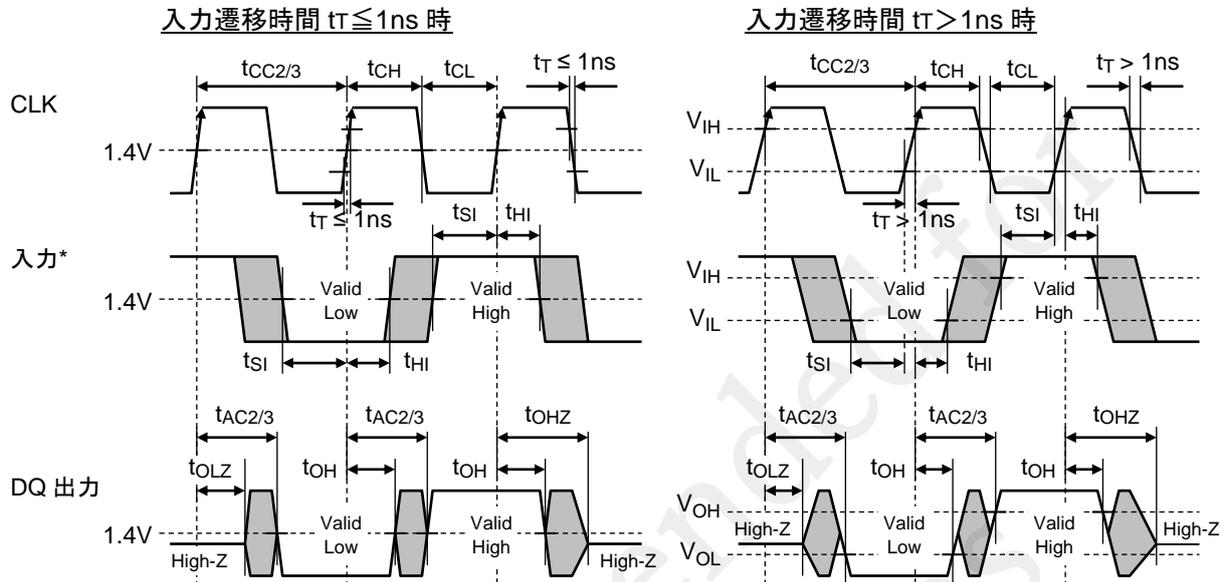
■ 状態遷移図



↙ コマンド/信号入力 ↘ オートシーケンス

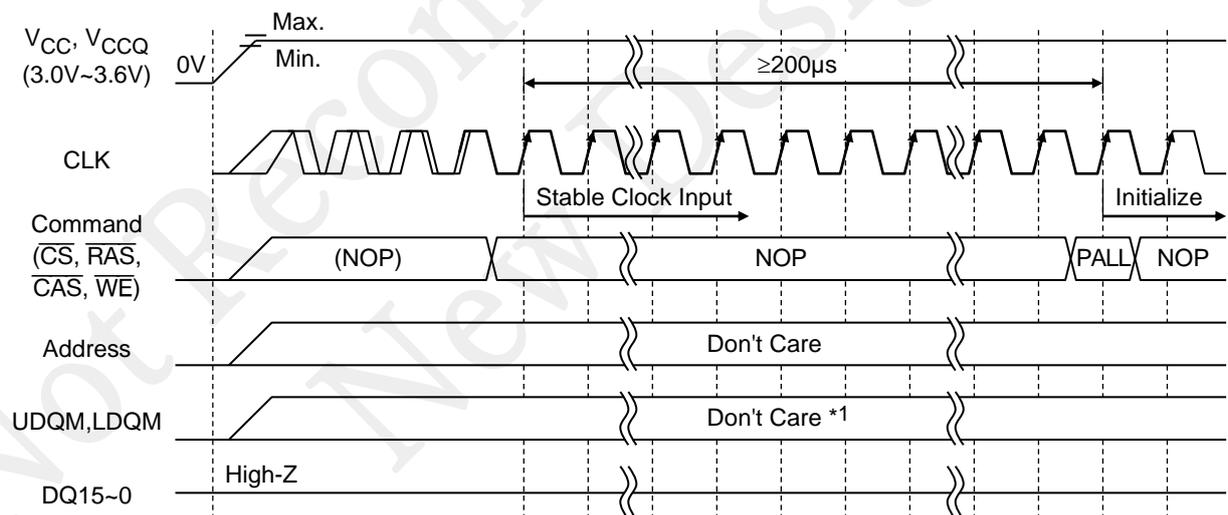
■ タイミングチャート

● 同期特性



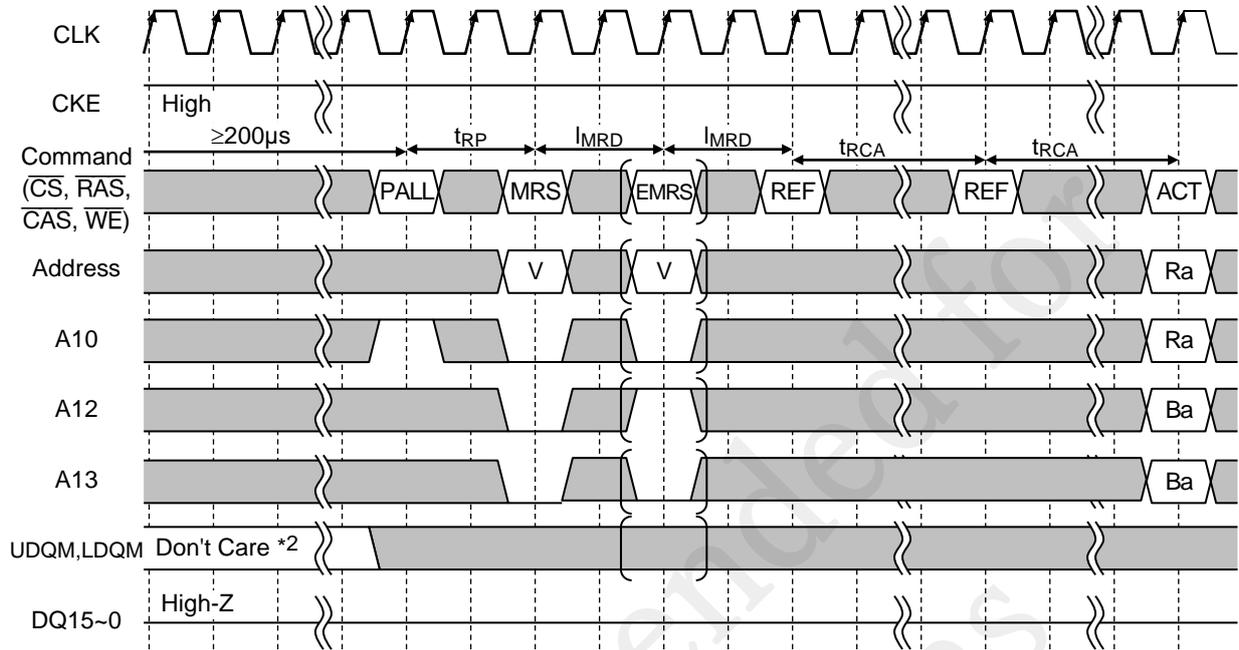
注記: 入力信号の対象は、CKE、A12、A13、A11~A0、 $\overline{\text{CS}}$ 、 $\overline{\text{RAS}}$ 、 $\overline{\text{CAS}}$ 、 $\overline{\text{WE}}$ 、UDQM、LDQM、および、DQ15~DQ0（入力）です。

● 電源投入



注記: 1. DQ 端子の High-Z 状態を保証するため、電源投入時から初期化シーケンスを開始するまでの期間、UDQM、LDQM は、"H"レベルに保持することを推奨します。

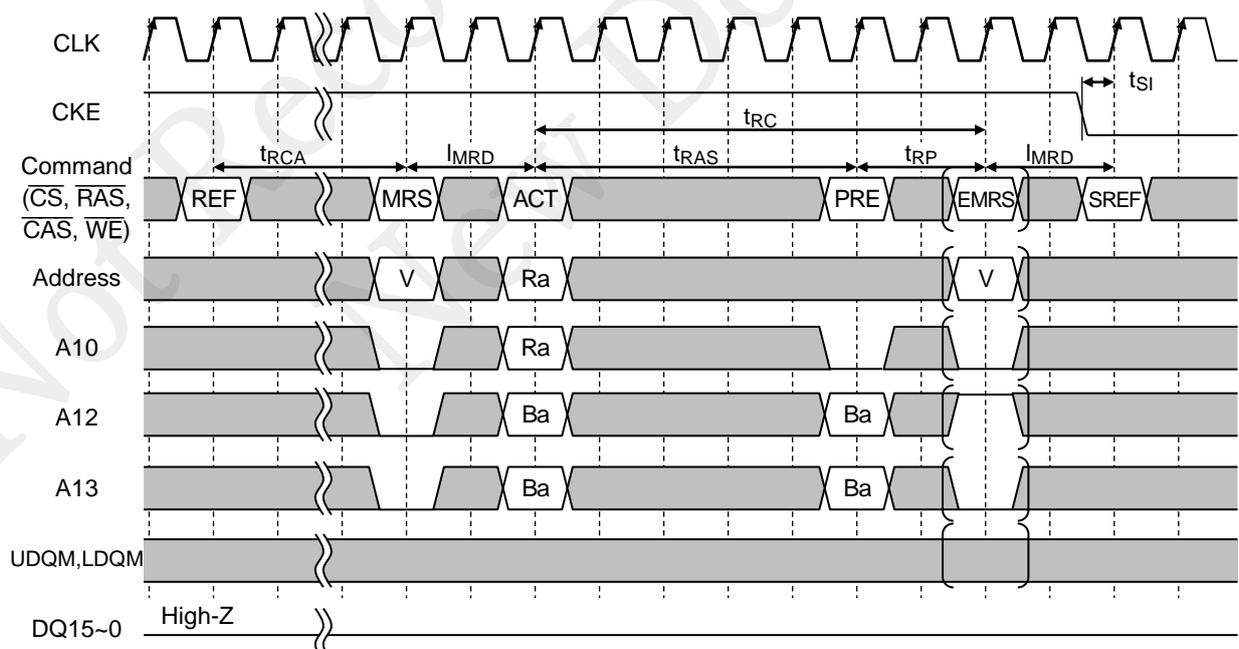
● 初期化シーケンス



注記: 1. V=モードレジスタ設定値、Rx=ロウアドレス、Bx=バンクアドレス
 □ = NOP コマンドおよび"H"または"L"レベル

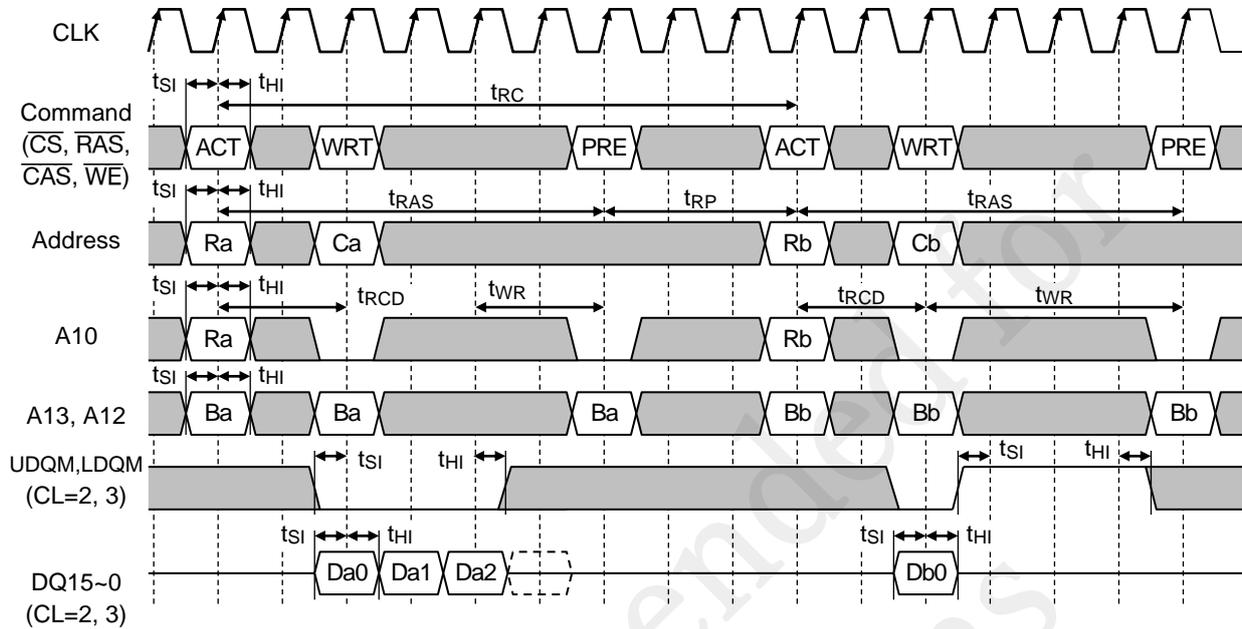
2. DQ 端子の High-Z 状態を保证するため、電源投入時から初期化シーケンスを開始するまでの期間、UDQM,LDQM は、"H"レベルに保持することを推奨します。

● モードレジスタセットサイクル



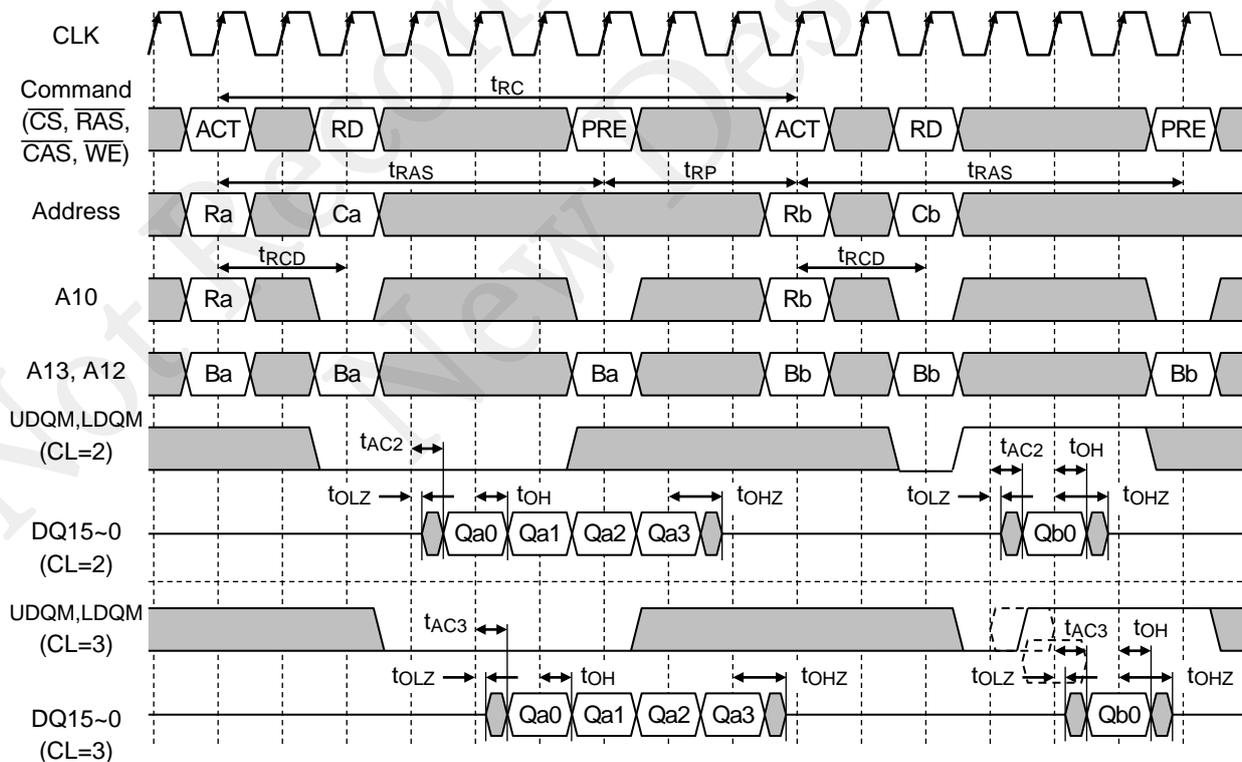
注記: V=モードレジスタ設定値、Rx=ロウアドレス、Bx=バンクアドレス
 □ = NOP コマンドおよび"H"または"L"レベル

● バーストライトサイクル (BL=4、WM=Burst)



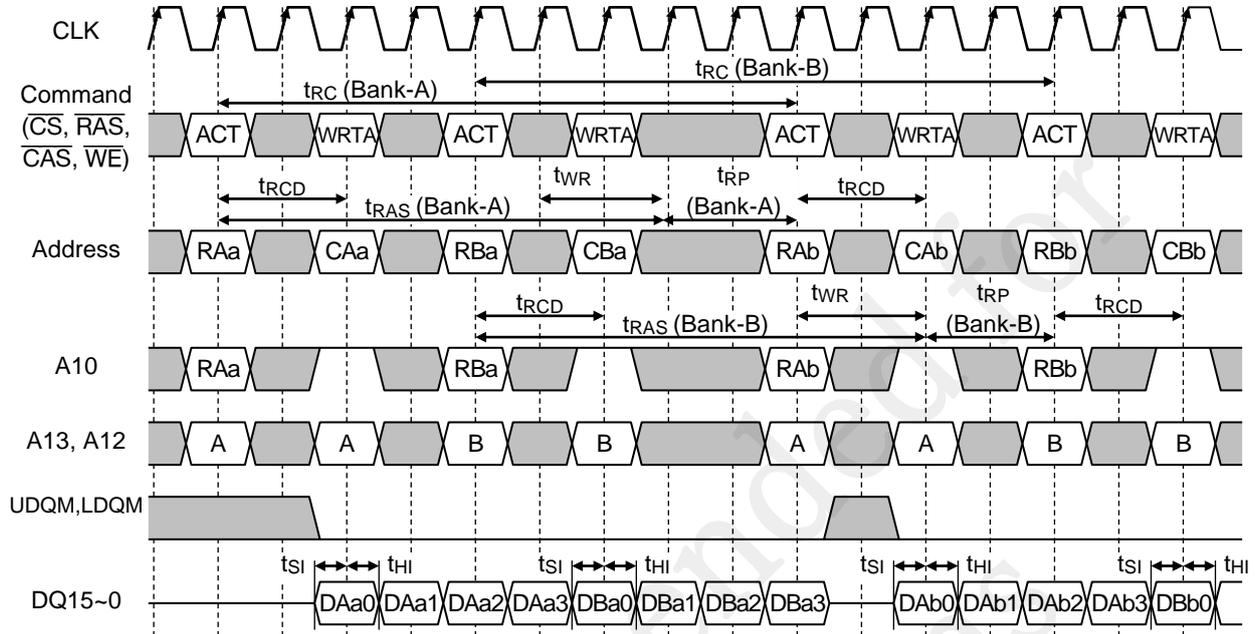
注記: Rx=ロウアドレス、Cx=カラムアドレス、Bx=バンクアドレス
 □ = NOP コマンドおよび"H"または"L"レベル、CKE="H"レベル

● バーストリードサイクル (BL=4)



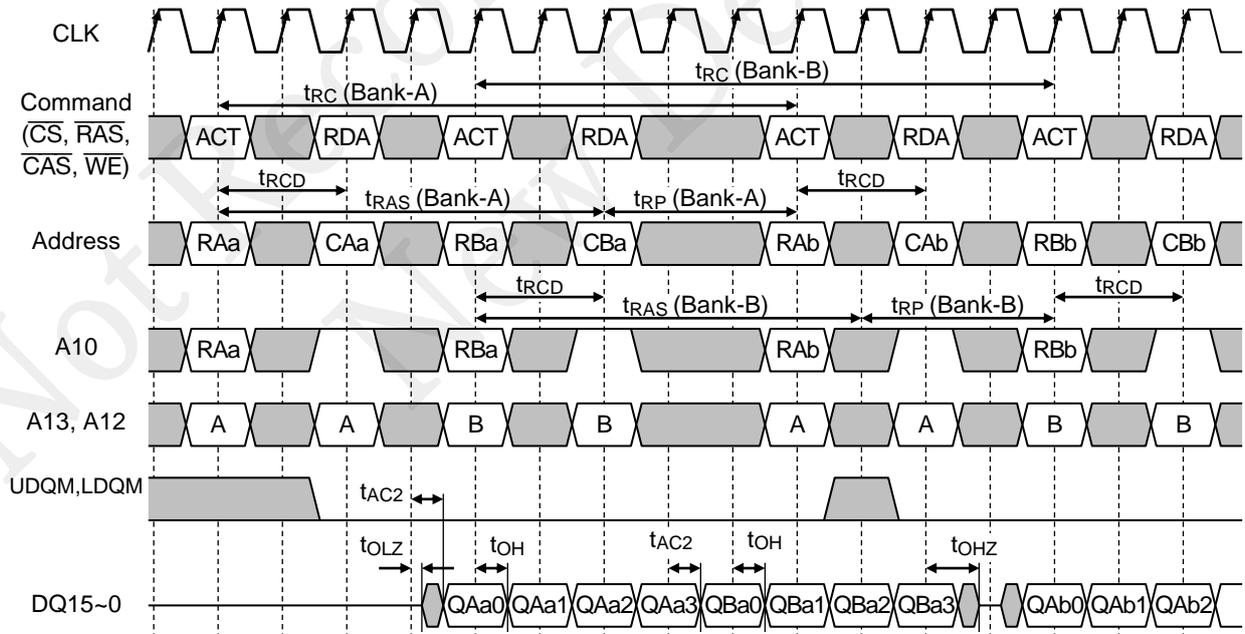
注記: Rx=ロウアドレス、Cx=カラムアドレス、Bx=バンクアドレス
 □ = NOP コマンドおよび"H"または"L"レベル、CKE="H"レベル

● バンクインターリーブ・ライトオートプリチャージサイクル (CL=2、BL=4、WM=Burst)



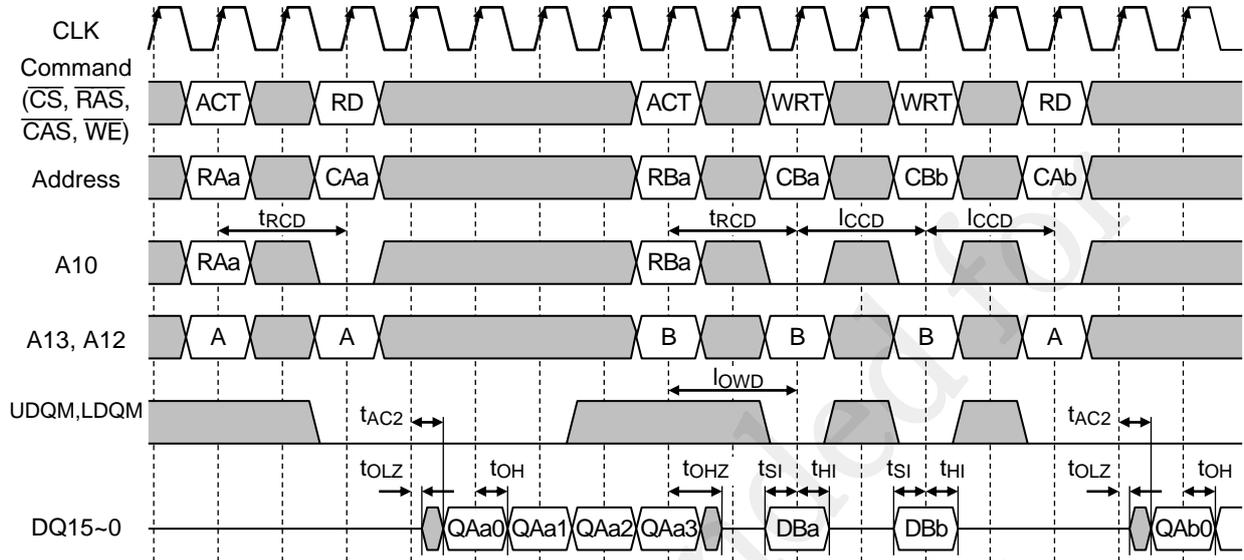
注記: RXx = ロウアドレス、CXx = カラムアドレス、X = バンク、x = アドレス
 □ = NOP コマンドおよび"H"または"L"レベル、CKE="H"レベル

● バンクインターリーブ・リードオートプリチャージサイクル (CL=2、BL=4)



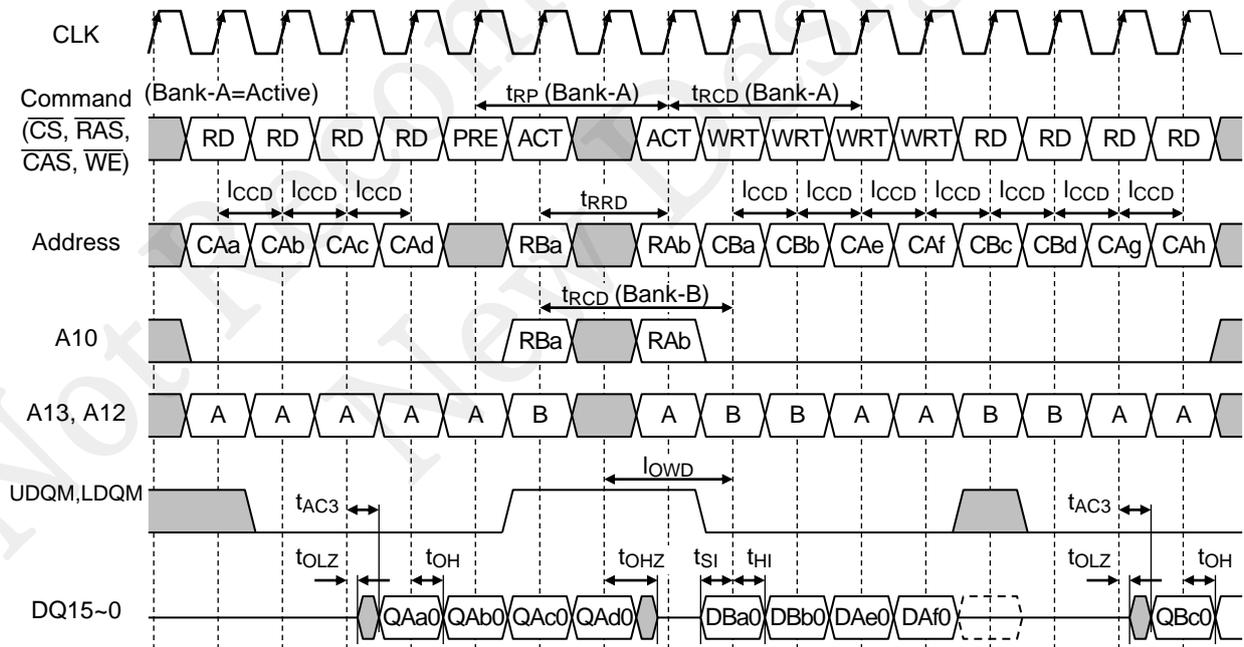
注記: RXx = ロウアドレス、CXx = カラムアドレス、X = バンク、x = アドレス
 □ = NOP コマンドおよび"H"または"L"レベル、CKE="H"レベル

● バーストリード&シングルライトサイクル (CL=2、BL=4、WM=Single)



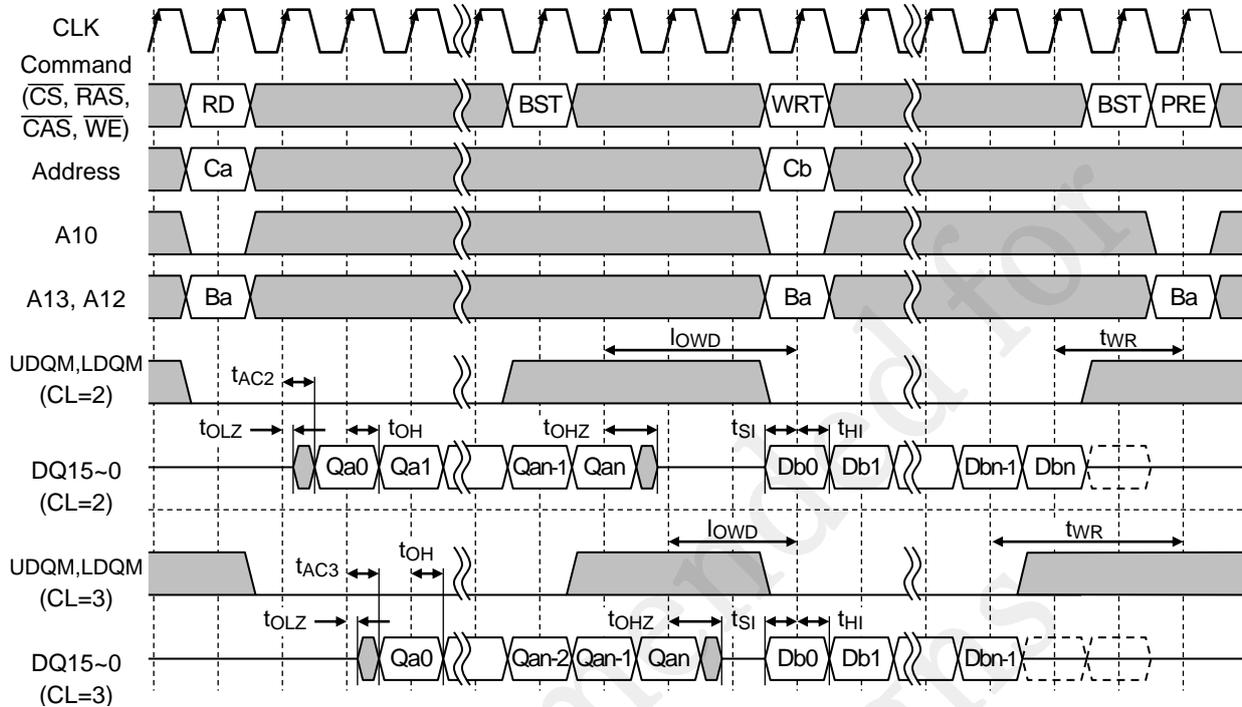
注記: RXx =ロウアドレス、CXx=カラムアドレス、X=バンク、x=アドレス
 □ = NOP コマンドおよび"H"または"L"レベル、CKE="H"レベル

● ランダムカラム・リード/ライトサイクル (CL=3、BL=2, 4, 8, Full Page)



注記: RXx =ロウアドレス、CXx=カラムアドレス、X=バンク、x=アドレス
 □ = NOP コマンドおよび"H"または"L"レベル、CKE="H"レベル、[] = 無効なデータ入力

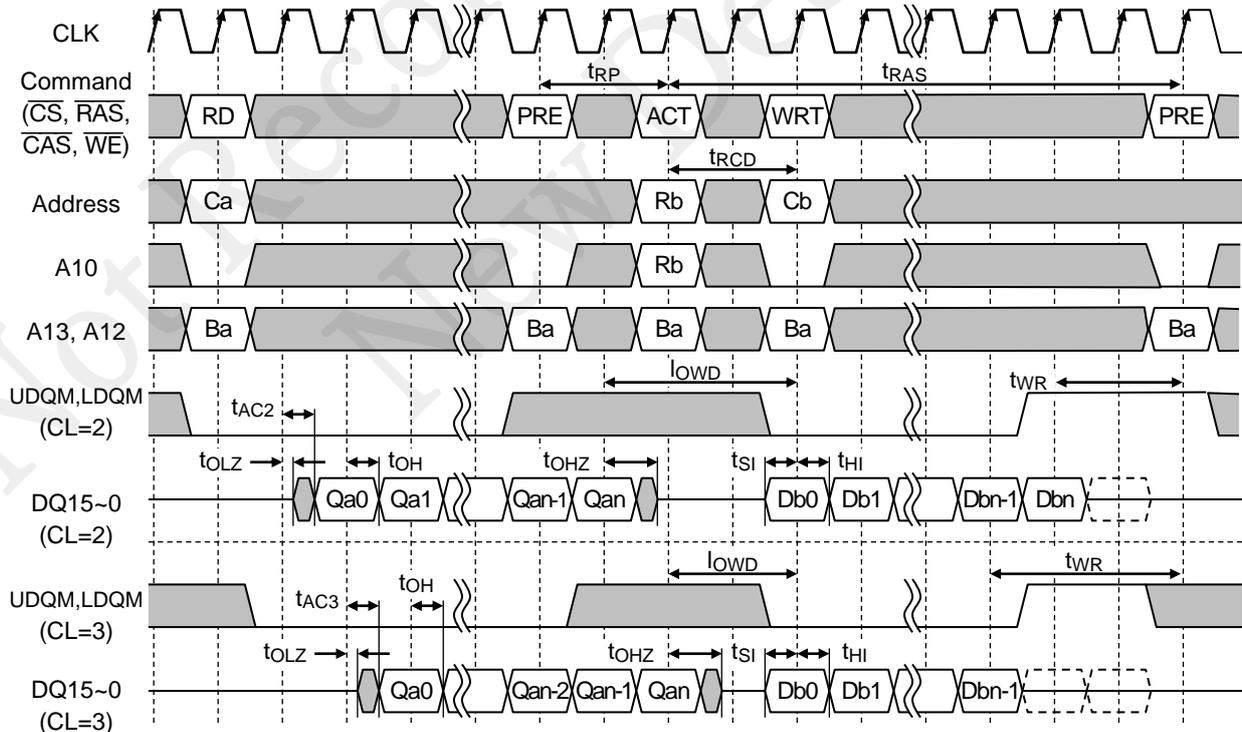
● バーストストップ・リード/ライトサイクル (BL=Full Page、WM=Burst)



注記: Cx=カラムアドレス、Bx=バンクアドレス

■ = NOP コマンドおよび"H"または"L"レベル、CKE="H"レベル、[] = 無効なデータ入力

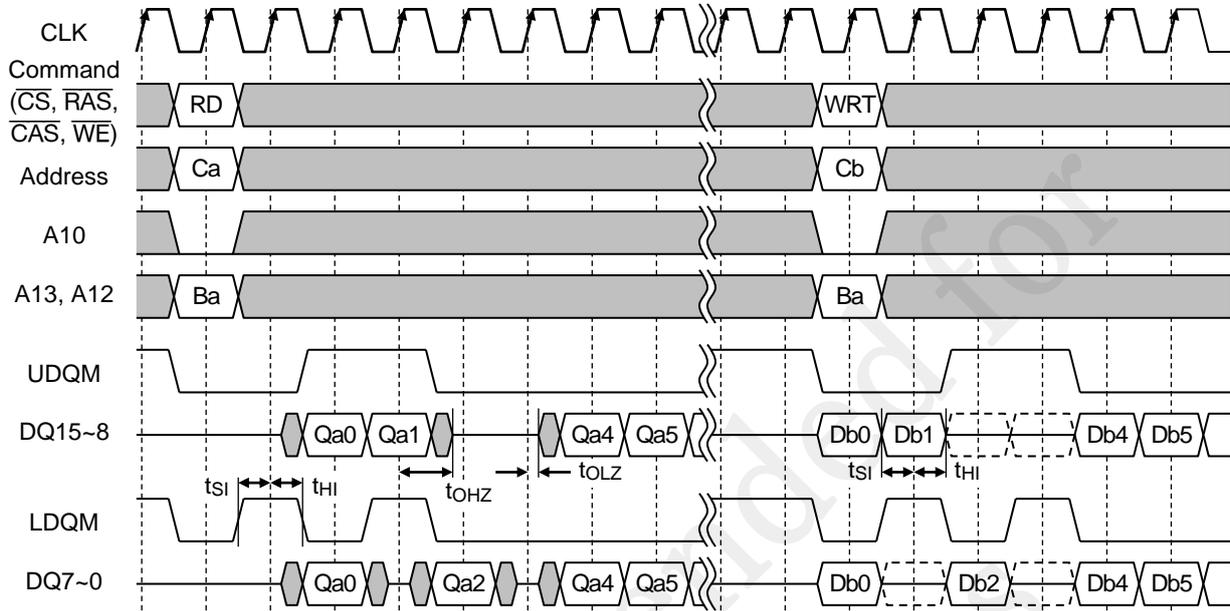
● プリチャージブレイク・リード/ライトサイクル (BL=Full Page、WM=Burst)



注記: Rxx = ロウアドレス、Cxx=カラムアドレス、X=バンク、x=アドレス

■ = NOP コマンドおよび"H"または"L"レベル、CKE="H"レベル、[] = 無効なデータ入力

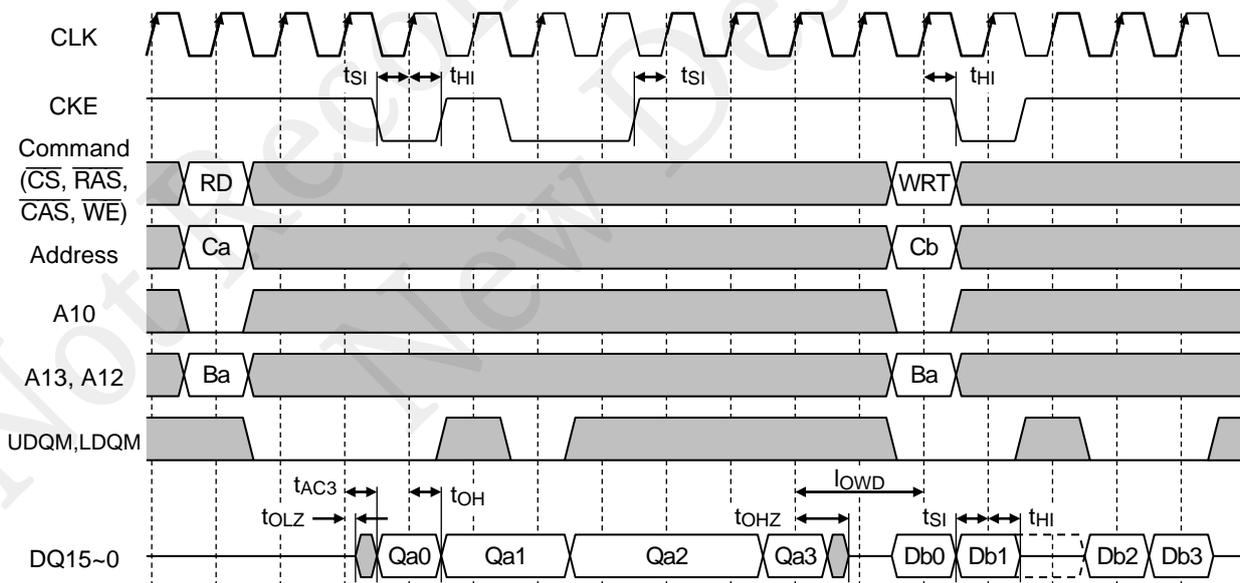
● バイトリード/バイトライトサイクル (CL=2、BL=8、WM=Burst)



注記: Cx=カラムアドレス、Bx=バンクアドレス

■ = NOP コマンドおよび"H"または"L"レベル、[] = 無効なデータ入力

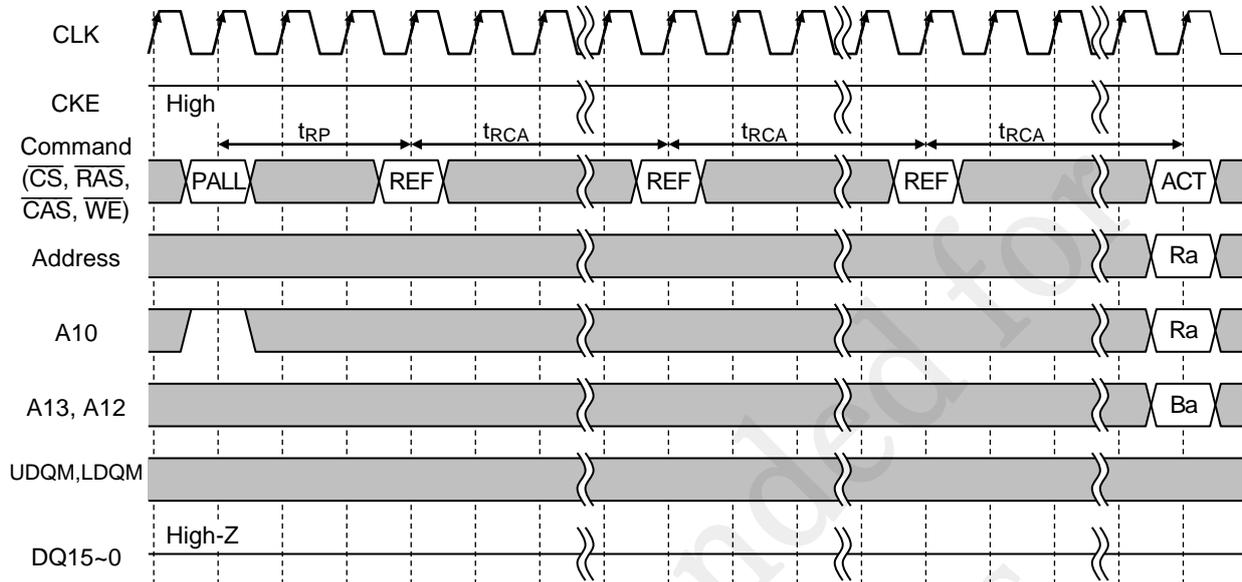
● クロックサスペンド・リード/ライトサイクル (CL=3、BL=4、WM=Burst)



注記: Cx=カラムアドレス、Bx=バンクアドレス

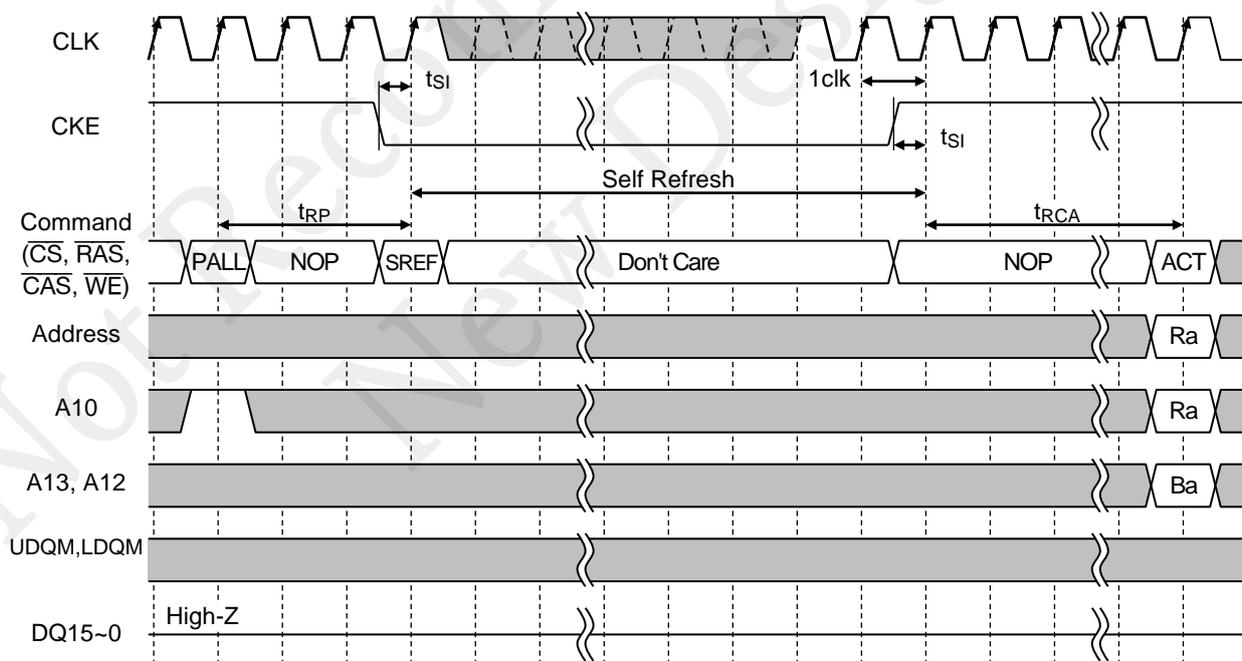
■ = NOP コマンドおよび"H"または"L"レベル、[] = 無効なデータ入力

● オートリフレッシュサイクル



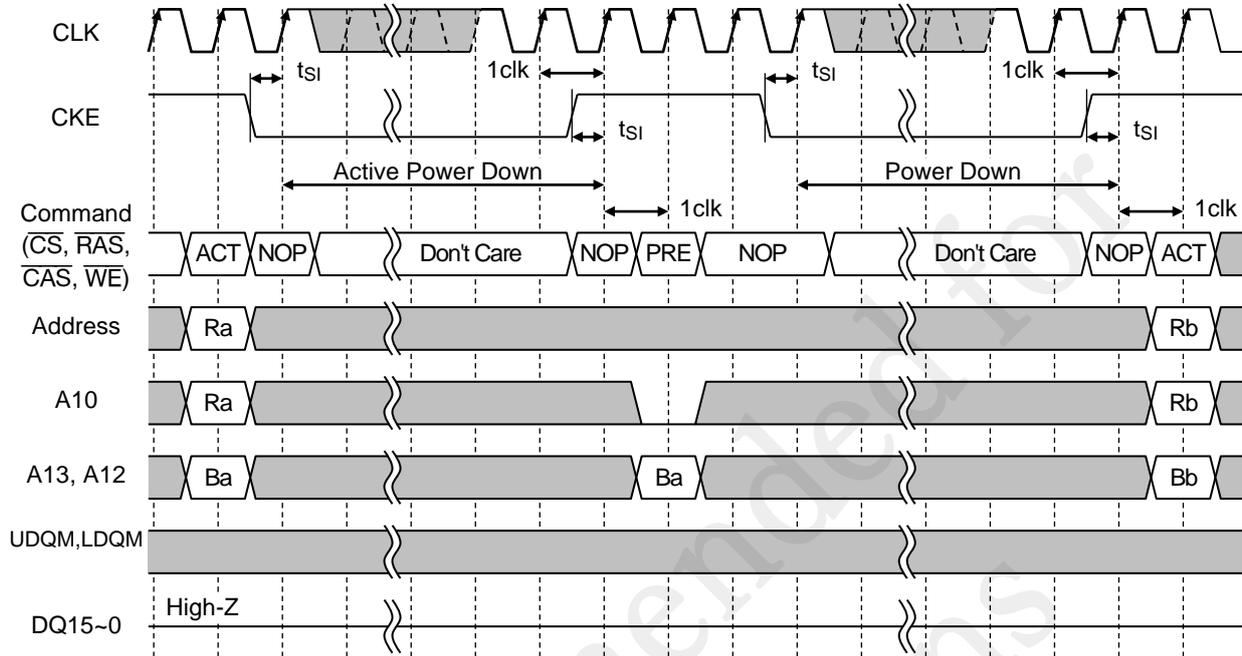
注記: Rx=ロウアドレス、Bx=バンクアドレス
 ■ = NOP コマンドおよび"H"または"L"レベル

● セルフリフレッシュサイクル



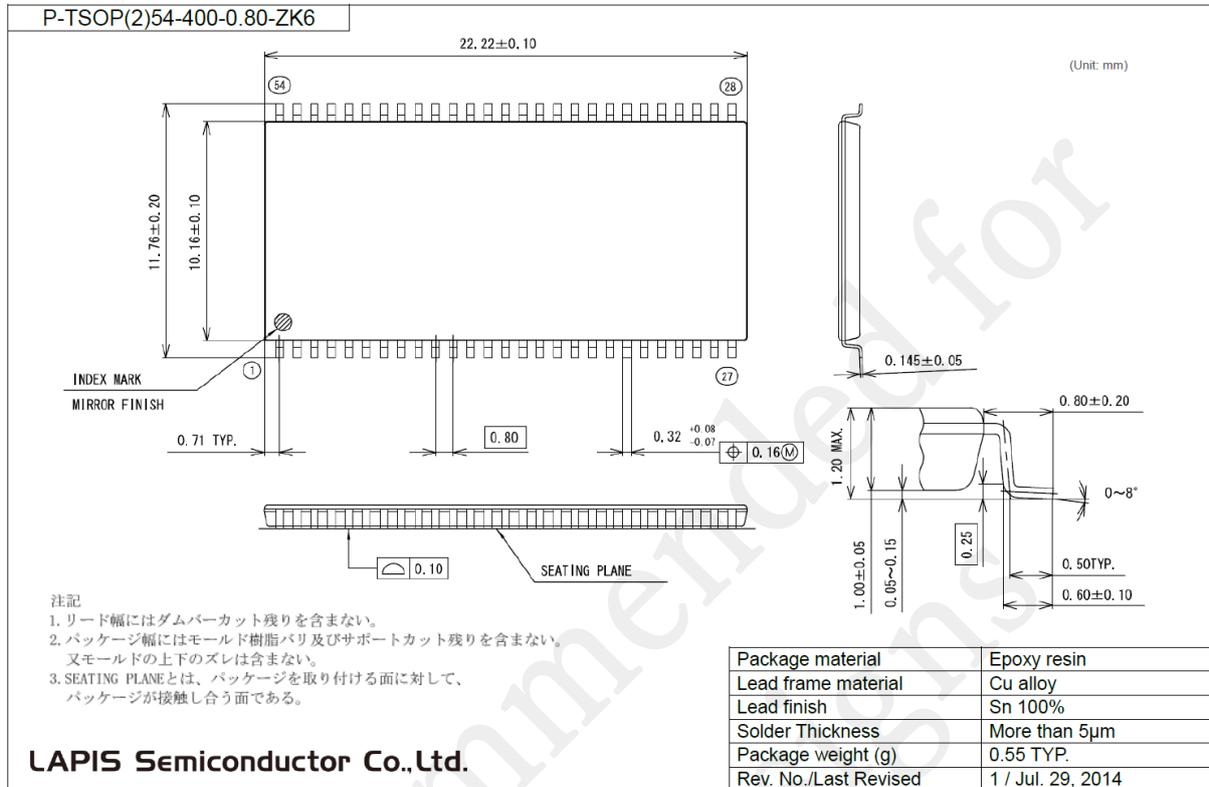
注記: Rx=ロウアドレス、Bx=バンクアドレス、■ ="H"または"L"レベル

● パワーダウンサイクル



注記: Rx=ロウアドレス、Bx=バンクアドレス、 ="H"または"L"レベル

■ パッケージ寸法図



表面実装型パッケージ実装上の注意

表面実装型パッケージは、リフロー実装時の熱や保管時のパッケージの吸湿量等に大変影響を受けやすいパッケージです。

したがって、リフロー実装の実施を検討される際には、その製品名、パッケージ名、ピン数、パッケージコード及び希望されている実装条件(リフロー方法、温度、回数)、保管条件などをセールスオフィスまで必ずお問い合わせ下さい。

■ 改版履歴

ドキュメント No.	発行日	ページ		変更内容
		改版前	改版後	
PJDD56V72161CTAX-01	2017.03.09	-	-	初版

Not Recommended for
New Designs

ご注意

- 1) 本資料の記載内容は改良などのため予告なく変更することがあります。
- 2) ラピスセミコンダクタは常に品質・信頼性の向上に取り組んでおりますが、半導体製品は種々の要因で故障・誤作動する可能性があります。
万が一、本製品が故障・誤作動した場合であっても、その影響により人身事故、火災損害等が起らないようご使用機器でのディレーティング、冗長設計、延焼防止、バックアップ、フェイルセーフ等の安全確保をお願いします。定格を超えたご使用や使用上の注意書が守られていない場合、いかなる責任もラピスセミコンダクタは負うものではありません。
- 3) 本資料に記載されております応用回路例やその定数などの情報につきましては、本製品の標準的な動作や使い方を説明するものです。したがって、量産設計をされる場合には、外部諸条件を考慮していただきますようお願いいたします。
- 4) 本資料に記載されております技術情報は、本製品の代表的動作および応用回路例などを示したものであり、それをもって、当該技術情報に関するラピスセミコンダクタまたは第三者の知的財産権その他の権利を許諾するものではありません。したがって、上記技術情報の使用に起因して第三者の権利にかかわる紛争が発生した場合、ラピスセミコンダクタはその責任を負うものではありません。
- 5) 本製品は、一般的な電子機器(AV機器、OA機器、通信機器、家電製品、アミューズメント機器など)および本資料に明示した用途への使用を意図しています。
- 6) 本資料に掲載されております製品は、耐放射線設計はなされていません。
- 7) 本製品を下記のような特に高い信頼性が要求される機器等に使用される際には、ラピスセミコンダクタへ必ずご連絡の上、承諾を得てください。
 - ・輸送機器(車載、船舶、鉄道など)、幹線用通信機器、交通信号機器、防災・防犯装置、安全確保のための装置、医療機器、サーバー、太陽電池、送電システム
- 8) 本製品を極めて高い信頼性を要求される下記のような機器等には、使用しないでください。
 - ・航空宇宙機器、原子力制御機器、海底中継機器
- 9) 本資料の記載に従わないために生じたいかなる事故、損害もラピスセミコンダクタはその責任を負うものではありません。
- 10) 本資料に記載されております情報は、正確を期すため慎重に作成したのですが、万が一、当該情報の誤り・誤植に起因する損害がお客様に生じた場合においても、ラピスセミコンダクタはその責任を負うものではありません。
- 11) 本製品のご使用に際しては、RoHS 指令など適用される環境関連法令を遵守の上ご使用ください。お客様にかかる法令を遵守しないことにより生じた損害に関して、ラピスセミコンダクタは一切の責任を負いません。本製品の RoHS 適合性などの詳細につきましては、セールス・オフィスまでお問合せください。
- 12) 本製品および本資料に記載の技術を輸出又は国外へ提供する際には、「外国為替及び外国貿易法」、「米国輸出管理規則」など適用される輸出関連法令を遵守し、それらの定めにしたがって必要な手続を行ってください。
- 13) 本資料の一部または全部をラピスセミコンダクタの許可なく、転載・複写することを強くお断りします。

Copyright 2017 LAPIS Semiconductor Co., Ltd.