

お客様各位

## 資料中の「ラピスセミコンダクタ」等名称の ラピステクノロジー株式会社への変更

2020 年 10 月 1 日をもって、ラピスセミコンダクタ株式会社の LSI 事業部門は、ラピステクノロジー株式会社へ分割承継されました。従いまして、本資料中にあります「ラピスセミコンダクタ株式会社」、「ラピスセミ」、「ラピス」といった表記に関しましては、全て「ラピステクノロジー株式会社」に読み替えて適用するものとさせていただきます。なお、会社名、会社商標、ロゴ等以外の製品に関する内容については、変更はありません。以上、ご理解の程よろしくお願いいたします。

2020年10月1日  
ラピステクノロジー株式会社

Dear customer

LAPIS Semiconductor Co., Ltd. ("LAPIS Semiconductor"), on the 1<sup>st</sup> day of October, 2020, implemented the incorporation-type company split (shinsetsu-bunkatsu) in which LAPIS established a new company, LAPIS Technology Co., Ltd. ("LAPIS Technology") and LAPIS Technology succeeded LAPIS Semiconductor's LSI business.

Therefore, all references to "LAPIS Semiconductor Co., Ltd.", "LAPIS Semiconductor" and/or "LAPIS" in this document shall be replaced with "LAPIS Technology Co., Ltd."

Furthermore, there are no changes to the documents relating to our products other than the company name, the company trademark, logo, etc.

Thank you for your understanding.

LAPIS Technology Co., Ltd.

October 1, 2020

# ML610401/ML610402/ML610403

LCD ドライバ内蔵 8bit マイクロコントローラ

## ■ 概要

ML610401/ML610402/ML610403 は、8 ビット CPU nX-U8/100 を搭載し、UART、メロディドライバ、RC 発振型 A/D コンバータ、および LCD ドライバ等の周辺機能を集積した高性能 CMOS 8 ビットマイクロコントローラです。

CPU nX-U8/100 は、3 段パイプラインアーキテクチャによる並列処置をすることで 1 命令 1 クロックの効率的な命令実行が可能です。また、低速クロック/高速クロックのデュアルクロックシステム、スタンバイモード、および高温時のリーク電流を抑制したプロセスを採用しており、電池駆動のアプリケーションに最適です。

また、産業用途向けに動作周囲温度を-40℃～85℃に拡張した ML610401P/ML610402P/ML610403P をラインナップしています。

## ■ 特長

- CPU
  - RISC 方式 8 ビット CPU (CPU 名称:nX-U8/100)
  - 命令体系:16 ビット長命令
  - 命令セット:転送, 算術演算, 比較, 論理演算, 乗除算, ビット操作, ビット論理演算, ジャンプ, 条件ジャンプ, コール・リターンスタック操作, 算術シフトなど
  - 最小命令実行時間
    - 30.5μs (@32.768kHz システムクロック)
    - 2μs (@500kHz システムクロック)
- 内部メモリ
  - 6K バイトのマスク ROM (3K×16 ビット)を内蔵(使用不可のテスト領域 256 バイト含む)
  - 192 バイトの RAM (192×8 ビット)を内蔵
- 割込みコントローラ
  - ノンマスカブル割込み 1 要因
    - 内部要因:1 (ウォッチドッグタイマ)
  - マスカブル割込み 17 要因
    - 内部要因:9 (タイマ 2、タイマ 3、UART0、メロディ 0、RC 発振型 A/D コンバータ、TBC128Hz、TBC32Hz、TBC16Hz、TBC2Hz)
    - 外部要因:8 (P00、P01、P02、P03、P50、P51、P52、P53) (\*)

(\*)P50～P53 は論理和され、1 つの割込み要求になります。
- タイムベースカウンタ
  - 低速側タイムベースカウンタ×1ch
    - 周波数補正機能(補正可能範囲:-488～+488ppm、補正精度:約 0.48ppm)
  - 高速側タイムベースカウンタ×1ch
- ウォッチドッグタイマ
  - ノンマスカブル割込み、およびリセット
  - フリーラン
  - オーバフロー周期選択可能:4 種(125ms,500ms,2s,8s)
- タイマ
  - 8 ビット×2ch(タイマ 2-3 を使用した 16bit 構成×1ch も可能)
  - クロック周波数測定機能モード(16bit 構成時のみ)
- キャプチャ
  - タイムベースキャプチャ×2ch(4096Hz～32Hz)

- UART
  - TXD/RXD×1ch
  - ビット長、パリティ有無、奇数/偶数パリティ、1/2 ストップビット
  - 正/負論理選択可
  - ボーレートジェネレータ内蔵
- メロディドライバ
  - 音階:29 種(メロディ音周波数:508Hz~32.768kHz)
  - 音長:63 種
  - テンポ:15 種
  - ブザー出力モード(出力モード 4 種、周波数 8 種、デューティ変更 16 レベル)
- RC 発振型 A/D コンバータ
  - 16 ビットカウンタ
  - 時分割 2ch 方式
- 汎用ポート
  - 入力専用ポート:4ch(2 次機能含む)
  - 出力専用ポート
    - ML610401:12ch(2 次機能含む)
    - ML610402:8ch(2 次機能含む)
    - ML610403:4ch(2 次機能含む)
  - 入出力ポート:18ch(2 次機能含む)
- LCD ドライバ
  - セグメント数
    - ML610401:最大 55 ドット(11seg×5com, 12seg×4com, 13seg×3com, 14seg×2com 選択)
    - ML610402:最大 75 ドット(15seg×5com, 16seg×4com, 17seg×3com, 18seg×2com 選択)
    - ML610403:最大 95 ドット(19seg×5com, 20seg×4com, 21seg×3com, 22seg×2com 選択)
  - 1/1~1/5 デューティ
  - 1/3 バイアス(バイアス発生回路内蔵)
  - フレーム周波数選択(約 64Hz, 約 73Hz, 約 85Hz, 約 102Hz)
  - バイアス昇圧クロック選択(8 種類)
  - LCD 停止、LCD 表示、全点灯、全消灯モード選択
  - プログラマブル表示割り付け機能
- リセット
  - RESET\_N 端子リセット
  - パワーオン検出リセット
  - 発振停止検出リセット(マスクオプションにより無効化可能)
  - ウォッチドッグタイマオーバフローによるリセット
- クロック
  - 低速側クロック(本 LSI は低速水晶発振クロックが供給されない条件での動作は保証できません)  
水晶発振(32.768kHz)
  - 高速側クロック  
内蔵 RC 発振(500kHz)
- パワーマネジメント
  - HALT モード:CPU の命令実行中断(周辺回路は動作状態)
  - STOP モード:低速発振、および高速発振の停止(CPU および周辺回路は動作を停止)
  - 高速側クロックギア:ソフトウェアにより高速システムクロックの周波数を変更可能(発振クロックの 1/1、1/2、1/4、1/8)
  - ブロック制御機能:使わない機能ブロック回路の動作を完全停止(レジスタリセット&クロック停止)

- 動作保証範囲
  - 動作温度: -20℃～+70℃ (P 版: -40℃～+85℃)
  - 動作電圧:  $V_{DD}=1.25V\sim3.6V$

## ● 商品名 — 機能一覧 —

- チップ(Die) -	LCD バイアス		低速発振停止検出 リセット	動作保証温度	備考
	1/2	1/3			
ML610401-xxxWA	-	Yes	マスクオプションにより無効化可能	-20℃ to +70℃	-
ML610402-xxxWA	-	Yes	マスクオプションにより無効化可能	-20℃ to +70℃	-
ML610403-xxxWA	-	Yes	マスクオプションにより無効化可能	-20℃ to +70℃	-
ML610401P-xxxWA	-	Yes	マスクオプションにより無効化可能	-40℃ to +85℃	-
ML610402P-xxxWA	-	Yes	マスクオプションにより無効化可能	-40℃ to +85℃	-
ML610403P-xxxWA	-	Yes	マスクオプションにより無効化可能	-40℃ to +85℃	-

- 64Pin プラスチック TQFP -	LCD バイアス		低速発振停止検出 リセット	動作保証温度	備考
	1/2	1/3			
ML610401-xxxTB	-	Yes	マスクオプションにより無効化可能	-20℃ to +70℃	存在していません
ML610402-xxxTB	-	Yes	マスクオプションにより無効化可能	-20℃ to +70℃	存在していません
ML610403-xxxTB	-	Yes	マスクオプションにより無効化可能	-20℃ to +70℃	存在していません
ML610401P-xxxTB	-	Yes	マスクオプションにより無効化可能	-40℃ to +85℃	存在していません
ML610402P-xxxTB	-	Yes	マスクオプションにより無効化可能	-40℃ to +85℃	存在していません
ML610403P-xxxTB	-	Yes	マスクオプションにより無効化可能	-40℃ to +85℃	存在していません

xxx: ROM コード番号

P: 温度拡張品

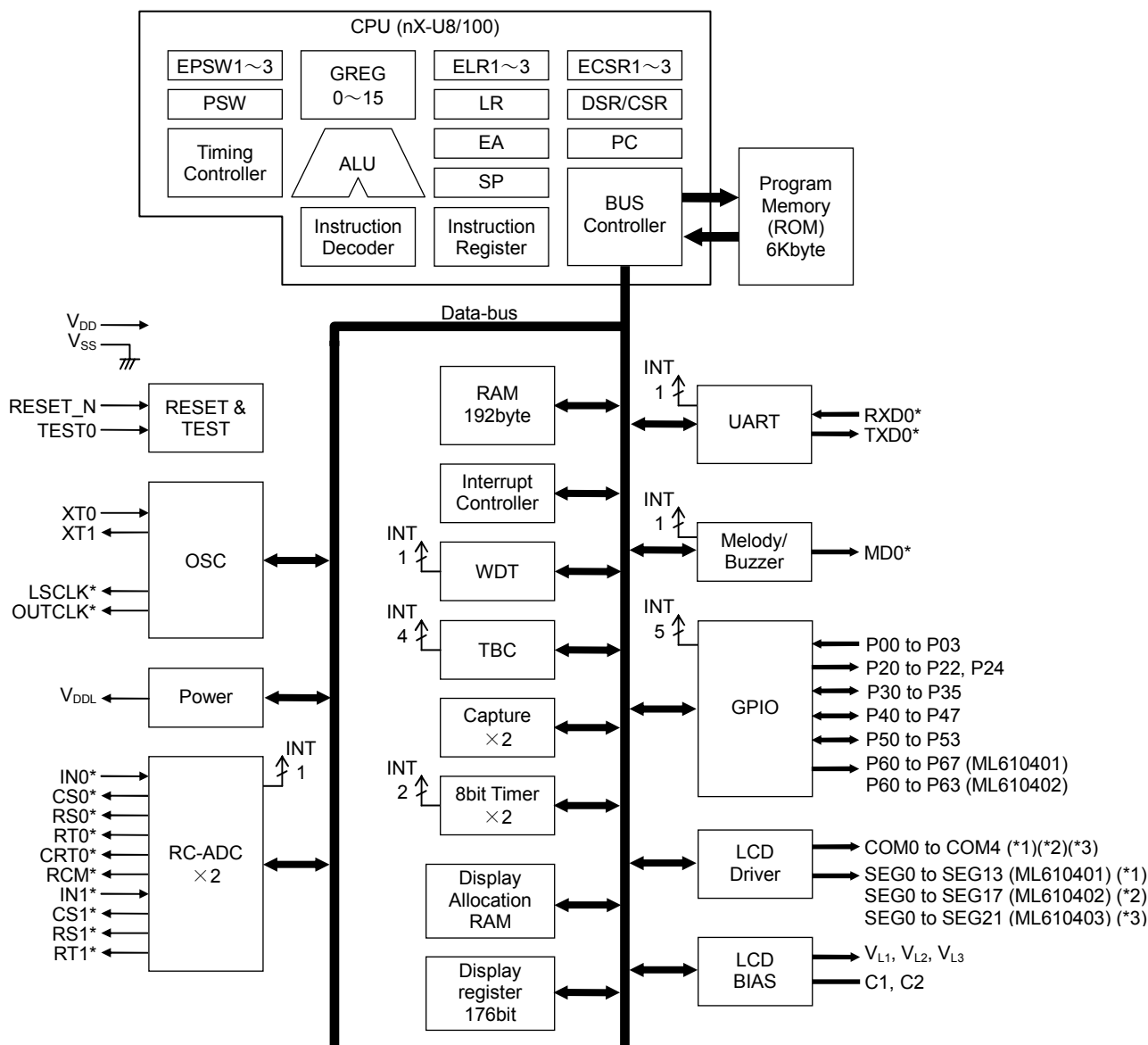
WA: チップ品

TB: TQFP

# ■ ブロック図

## ● ML610401/ML610402/ML610403 ブロック図

図 1 に ML610401/ML610402/ML610403 のブロック図を示します。



\* 2 次機能もしくは 3 次機能

“\*1”: 11seg × 5com, 12seg × 4com, 13seg × 3com, 14seg × 2com の何れかをソフトウェアで選択可能

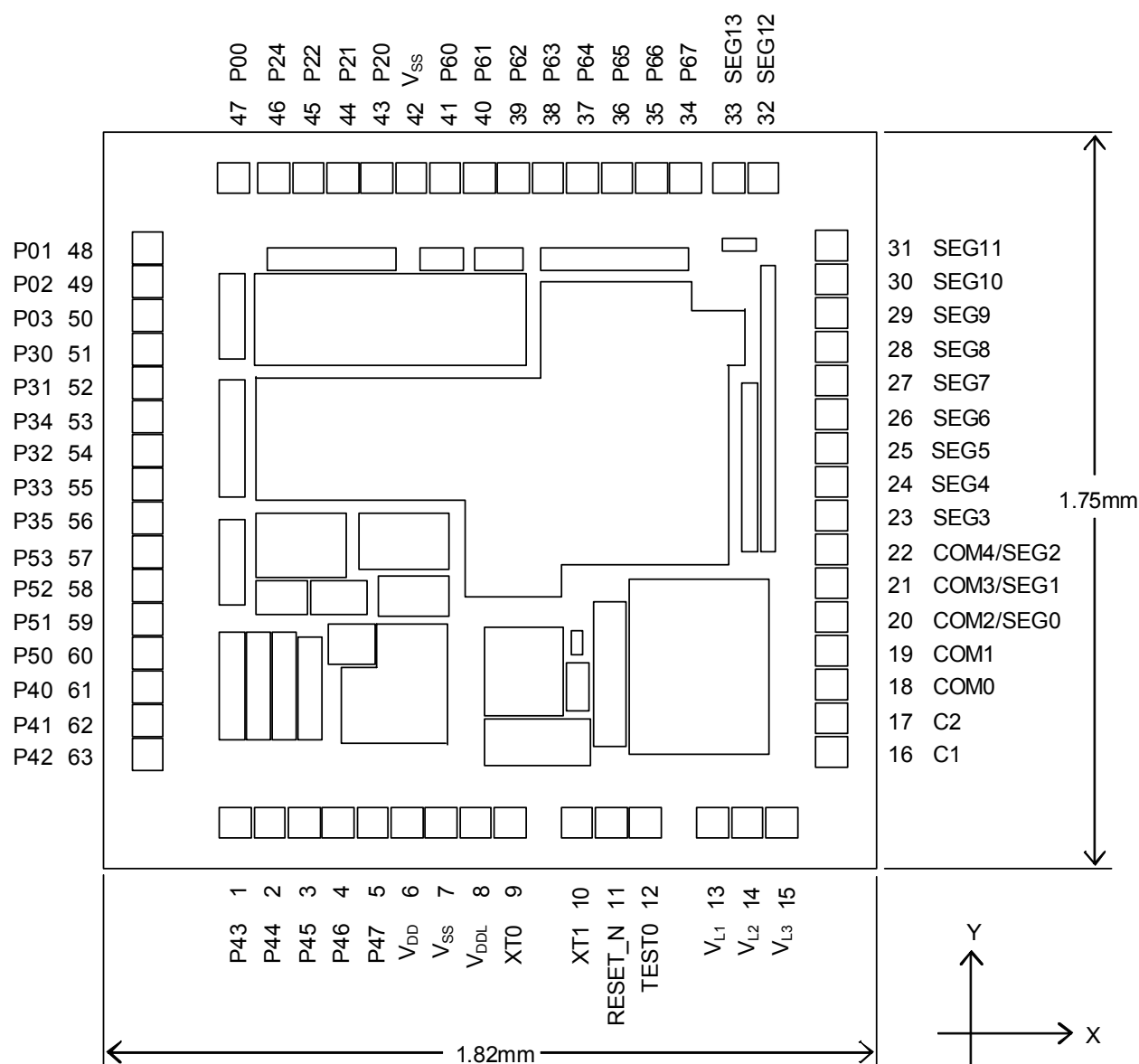
“\*2”: 15seg × 5com, 16seg × 4com, 17seg × 3com, 18seg × 2com の何れかをソフトウェアで選択可能

“\*3”: 19seg × 5com, 20seg × 4com, 21seg × 3com, 22seg × 2com の何れかをソフトウェアで選択可能

図 1 ML610401/ML610402/ML610403 ブロック図

## ■ 端子配置

### ● ML610401 チップ品の端子配置と外形図



#### 【注意】

ポート3(P30~P35)はポート番号順に配置されていません。

チップサイズ: 1.82mm × 1.75mm

パッド数: 63ピン

最小パッドピッチ: 80μm

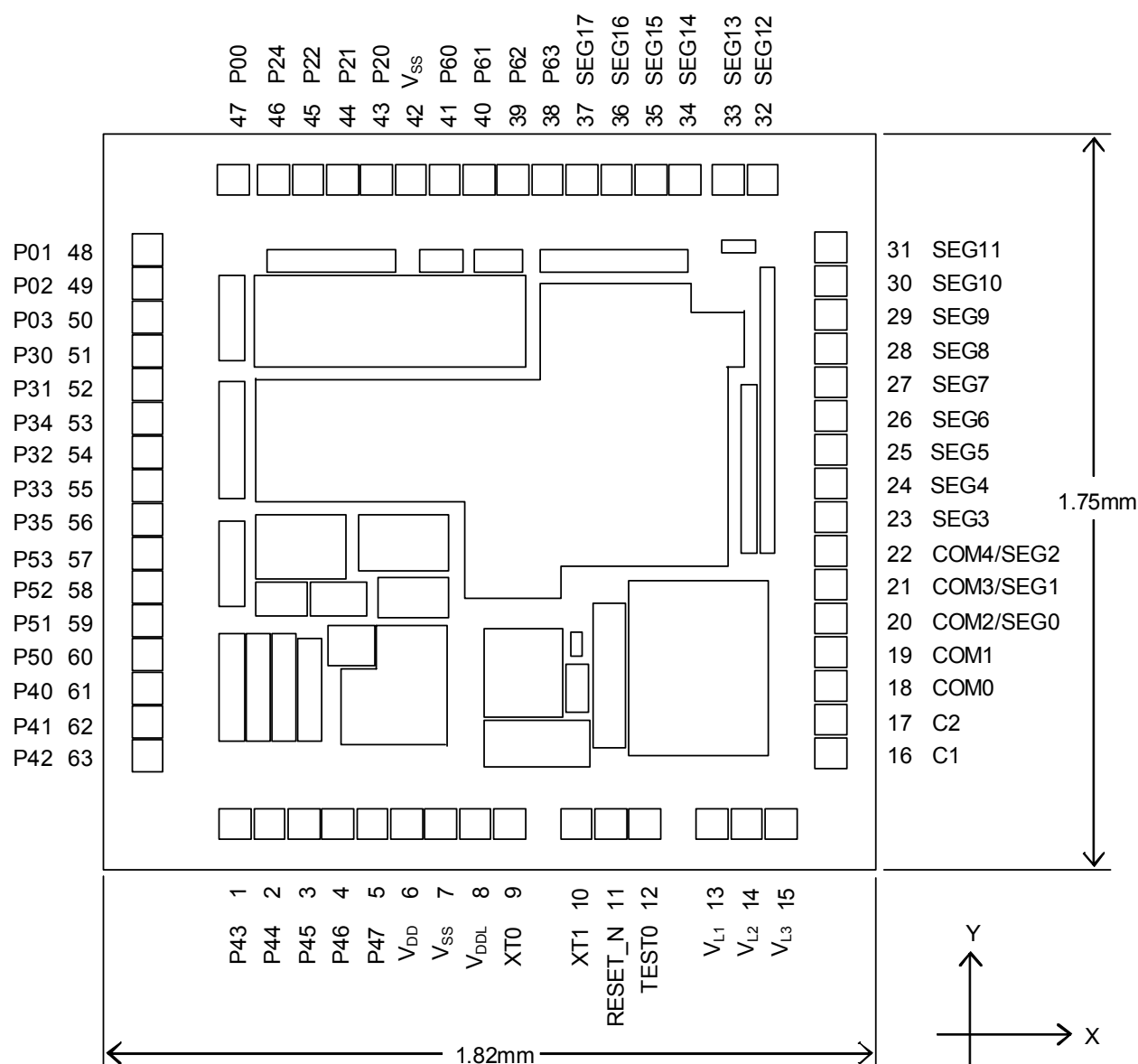
パッド開口部: 70μm × 70μm

チップ厚: 350μm

チップ裏面の電圧は、V<sub>SS</sub>レベルになっています。

図2 ML610401 チップ外形図

● ML610402 チップ品の端子配置と外形図



【注意】

ポート 3 (P30~P35) はポート番号順に配置されていません。

チップサイズ: 1.82mm × 1.75mm

パッド数: 63 ピン

最小パッドピッチ: 80μm

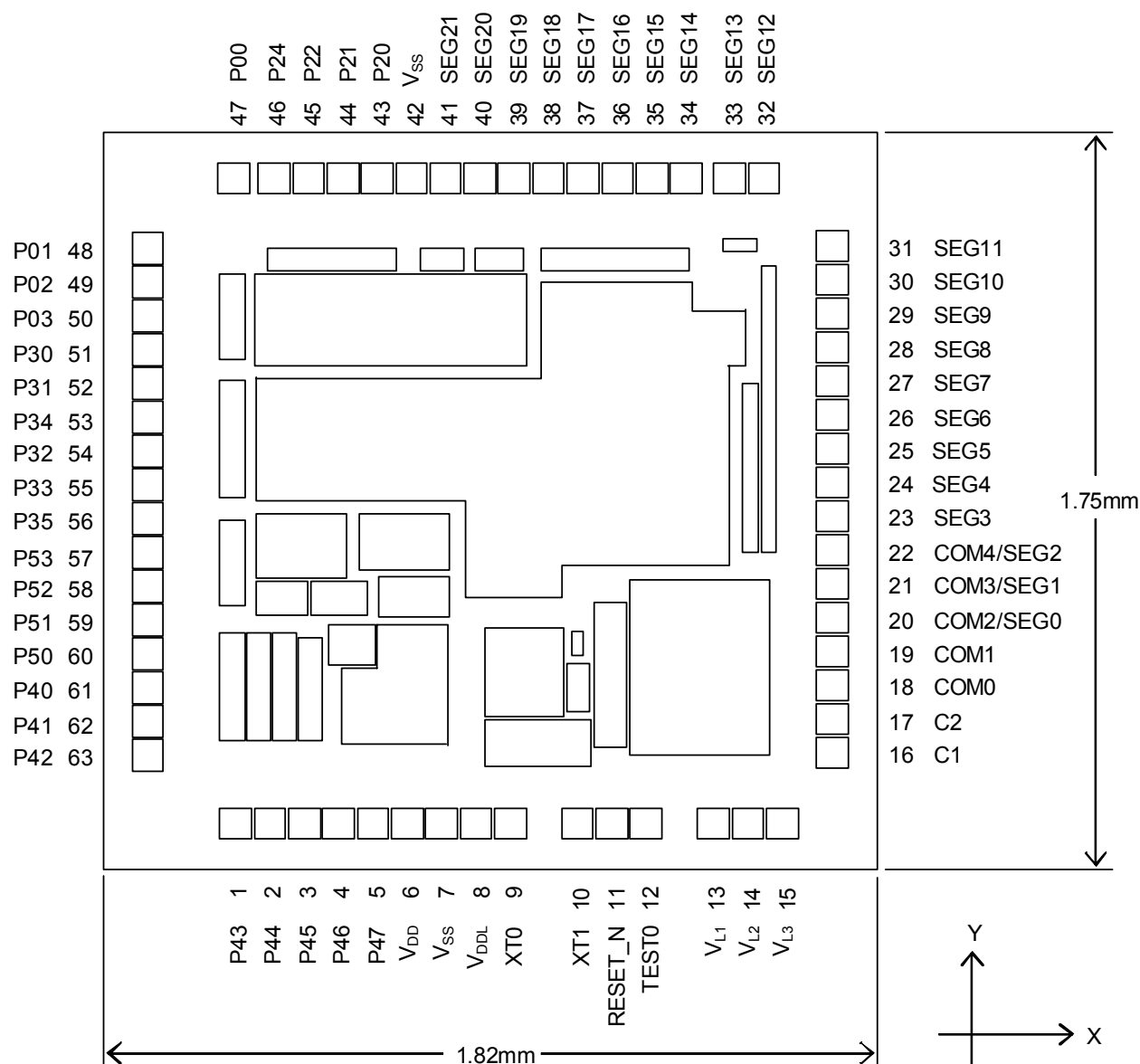
パッド開口部: 70μm × 70μm

チップ厚: 350μm

チップ裏面の電圧は、V<sub>SS</sub>レベルになっています。

図 3 ML610402 チップ外形図

● ML610403 チップ品の端子配置と外形図



【注意】

ポート 3 (P30~P35) はポート番号順に配置されていません。

チップサイズ: 1.82mm × 1.75mm

パッド数: 63 ピン

最小パッドピッチ: 80μm

パッド開口部: 70μm × 70μm

チップ厚: 350μm

チップ裏面の電圧は、V<sub>ss</sub> レベルになっています。

図 4 ML610403 チップ外形図

■ チップ品パッド座標

● ML610401/ML610402/ML610403 パッド座標

表 1 ML610401/ML610402/ML610403 パッド座標表

Chip Center: X=0,Y=0

PAD No.	Pad Name	ML610401/2/3	
		X (μm)	Y (μm)
1	P43	-598	-769
2	P44	-518	-769
3	P45	-438	-769
4	P46	-358	-769
5	P47	-278	-769
6	V <sub>DD</sub>	-198	-769
7	V <sub>SS</sub>	-118	-769
8	V <sub>DDL</sub>	-38	-769
9	XT0	42	-769
10	XT1	202	-769
11	RESET_N	282	-769
12	TEST0	362	-769
13	VL1	522	-769
14	VL2	602	-769
15	VL3	682	-769
16	C1	804	-600
17	C2	804	-520
18	COM0	804	-440
19	COM1	804	-360
20	COM2/SEG0	804	-280
21	COM3/SEG1	804	-200
22	COM4/SEG2	804	-120
23	SEG3	804	-40
24	SEG4	804	40
25	SEG5	804	120
26	SEG6	804	200
27	SEG7	804	280
28	SEG8	804	360
29	SEG9	804	440
30	SEG10	804	520
31	SEG11	804	600
32	SEG12	645	769
33	SEG13	565	769
34	P67 <sup>(*)</sup>	455	769
	SEG14 <sup>(*)</sup> (*)		

PAD No.	Pad Name	ML610401/2/3	
		X (μm)	Y (μm)
35	P66 <sup>(*)</sup>	375	769
	SEG15 <sup>(*)</sup> (*)		
36	P65 <sup>(*)</sup>	295	769
	SEG16 <sup>(*)</sup> (*)		
37	P64 <sup>(*)</sup>	215	769
	SEG17 <sup>(*)</sup> (*)		
38	P63 <sup>(*)</sup> (*)	135	769
	SEG18 <sup>(*)</sup>		
39	P62 <sup>(*)</sup> (*)	55	769
	SEG19 <sup>(*)</sup>		
40	P61 <sup>(*)</sup> (*)	-25	769
	SEG20 <sup>(*)</sup>		
41	P60 <sup>(*)</sup> (*)	-105	769
	SEG21 <sup>(*)</sup>		
42	V <sub>SS</sub>	-185	769
43	P20	-265	769
44	P21	-345	769
45	P22	-425	769
46	P24	-505	769
47	P00	-605	769
48	P01	-804	600
49	P02	-804	520
50	P03	-804	440
51	P30	-804	360
52	P31	-804	280
53	P34	-804	200
54	P32	-804	120
55	P33	-804	40
56	P35	-804	-40
57	P53	-804	-120
58	P52	-804	-200
59	P51	-804	-280
60	P50	-804	-360
61	P40	-804	-440
62	P41	-804	-520
63	P42	-804	-600

(\*) ML610401 のパッドです。(\*\*) ML610402 のパッドです。(\*\*) ML610403 のパッドです。

**■ 端子一覧**

PIN No.	PAD No.	1 次機能			2 次機能		
		端子名	I/O	機能	端子名	I/O	機能
7,43	7,42	Vss	—	マイナス側電源端子	—	—	—
6	6	V <sub>DD</sub>	—	プラス側電源端子	—	—	—
8	8	V <sub>DDL</sub>	—	内部ロジック用電源端子 (内部発生)	—	—	—
14	13	V <sub>L1</sub>	—	LCD バイアス用電源端子 (内部発生、またはプラス側電源端子接続) <sup>(*)</sup>	—	—	—
15	14	V <sub>L2</sub>	—	LCD バイアス用電源端子 (内部発生、またはプラス側電源端子接続) <sup>(*)</sup>	—	—	—
16	15	V <sub>L3</sub>	—	LCD バイアス用電源端子 (内部発生)	—	—	—
17	16	C1	—	LCD バイアス発生用コンデンサ接続端子	—	—	—
18	17	C2	—	LCD バイアス発生用コンデンサ接続端子	—	—	—
13	12	TEST0	I	テスト入力端子	—	—	—
12	11	RESET_N	I	リセット入力端子	—	—	—
10	9	XT0	I	低速クロック発振端子	—	—	—
11	10	XT1	O	低速クロック発振端子	—	—	—
48	47	P00/EXI0/CAP0	I	入力ポート、外部割込み、キャプチャ 0 入力	—	—	—
49	48	P01/EXI1/CAP1	I	入力ポート、外部割込み、キャプチャ 1 入力	—	—	—
50	49	P02/EXI2/RXD0	I	入力ポート、外部割込み UART0 データ入力	—	—	—
51	50	P03/EXI3	I	入力ポート、外部割込み	—	—	—
44	43	P20/LED0	O	出力ポート、	LSCLK	O	低速クロック出力
45	44	P21/LED1	O	出力ポート	OUTCLK	O	高速クロック出力
46	45	P22/LED2	O	出力ポート	MD0	O	メロディ 0 出力
47	46	P24/LED4	O	出力ポート	—	—	—
52	51	P30	I/O	入出力ポート	IN0	I	RC 型 ADC0 発振入力端子
53	52	P31	I/O	入出力ポート	CS0	O	RC 型 ADC0 基準容量接続端子
54	53	P34	I/O	入出力ポート	RCT0	O	RC 型 ADC0 測定用抵抗/容量センサ接続端子
55	54	P32	I/O	入出力ポート	RS0	O	RC 型 ADC0 基準抵抗接続端子
56	55	P33	I/O	入出力ポート	RT0	O	RC 型 ADC0 測定用抵抗センサ接続端子
57	56	P35	I/O	入出力ポート	RCM	O	RC 型 ADC 用発振モニタ端子
62	61	P40	I/O	入出力ポート	—	—	—
63	62	P41	I/O	入出力ポート	—	—	—
64	63	P42	I/O	入出力ポート	RXD0	I	UART0 データ入力
1	1	P43	I/O	入出力ポート	TXD0	O	UART0 データ出力
2	2	P44/T2CK	I/O	入出力ポート、タイマ 2 外部クロック入力	IN1	I	RC 型 ADC1 発振入力端子
3	3	P45/T3CK	I/O	入出力ポート、タイマ 3 外部クロック入力	CS1	O	RC 型 ADC1 基準容量接続端子
4	4	P46	I/O	入出力ポート	RS1	O	RC 型 ADC1 基準抵抗接続端子
5	5	P47	I/O	入出力ポート	RT1	O	RC 型 ADC1 測定用抵抗センサ接続端子
61	60	P50/EXI8	I/O	入出力ポート、外部割込み	MD0	O	メロディ 0 出力
60	59	P51/EXI8	I/O	入出力ポート、外部割込み	—	—	—
59	58	P52/EXI8	I/O	入出力ポート、外部割込み	—	—	—
58	57	P53/EXI8	I/O	入出力ポート、外部割込み	—	—	—

PIN No.	PAD No.	1 次機能			2 次機能		
		端子名	I/O	機能	端子名	I/O	機能
19	18	COM0	O	LCD コモン端子	—	—	—
20	19	COM1	O	LCD コモン端子	—	—	—
21	20	COM2/SEG0	O	LCD コモン/セグメント端子	—	—	—
22	21	COM3/SEG1	O	LCD コモン/セグメント端子	—	—	—
23	22	COM4/SEG2	O	LCD コモン/セグメント端子	—	—	—
24	23	SEG3	O	LCD セグメント端子	—	—	—
25	24	SEG4	O	LCD セグメント端子	—	—	—
26	25	SEG5	O	LCD セグメント端子	—	—	—
27	26	SEG6	O	LCD セグメント端子	—	—	—
28	27	SEG7	O	LCD セグメント端子	—	—	—
29	28	SEG8	O	LCD セグメント端子	—	—	—
30	29	SEG9	O	LCD セグメント端子	—	—	—
31	30	SEG10	O	LCD セグメント端子	—	—	—
32	31	SEG11	O	LCD セグメント端子	—	—	—
33	32	SEG12	O	LCD セグメント端子	—	—	—
34	33	SEG13	O	LCD セグメント端子	—	—	—
35	34	P67 <sup>(*)4</sup>	O	出力ポート	—	—	—
		SEG14 <sup>(*)5</sup>	O	LCD セグメント端子	—	—	—
36	35	P66 <sup>(*)4</sup>	O	出力ポート	—	—	—
		SEG15 <sup>(*)5</sup>	O	LCD セグメント端子	—	—	—
37	36	P65 <sup>(*)4</sup>	O	出力ポート	—	—	—
		SEG16 <sup>(*)5</sup>	O	LCD セグメント端子	—	—	—
38	37	P64 <sup>(*)4</sup>	O	出力ポート	—	—	—
		SEG17 <sup>(*)5</sup>	O	LCD セグメント端子	—	—	—
39	38	P63 <sup>(*)2</sup>	O	出力ポート	—	—	—
		SEG18 <sup>(*)3</sup>	O	LCD セグメント端子	—	—	—
40	39	P62 <sup>(*)2</sup>	O	出力ポート	—	—	—
		SEG19 <sup>(*)3</sup>	O	LCD セグメント端子	—	—	—
41	40	P61 <sup>(*)2</sup>	O	出力ポート	—	—	—
		SEG20 <sup>(*)3</sup>	O	LCD セグメント端子	—	—	—
42	41	P60 <sup>(*)2</sup>	O	出力ポート	—	—	—
		SEG21 <sup>(*)3</sup>	O	LCD セグメント端子	—	—	—

(\*)1 内部発生またはプラス側電源端子(V<sub>DD</sub>), 内部ロジック用電源端子(V<sub>DDL</sub>)どちらかを接続します。詳細は、ユーザーズマニュアルを参照してください。

(\*)2 ML610401/ML610402 の端子です。

(\*)3 ML610403 の端子です。

(\*)4 ML610401 の端子です。

(\*)5 ML610402/ML610403 の端子です。

■ 端子説明

端子名	I/O	説 明	1 次/ 2 次/ 3 次	論 理
システム				
RESET_N	I	リセット入力端子です。この端子を”L”レベルにするとシステムリセットモードになり内部が初期化され、その後端子を”H”レベルにするとプログラム実行を開始します。プルアップ抵抗が内蔵されています。	—	負
XT0	I	低速クロック用水晶振動子接続端子です。	—	—
XT1	O	32.768kHz 水晶振動子、および V <sub>SS</sub> との間にコンデンサ C <sub>DL</sub> , C <sub>GL</sub> を接続します。(付録 C の測定回路 1 参照)	—	—
LSCLK	O	低速クロック出力です。P20 端子の 2 次機能に割り付けられています。	2 次	—
OUTCLK	O	高速クロック出力です。P21 端子の 2 次機能に割り付けられています。	2 次	—
汎用入力ポート				
P00～P03	I	汎用入力ポートです。	1 次	正
汎用出力ポート				
P20～P22, P24	O	汎用出力ポートです。 2 次機能として使用する場合は、汎用出力ポートとして使用できません。	1 次	正
汎用入出力ポート				
P30～P35	I/O	汎用入出力ポートです。 2 次機能として使用する場合は、汎用入出力ポートとして使用できません。	1 次	正
P40～P47	I/O	汎用入出力ポートです。 2 次機能として使用する場合は、汎用入出力ポートとして使用できません。	1 次	正
P50～P53	I/O	汎用入出力ポートです。 2 次機能として使用する場合は、汎用入出力ポートとして使用できません。	1 次	正
P60～P63	O	汎用出力ポートです。 ML610401/ML610402 のみ搭載し、ML610403 には搭載していません。	1 次	正
P64～P67	O	汎用出力ポートです。 ML610401 のみ搭載し、ML610402/ML610403 には搭載していません。	1 次	正

端子名	I/O	説 明	1 次/ 2 次/ 3 次	論 理
UART				
TXD0	O	UART0 データ出力端子です。P43 端子の 2 次機能に割り付けられています。	2 次	正
RXD0	I	UART0 データ入力端子です。P02 端子の 1 次機能および P42 の 2 次機能に割り付けられています。	1 次/ 2 次	正
外部割込				
EXI0～3	I	外部マスカブル割込み入力端子です。ソフトウェアにてビット毎に割込み許可と割込みエッジ選択ができます。P00～P03 端子の 1 次機能に割り付けられています。	1 次	正/ 負
EXI8	I	外部マスカブル割込み入力端子です。ソフトウェアにてビット毎に割込み許可と割込みエッジ選択ができます。P50～P53 端子の 1 次機能に割り付けられています。	1 次	正/ 負
キャプチャ				
CAP0	I	キャプチャトリガ入力端子です。ソフトウェアで選択した割込みエッジに同期してタイムベースカウンタの値をレジスタに取込みます。P00(CAP0)端子, P01(CAP1)端子の 1 次機能に割り付けられています。	1 次	正/ 負
CAP1	I		1 次	正/ 負
タイマ				
T2CK	I	タイマ 2 の外部クロック入力端子です。P44 端子の 1 次機能に割り付けられています。	1 次	—
T3CK	I	タイマ 3 の外部クロック入力端子です。P45 端子の 1 次機能に割り付けられています。	1 次	—
メロディ				
MD0	O	メロディ／ブザー信号出力端子です。P22 端子および P50 端子の 2 次機能に割り付けられています。	2 次	正/ 負
LED 駆動				
LED0～2,4	O	LED 直接駆動が可能な Nch オープンドレイン端子です。P20～P22 端子および P24 端子の 1 次機能に割り付けられています。	1 次	正/ 負

端子名	I/O	説 明	1 次/ 2 次/ 3 次	論 理
RC 発振型 A/D コンバータ				
IN0	I	チャンネル 0 の発振入力端子です。P30 端子の 2 次機能に割り付けられています。	2 次	—
CS0	O	チャンネル 0 の基準容量接続端子です。P31 端子の 2 次機能に割り付けられています。	2 次	—
RCT0	O	チャンネル 0 の測定用抵抗／容量センサ接続端子です。P34 端子の 2 次機能に割り付けられています。	2 次	—
RS0	O	チャンネル 0 の基準抵抗接続端子です。P32 端子の 2 次機能に割り付けられています。	2 次	—
RT0	O	チャンネル 0 の測定用抵抗センサ接続端子です。P33 端子の 2 次機能に割り付けられています。	2 次	—
RCM	O	RC 発振モニタ端子です。P35 端子の 2 次機能に割り付けられています。	2 次	—
IN1	I	チャンネル 1 の発振入力端子です。P44 端子の 2 次機能に割り付けられています。	2 次	—
CS1	O	チャンネル 1 の基準容量接続端子です。P45 端子の 2 次機能に割り付けられています。	2 次	—
RS1	O	チャンネル 1 の基準抵抗接続端子です。P46 端子の 2 次機能に割り付けられています。	2 次	—
RT1	O	チャンネル 1 の測定用抵抗センサ接続端子です。P47 端子の 2 次機能に割り付けられています。	2 次	—
LCD 駆動信号				
COM0～4	O	コモン出力端子です。COM2,COM3,COM4 はそれぞれ SEG0,SEG1,SEG2 にレジスタ設定で切替可能です。1 端子切替時は COM4⇄SEG2, 2 端子切替時は COM3,COM4⇄SEG1,SEG2 で設定変更します。	—	—
SEG0～13	O	セグメント出力端子です。SEG0,SEG1,SEG2 は COM2,COM3,COM4 とのレジスタ設定切替端子です。	—	—
SEG14～17	O	セグメント出力端子です。ML610402/ML610403 に搭載され、ML610401 には搭載していません。	—	—
SEG18～21	O	セグメント出力端子です。ML610403 に搭載され、ML610401/ML610402 には搭載していません。		
LCD ドライバ電源				
V <sub>L1</sub>	—	LCD バイアス電源(内部発生)、または電源接続端子です。使用する LCD バイアス設定と V <sub>DD</sub> 電源電圧に応じて、V <sub>DD</sub> 電源、または V <sub>DDL</sub> 電源、または V <sub>SS</sub> との間へコンデンサを接続します。接続方法の詳細はユーザーズマニュアルを参照してください。	—	—
V <sub>L2</sub>	—		—	—
V <sub>L3</sub>	—		—	—
C1	—	LCD バイアス電源発生用コンデンサ接続端子です。C1-C2 間にコンデンサ C <sub>12</sub> (測定回路 1 参照)を接続します。	—	—
C2	—		—	—
テスト用				
TEST0	I/O	テスト用端子です。プルダウン抵抗が内蔵されています。	—	正
電源				
V <sub>SS</sub>	—	マイナス側電源端子です。	—	—
V <sub>DD</sub>	—	プラス側電源端子です。	—	—
V <sub>DDL</sub>	—	内部ロジック用プラス側電源(内部発生)端子です。V <sub>SS</sub> との間にコンデンサ C <sub>L0</sub> , C <sub>L1</sub> (測定回路 1 参照)を接続します。	—	—

## ■ 未使用端子処理

表 2 に未使用端子の処理方法を示します。

表 2 未使用端子の処理

端子	推奨端子処理
V <sub>L1</sub>	オープン
V <sub>L2</sub>	オープン
V <sub>L3</sub>	オープン
C1, C2	オープン
RESET_N	オープン
TEST0	オープン
P00~P03	V <sub>DD</sub> または V <sub>SS</sub>
P20~P22, P24	オープン
P30~P35	オープン
P40~P47	オープン
P50~P53	オープン
P60~P67	オープン
COM0~COM4	オープン
SEG0~SEG21	オープン

### 【注意】

未使用の入力ポートおよび入出力ポートは、ハイインピーダンス入力設定状態で端子をオープンのままにしておくと消費電流が過大に流れる恐れがありますので、プルダウン抵抗付き入力モード／プルアップ抵抗付き入力モード、もしくは出力モードに設定することを推奨します。

## ■ 電気的特性

### ● 絶対最大定格

(V<sub>SS</sub> = 0V)

項 目	記 号	条 件	定 格 値	単 位
電源電圧 1	V <sub>DD</sub>	Ta=25°C	-0.3~+4.6	V
電源電圧 2	V <sub>DDL</sub>	Ta=25°C	-0.3~+3.6	V
電源電圧 3	V <sub>L1</sub>	Ta=25°C	-0.3~+2.0	V
電源電圧 4	V <sub>L2</sub>	Ta=25°C	-0.3~+4.0	V
電源電圧 5	V <sub>L3</sub>	Ta=25°C	-0.3~+6.0	V
入力電圧	V <sub>IN</sub>	Ta=25°C	-0.3~V <sub>DD</sub> +0.3	V
出力電圧	V <sub>OUT</sub>	Ta=25°C	-0.3~V <sub>DD</sub> +0.3	V
出力電流 1	I <sub>OUT1</sub>	ポート 3~6 系、Ta=25°C	-12~+11	mA
出力電流 2	I <sub>OUT2</sub>	ポート 2 系、Ta=25°C	-12~+20	mA
許容損失	PD	Ta=25°C	0.9	W
保存温度	T <sub>STG</sub>	—	-55~+150	°C

### ● 推奨動作条件

(V<sub>SS</sub> = 0V)

項 目	記 号	条 件	範 囲	単 位
動作温度	T <sub>OP</sub>	非 P Version	-20~+70	°C
		P Version	-40~+85	
動作電圧	V <sub>DD</sub>	f <sub>OP</sub> = 30k to 625kHz	1.25~3.6	V
動作周波数 (CPU)	f <sub>OP</sub>	V <sub>DD</sub> =1.25~3.6V	30k~625k	Hz
V <sub>DD</sub> 端子外付け容量	C <sub>V</sub>	—	1.0±30% to 2.2±30% <sup>*1</sup>	μF
V <sub>DDL</sub> 端子外付け容量	C <sub>L</sub>	—	0.47±30% to 2.2±30% <sup>*2</sup>	μF
V <sub>L1,2,3</sub> 端子外付け容量	C <sub>a,b,c</sub>	—	0.1±30	μF
C1-C2 端子間 外付け容量	C <sub>12</sub>	—	0.47±30%	μF

\*1: C<sub>V</sub> の容量値は、C<sub>L</sub> の容量値以上となるように選択して下さい。

\*2: V<sub>DD</sub> 電源の負荷容量が小さく電源立ち上がり時間が速過ぎると、パワーオンリセットが生成されない場合があります。この場合は、C<sub>L</sub> の容量値を大きくするように選択・調整して下さい。

### ● 発振回路動作条件

(V<sub>SS</sub> = 0V)

項 目	記 号	条 件	規格値			単 位
			Min.	Typ.	Max.	
低速水晶発振周波数	f <sub>XTL</sub>	—	—	32.768k	—	Hz
推奨する低速水晶の 等価直列抵抗値	R <sub>L</sub>	—	—	—	40k	Ω
低速水晶発振外付け容量	C <sub>DL</sub> /C <sub>GL</sub>	水晶振動子の C <sub>L</sub> =6pF	—	12	—	pF
		水晶振動子の C <sub>L</sub> =9pF	—	18	—	
		水晶振動子の C <sub>L</sub> =12pF	—	24	—	

● 直流特性(1/5)

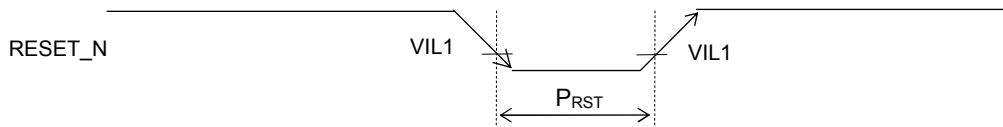
(特に指定のない場合は、 $V_{DD}=1.25\sim 3.6V$ ,  $V_{SS}=0V$ ,  $T_a=-20\sim +70^{\circ}C$ ,  
P Version の場合  $T_a=-40\sim +85^{\circ}C$ )

項 目	記 号	条 件		規 格 値			単位	測定 回路
				Min.	Typ.	Max.		
500kHz RC 発振周波数	f <sub>RC</sub>	V <sub>DD</sub> =1.25 ~3.6V	Ta=25°C	Typ. -10%	500	Typ. +10%	kHz	1
			*3	Typ. -25%	500	Typ. +25%	kHz	
低速水晶発振開始時間*2	T <sub>XTL</sub>	—		—	0.6	2	s	
500kHz RC 発振開始時間	T <sub>RC</sub>	—		—	—	3	μs	
低速発振停止検出時間*1	T <sub>STOP</sub>	—		12	16.4	41	ms	
リセットパルス幅	P <sub>RST</sub>	—		200	—	—	μs	
リセットノイズ除去 パルス幅	P <sub>NRST</sub>	—		—	—	0.3		
パワーオンリセット発生 電源立ち上がり時間	T <sub>POR</sub>	—		—	—	10	ms	

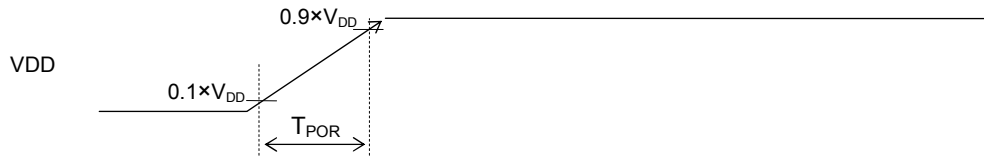
<sup>\*1</sup> : 低速水晶発振が低速発振停止検出時間以上停止した場合、システムリセットモードになります。

<sup>\*2</sup> : 32.768KHz 水晶振動子 DT-26(負荷容量 6pF)(株式会社 大真空)を使用 ( $C_{GL}=C_{DL}=6pF$ )。

<sup>\*3</sup> : 推奨動作温度(P Version :  $-40\sim 85^{\circ}C$ , 非 P Version :  $-20\sim 70^{\circ}C$ )



リセットパルス幅( $P_{RST}$ )



パワーオンリセット発生電源立ち上がり時間( $T_{POR}$ )

## ● 直流特性(2/5)

(特に指定のない場合は、 $V_{DD}=1.25\sim 3.6V$ ,  $V_{SS}=0V$ ,  $T_a=-20\sim +70^{\circ}C$ ,  
P Version の場合  $T_a=-40\sim +85^{\circ}C$ )

項 目	記 号	条 件	規 格 値			単 位	測定 回路
			Min.	Typ.	Max.		
$V_{DDL}$ 電圧	$V_{DDL}$	$f_{op} = 30k \sim 625kHz$	1.1	1.2	1.3	V	1
$V_{DDL}$ 温度偏差	$\Delta V_{DDL}$	$V_{DD}=3.0V$	—	-1	—	mV/ $^{\circ}C$	
$V_{DDL}$ 電圧依存	$\Delta V_{DDL}$	—	—	5	20	mV/V	

\*1: 温度・電圧偏差から算出される  $V_{DDL}$  の電圧が、計算上  $V_{DD}$  電圧を超える時、 $V_{DDL}$  電圧の最大値は  $V_{DD}$  電圧レベルとなります。

● 直流特性(3/5)

( $V_{DD}=3.0V$ ,  $V_{SS}=0V$ ,  $T_a=-20\sim+70^{\circ}C$ ,  
P Version の場合  $T_a=-40\sim+85^{\circ}C$ )

項 目	記 号	条 件	規 格 値			単位	測定 回路
			Min.	Typ.	Max.		
消費電流 1	IDD1	CPU が STOP 状態 低速/高速発振停止	$T_a=25^{\circ}C$	—	0.3	0.8	1
			*5	—	—	3	
消費電流 2	IDD2	CPU が HALT 状態 (LTBC, WDT 動作) *3*4, 高速発振 500kHz 停 止, LCD BIAS 回路動作*6	$T_a=25^{\circ}C$	—	0.9	1.8	
			*5	—	—	4	
消費電流 3	IDD3	CPU が 32.768kHz 動作状態*1*3 , 高速 500kHz 発振停止, LCD BIAS 回路動作中*2	$T_a=25^{\circ}C$	—	3	6	
			*5	—	—	9	
消費電流 4	IDD4	CPU が 500kHz CR 動作状態, LCD BIAS 回路動作中*2	$T_a=25^{\circ}C$	—	50	70	
			*5	—	—	80	

\*1 : CPU 動作率 100%時 (HALT 状態なし)

\*2 : 全セグメントオフ波形、液晶パネル負荷なし、1/3 バイアス、1/3 デューティ、フレーム周波数約 64Hz、バイアス昇圧クロック 1/128LSCLK (256Hz)

\*3 : 32.768KHz 水晶振動子 DT-26 (負荷容量 6pF)(株式会社 大真空) を使用 ( $C_{GL}=C_{DL}=6$  pF)

\*4 : BLKCON4 の DLCD ビットを除く、BLKCON0~BLKCON4 の有効ビット全て“1”。

\*5 : 推奨動作温度(P Version :  $-40\sim+85^{\circ}C$ , 非 P Version :  $-20\sim+70^{\circ}C$ )

\*6 : LCD 停止モード、1/3 バイアス、バイアス昇圧クロック 1/128LSCLK (256Hz)

● 直流特性(4/5)

(特に指定のない場合は、 $V_{DD}=1.25\sim 3.6V$ ,  $V_{SS}=0V$ ,  $T_a=-20\sim +70^{\circ}C$ ,  
P Version の場合  $T_a=-40\sim +85^{\circ}C$ )

項 目	記 号	条 件	規 格 値			単位	測定回路
			Min.	Typ.	Max.		
出力電圧 1 (P20~P22,P24 /2 次機能選択時) (P30~P35) (P40~P47) (P50~P53) (P60~P63) <sup>*1 *2</sup> (P60~P67) <sup>*1</sup>	VOH1	IOH1=-0.5mA, $V_{DD}=1.8\sim 3.6V$	$V_{DD}-0.5$	—	—	V	2
		IOH1=-0.03mA, $V_{DD}=1.25\sim 3.6V$	$V_{DD}-0.3$	—	—		
	VOL1	IOL1=+0.5mA, $V_{DD}=1.8\sim 3.6V$	—	—	0.5		
		IOL1=+0.1mA, $V_{DD}=1.25\sim 3.6V$	—	—	0.3		
出力電圧 2 (P20~P22,P24 /2 次機能未選択時)	VOL2	IOL2=+5mA, $V_{DD}=1.8\sim 3.6V$	—	—	0.5		
出力電圧 3 (COM0~4) (SEG0~13) <sup>*1</sup> (SEG0~17) <sup>*2</sup> (SEG0~21) <sup>*3</sup>	VOH3	IOH3=-0.05mA, $V_L1=1.2V$	$V_{L3}-0.2$	—	—		
	VOMH3	IOMH3=+0.05mA, $V_L1=1.2V$	—	—	$V_{L2}+0.2$		
	VOMH3S	IOMH3S=-0.05mA, $V_L1=1.2V$	$V_{L2}-0.2$	—	—		
	VOML3	IOML3=+0.05mA, $V_L1=1.2V$	—	—	$V_{L1}+0.2$		
	VOML3S	IOML3S=-0.05mA, $V_L1=1.2V$	$V_{L1}-0.2$	—	—		
	VOL3	IOL3=+0.05mA, $V_L1=1.2V$	—	—	0.2		
出力リーク (P20~P22,P24) (P30~P35) (P40~P47) (P50~P53) (P60~P63) <sup>*1 *2</sup> (P60~P67) <sup>*1</sup>	IOOH	VOH= $V_{DD}$ (ハインピーダンス時)	—	—	1	$\mu A$	3
	IOOL	VOL= $V_{SS}$ (ハインピーダンス時)	-1	—	—		
入力電流 1 (RESET_N)	IIH1	VIH1= $V_{DD}$	0	—	1	$\mu A$	4
	IIL1	VIL1= $V_{SS}$	-600	-300	-2		
入力電流 2 (TEST0)	IIH2	VIH2= $V_{DD}$	2	300	600		
	IIL2	VIL2= $V_{SS}$	-1	—	—		
入力電流 3 (P00~P03) (P30~P35) (P40~P47) (P50~P53)	IIH3	VIH3= $V_{DD}$ (プルダウン時)	$V_{DD}=1.80\sim 3.6V$	2	30		
			$V_{DD}=1.25\sim 3.6V$	0.01	30		
	IIL3	VIL3= $V_{SS}$ (プルアップ時)	$V_{DD}=1.80\sim 3.6V$	-200	-30		
			$V_{DD}=1.25\sim 3.6V$	-200	-30		
	IIH3Z	VIH3= $V_{DD}$ (ハインピーダンス時)	—	—	1		
	IIL3Z	VIL3= $V_{SS}$ (ハインピーダンス時)	-1	—	—		

\*1: ML610401 の特性です。

\*2: ML610402 の特性です。

\*3: ML610403 の特性です。

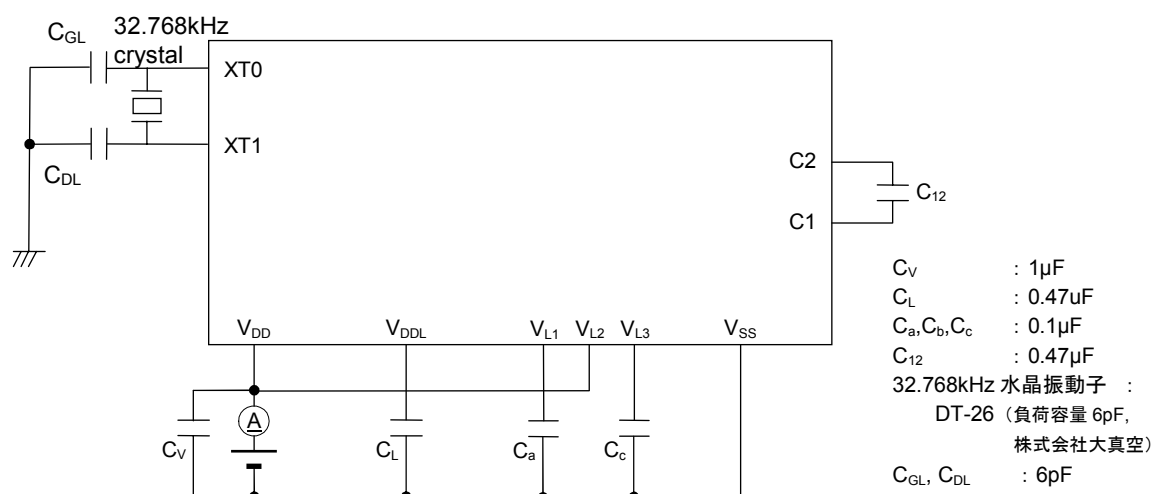
● 直流特性(5/5)

(特に指定のない場合は、 $V_{DD}=1.25\sim3.6V$ ,  $V_{SS}=0V$ ,  $T_a=-20\sim+70^{\circ}C$ ,  
P Version の場合  $T_a=-40\sim+85^{\circ}C$ )

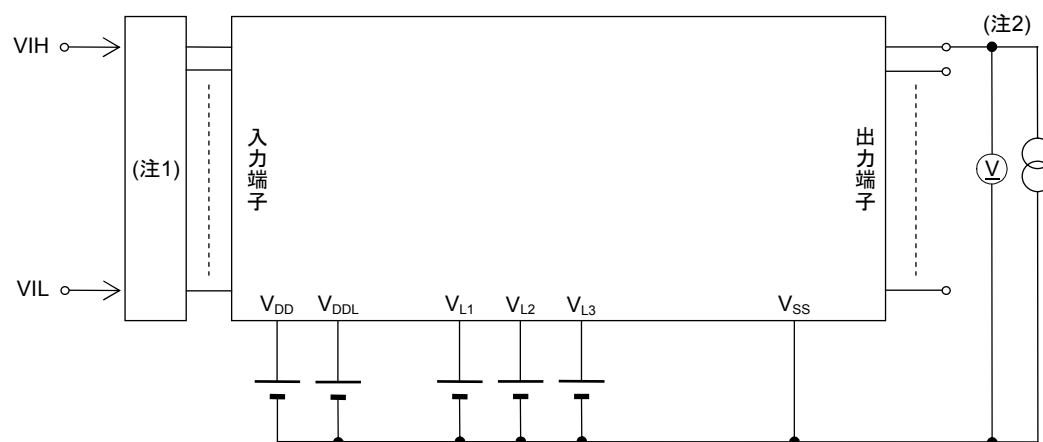
項 目	記 号	条 件	規 格 値			単位	測定 回路
			Min.	Typ.	Max.		
入力電圧 1 (RESET_N) (TEST0) (P00~P03) (P30~P35) (P40~P47) (P50~P53)	VIH1	$V_{DD}=1.25\sim3.6V$	$0.7 \times V_{DD}$	—	$V_{DD}$	V	5
	VIL1	$V_{DD}=1.8\sim3.6V$	0	—	$0.3 \times V_{DD}$		
		$V_{DD}=1.25\sim3.6V$	0	—	$0.2 \times V_{DD}$		
入力端子容量 (P00~P03) (P30~P35) (P40~P47) (P50~P53)	CIN	$f=10kHz$ $V_{rms}=50mV$ $T_a=25^{\circ}C$	—	—	5	pF	—

● 測定回路

測定回路 1

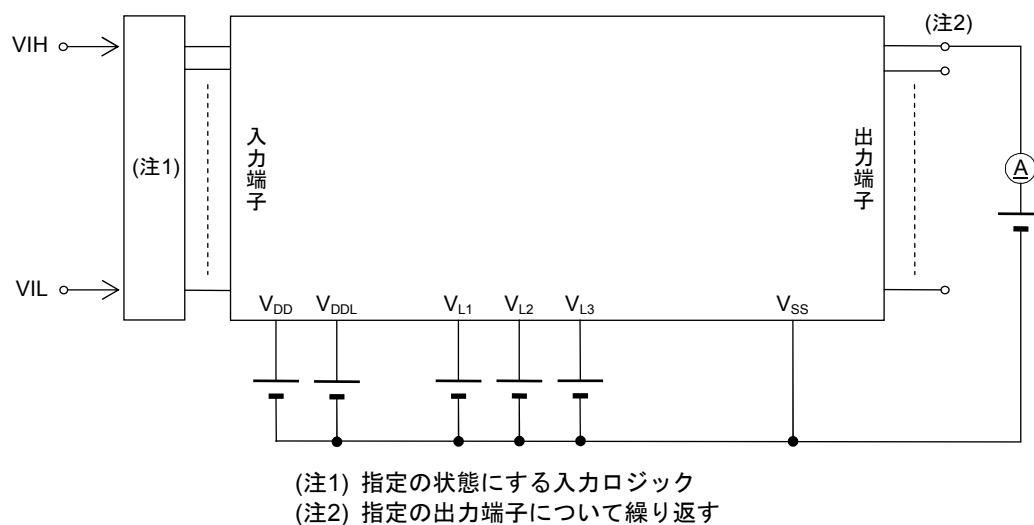


測定回路 2

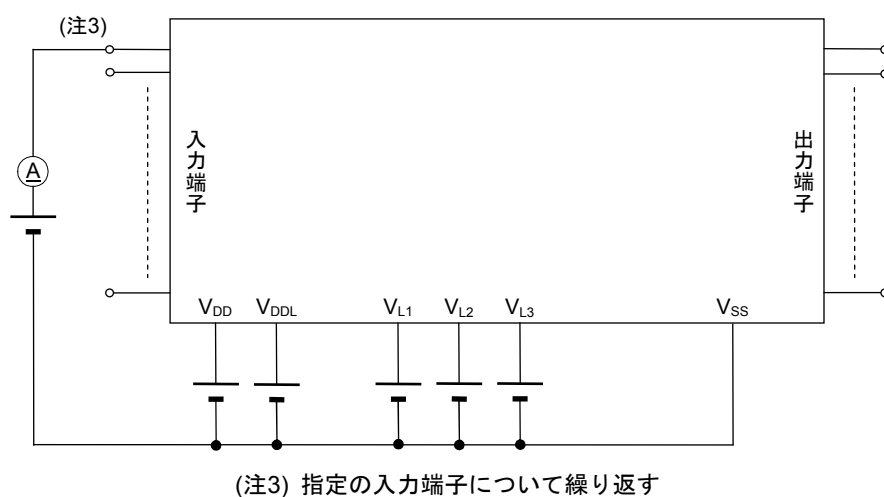


(注1) 指定の状態にする入力ロジック  
 (注2) 指定の出力端子について繰り返す

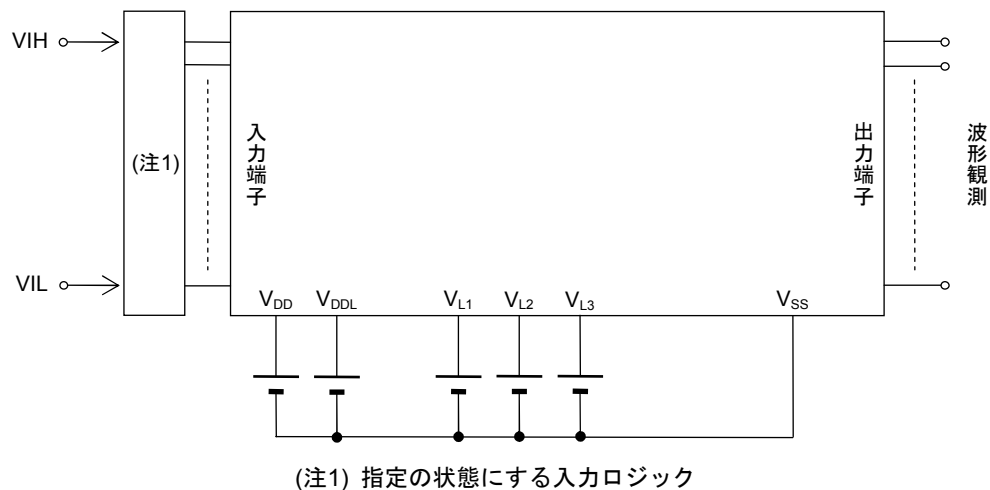
測定回路 3



測定回路 4



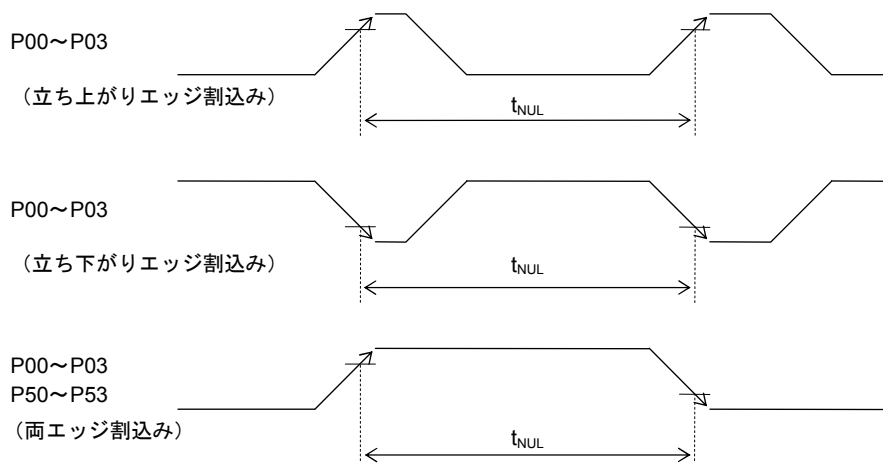
測定回路 5



● 交流特性（外部割込み）

（特に指定のない場合は、 $V_{DD}=1.25\sim 3.6V$ ,  $V_{SS}= 0V$ ,  $T_a=-20\sim +70^{\circ}C$ ,  
P Version の場合  $T_a= -40\sim +85^{\circ}C$ ）

項 目	記 号	条 件	規 格 値			単位
			Min.	Typ.	Max.	
外部割込み無効期間	$T_{NUL}$	割込み許可 (MIE=1) CPU は NOP 動作 システムクロック:32.768kHz	76.8	—	106.8	$\mu s$

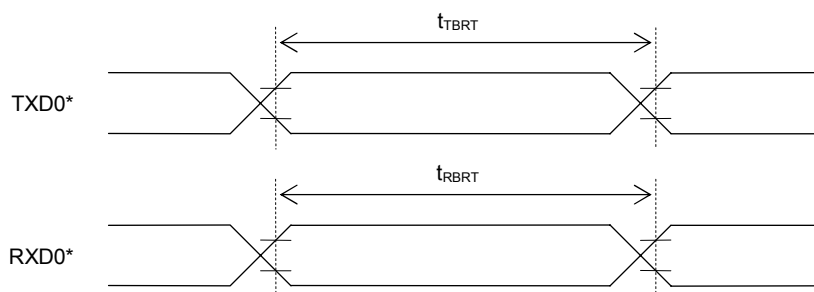


● 交流特性（UART）

（特に指定のない場合は、 $V_{DD}=1.25\sim 3.6V$ ,  $V_{SS}= 0V$ ,  $T_a=-20\sim +70^{\circ}C$ ,  
P Version の場合  $T_a= -40\sim +85^{\circ}C$ ）

項 目	記 号	条 件	規 格 値			単位
			Min.	Typ.	Max.	
送信ボーレート	$t_{TBRT}$	—	—	$BRT^{*1}$	—	s
受信ボーレート	$t_{RBRT}$	—	$BRT^{*1}$ -3%	$BRT^{*1}$	$BRT^{*1}$ +3%	s

\*<sup>1</sup>: UART0 ボーレートレジスタ (UA0BRTL,H)、UART0 モードレジスタ 0 (UA0MOD0)で設定されたボーレートの周期（選択されたクロック周波数誤差含む）



\*: ポートの 2 次機能を示す。

● 交流特性（RC 発振方式 A/D コンバータ）

$V_{DD}=1.8\sim 3.6V$  の場合の特性

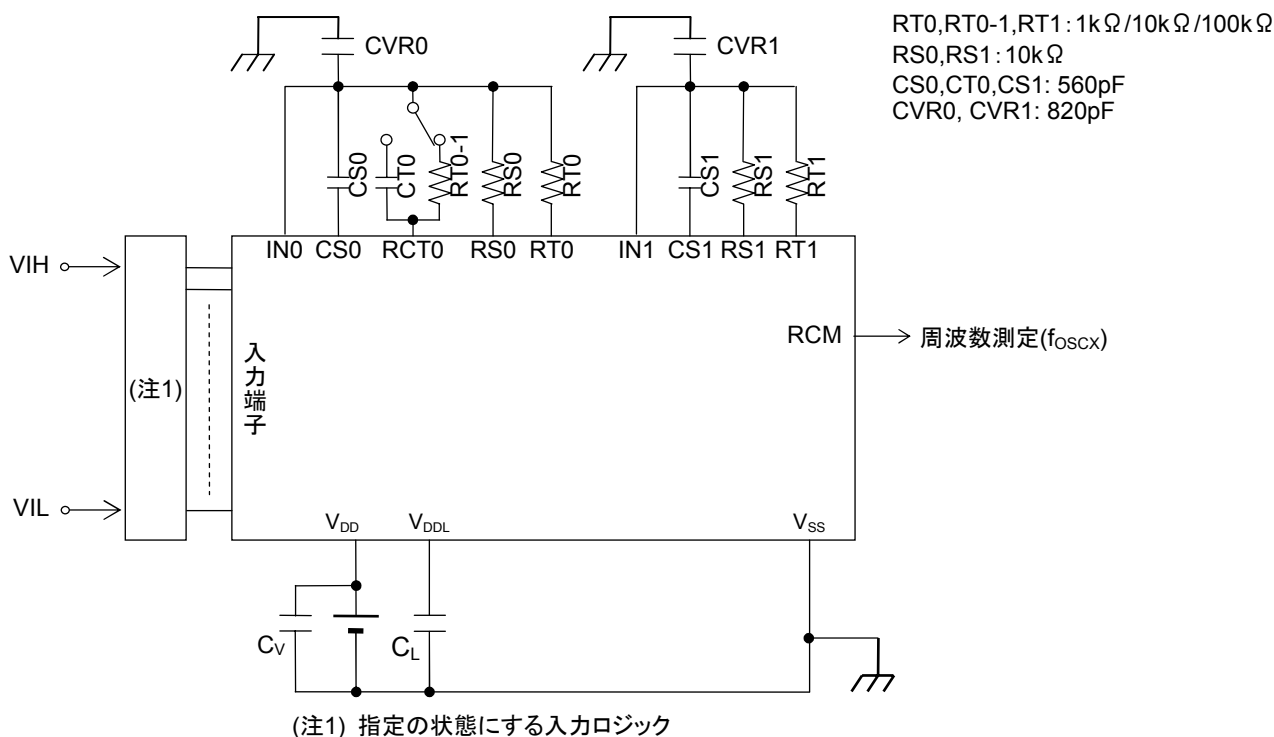
（特に指定のない場合は、 $V_{DD}=1.8\sim 3.6V$ ,  $V_{SS}=V$ ,  $T_a=-20\sim +70^{\circ}C$ ,  
P Version の場合  $T_a=-40\sim +85^{\circ}C$ ）

項 目	記 号	条 件	規 格 値			単位
			Min.	Typ.	Max.	
発振用抵抗	RS0,RS1,RT0,RT0-1,RT1	CS0, CT0, CS1 $\geq 740pF$	1	—	—	k $\Omega$
発振周波数 $V_{DD} = 3.0V$	$f_{OSC1}$	発振用抵抗=1k $\Omega$	457.3	525.2	575.1	kHz
	$f_{OSC2}$	発振用抵抗=10k $\Omega$	53.48	58.18	62.43	kHz
	$f_{OSC3}$	発振用抵抗=100k $\Omega$	5.43	5.89	6.32	kHz
RS・RT 発振周波数比 <sup>*1</sup> $V_{DD} = 3.0V$	Kf1	RT0, RT0-1, RT1=1k $\Omega$	7.972	9.028	9.782	—
	Kf2	RT0, RT0-1, RT1=10k $\Omega$	0.981	1	1.019	—
	Kf3	RT0, RT0-1, RT1=100k $\Omega$	0.099	0.101	0.104	—

\*1: Kfx は、同一条件におけるセンサ抵抗による発振周波数と基準抵抗による発振周波数の比

$$Kfx = \frac{f_{OSCx}(RT0-CS0 \text{ 発振})}{f_{OSCx}(RS0-CS0 \text{ 発振})}, \quad \frac{f_{OSCx}(RT0-1-CS0 \text{ 発振})}{f_{OSCx}(RS0-CS0 \text{ 発振})}, \quad \frac{f_{OSCx}(RT1-CS1 \text{ 発振})}{f_{OSCx}(RS1-CS1 \text{ 発振})}$$

( x = 1, 2, 3 )



(特に指定のない場合は、 $V_{DD}=1.25\sim 3.6V$ ,  $V_{SS}=V$ ,  $T_a=-20\sim +70^{\circ}C$ ,  
P Version の場合  $T_a=-40\sim +85^{\circ}C$ )

\*1: Kfx は、同一条件におけるセンサ抵抗による発振周波数と基準抵抗による発振周波数の比

Figure 1: Block diagram of the evaluation board circuit. The diagram shows a central IC with multiple pins. Input pins IN0 and IN1 are connected to a logic input block (Note 1). Power pins VDD, VDDL, and VSS are connected to a power supply block (Note 1). The IC has two channels, each with a feedback capacitor (CVR0, CVR1), a feedback resistor (RA0, RA1), a feedback capacitor (CS0, CS1), a feedback resistor (RS0, RS1), and a feedback capacitor (CT0, CT1). The output pin RCM is connected to a frequency measurement point (f<sub>oscx</sub>).

(注1) 指定の状態にする入力ロジック

## 25/27

■ 改版履歴

ドキュメント No.	発行日	ページ		変更内容
		改版前	改版後	
FJDL610403-01	2010.12.5	—	—	初版発行
FJDL610403-02	2012.10.30	3	3	パッケージ品の品名を変更
		18	18	VDD 端子の外付け容量推奨値と説明を追加
		18	18	VDDL端子の外付け容量推奨値を変更し説明を追加
FJDL610403-03	2014.4.18	全頁	全頁	ヘッダおよびフッタの変更
		3	3	「出荷形態」を「商品名 - 機能一覧」に変更
		2	2	LCD ドライバ 1/2 バイアスに関する記述を削除
		19	16	パワーオンリセット発生電源立ち上がり時間の規格値の最小時間を更新
		3,5,6,7,29	3	パッケージ品を削除
FJDL610403-04	2014.5.23	-	15	発振回路動作条件を追記
		16	16	「リセット」の項目を「リセットパルス幅(P <sub>RST</sub> )」の項目と「パワーオンリセット発生電源立ち上がり時間(T <sub>POR</sub> )」の項目に変更
		16	16	パワーオンリセット発生電源立ち上がり時間の規格値の最小時間を更新
		16	16	直流特性(1/5)の注記 2 の C <sub>GL</sub> 値、および C <sub>DL</sub> 値の誤記修正

## ご注意

本資料の一部または全部をラピスセミコンダクタの許可なく、転載・複写することを堅くお断りします。

本資料の記載内容は改良などのため予告なく変更することがあります。

本資料に記載されております応用回路例やその定数などの情報につきましては、本製品の標準的な動作や使い方を説明するものです。したがって、量産設計をされる場合には、外部諸条件を考慮していただきますようお願いいたします。

本資料に記載されております情報は、正確を期すため慎重に作成したものです。万が一、当該情報の誤り・誤植に起因する損害がお客様に生じた場合においても、ラピスセミコンダクタはその責任を負うものではありません。

本資料に記載されております技術情報は、製品の代表的動作および応用回路例などを示したものであり、ラピスセミコンダクタまたは他社の知的財産権その他のあらゆる権利について明示的にも黙示的にも、その実施または利用を許諾するものではありません。上記技術情報の使用に起因して紛争が発生した場合、ラピスセミコンダクタはその責任を負うものではありません。

本資料に掲載されております製品は、一般的な電子機器 (AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器など) への使用を意図しています。

本資料に掲載されております製品は、「耐放射線設計」はなされていません。

ラピスセミコンダクタは常に品質・信頼性の向上に取り組んでおりますが、種々の要因で故障することもあり得ます。

ラピスセミコンダクタ製品が故障した際、その影響により人身事故、火災損害等が起こらないようご使用機器でのディレーティング、冗長設計、延焼防止、フェイルセーフ等の安全確保をお願いします。定格を超えたご使用や使用上の注意書が守られていない場合、いかなる責任もラピスセミコンダクタは負うものではありません。

極めて高度な信頼性が要求され、その製品の故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのある機器・装置・システム (医療機器、輸送機器、航空宇宙機、原子力制御、燃料制御、各種安全装置など) へのご使用を意図して設計・製造されたものではありません。上記特定用途に使用された場合、いかなる責任もラピスセミコンダクタは負うものではありません。上記特定用途への使用を検討される際は、事前にローム営業窓口までご相談願います。

本資料に記載されております製品および技術のうち「外国為替及び外国貿易法」に該当する製品または技術を輸出する場合、または国外に提供する場合には、同法に基づく許可が必要です。

Copyright 2010-2014 LAPIS Semiconductor Co., Ltd.

---

**ラピスセミコンダクタ株式会社**

〒222-8575 神奈川県横浜市港北区新横浜 2-4-8

<http://www.lapis-semi.com>