



お客様各位

## 資料中の「ラピステクノロジー」等名称の ローム株式会社への変更

2024年4月1日をもって、ローム株式会社は、100%子会社であるラピステクノロジー株式会社を吸収合併しました。従いまして、本資料中にあります「ラピステクノロジー株式会社」、「ラピステクノ」、「ラピス」といった表記に関しましては、全て「ローム株式会社」に読み替えて適用するものとさせていただきます。

なお、会社名、会社商標、ロゴ等以外の製品に関する内容については、変更はありません。

以上、ご理解の程よろしくお願いたします。

2024年4月1日  
ローム株式会社

お客様各位

## 資料中の「ラピスセミコンダクタ」等名称の ラピステクノロジー株式会社への変更

2020年10月1日をもって、ラピスセミコンダクタ株式会社のLSI事業部門は、ラピステクノロジー株式会社に分割承継されました。従いまして、本資料中にあります「ラピスセミコンダクタ株式会社」、「ラピスセミ」、「ラピス」といった表記に関しましては、全て「ラピステクノロジー株式会社」に読み替えて適用するものとさせていただきます。なお、会社名、会社商標、ロゴ等以外の製品に関する内容については、変更はありません。以上、ご理解の程よろしくお願いたします。

2020年10月1日  
ラピステクノロジー株式会社

Dear customer

LAPIS Semiconductor Co., Ltd. ("LAPIS Semiconductor"), on the 1<sup>st</sup> day of October, 2020, implemented the incorporation-type company split (shinsetsu-bunkatsu) in which LAPIS established a new company, LAPIS Technology Co., Ltd. ("LAPIS Technology") and LAPIS Technology succeeded LAPIS Semiconductor's LSI business.

Therefore, all references to "LAPIS Semiconductor Co., Ltd.", "LAPIS Semiconductor" and/or "LAPIS" in this document shall be replaced with "LAPIS Technology Co., Ltd."

Furthermore, there are no changes to the documents relating to our products other than the company name, the company trademark, logo, etc.

Thank you for your understanding.

LAPIS Technology Co., Ltd.  
October 1, 2020

# ML7631

13.56MHz ワイヤレス給電用送電 LSI

## ■ 概要

ML7631 は 13.56MHz ワイヤレス給電送電用デバイスです。ML7631 は受電側デバイス ML7630 と組み合わせることでワイヤレス給電システムを実現し、200mW の充電出力が可能です。

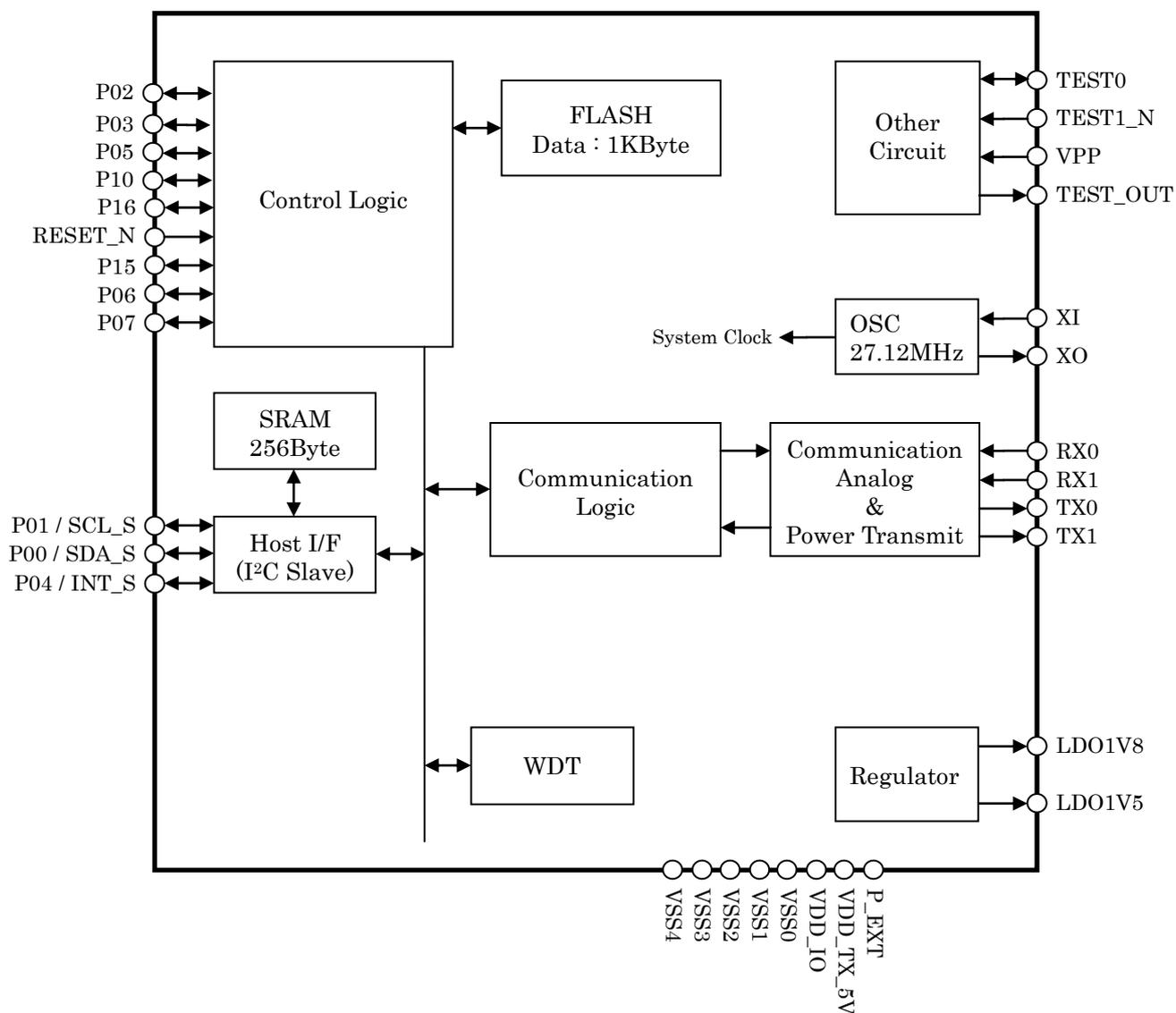
ML7631 は受電用デバイス ML7630 と通信するための通信コマンド生成機能や 200mW を給電するための送電電力を出力する機能や送電電力を最適化するために送電量を可変に制御する機能や、受電用デバイス ML7630 の着脱や給電中の異物検知機能などのワイヤレス給電用送電機能を 5mm 角の 32 ピン WQFN パッケージに搭載しており、小型ウェアラブルデバイスのワイヤレス給電に最適な LSI となっています。また、動作電圧を 5V としており、モバイルバッテリーなど USB 電源からの駆動が可能です。更にホストインタフェース(I<sup>2</sup>C スレーブ)機能を搭載しており、ホストマイコンからのコンフィグレーションデータ更新が可能です。

## ■ 特長

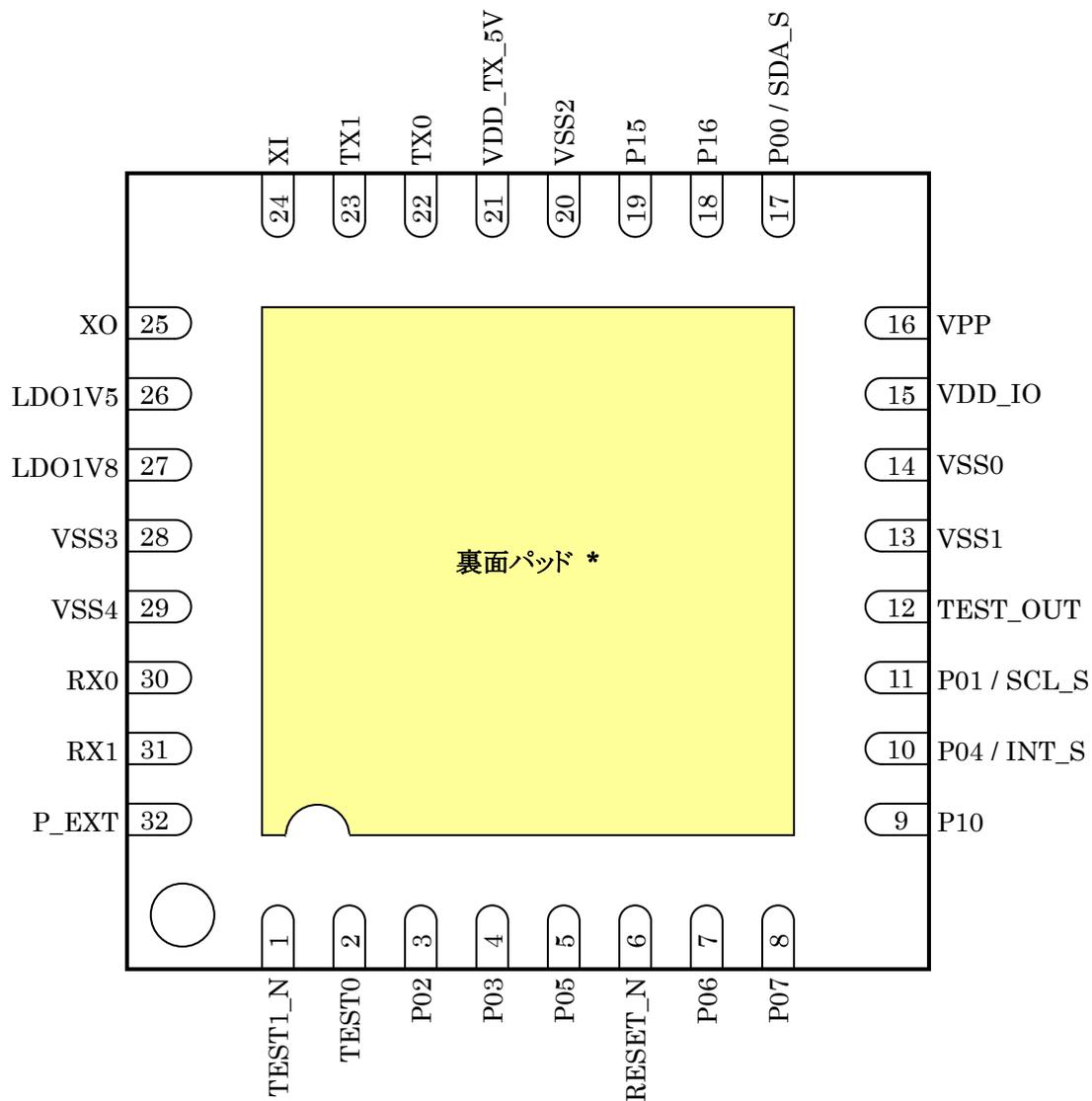
- 送電制御
  - 13.56MHz 電力伝送回路内蔵
  - ソフトウェア制御とハードウェア制御による異常検知機能
- 通信制御
  - ML7630 との通信用コマンド生成機能搭載
  - 通信速度 : 212kbps (13.56MHz/64)
  - ユーザデータ格納用 1Kbyte Data Flash
- ホストインタフェース(I<sup>2</sup>C スレーブ)
  - 標準モード(100kbit/s)、ファーストモード(400kbit/s)対応
  - ホストマイコンからアクセス可能なレジスタ機能
- 汎用ポート(PORT)
  - 入出力ポート×11ch
- リセット
  - RESET\_N 端子リセット
  - パワーオン検出リセット
  - WDT オーバーフローによるリセット
- クロック
  - 低速側クロック
    - 内蔵 RC 発振(32.768kHz)
  - 高速側クロック
    - 水晶発振(27.12MHz)
- パッケージ
  - WQFN 32 ピン(P-WQFN32-0505-0.50)



■ ブロック図



■ 端子配置 (Top View)



\* 裏面パッドは GND とはんだ接続してください。

## ■ 端子説明

### ● 電源・グランド・リファレンス電圧端子

PIN No.	端子名称	リセット時(※1)	I/O(※2)	Active Level	端子機能	未使用時の処理
14	VSS0	-	-	-	グランド	-
13	VSS1					
20	VSS2					
28	VSS3					
29	VSS4					
15	VDD_IO	-	-	-	ロジックIO電源	-
26	LDO1V5	H(A)	OA	-	コア用 1.5V 電源出力	-
27	LDO1V8	H(A)	OA	-	ADC 用 1.8V 電源出力	-
32	P_EXT	-	-	-	外部電源(5V)	-
21	VDD_TX_5V	-	-	-	TX 用電源 (5V)	-

### ● アナログ信号端子

PIN No.	端子名称	リセット時(※1)	I/O(※2)	供給電源	Active Level	端子機能	未使用時の処理
30	RX0	-	IA	-	-	RF データ受信	-
31	RX1	-	IA	-	-	RF データ受信	-
22	TX0	Z	OA	VDD_TX_	-	RF データ送信	-
23	TX1	Z	OA	5V	-	RF データ送信	-

### ● クロック端子

PIN No.	端子名称	リセット時(※1)	I/O(※2)	供給電源	Active Level	端子機能	未使用時の処理
24	XI	I	I	LDO1V5	-	27.12MHz 発振端子	-
25	XO	O	O	LDO1V5	-	27.12MHz 発振端子	-

### ● リセット端子

PIN No.	端子名称	リセット時(※1)	I/O(※2)	供給電源	Active Level	端子機能	未使用時の処理
6	RESET_N	PU	I	VDD_IO	L	リセット端子	オープン

### ● 汎用端子

FW Ver.によって設定が異なるため、詳細はアプリケーションノートをご参照ください。

PIN No.	端子名称	リセット時(※1)	I/O(※2)	供給電源	Active Level	端子機能
17	P00 / SDA_S	Z	I/O	VDD_IO	-	入出力ポート HostIF(I <sup>2</sup> C スレーブ) データ入出力
11	P01 / SCL_S	Z	I/O	VDD_IO	-	入出力ポート HostIF(I <sup>2</sup> C スレーブ) クロック入力
3	P02	Z	I/O	VDD_IO	-	入出力ポート
4	P03	Z	I/O	VDD_IO	-	入出力ポート
10	P04 / INT_S	Z	I/O	VDD_IO	-	入出力ポート HostIF INT 出力
5	P05	Z	I/O	VDD_IO	-	入出力ポート
7	P06	Z	I <sub>DA</sub> /O	VDD_IO	-	入出力ポート
8	P07	Z	I <sub>DA</sub> /O	VDD_IO	-	入出力ポート
9	P10	Z	I/O	VDD_IO	-	入出力ポート
19	P15	Z	I <sub>DA</sub> /O	VDD_IO	-	入出力ポート
18	P16	Z	I/O	VDD_IO	-	入出力ポート

## ● テスト端子

PIN No.	端子名称	リセット時(※1)	I/O(※2)	供給電源	Active Level	端子機能	未使用時の処理
2	TEST0	PD	I/O	VDD_IO	H	テスト用/デバッグ用端子	オープン
1	TEST1_N	PU	I	VDD_IO	L	テスト用/デバッグ用端子	オープン
16	VPP	—	IA	—	—	Flash テスト用電源端子	オープン
12	TEST_OUT	L(A)	O	VDD_IO	—	テスト出力端子	オープン

(※1) リセット時：リセット状態で記載する状態を表しています。

リセット時 端子状態定義	L(O)	: 出力状態かつ"L"レベル出力
	H(O)	: 出力状態かつ"H"レベル出力
	L(A)	: アナログ Lレベル出力
	H(A)	: アナログ Hレベル出力
	PU	: Pull-Up
	PD	: Pull-Down
	Z	: フローティング状態

(※2) I/O : I/O 定義に関しましては、下記の略称を使用しております。

I/O 定義	IA	: アナログ入力端子
	OA	: アナログ出力端子
	I	: デジタル入力端子
	I/O	: 双方向端子
	I <sub>DA</sub> /O	: 双方向端子、入力はデジタルとアナログ共用
	O	: デジタル出力端子

## ■ 電気的特性

### ● 絶対最大定格

項目	記号	条件	定格値	単位
電源電圧(デジタルIO)	VDD_IO	Ta=25°C	-0.3~+6.5	V
レギュレータ入力電圧	P_ENT	Ta=25°C	-0.3~+6.5	V
送電用電源電圧	VDD_TX_5V	Ta=25°C	-0.3~+6.5	V
コア電源電圧 / 水晶発振電圧	LDO1V5	Ta=25°C	-0.3~+2.0	V
アナログ電源電圧	LDO1V8	Ta=25°C	-0.3~+6.5	V
入力電圧	VDIN	Ta=25°C、デジタルポート	-0.3~VDD_IO+0.3	V
		Ta=25°C、TX0/TX1	6.5	V
		Ta=25°C、RX0/RX1	12	V
入力電流	Ii	Ta=25°C、デジタルポート	-10~+10	mA
出力電圧	VDO	Ta=25°C、デジタルポート	-0.3~VDD_IO+0.3	V
デジタル出力電流	Ido	Ta=25°C	-12~+20	mA
許容損失	PD	Ta=25°C	2	W
保存温度	Tstg	—	-55~+150	°C

### ● 推奨動作条件

項目	記号	条件	最小	標準	最大	単位
動作電圧	VDD_IO	—	1.8	—	5.5	V
	P_EXT	—	4.5	5.0	5.5	V
	VDD_TX_5V	—	4.5	5.0	5.5	V
動作温度	Ta1	通常時	-40	+25	+85	°C
	Ta2	送電時	-10	+25	+50	°C
水晶発振周波数	f <sub>XTL</sub>		Typ -0.05%	27.12	Typ +0.05%	MHz
水晶外付け容量*	C <sub>DL</sub> C <sub>GL</sub>	日本電波工業(株) NX2016SA(CL=6pF)	Typ -1%	8	Typ +1%	pF
	C <sub>DL</sub> C <sub>GL</sub>	日本電波工業(株) NX2016SA(CL=8pF)	Typ -1%	12	Typ +1%	pF
	C <sub>DL</sub> C <sub>GL</sub>	京セラ(株) CX1210SB(CL=6pF)	Typ -1%	8	Typ +1%	pF
	C <sub>DL</sub> C <sub>GL</sub>	京セラ(株) CX2016SB(CL=8pF)	Typ -1%	12	Typ +1%	pF
	C <sub>DL</sub> C <sub>GL</sub>	TXC SMD SEAM SEALING XTAL 2.0 × 1.6(CL=8pF)	Typ -1%	12	Typ +1%	pF
LDO1V5 外付けキャパシタ	C <sub>LDO1V5</sub>	—	Typ -10%	2.2	Typ +10%	μF
P_EXT 外付けキャパシタ	C <sub>PEXT</sub>	—	Typ -10%	2.2	Typ +10%	μF
LDO1V8 外付けキャパシタ	C <sub>LDO1V8</sub>	—	Typ -10%	0.47	Typ +10%	μF
VDD_IO 外付けキャパシタ	C <sub>VDDIO</sub>	—	Typ -10%	0.1	Typ +10%	μF
VDD_TX_5V 外付けキャパシタ	C <sub>TX5V</sub>	—	Typ -10%	2.2	Typ +10%	μF

\*) 容量値は基板によって最適値が変わるため、水晶発振回路メーカーにお問い合わせください。

### ● フラッシュメモリ動作条件

項目	記号	条件	範囲	単位
動作温度(周囲)	T <sub>OP</sub>	書き込み/消去時	-20 to +60	°C
動作電圧	P_EXT	書き込み/消去時	4.5 to 5.5	V
書き換え回数	C <sub>EPD</sub>		10,000	回
消去単位	—	セクタ消去	1	KB
消去時間(最大)	—	セクタ消去	100	ms
書き込み単位	—	—	1 word (2 byte)	—

## ● 送電特性

(VDD\_IO=1.8 to 5.5V, VDD\_TX\_5V=4.5 to 5.5V, VSS=0V, Ta=-40 to +85°C)

項目	記号	条件	最小	標準	最大	単位
TX0/TX1 出力周波数	F <sub>TX</sub>	—	—	13.56	—	MHz

## ● 発振特性

(VDD\_IO=1.8 to 5.5V, P\_EXT=4.5 to 5.5V, VSS=0V)

項目	記号	条件	最小	標準	最大	単位
低速内蔵 RC 発振周波数 <sup>*1</sup>	f <sub>LCR</sub>	—	-5%	32.768	+5%	kHz

\*1 : 1024 サイクルの平均値です。

## ● リセット特性

(VDD\_IO=1.8 to 5.5V, P\_EXT=4.5 to 5.5V, VSS=0V, Ta=-40 to +85°C)

項目	記号	条件	最小	標準	最大	単位
RESET_N パルス幅	P <sub>RST</sub>	—	200	—	—	μs
RESET_N ノイズ除去パルス幅	P <sub>NRST</sub>	—	—	—	0.3	μs

● 交流特性 (I<sup>2</sup>C Bus Interface: Standard Mode 100 kHz)

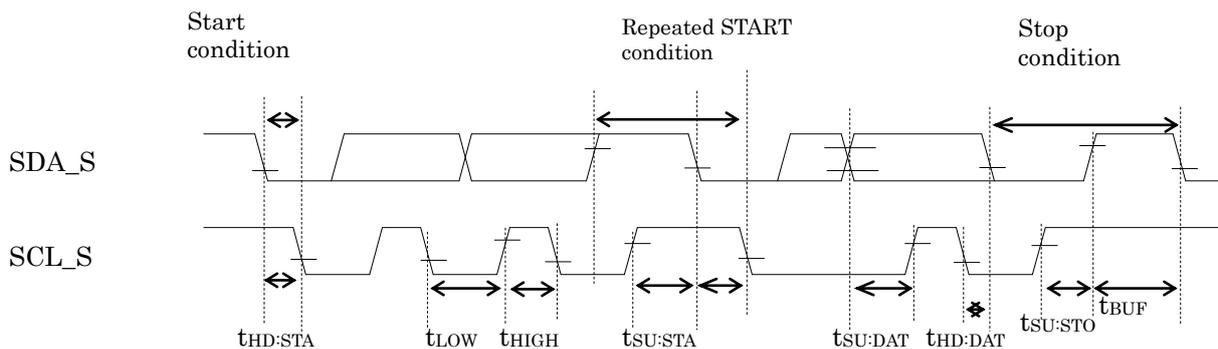
(VDD\_IO=1.8 to 5.5V, P\_EXT=4.5 to 5.5V, VSS=0V, Ta=-40 to +85°C)

項目	記号	条件	最小	標準	最大	単位
SCL_S clock frequency	f <sub>SCL</sub>	—	—	—	100	kHz
SCL_S hold time (start/repeated start condition)	t <sub>HD:STA</sub>	—	4.0	—	—	μs
SCL_S "L" level time	t <sub>LOW</sub>	—	4.7	—	—	μs
SCL_S "H" level time	t <sub>HIGH</sub>	—	4.0	—	—	μs
SCL_S setup time (repeated start condition)	t <sub>SU:STA</sub>	—	4.7	—	—	μs
SDA_S hold time	t <sub>HD:DAT</sub>	—	0	—	—	μs
SDA_S setup time	t <sub>SU:DAT</sub>	—	0.25	—	—	μs
SDA_S setup time (P: Stop condition)	t <sub>SU:STO</sub>	—	4.0	—	—	μs
Bus free time	t <sub>BUF</sub>	—	4.7	—	—	μs

● 交流特性 (I<sup>2</sup>C Bus Interface: Fast Mode 400 kHz)

(VDD\_IO=1.8 to 5.5V, P\_EXT=4.5 to 5.5V, VSS=0V, Ta=-40 to +85°C)

項目	記号	条件	最小	標準	最大	単位
SCL_S clock frequency	f <sub>SCL</sub>	—	—	—	400	kHz
SCL_S hold time (start/repeated start condition)	t <sub>HD:STA</sub>	—	0.6	—	—	μs
SCL_S "L" level time	t <sub>LOW</sub>	—	1.3	—	—	μs
SCL_S "H" level time	t <sub>HIGH</sub>	—	0.6	—	—	μs
SCL_S setup time (repeated start condition)	t <sub>SU:STA</sub>	—	0.6	—	—	μs
SDA_S hold time	t <sub>HD:DAT</sub>	—	0	—	—	μs
SDA_S setup time	t <sub>SU:DAT</sub>	—	0.1	—	—	μs
SDA_S setup time (P: Stop condition)	t <sub>SU:STO</sub>	—	0.6	—	—	μs
Bus free time	t <sub>BUF</sub>	—	1.3	—	—	μs



I<sup>2</sup>C スレーブは他のデバイスと共通の I<sup>2</sup>C バスに接続する場合、I<sup>2</sup>C バスと ML7631 の間にマルチプレクサまたはレベルシフタを挿入してください。

## ● IO 特性

(特に指定のない場合は、VDD\_IO=1.8 to 5.5V, P\_EXT=4.5 to 5.5V, VSS=0V, Ta=-40 to +85°C)

項目	記号	条件	最小	標準	最大	単位
出力電圧 1 (P00-P07, P10, P15, P16)	VOH1	IOH=-1.0mA	VDD_IO -0.5	-	-	V
	VOL1	IOL=+0.5mA	-	-	0.4	V
出力電圧 2 (P00-P07, P10, P15, P16) (LED 端子)	VOL2	2.7V ≤ VDD_IO ≤ 5.5V IOL=+5.0mA	-	-	0.6	V
		IOL=+2.0mA	-	-	0.4	V
出力電圧 3 (SCL_S, SDA_S) (I <sup>2</sup> C 端子)	VOL3	IOL3= +3mA (I <sup>2</sup> Cspec) (VDD_IO ≥ 2V)	-	-	0.4	V
出力電圧 4 (SCL_S, SDA_S) (I <sup>2</sup> C 端子)	VOL4	IOL4= +2mA (I <sup>2</sup> Cspec) (VDD_IO < 2V)	-	-	VDD_IO ×0.2	V
出力リーク 1 (P00-P07, P10, P15, P16, SCL_S, SDA_S)	IOOH1	VOH=VDD_IO (at high impedance)	-	-	1	μA
	IOOL1	VOL=VSS (at high impedance)	-1	-	-	μA
入力電流 1 (RESET_N, TEST1_N)	IIH1	VIH1=VDD_IO	-	-	1	μA
	IIL1	VIL1=VSS	-900	-300	-20	μA
入力電流 2 (TEST0)	IIH2	VIH2=VDD_IO	20	300	900	μA
	IIL2	VIL2=VSS	-1	-	-	μA
入力電流 3 (P00-P07, P10, P15, P16)	IIH3	VIH3=VDD_IO (プルダウン時)	1	15	200	μA
	IIL3	VIL3=VSS (プルアップ時)	-200	-15	-1	μA
	IIH3Z	VIH3=VDD_IO (at high impedance)	-	-	1	μA
	IIL3Z	VIL3=VSS (at high impedance)	-1	-	-	μA
入力電圧 1 (RESET_N, TEST0, TEST1_N, P00-P07, P10, P15, P16)	VIH1	-	0.7× VDD_IO	-	VDD_IO	V
	VIL1	-	0	-	0.3× VDD_IO	V
入力端子容量 (RESET_N, TEST0, TEST1_N, P00-P07, P10, P15, P16)	CIN	f=10kHz Vrms=50mV Ta=25°C	-	10	-	pF

標準値は Ta=25°C, VDD\_IO=3.0V のとき

## ● 消費電流

(VDD\_IO=1.8 to 5.5V, P\_EXT=4.5 to 5.5V, VSS=0V, Ta=-40 to +85°C)

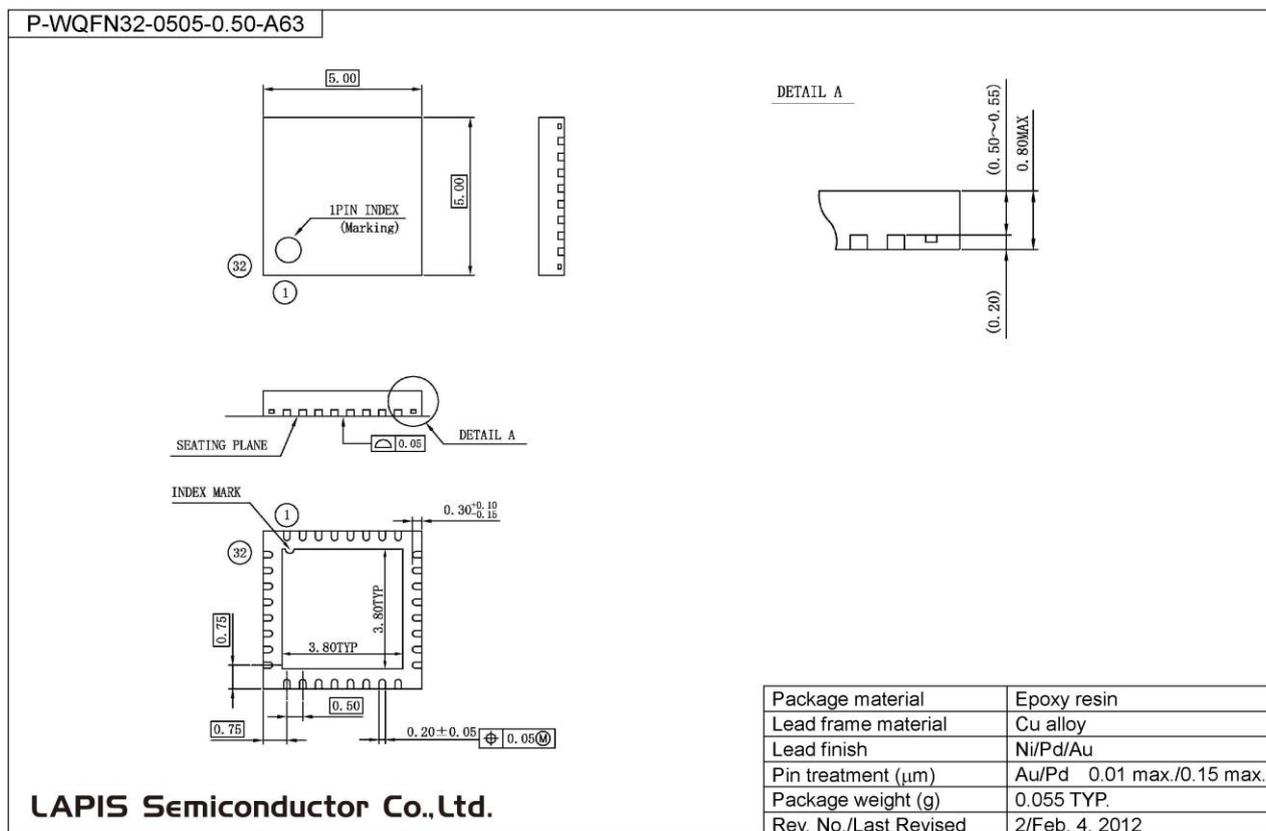
項目	記号	条件	最小	標準	最大	単位
消費電流	IDD1	HALT*1	-	0.8	1.5	mA
	IDD2	CPU 6.78MHz 動作 ペリフェラル停止	-	2.2	3.0	mA
	IDD3	CPU 6.78MHz 動作 送電モード時 (TX0-TX1 間にアンテナの代わり に 100Ω を接続) *2	-	85	105	mA

\*1 CPU 停止。ペリフェラルの割り込みにより解除できる状態。

\*2 消費電流はアンテナ設計に依存します。

負荷抵抗が小さくなれば、消費電流は大きくなるため、受電側まで含めたシステム導入時の消費電流を保証するものではありません。

■ パッケージ寸法図



## ■ 改版履歴

ドキュメント No.	発行日	ページ		変更内容
		改版前	改版後	
PJDL7631-01	2016.09.27	—	—	暫定初版発行
FJDL7631-01	2018.03.23	—	—	正式初版発行
FJDL7631-02	2019.1.15	9	9	HALT の説明を追加 IO 端子の説明を修正
	2019.11.18	1	1	未使用ブロックの削除
		2	2	
		3	3	
		4	4	
		7	7	
	4	4	リセット端子追加 その他の端子を汎用端子に変更 汎用端子はアプリケーションノート参照の注記追加	
	5	5		
11	—	サンプル回路例の削除 (FW に依存するためアプリケーションノートへ記載)		
8	8	I2C の注意書きの文言変更		
9	9	送電時消費電流の条件追記、注記を変更		
6	6	水晶外付け容量について注記を変更		

## ご注意

- 1) 本資料の記載内容は改良などのため予告なく変更することがあります。
- 2) ラピスセミコンダクタは常に品質・信頼性の向上に取り組んでおりますが、半導体製品は種々の要因で故障・誤作動する可能性があります。  
万が一、本製品が故障・誤作動した場合であっても、その影響により人身事故、火災損害等が起こらないようご使用機器でのディレーティング、冗長設計、延焼防止、バックアップ、フェイルセーフ等の安全確保をお願いします。定格を超えたご使用や使用上の注意書が守られていない場合、いかなる責任もラピスセミコンダクタは負うものではありません。
- 3) 本資料に記載されております応用回路例やその定数などの情報につきましては、本製品の標準的な動作や使い方を説明するものです。したがって、量産設計をされる場合には、外部諸条件を考慮していただきますようお願いいたします。
- 4) 本資料に記載されております技術情報は、本製品の代表的動作および応用回路例などを示したものであり、それをもって、当該技術情報に関するラピスセミコンダクタまたは第三者の知的財産権その他の権利を許諾するものではありません。したがって、上記技術情報の使用に起因して第三者の権利にかかわる紛争が発生した場合、ラピスセミコンダクタはその責任を負うものではありません。
- 5) 本製品は、一般的な電子機器(AV機器、OA機器、通信機器、家電製品、アミューズメント機器など)および本資料に明示した用途への使用を意図しています。
- 6) 本資料に掲載されております製品は、耐放射線設計はなされておられません。
- 7) 本製品を下記のような特に高い信頼性が要求される機器等に使用される際には、ラピスセミコンダクタへ必ずご連絡の上、承諾を得てください。  
・輸送機器(車載、船舶、鉄道など)、幹線用通信機器、交通信号機器、防災・防犯装置、安全確保のための装置、医療機器、サーバー、太陽電池、送電システム
- 8) 本製品を極めて高い信頼性を要求される下記のような機器等には、使用しないでください。  
・航空宇宙機器、原子力制御機器、海底中継機器
- 9) 本資料の記載に従わないために生じたいかなる事故、損害もラピスセミコンダクタはその責任を負うものではありません。
- 10) 本資料に記載されております情報は、正確を期すため慎重に作成したものです。万が一、当該情報の誤り・誤植に起因する損害がお客様に生じた場合においても、ラピスセミコンダクタはその責任を負うものではありません。
- 11) 本製品のご使用に際しては、RoHS 指令など適用される環境関連法令を遵守の上ご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、ラピスセミコンダクタは一切の責任を負いません。本製品の RoHS 適合性などの詳細につきましては、セールス・オフィスまでお問合せください。
- 12) 本製品および本資料に記載の技術を輸出又は国外へ提供する際には、「外国為替及び外国貿易法」、「米国輸出管理規則」など適用される輸出関連法令を遵守し、それらの定めにしたがって必要な手続を行ってください。
- 13) 本資料の一部または全部をラピスセミコンダクタの許可なく、転載・複製することを堅くお断りします。

Copyright 2016-2019 LAPIS Semiconductor Co., Ltd.

ラピスセミコンダクタ株式会社

〒222-8575 神奈川県横浜市港北区新横浜 2-4-8

<http://www.lapis-semi.com>