

ML7660

13.56MHz ワイヤレス給電受電 LSI

1. 概要

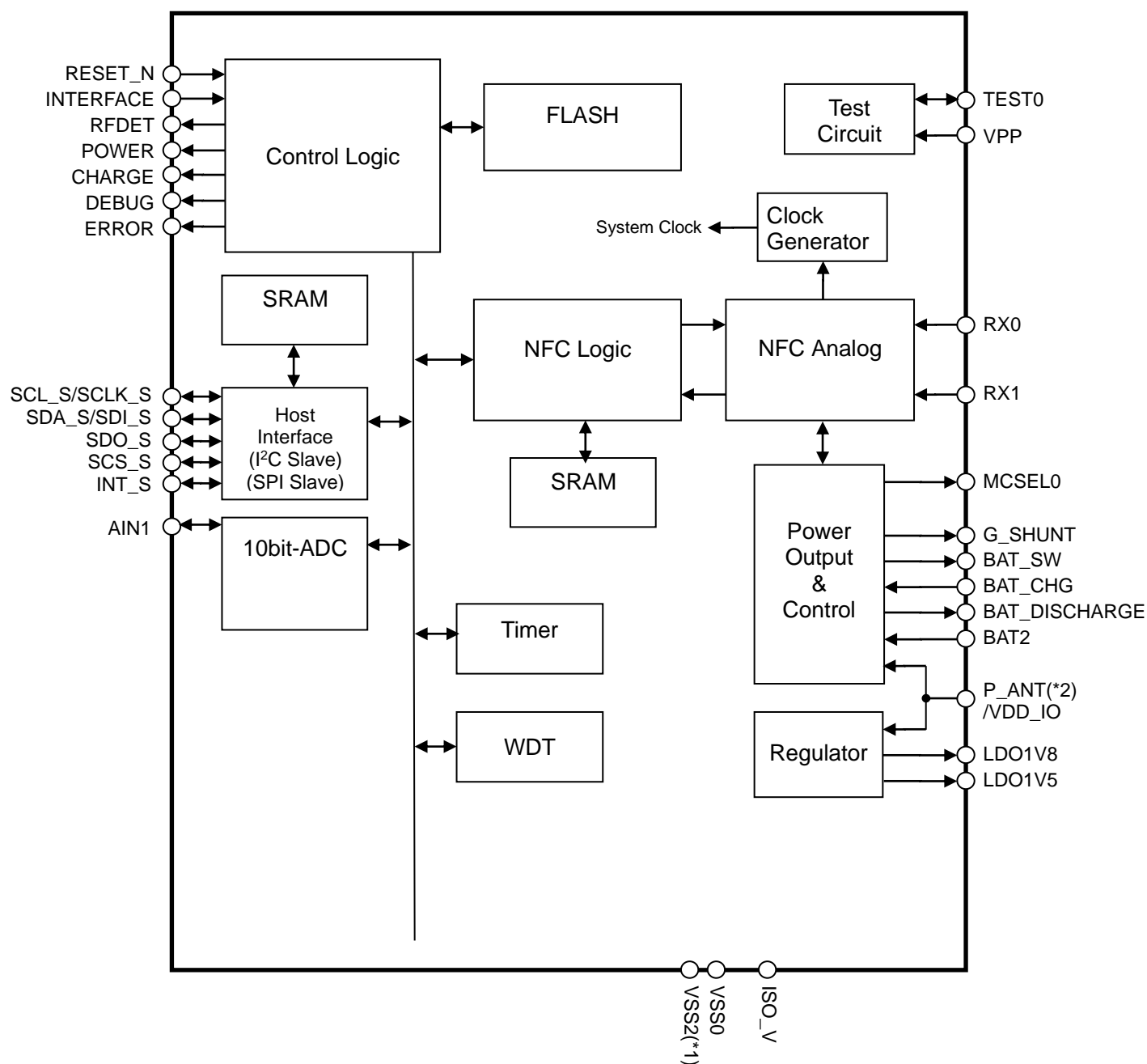
ML7660 は 13.56MHz ワイヤレス給電受電 LSI です。ML7660 はワイヤレス給電送電 LSI ML7661 と組み合わせることでワイヤレス給電システムを実現し、最大 1W の給電出力が可能です。

ML7660 は給電状態を測定するための 10bit SA-ADC、ワイヤレス給電制御機能を 2.28mm x 2.61 mm (2.44mm 角相当) の WL-CSP チップあるいは 5mm 角の 32 ピン WQFN パッケージに搭載しており、小型機器のワイヤレス給電に最適な LSI となっています。更にホストインターフェース (SPI/I²C スレーブ) 機能を搭載しており、外部マイコンからのコンフィグレーションデータ更新や制御が可能です。

2. 特長

- 給電制御
 - 給電制御回路内蔵
 - シャントレギュレータによる出力電圧設定を内蔵
 - 外付け充電 IC への電圧/電流供給 ON/OFF 機能
 - 1W 給電出力
 - ソフトウェア制御とハードウェア制御による異常検知機能
 - 送電側への異常通知機能
- 通信制御
 - 通信速度 : 212kbps, 424kbps
 - ユーザデータ格納用 2Kbyte Data Flash
- ホストインターフェース
 - 1ch のスレーブ機能を持ったシリアルインターフェース (SPI と I²C の選択可)
- パッケージ
 - WL-CSP30 ピン (S-UFLGA30-2.28x2.61-0.40-W)
 - WQFN32 ピン (P-WQFN32-0505-0.50-A63)

3. ブロック図



*1 WL-CSP30 ピンのみ

*2 WQFN32 ピンのみ

4. 端子配置

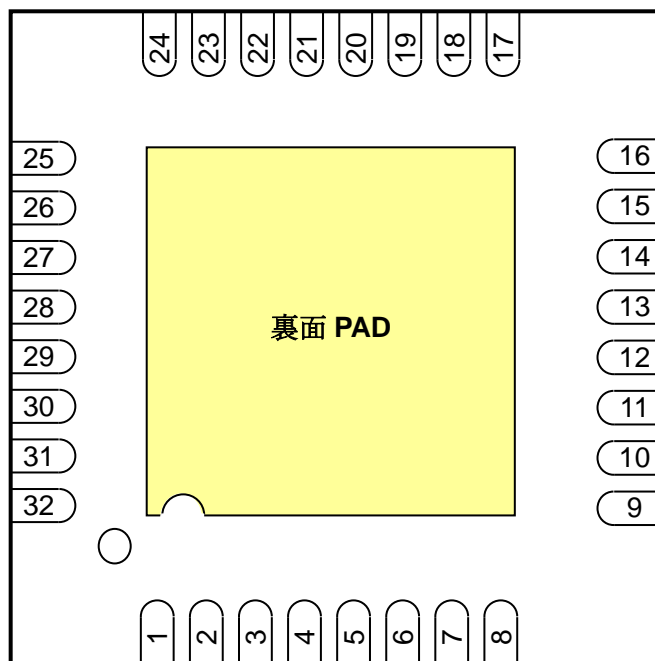
30ピン WL-CSP

BOTTOM VIEW

E6	D6	C6	B6	A6	6
E5	D5	C5	B5	A5	5
E4	D4	C4	B4	A4	4
E3	D3	C3	B3	A3	3
E2	D2	C2	B2	A2	2
E1	D1	C1	B1	A1	1
E	D	C	B	A	

32ピン WQFN

TOP VIEW



ご注意：中央の四角はパッケージ裏側の PAD です（裏面 PAD）。
裏面 PAD は基板の GND に接続してください。

5. 端子説明

5.1 電源・グラウンド・リファレンス電圧端子

PIN No.	端子名称	リセット時(※1)	I/O(※2)	Active Level	端子機能	未使用時の処理
C4/14	VSS0	—	—	—	グラウンド (VSS0~VSS2 は LSI 内部で接続されています)	—
C3	VSS2					
D6/15	VDD_IO	—	—	—	ロジック IO 電源	—
E1/25	LDO1V5	H(A)	OA	—	内蔵 LDO デカップリングキャパシタ接続端子 (コア用 1.5V 電源)	—
D1/26	LDO1V8	H(A)	OA	—	内蔵 LDO デカップリングキャパシタ接続端子 (ADC 用 1.8V 電源)	—
31	P_ANT	—	—	—	整流入力 (WL-CSP では VDD_IO 電源に接続してください)	—
E2/24	ISO_V	—	—	—	ロジック IO 電源(ホスト通信用)	—
C1/27	BAT2	—	IA	—	電池電圧測定入力端子	—

5.2 アナログ信号端子

PIN No.	端子名称	リセット時(※1)	I/O(※2)	Active Level	端子機能	未使用時の処理
B1/29	RX0	—	IA	—	磁界(プラス側) / データ受信	—
B2/28	RX1	—	IA	—	磁界(マイナス側) / データ受信	—

5.3 その他の端子

品名によって機能が異なります。詳細はアプリケーションノートをご参照ください。

品名	充電制御	バッテリーレスソリューション	I ² C スレーブ	SPI スレーブ
ML7660-201*	×	○	○	×
ML7660-202*	×	○	○	○
ML7660-301*	○	×	○	×
ML7660-302*	○	×	○	○

○: 対応、×: 非対応

PIN No.	端子名称	リセット時(※1)	I/O(※2)	供給電源	Active Level	端子機能	未使用時の処理
D2/4	RESET_N	PU	I	VDD_IO	L	リセット入力端子	オープン
E3/23	SDA_S / SDI_S	Z	I/O	ISO_V	—	I ² C スレーブ データ入出力 SPI スレーブ データ入力	オープン
D3/22	SCL_S / SCLK_S	Z	I/O	ISO_V	—	I ² C スレーブ クロック入力 SPI スレーブ クロック入力	オープン
B4/6	Not Used	Z	I/O	ISO_V	—	未使用	オープン
A4/5	INTERFACE	Z	I/O	ISO_V	L: SPI H or Open: I ² C	I ² C/SPI 選択信号入力	オープン
E4/21	INT_S	Z	I/O	ISO_V	L	割込み出力	オープン
D4/20	SDO_S	Z	I/O	ISO_V	—	SPI スレーブ データ出力	オープン
E5/19	SCS_S	Z	I/O	ISO_V	—	SPI スレーブ 選択信号入力	オープン
10	Not Used	Z	IA	VDD_IO	—	未使用	オープン
B6/11	AIN1	Z	IA	VDD_IO	—	電流測定用 ADC 入力	オープン
A2/32	BAT_SW	PU	I/O	VDD_IO	L	給電オンオフ信号出力	オープン
D5/18	RFDET	Z	IdA/O	ISO_V	選択可	磁界検出信号出力	オープン

PIN No.	端子名称	リセット時(※1)	I/O(※2)	供給電源	Active Level	端子機能	未使用時の処理
A5/7	POWER	Z	I/O	ISO_V	—	LED0 (Power) 初期化が完了すると点灯します	オープン
E6/17	BAT_CHG	Z	I _{DA} /O	VDD_IO	選択可	充電 IC 割込み入力	オープン
A6/9	CHARGE	Z	I/O	ISO_V	—	LED1 (Charging) 給電が始まると点灯します	オープン
B3/3	DEBUG	Z	I/O	VDD_IO	—	デバッグ端子	オープン
A3/2	BAT_DISCHARGE	Z	I/O _{DA}	VDD_IO	L	充電 IC 入力電荷放電端子	オープン
B5/8	ERROR	Z	I/O	ISO_V	—	LED2 (Error) 異常が検知されると点灯します	オープン
C6/13	MCSEL0	PU	O	VDD_IO	選択可	マッチングキャパシタ選択信号出力	オープン
12	Not Used	PU	O	VDD_IO	—	未使用	オープン
A1/30	G_SHUNT	L(A)	O	P_ANT	—	シャントトランジスタ制御信号出力	オープン

5.4 テスト端子

PIN No.	端子名称	リセット時(※1)	I/O(※2)	供給電源	Active Level	端子機能	未使用時の処理
C2/1	TEST0	Z	I/O	VDD_IO	L	デバッグ用端子	Pull-Up
C5/16	VPP	—	I _A	—	—	テスト用電源端子	オープン

(※1) リセット時 : リセット状態で記載する状態を表しています。

リセット時 端子状態定義	L(O)	: 出力状態かつ”L”レベル出力
	H(O)	: 出力状態かつ”H”レベル出力
	L(A)	: アナログ L レベル出力
	H(A)	: アナログ H レベル出力
	PU	: Pull-Up
	PD	: Pull-Down
	Z	: フローティング状態

(※2) I/O : I/O 定義に関しましては、下記の略称を使用しております。

I/O 定義	I _A	: アナログ入力端子
	O _A	: アナログ出力端子
	I	: デジタル入力端子
	I/O	: 双方向端子
	I _{DA} /O	: 双方向端子、入力はデジタルとアナログ共用
	I/O _{DA}	: 双方向端子、出力はデジタルとアナログ共用
	O	: デジタル出力端子

6. 電気的特性

6.1 絶対最大定格

項目	記号	条件	定格値	単位
電源電圧	VDD_IO	Ta=25°C	-0.3~+6.5	V
	ISO_V	Ta=25°C	-0.3~+6.5	V
	P_ANT	Ta=25°C	-0.3~+6.5	V
	BAT2	Ta=25°C	-0.3~+6.5	V
コア電源電圧	LDO1V5	Ta=25°C	-0.3~+2.0	V
アナログ電源電圧	LDO1V8	Ta=25°C	-0.3~+6.5	V
入力電圧	VDIN	Ta=25°C	-0.3~V _{DD} +0.3	V
		Ta=25°C、RX0/RX1	12	V
入力電流	I _I	Ta=25°C	-10~+10	mA
	I _{P_ANT}	Ta=25°C	100	mA
出力電圧	VDO	Ta=25°C	-0.3~V _{DD} +0.3	V
デジタル出力電流	I _{DO}	Ta=25°C	-12~+20	mA
許容損失(QFN)	PD	Ta=25°C	1	W
許容損失(CSP)	PD	Ta=25°C	0.5	W
保存温度	T _{stg}	—	-55~+150	°C

V_{DD}: 端子説明のテーブルで、“供給電源”列が VDD_IO で示されている端子の V_{DD} は VDD_IO 電圧に、ISO_V で示されている端子の V_{DD} は ISO_V 電圧になります。

6.2 推奨動作条件

項目	記号	条件	最小	標準	最大	単位
動作電圧	VDD_IO	—	1.8	—	5.5	V
	ISO_V	—	1.8	—	5.5	V
	P_ANT	通信時	2.0	5.0	5.5	V
		給電時	—	—	5.5	V
動作温度	T _a	—	-40	+25	+85	°C
LDO1V5 外付けキャパシタ	C _{LDO1V5}	—	Typ. -10%	2.2	Typ. +10%	μF
P_ANT 外付けキャパシタ	C _{PANT}	—	Typ. -10%	2.2	Typ. +10%	μF
LDO1V8 外付けキャパシタ	C _{LDO1V8}	—	Typ. -10%	0.47	Typ. +10%	μF
VDD_IO 外付けキャパシタ	C _{VDDIO}	—	Typ. -10%	0.1	Typ. +10%	μF
ISO_V 外付けキャパシタ	C _{ISOV}	—	Typ. -10%	0.1	Typ. +10%	μF
アンテナ入力周波数	F _{ANT}	—	Typ. -0.05%	13.56	Typ. +0.05%	MHz

6.3 フラッシュメモリ動作条件

(VDD_IO=2.7 to 5.5V, P_ANT=2.7 to 5.5V, VSS=0V, Ta=-40 to +85°C)

項目	記号	条件	範囲	単位
書き換え回数	C _{EPD}	データ領域	10,000	回

6.4 RF 特性

(VDD_IO=1.8 to 5.5V, P_ANT=2.0 to 5.5V, VSS=0V, Ta=-40 to +85°C)

項目	記号	条件	最小	標準	最大	単位
入力レベル	V _{RX1}	RX0/RX1	2.0	—	5.9	V
入力データ振幅	V _{RX2}	RX0/RX1	50	—	—	mV
通信速度	F _{RX}	RX0/RX1		212		kbps
				424		kbps

6.5 通知特性

(VDD_IO=1.8 to 5.5V, P_ANT=2.0 to 5.5V, VSS=0V, Ta=-40 to +85°C)

項目	記号	条件	最小	標準	最大	単位
P_ANT 入力リミッタ	V _{PANT1}	通常時	—	—	5.5	V
	V _{PANT2}	異常通知時	—	3.0	—	V

6.6 交流特性 (I²C バスインタフェース)

● 標準モード 100 kHz

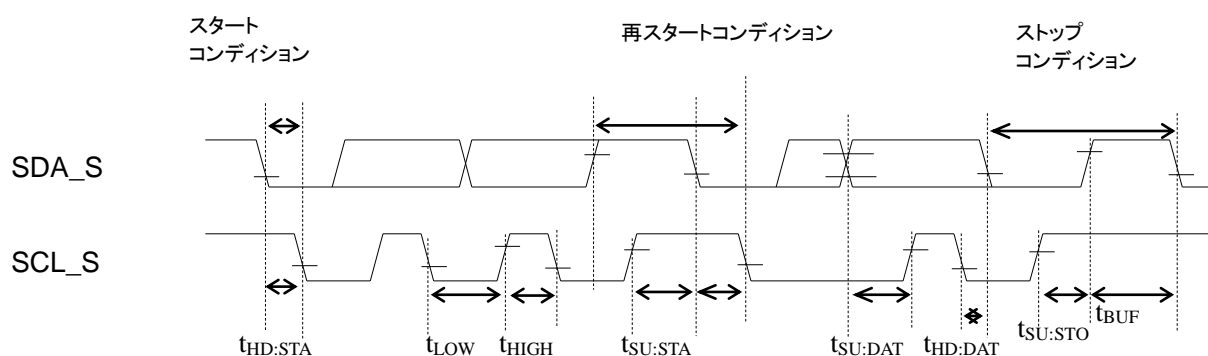
(VDD_IO/ISO_V=1.8 to 5.5V, P_ANT=2.0 to 5.5V, VSS=0V, Ta=-40 to +85°C)

項目	記号	条件	最小	標準	最大	単位
SCL_S クロック周波数	f _{SCL}	—	—	—	100	kHz
SCL_S ホールド時間 (スタート/再スタートコンディション)	t _{HD:STA}	—	4.0	—	—	μs
SCL_S "L" レベル時間	t _{LOW}	—	4.7	—	—	μs
SCL_S "H" レベル時感	t _{HIGH}	—	4.0	—	—	μs
SCL_S セットアップ時間 (再スタートコンディション)	t _{SU:STA}	—	4.7	—	—	μs
SDA_S ホールド時間	t _{HD:DAT}	—	0	—	—	μs
SDA_S セットアップ時間	t _{SU:DAT}	—	0.25	—	—	μs
SDA_S セットアップ時間 (P:ストップコンディション)	t _{SU:STO}	—	4.0	—	—	μs
バスフリー時間	t _{BUF}	—	4.7	—	—	μs

● ファストモード 400 kHz

(VDD_IO/ISO_V=1.8 to 5.5V, P_ANT=2.0 to 5.5V, VSS=0V, Ta=-40 to +85°C)

項目	記号	条件	最小	標準	最大	単位
SCL_S クロック周波数	f _{SCL}	—	—	—	400	kHz
SCL_S ホールド時間 (スタート/再スタートコンディション)	t _{HD:STA}	—	0.6	—	—	μs
SCL_S "L" レベル時間	t _{LOW}	—	1.3	—	—	μs
SCL_S "H" レベル時間	t _{HIGH}	—	0.6	—	—	μs
SCL_S セットアップ時間 (再スタートコンディション)	t _{SU:STA}	—	0.6	—	—	μs
SDA_S ホールド時間	t _{HD:DAT}	—	0	—	—	μs
SDA_S セットアップ時間	t _{SU:DAT}	—	0.1	—	—	μs
SDA_S セットアップ時間 (P: ストップコンディション)	t _{SU:STO}	—	0.6	—	—	μs
バスフリー時間	t _{BUF}	—	1.3	—	—	μs



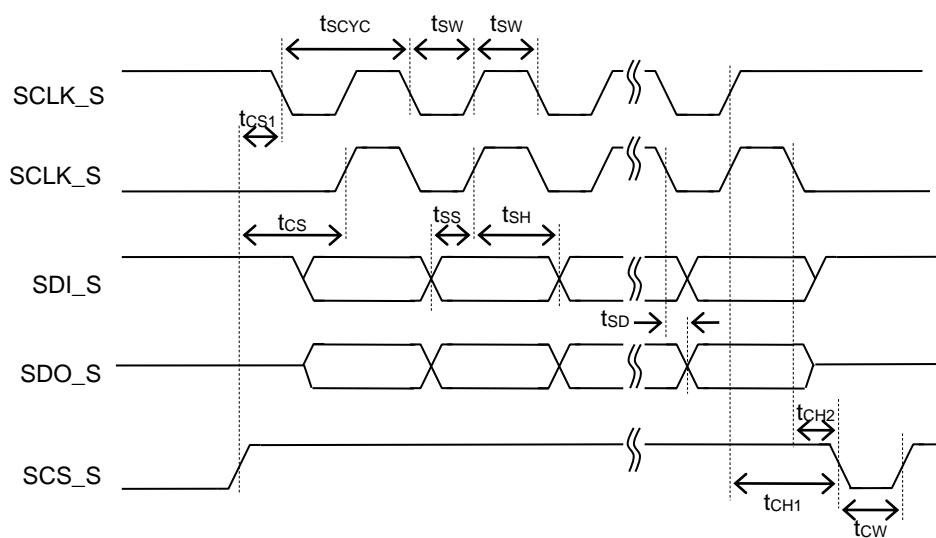
本 LSI の ISO_V 電源を切断すると、I²C バス上の他のデバイスとの通信ができなくなります。

P_ANT 端子からの受電がない場合でも、本 LSI の ISO_V 端子に電源入力がある場合、SDA_S/SCL_S 端子は Hi-z 状態を維持します。

6.7 交流特性 (ホストインタフェース:SPI スレーブ)

(VDD_IO/ISO_V=1.8 to 5.5V, P_ANT=2.0 to 5.5V, VSS=0V, Ta=-40 to +85°C)

項目	記号	条件	最小	標準	最大	単位
SCLK_S 入力サイクル	t _{SCYC}	—	500	—	—	ns
SCLK_S 入力パルス幅	t _{SW}	—	200	—	—	ns
SCS_S セットアップ時間	t _{CS1}	—	80	—	—	ns
	t _{CS2}	—	80	—	—	ns
SCS_S ホールド時間	t _{CH1}	—	80	—	—	ns
	t _{CH2}	—	80	—	—	ns
SCS_S 入力パルス幅	t _{CW}	—	80	—	—	ns
SDO_S 出力遅延時間	t _{SD}	—	—	—	240	ns
SDI_S 入力セットアップ時間	t _{SS}	—	80	—	—	ns
SDI_S 入力ホールド時間	t _{SH}	—	80	—	—	ns



6.8 IO 特性

(特に指定のない場合は、VDD_IO=1.8 to 5.5V, P_ANT=2.0 to 5.5V, VSS=0V, Ta=-40 to +85°C)

項目	記号	条件	最小	標準	最大	単位
出力電圧 1	VOH1	IOH=-1.0mA	V _{DD} -0.5	—	—	V
	VOL1	IOL=+0.5mA	—	—	0.4	V
出力電圧 2 (LED モード選択時)	VOL2	2.7V ≤ V _{DD} ≤ 5.5V IOL=+5.0mA	—	—	0.6	V
		IOL=+2.0mA	—	—	0.4	V
出力電圧 3 (I ² C モード選択時)	VOL3	IOL3= +3mA (I ² C 仕様) (VDD_IO ≥ 2V、ISO_V ≥ 2V)	—	—	0.4	V
出力電圧 4 (I ² C モード選択時)	VOL4	IOL4= +2mA (I ² C 仕様) (VDD_IO < 2V、ISO_V < 2V)	—	—	V _{DD} ×0.2	V
出力リーク 1	IOOH1	VOH=V _{DD} (ハインピーダンス時)	—	—	1	μA
	IOOL1	VOL=VSS (ハインピーダンス時)	-1	—	—	μA
入力電流 1 (RESET_N)	IIH1	VIH1=V _{DD}	—	—	1	μA
	IIL1	VIL1=VSS	-900	-300	-20	μA
入力電流 2 (TEST0)	IIH2	VIH2=V _{DD}	—	—	1	μA
	IIL2	VIL2=VSS	-200	-15	-1	μA
入力電流 3	IIH3	VIH3=V _{DD} (プルダウン時)	1	15	200	μA
	IIL3	VIL3=VSS (プルアップ時)	-200	-15	-1	μA
	IIH3Z	VIH3=V _{DD} (ハインピーダンス時)	—	—	1	μA
	IIL3Z	VIL3=VSS (ハインピーダンス時)	-1	—	—	μA
入力電圧 1	VIH1	—	0.75×V _{DD}	—	V _{DD}	V
	VIL1	—	0	—	0.3×V _{DD}	V
入力端子容量	CIN	f=10kHz V _{rms} =50mV Ta=25°C	—	10	—	pF
リーク電流	I _{ISOV}	ISO_V 端子に電圧を供給し、 磁界入力無し	—	100	—	nA

V_{DD}: 端子説明のテーブルで、“供給電源”列が VDD_IO で示される端子の V_{DD} は VDD_IO 電圧に、ISO_V で示される端子の V_{DD} は ISO_V 電圧になります。

Typ.: 標準値は Ta=25°C, VDD_IO=3.0V のとき

6.9 消費電流

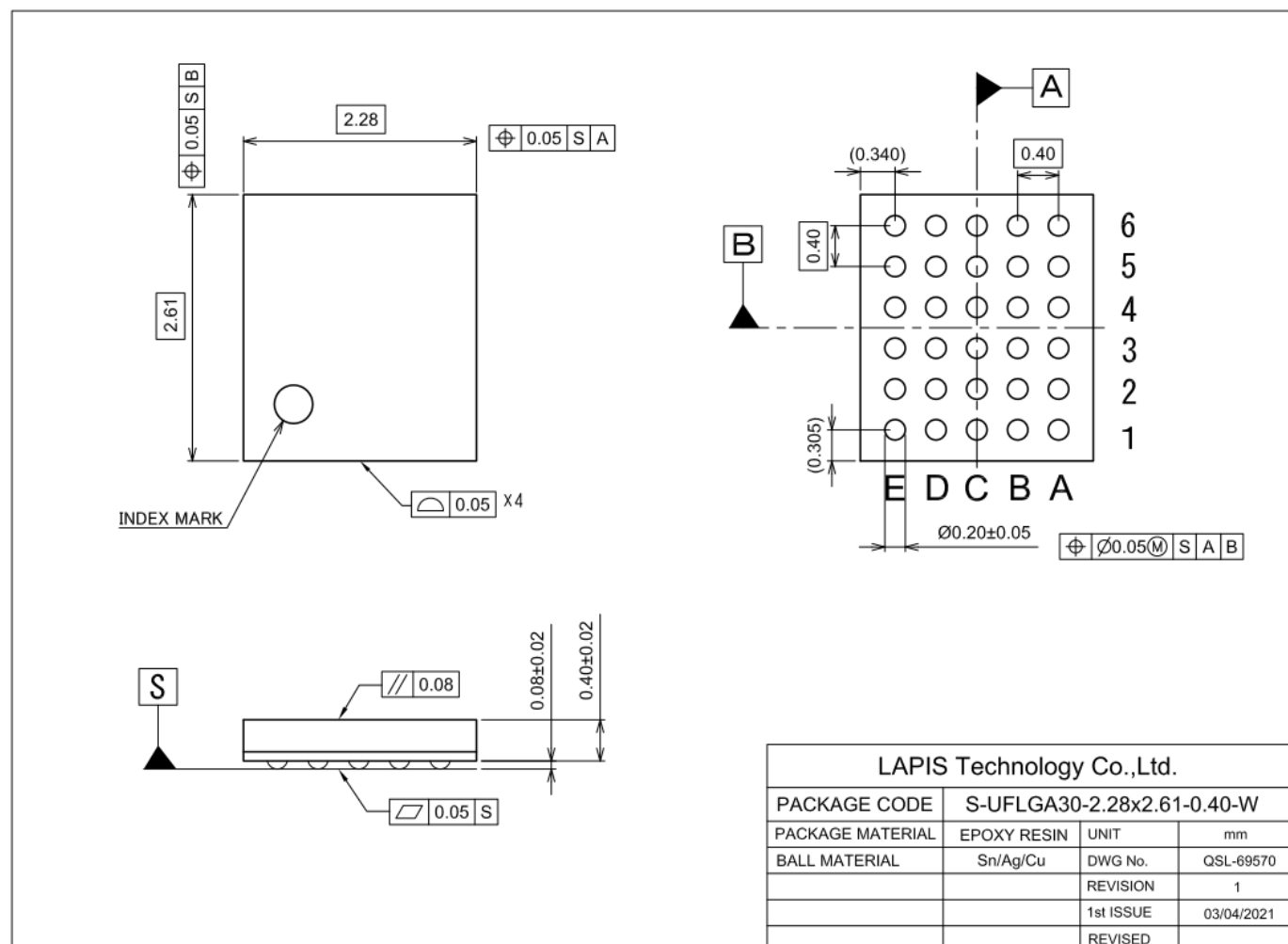
(VDD_IO=1.8 to 5.5V, P_ANT=4.5 to 5.5V, VSS=0V, Ta=-40 to +85°C)

項目	記号	条件	最小	標準	最大	単位
消費電流	P_ANT	通信時	0.5	—	—	mA
		給電時	—	—	10	mA

* 消費電流はアンテナ設計に依存します。負荷抵抗が小さくなれば、消費電流は大きくなります。
外付けトランジスタの電流は含まれません。

7. パッケージ寸法図

WL-CSP30 ピン

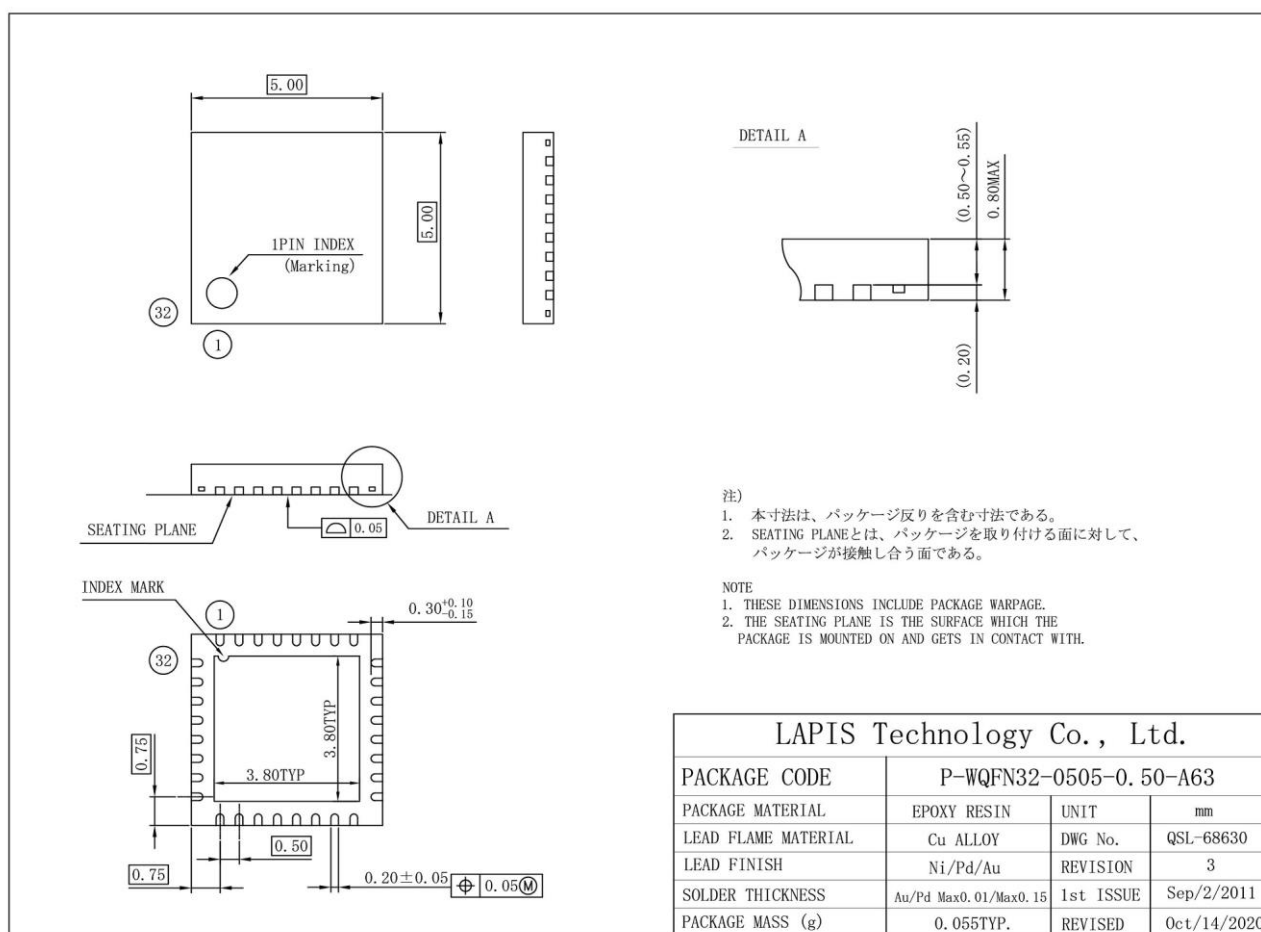


表面実装型パッケージ実装上のご注意

表面実装型パッケージは、リフロー実装時の熱や保管時のパッケージの吸湿量等到大変影響を受けやすいパッケージです。

したがって、リフロー実装の実施を検討される際には、その製品名、パッケージ名、ピン数、パッケージコード及び希望されている実装条件(リフロー方法、温度、回数)、保管条件などをセールスオフィスまで必ずお問い合わせください。

WQFN32 ピン

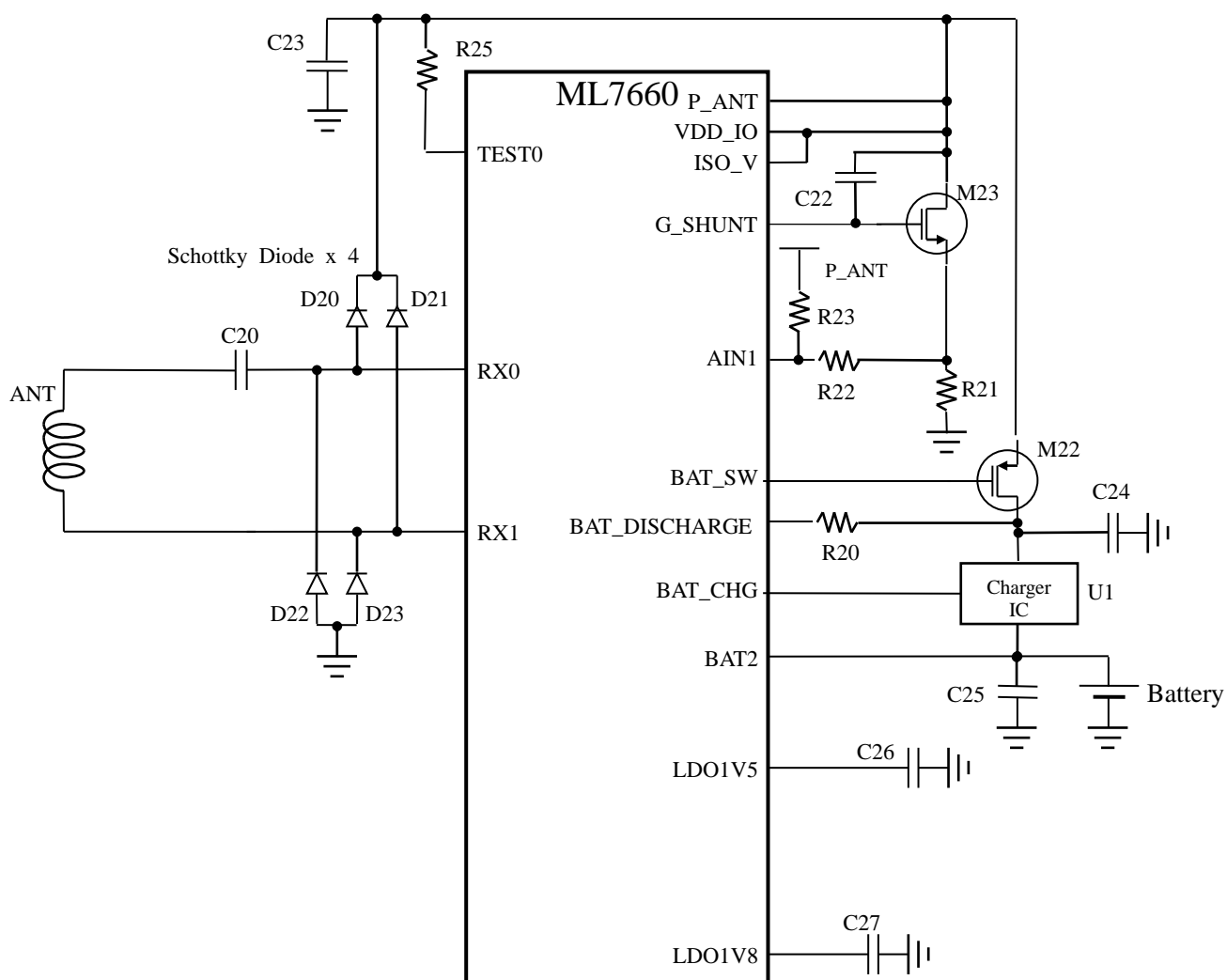


表面実装型パッケージ実装上のご注意

表面実装型パッケージは、リフロー実装時の熱や保管時のパッケージの吸湿量等到大変影響を受けやすいパッケージです。

したがって、リフロー実装の実施を検討される際には、その製品名、パッケージ名、ピン数、パッケージコード及び希望されている実装条件(リフロー方法、温度、回数)、保管条件などをセールスオフィスまで必ずお問い合わせください。

8. 応用回路例



改版履歴

ドキュメント No.	発行日	ページ		変更内容
		改版前	改版後	
FJDL7660-01	2021.10.4	-	-	正式初版発行
FJDL7660-02	2022.12.28	P.1-15	P.1-15	誤記の修正
		P.10	P.10	Flash 動作温度上限/下限修正
		P.18	P.18	C21,R24,M20 に Option 表記を追加
FJDL7660-03	2023.3.10	P.1-15	P.1-13	シリアルインターフェース、汎用ポートの記載削除
		P.18	P.16	C21,R24,M20 の削除
FJDL7660-04	2023.6.7	P.1-16	P.1-14	誤記の修正
		P.1-2	P.1	特長内容の見直し
		P.4-7	P.3-6	端子名称と端子機能説明の見直し
		P.16	P.14	R25 の追加

ご注意

- 1) 本資料の記載内容は改良などのため予告なく変更することがあります。
- 2) 本製品をご使用の際は、最新の製品情報をご確認の上、絶対最大定格、動作条件その他の指定条件の範囲内でお使いください。指定条件の範囲を超えて使用された場合や、使用上の注意を守ることなく使用された場合、その後に発生した故障、誤動作等の不具合、事故、損害等については、ラピステクノロジー株式会社(以下、「当社」といいます)はいかなる責任も負いません。また、指定条件の範囲内のご使用であっても、半導体製品は種々の要因で故障・誤作動する可能性があります。万が一本製品が故障・誤作動した場合でも、その影響により人身事故、火災損害等が起こらないよう、お客様の責任において、ディレーティング、冗長設計、延焼防止、バックアップ、フェイルセーフ等お客様の機器・システムとしての安全確保を行ってください。
- 3) 本資料に記載されております応用回路例やその定数、ソフトウェア等の情報は、半導体製品の標準的な動作例や応用例を説明するものです。お客様の機器やシステムの設計においてこれらの情報を使用する場合には、お客様の責任において行ってください。また、量産設計をされる場合には、外部諸条件を考慮していただきますようお願いいたします。これらのご使用に起因して生じた損害等に関し、当社は一切その責任を負いません。
- 4) 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の技術情報は、それをもって当該技術情報に関する当社または第三者の知的財産権その他の権利を許諾するものではありません。したがって、当該技術情報を使用したことによる第三者の知的財産権に対する侵害またはこれらに関する紛争について、当社は何ら責任を負うものではありません。
- 5) 本製品は、一般的な電子機器(AV機器、OA機器、通信機器、家電製品、アミューズメント機器など)および本資料に明示した用途へのご使用を意図しています。
本製品を、特に高い信頼性が要求される機器(車載・船舶・鉄道等の輸送機器、幹線用通信機器、交通信号機器、防災・防犯装置、安全確保のための装置、医療機器、サーバー、太陽電池、送電システム等)に使用される際は、必ず当社へご連絡の上、書面にて承諾を得てください。
当社の意図していない用途に製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
また、本製品は直接生命・身体に危害を及ぼす可能性のある機器・システム、極めて高い信頼性を要求される機器(航空宇宙機器、原子力制御機器、海底中継機器等)には、使用できません。
- 6) 本資料に掲載されております製品は、耐放射線設計がなされていません。
- 7) 本資料に記載されております情報は、正確を期すため慎重に作成したのですが、万が一、当該情報の誤り・誤植に起因する損害がお客様に生じた場合においても、当社はその責任を負うものではありません。
- 8) 本製品のご使用に際しては、RoHS 指令など適用される環境関連法令を遵守の上ご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いません。
- 9) 本製品および本資料に記載の技術を輸出または国外へ提供する際には、「外国為替及び外国貿易法」、「米国輸出管理規則」など適用される輸出関連法令を遵守し、それらの定めにしたがって必要な手続を行ってください。
- 10) 本資料に記載されている内容または本製品についてご不明な点がございましたらセールスオフィスまでお問い合わせください。
- 11) 本資料の一部または全部を当社の許可なく、転載・複写することを堅くお断りします。

Copyright 2021-2023 LAPIS Technology Co., Ltd.

ラピステクノロジー株式会社

〒222-8575 神奈川県横浜市港北区新横浜 2-4-8

<https://www.lapis-tech.com>