

お客様各位

資料中の「ラピスセミコンダクタ」等名称の ラピステクノロジー株式会社への変更

2020年10月1日をもって、ラピスセミコンダクタ株式会社のLSI事業部門は、ラピステクノロジー株式会社へ分割承継されました。従いまして、本WEBサイトの資料中にあります「ラピスセミコンダクタ株式会社」、「ラピスセミ」、「ラピス」といった表記に関しましては、全て「ラピステクノロジー株式会社」に読み替えて適用するものとさせていただきます。

なお、会社名、会社商標、ロゴ等以外の製品に関する内容については、変更はありません。以上、ご理解の程よろしくお願いいたします。

2020年10月1日
ラピステクノロジー株式会社

ML62Q1300 グループ
ML62Q1500/ML62Q1800 グループ
ML62Q1700 グループ

機能・性能の制限／使用上のご注意

発行日: 2020 年 9 月 16 日

ご注意

- 1) 本資料の記載内容は改良などのため予告なく変更することがあります。
- 2) 本製品をご使用の際は、最新の製品情報をご確認の上、絶対最大定格、動作条件その他の指定条件の範囲内でお使いください。指定条件の範囲を超えて使用された場合や、使用上の注意を守ることなく使用された場合、その後に発生した故障、誤動作等の不具合、事故、損害等については、ラピスセミコンダクタ株式会社(以下、「当社」といいます)はいかなる責任も負いません。また、指定条件の範囲内のご使用であっても、半導体製品は種々の要因で故障・誤作動する可能性があります。万が一本製品が故障・誤作動した場合でも、その影響により人身事故、火災損害等が起こらないよう、お客様の責任において、ディレーティング、冗長設計、延焼防止、バックアップ、フェイルセーフ等お客様の機器・システムとしての安全確保を行ってください。
- 3) 本資料に記載されております応用回路例やその定数、ソフトウェア等の情報は、半導体製品の標準的な動作例や応用例を説明するものです。お客様の機器やシステムの設計においてこれらの情報を使用する場合には、お客様の責任において行ってください。また、量産設計をされる場合には、外部諸条件を考慮していただきますようお願いいたします。これらのご使用に起因して生じた損害等に関し、当社は一切その責任を負いません。
- 4) 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の技術情報は、それをもって当該技術情報に関する当社または第三者の知的財産権その他の権利を許諾するものではありません。したがって、当該技術情報を使用されたことによる第三者の知的財産権に対する侵害またはこれらに関する紛争について、当社は何ら責任を負うものではありません。
- 5) 本製品は、一般的な電子機器(AV機器、OA機器、通信機器、家電製品、アミューズメント機器など)および本資料に明示した用途へのご使用を意図しています。
本製品を、特に高い信頼性が要求される機器(車載・船舶・鉄道等の輸送機器、幹線用通信機器、交通信号機器、防災・防犯装置、安全確保のための装置、医療機器、サーバー、太陽電池、送電システム等)に使用される際は、必ず当社へご連絡の上、書面にて承諾を得てください。
当社の意図していない用途に製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
また、本製品は直接生命・身体に危害を及ぼす可能性のある機器・システム、極めて高い信頼性を要求される機器(航空宇宙機器、原子力制御機器、海底中継機器等)には、使用できません。
- 6) 本資料に掲載されております製品は、耐放射線設計がなされていません。
- 7) 本資料に記載されております情報は、正確を期すため慎重に作成したものです。万が一、当該情報の誤り・誤植に起因する損害がお客様に生じた場合においても、当社はその責任を負うものではありません。
- 8) 本製品のご使用に際しては、RoHS 指令など適用される環境関連法令を遵守の上ご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いません。
- 9) 本製品および本資料に記載の技術を輸出または国外へ提供する際には、「外国為替及び外国貿易法」、「米国輸出管理規則」など適用される輸出関連法令を遵守し、それらの定めにしたがって必要な手続を行ってください。
- 10) 本資料に記載されている内容または本製品についてご不明な点がございましたらセールスオフィスまでお問い合わせください。
- 11) 本資料の一部または全部を当社の許可なく、転載・複写することを堅くお断りします。

Copyright 2019 – 2020 LAPIS Semiconductor Co., Ltd.

ラピスセミコンダクタ株式会社

〒222-8575 神奈川県横浜市港北区新横浜 2-4-8

<https://www.lapis-semi.com>

1. はじめに

ML62Q1300 グループ, ML62Q1500/ML62Q1800 グループ, ML62Q1700 グループの機能・性能の制限, または使用上の注意についてお知らせいたします。

1.1 一覧

制限事項を表 1. に示します。

表 1. 制限事項一覧

項目	制限事項もしくは、使用上の注意事項	本書内の参照先	記載日
2.1	シリアル通信ユニット, 同期シリアルポート n ステータスレジスタ(SIOSTAT)の SnRFUL ビットを使用しないでください。	「2.1 同期シリアルポート」に記載	2019.2.6
2.2	ファンクショナルタイマの FTMn 割込みクリアレジスタ(FTnINTC)の FTMn 割込み要求ビット(FTnIR)のビット位置に誤りがありました。 (誤:ビット 15→ 正:ビット 7)	「2.2 ファンクショナルタイマ」に記載	2019.7.30
2.3	外部割込みを高速クロックサンプリングモードで使用しているときは、HALT-H モードへ移行しないでください。また、ENOSC ビットは変更しないでください。	「2.3 外部割込みのサンプリング」に記載	2019.12.2
2.4	STOP モードに移行するときは CPU の割込みは禁止状態(MIE=0)にしてください。	「2.4 STOP モード解除時の割込み処理」に記載	2019.12.2 2019.12.20 更新
2.5	ファンクショナルタイマのトリガ／外部クロックのフィルタ機能の説明の訂正	「2.5 ファンクショナルタイマのフィルタ機能」に記載	2019.12.20
2.6	ファンクショナルタイマの緊急停止の設定時に緊急停止が発生する場合があります。	「2.6 ファンクショナルタイマの緊急停止」に記載	2019.12.20
2.7	拡張外部割込み使用中に IRQ レジスタへ書き込みをおこなうと拡張外部割込みが通知されない場合があります。	「2.7 拡張外部割込み(EXI8INT-EXI11INT)」に記載	2020.9.16

2. 制限事項

2.1 同期シリアルポート

シリアル通信ユニットの同期シリアルポートで受信, または送受信を行う場合, 受信終了とシリアル通信ユニット n 送受信バッファ(SDnBUF)の読み出しが同じタイミングで発生すると, 同期シリアルポート n ステータスレジスタ(SIOSTAT)の SnRFUL ビットが”1”にセットされません。

対象ドキュメント:

ドキュメント名	文書番号	項目	ページ
ML62Q1000 シリーズユーザーズ マニュアル (正式 2 版)	FJUL62Q1000-02	第 11 章 シリアル通信ユニット	P11-24

対象商品:

ML62Q1323 / ML62Q1324 / ML62Q1325	: SSOP16 / WQFN16
ML62Q1333 / ML62Q1334 / ML62Q1335	: TSSOP20
ML62Q1345 / ML62Q1346 / ML62Q1347	: WQFN24

ML62Q1365 / ML62Q1366 / ML62Q1367	: TQFP32 / WQFN32
ML62Q1530 / ML62Q1531 / ML62Q1532 / ML62Q1533 / ML62Q1534	: TQFP48
ML62Q1540 / ML62Q1541 / ML62Q1542 / ML62Q1543 / ML62Q1544	: TQFP52
ML62Q1550 / ML62Q1551 / ML62Q1552 / ML62Q1553 / ML62Q1554	
/ ML62Q1555 / ML62Q1556 / ML62Q1557 / ML62Q1858 / ML62Q1859	: TQFP64 / QFP64
ML62Q1563 / ML62Q1564 / ML62Q1565 / ML62Q1566 / ML62Q1567	
/ ML62Q1868 / ML62Q1869	: QFP80
ML62Q1573 / ML62Q1574 / ML62Q1575 / ML62Q1576 / ML62Q1577	
/ ML62Q1878 / ML62Q1879	: TQFP100 / QFP100
ML62Q1700 / ML62Q1701 / ML62Q1702 / ML62Q1703 / ML62Q1704	: TQFP48
ML62Q1710 / ML62Q1711 / ML62Q1712 / ML62Q1713 / ML62Q1714	: TQFP52
ML62Q1720 / ML62Q1721 / ML62Q1722 / ML62Q1723 / ML62Q1724	
/ ML62Q1725 / ML62Q1726 / ML62Q1727 / ML62Q1728 / ML62Q1729	: QFP64 / TQFP64
ML62Q1733 / ML62Q1734 / ML62Q1735 / ML62Q1736 / ML62Q1737	
/ ML62Q1738 / ML62Q1739	: QFP80
ML62Q1743 / ML62Q1744 / ML62Q1745 / ML62Q1746 / ML62Q1747	
/ ML62Q1748 / ML62Q1749	: QFP100 / TQFP100

2.1.1 制限事項

シリアル通信ユニット、同期シリアルポート n ステータスレジスタ(SIOSTAT)の SnRFUL ビットを使用しないでください。

2.1.2 改修計画

ML62Q1300 グループ, ML62Q1500/ML62Q1800 グループ, ML62Q1700 グループのハードウェアを改修する計画はありません。同期シリアルポートを使用する場合の使用上の制限事項とさせていただきます。

2.2 ファンクショナルタイマ

ファンクショナルタイマの FTMn 割込みクリアレジスタ(FTnINTC)の FTMn 割込み要求ビット(FTnIR)のビット位置に誤りがありました。

誤) FTMn 割込みクリアレジスタ(FTnINTC) FTnIR ビット → ビット 15

正) FTMn 割込みクリアレジスタ(FTnINTC) FTnIR ビット → ビット 7

対象ドキュメント:

ドキュメント名	文書番号	項目	ページ
ML62Q1000 シリーズユーザーズ マニュアル (正式 2 版)	FJUL62Q1000-02	第 9 章 ファンクショナルタイマ	P9-31

対象商品:

ML62Q1323 / ML62Q1324 / ML62Q1325	: SSOP16 / WQFN16
ML62Q1333 / ML62Q1334 / ML62Q1335	: TSSOP20
ML62Q1345 / ML62Q1346 / ML62Q1347	: WQFN24
ML62Q1365 / ML62Q1366 / ML62Q1367	: TQFP32 / WQFN32
ML62Q1530 / ML62Q1531 / ML62Q1532 / ML62Q1533 / ML62Q1534	: TQFP48
ML62Q1540 / ML62Q1541 / ML62Q1542 / ML62Q1543 / ML62Q1544	: TQFP52
ML62Q1550 / ML62Q1551 / ML62Q1552 / ML62Q1553 / ML62Q1554	
/ ML62Q1555 / ML62Q1556 / ML62Q1557 / ML62Q1858 / ML62Q1859	: TQFP64 / QFP64
ML62Q1563 / ML62Q1564 / ML62Q1565 / ML62Q1566 / ML62Q1567	
/ ML62Q1868 / ML62Q1869	: QFP80

ML62Q1573 / ML62Q1574 / ML62Q1575 / ML62Q1576 / ML62Q1577 / ML62Q1878 / ML62Q1879	: TQFP100 / QFP100
ML62Q1700 / ML62Q1701 / ML62Q1702 / ML62Q1703 / ML62Q1704	: TQFP48
ML62Q1710 / ML62Q1711 / ML62Q1712 / ML62Q1713 / ML62Q1714	: TQFP52
ML62Q1720 / ML62Q1721 / ML62Q1722 / ML62Q1723 / ML62Q1724 / ML62Q1725 / ML62Q1726 / ML62Q1727 / ML62Q1728 / ML62Q1729	: QFP64 / TQFP64
ML62Q1733 / ML62Q1734 / ML62Q1735 / ML62Q1736 / ML62Q1737 / ML62Q1738 / ML62Q1739	: QFP80
ML62Q1743 / ML62Q1744 / ML62Q1745 / ML62Q1746 / ML62Q1747 / ML62Q1748 / ML62Q1749	: QFP100 / TQFP100

2.2.1 制限事項

-ファンクショナルタイマのFTM_n 割込みクリアレジスタ(n=0~7)の割込み要求ビット(FTnIR)への書込みは、ワードアクセスで bit7 に書き込んでください。割込み要求ビット(FTnIR)へのバイトアクセスもしくはビットアクセスでの書込みは無効になります。

-ファンクショナルタイマのFTM_n 割込みクリアレジスタ(FTnINTC)のFTM_n 割込み要求ビットにDTU8 デバッガから書込むことはできません。

(DTU8 デバッガのSFRウィンドウやウォッチウィンドウからはバイト書き込み、ワード書き込みをしても本ビットへ書き込みができません)

2.2.2 改修計画

ML62Q1300 グループ, ML62Q1500/ML62Q1800 グループ, ML62Q1700 グループのハードウェアを改修する計画はありません。ファンクショナルタイマを使用する場合の使用上の制限事項とさせていただきます。

本ビット位置誤りを訂正した機種情報ファイルは, U8/U16 Development Tools Release 2.1.0 で対応済みです。

2.3 外部割込み機能のサンプリング

外部割込み機能(割込みやトリガ)を高速クロックのサンプリング機能を有効にして使用している時で, 高速クロックが停止中に割込みが発生すると, 高速クロックを開始したときに, 同じ割込み(トリガ)が再度発生する場合があります。

外部割込み機能(割込みやトリガ)を使用していない場合は本制限事項に該当しません。

外部割込みを使用している場合でも高速クロックサンプリングモードを使用していない場合は本制限事項に該当しません。

・条件

外部割込みのサンプリング機能有効, かつ, サンプリングクロックに高速クロックを選択している状態で以下をおこなった場合 (外部割込みモードレジスタ 0(EIMOD0)の PInSM ビット=1, かつ PG0CS0 ビット=1)
-高速 CLK を ON(ENOSC=1)状態で HALT-H モードに移行。

(STOP/STOP-D モード時は, 初期化シーケンスが動作するため, 本不具合は発生しません。)

-一周波数コントロールレジスタ(FCON)の ENOSC ビットを 1→0→1 に変更。

(ENOSC ... 0:高速 CLK OFF / 1:高速 CLK ON)

対象ドキュメント:

ドキュメント名	文書番号	項目	ページ
ML62Q1000 シリーズユーザーズ マニュアル (正式 2 版)	FJUL62Q1000-02	第 18 章外部割込み機能	P18-7, P18-8

対象商品:

ML62Q1323 / ML62Q1324 / ML62Q1325	: SSOP16 / WQFN16
ML62Q1333 / ML62Q1334 / ML62Q1335	: TSSOP20
ML62Q1345 / ML62Q1346 / ML62Q1347	: WQFN24
ML62Q1365 / ML62Q1366 / ML62Q1367	: TQFP32 / WQFN32
ML62Q1530 / ML62Q1531 / ML62Q1532 / ML62Q1533 / ML62Q1534	: TQFP48
ML62Q1540 / ML62Q1541 / ML62Q1542 / ML62Q1543 / ML62Q1544	: TQFP52
ML62Q1550 / ML62Q1551 / ML62Q1552 / ML62Q1553 / ML62Q1554	
/ ML62Q1555 / ML62Q1556 / ML62Q1557 / ML62Q1858 / ML62Q1859	: TQFP64 / QFP64
ML62Q1563 / ML62Q1564 / ML62Q1565 / ML62Q1566 / ML62Q1567	
/ ML62Q1868 / ML62Q1869	: QFP80
ML62Q1573 / ML62Q1574 / ML62Q1575 / ML62Q1576 / ML62Q1577	
/ ML62Q1878 / ML62Q1879	: TQFP100 / QFP100
ML62Q1700 / ML62Q1701 / ML62Q1702 / ML62Q1703 / ML62Q1704	: TQFP48
ML62Q1710 / ML62Q1711 / ML62Q1712 / ML62Q1713 / ML62Q1714	: TQFP52
ML62Q1720 / ML62Q1721 / ML62Q1722 / ML62Q1723 / ML62Q1724	
/ ML62Q1725 / ML62Q1726 / ML62Q1727 / ML62Q1728 / ML62Q1729	: QFP64 / TQFP64
ML62Q1733 / ML62Q1734 / ML62Q1735 / ML62Q1736 / ML62Q1737	
/ ML62Q1738 / ML62Q1739	: QFP80
ML62Q1743 / ML62Q1744 / ML62Q1745 / ML62Q1746 / ML62Q1747	
/ ML62Q1748 / ML62Q1749	: QFP100 / TQFP100

2.3.1 制限事項

- 一外部割込みを高速クロックサンプリングモードで使用しているときに HALT-H モードへ移行する場合は、”サンプリングなし”へ切り替えてください。
- 一外部割込みを高速クロックサンプリングモードで使用しているときに ENOSC ビットを変更する場合は、”サンプリングなし”にするか切り替え期間中は外部割込みを禁止状態にしてください。

2.3.2 改修計画

ML62Q1300 グループ, ML62Q1500/ML62Q1800 グループ, ML62Q1700 グループのハードウェアを改修する計画はありません。外部割込みを使用する場合の使用上の制限事項とさせていただきます。

2.4 STOP モード解除時の割込み処理

CPU を割込み許可状態(MIE=1)に設定して STOP/STOP-D モードから復帰した場合にプログラムが意図しない割込み処理に移行する場合があります。

STOP/STOP-D モードを使用していない場合は本制限事項は非該当です。

STOP/STOP-D モードを使用している場合でも STOP/STOP-D モードに移行するときに MIE フラグを 0 にしている場合は本制限事項は非該当です。

・条件

CPU を割込み許可状態(MIE=1)に設定して STOP/STOP-D モード中に以下のタイミングで復帰要因が発生した場合

- 一STOP/STOP-D モードに移行処理中に復帰要因が来た場合 (LSI の内部が完全停止する前)
- 一複数の割込みを復帰要因に設定している場合で、一つの割込みにより STOP/STOP-D モードから復帰し、CPU のクロックが動き出すタイミングで復帰要因より高い優先度の割込みが発生した場合

対象ドキュメント:

ドキュメント名	文書番号	項目	ページ
ML62Q1000 シリーズユーザーズ マニュアル (正式 2 版)	FJUL62Q1000-02	第 4 章 パワーマネジメント	P4-6 P4-25

対象商品：

ML62Q1323 / ML62Q1324 / ML62Q1325	: SSOP16 / WQFN16
ML62Q1333 / ML62Q1334 / ML62Q1335	: TSSOP20
ML62Q1345 / ML62Q1346 / ML62Q1347	: WQFN24
ML62Q1365 / ML62Q1366 / ML62Q1367	: TQFP32 / WQFN32
ML62Q1530 / ML62Q1531 / ML62Q1532 / ML62Q1533 / ML62Q1534	: TQFP48
ML62Q1540 / ML62Q1541 / ML62Q1542 / ML62Q1543 / ML62Q1544	: TQFP52
ML62Q1550 / ML62Q1551 / ML62Q1552 / ML62Q1553 / ML62Q1554	
/ ML62Q1555 / ML62Q1556 / ML62Q1557 / ML62Q1858 / ML62Q1859	: TQFP64 / QFP64
ML62Q1563 / ML62Q1564 / ML62Q1565 / ML62Q1566 / ML62Q1567	
/ ML62Q1868 / ML62Q1869	: QFP80
ML62Q1573 / ML62Q1574 / ML62Q1575 / ML62Q1576 / ML62Q1577	
/ ML62Q1878 / ML62Q1879	: TQFP100 / QFP100
ML62Q1700 / ML62Q1701 / ML62Q1702 / ML62Q1703 / ML62Q1704	: TQFP48
ML62Q1710 / ML62Q1711 / ML62Q1712 / ML62Q1713 / ML62Q1714	: TQFP52
ML62Q1720 / ML62Q1721 / ML62Q1722 / ML62Q1723 / ML62Q1724	
/ ML62Q1725 / ML62Q1726 / ML62Q1727 / ML62Q1728 / ML62Q1729	: QFP64 / TQFP64
ML62Q1733 / ML62Q1734 / ML62Q1735 / ML62Q1736 / ML62Q1737	
/ ML62Q1738 / ML62Q1739	: QFP80
ML62Q1743 / ML62Q1744 / ML62Q1745 / ML62Q1746 / ML62Q1747	
/ ML62Q1748 / ML62Q1749	: QFP100 / TQFP100

2.4.1 制限事項/対策例

- STOP/STOP-D モードに移行するときは、CPU の割込みは禁止状態(MIE=0)にしてください。
- SYSTEMCLK が 24MHz の設定では STOP/STOP-D モードは使用できません。
- STOP/STOP-D モードに移行する場合は SYSTEMCLK を 16MHz 以下にしてください。

次のページに MIE を 0 に変更する対策例を示します。

対策例 1) MIE の状態をバックアップして割り込み禁止状態にする方法

```
#pragma asm
  PUSH  R0          ;R0 退避
  MOV   R0, #05ah
  ST    R0, STPACP  ;5A
  MOV   R0, #0a5h
  ST    R0, STPACP  ;A5
  MOV   R0, PSW     ;PSW 退避
  DI
  SB    STP          ;STOP モード
  NOP
  NOP
  MOV   PSW, R0      ;PSW 書き戻し (MIE=1 だった場合ここで割り込み処理に移行します)
  NOP
  NOP
  POP   R0           ;R0 書き戻し
#pragma endasm
```

- ・上記例では STOP ビットへの書き込みに SB 命令を使用しており、PSW の"Z"フラグが"0"に書き換わります。
- ・上記例では R0 を書き戻す前に STOP 復帰後の割り込み処理に移行しますので R0 が破壊されていることにご注意ください。

対策例 2) ソフトウェア割り込みを利用した方法

```
int main( void )
{
  :
  __asm("swi #0");
  __asm("nop¥n");
  __asm("nop¥n");
  :
}

#pragma SWI smpl_procSWI0Int 0x0080 1
static void smpl_procSWI0Int( void )
{
  /* set the CPU mode to 'Stop mode' */
  lp_setStopMode();
}

void lp_setStopMode( void )
{
  /* set StopCode Acceptor */
  write_reg8( STPACP, 0x50 );
  write_reg8( STPACP, 0xA0 );

  /* The CPU mode is changed to the STOP mode. */
  set_bit( STP );
  __asm("nop¥n");
  __asm("nop¥n");
}
```

- ・SWI 命令の直後の命令が、復帰要因の割り込み処理よりも先に処理される可能性があるため、NOP 命令を 2 つ置いてください。

2.4.2 改修計画

ML62Q1300 グループ、ML62Q1500/ML62Q1800 グループ、ML62Q1700 グループのハードウェアを改修する計画はありません。ストップモードを使用する場合の使用上の制限事項とさせていただきます。

2.5 ファンクショナルタイマのフィルタ機能

ファンクショナルタイマのトリガ／外部クロックのフィルタ機能の説明に誤りがありました。
パルス幅によってトリガ／外部クロックがフィルタリングされる可能性があります。

対象ドキュメント:

ドキュメント名	文書番号	項目	ページ
ML62Q1000 シリーズユーザーズ マニュアル (正式 2 版)	FJUL62Q1000-02	第 9 章 ファンクショナルタイマ	P9-21 P9-24～26

対象商品:

ML62Q1323 / ML62Q1324 / ML62Q1325	: SSOP16 / WQFN16
ML62Q1333 / ML62Q1334 / ML62Q1335	: TSSOP20
ML62Q1345 / ML62Q1346 / ML62Q1347	: WQFN24
ML62Q1365 / ML62Q1366 / ML62Q1367	: TQFP32 / WQFN32
ML62Q1530 / ML62Q1531 / ML62Q1532 / ML62Q1533 / ML62Q1534	: TQFP48
ML62Q1540 / ML62Q1541 / ML62Q1542 / ML62Q1543 / ML62Q1544	: TQFP52
ML62Q1550 / ML62Q1551 / ML62Q1552 / ML62Q1553 / ML62Q1554 / ML62Q1555 / ML62Q1556 / ML62Q1557 / ML62Q1858 / ML62Q1859	: TQFP64 / QFP64
ML62Q1563 / ML62Q1564 / ML62Q1565 / ML62Q1566 / ML62Q1567 / ML62Q1868 / ML62Q1869	: QFP80
ML62Q1573 / ML62Q1574 / ML62Q1575 / ML62Q1576 / ML62Q1577 / ML62Q1878 / ML62Q1879	: TQFP100 / QFP100
ML62Q1700 / ML62Q1701 / ML62Q1702 / ML62Q1703 / ML62Q1704	: TQFP48
ML62Q1710 / ML62Q1711 / ML62Q1712 / ML62Q1713 / ML62Q1714	: TQFP52
ML62Q1720 / ML62Q1721 / ML62Q1722 / ML62Q1723 / ML62Q1724 / ML62Q1725 / ML62Q1726 / ML62Q1727 / ML62Q1728 / ML62Q1729	: QFP64 / TQFP64
ML62Q1733 / ML62Q1734 / ML62Q1735 / ML62Q1736 / ML62Q1737 / ML62Q1738 / ML62Q1739	: QFP80
ML62Q1743 / ML62Q1744 / ML62Q1745 / ML62Q1746 / ML62Q1747 / ML62Q1748 / ML62Q1749	: QFP100 / TQFP100

2.5.1 訂正内容

FTnTRF2～0 のビット説明のノイズ除去幅および有効パルス幅の説明に誤りがありましたので、下記の通り訂正します。

ユーザズマニュアル第 2 版の説明に対して、確実に受け付けるパルス幅は約 2 倍必要です。

誤)

- 9.2.9/9.2.10 節の注意： FTnTRF に設定するノイズ除去幅＋タイマクロックの 2 クロック以上にしてください。
(ページ 9-21,9-24)
- 9.2.11 節の注意： FTnTRF2～FTnTRF0 ビットに設定するノイズ除去幅＋タイマクロックの 2 クロック以上にしてください。
(ページ 9-26)
- 9.3.7.2 節の本文： FTnTRF2～FTnTRF0 ビットで設定したノイズ除去幅以上になるようにしてください。
(ページ 9-56)
- 9.2.11 節のビット説明：
(ページ 9-25)

ビット 番号	ビットシンボ ル名	説明
10 ～ 8	FTnTRF2～ FTnTRF0	000: ノイズフィルタ無効(初期値)
		001: タイマクロック 2 クロック分のノイズ除去
		010: タイマクロック 4 クロック分のノイズ除去
		011: タイマクロック 8 クロック分のノイズ除去
		100: タイマクロック 16 クロック分のノイズ除去
		101: タイマクロック 32 クロック分のノイズ除去
		110: タイマクロック 64 クロック分のノイズ除去
		111: タイマクロック 128 クロック分のノイズ除去

正)

ビット 番号	ビットシンボ ル名	説明
10 ～ 8	FTnTRF2～ FTnTRF0	EXTRG0～EXTRG7,CMP0TRG から入力される信号は全てタイマクロックでサンプリングされます。確実に受け付ける／除去されるパルス幅は次の通りです。これを満たさない幅のパルスは受け付けるか除去されるかはわかりません。
		フィルタ機能:フィルタクロック 確実に受け付けるパルス幅 確実に除去されるパルス幅
		000: 無効(初期値) > 1 サイクル なし
		001: 有効: 1/2 タイマクロック > 4 サイクル < 2 サイクル
		010: 有効: 1/4 タイマクロック > 8 サイクル < 4 サイクル
		011: 有効: 1/8 タイマクロック > 16 サイクル < 8 サイクル
		100: 有効: 1/16 タイマクロック > 32 サイクル < 16 サイクル
		101: 有効: 1/32 タイマクロック > 64 サイクル < 32 サイクル
		110: 有効: 1/64 タイマクロック > 128 サイクル < 64 サイクル
		111: 有効: 1/128 タイマクロック > 256 サイクル < 128 サイクル

2.6 ファンクショナルタイマの緊急停止

次の条件でファンクショナルタイマの緊急停止が誤発生します。タイマの動作状態は関係しません。

条件:

- ・トリガ入力状態=“H”, トリガエッジ=“立ち上がり”設定の条件で, FTnEMGEN を 0→1 に変更したとき
- ・トリガ入力状態=“H”, トリガエッジ=“立ち下がり”設定の条件で, FTnEMGEN に 1→0 に変更したとき

FTCCON レジスタの FTnEMGEN ビットの変更から, システムクロックの 3 クロック+タイマクロックの 3 クロック後に, 緊急停止割込みステータス(FTnISES ビット) および割込み要求ビット(QFTMn)が“1”になります。

対象ドキュメント:

ドキュメント名	文書番号	項目	ページ
ML62Q1000 シリーズユーザーズ マニュアル (正式 2 版)	FJUL62Q1000-02	第 9 章 ファンクショナルタイマ	P9-58

対象商品:

ML62Q1323 / ML62Q1324 / ML62Q1325	: SSOP16 / WQFN16
ML62Q1333 / ML62Q1334 / ML62Q1335	: TSSOP20
ML62Q1345 / ML62Q1346 / ML62Q1347	: WQFN24
ML62Q1365 / ML62Q1366 / ML62Q1367	: TQFP32 / WQFN32
ML62Q1530 / ML62Q1531 / ML62Q1532 / ML62Q1533 / ML62Q1534	: TQFP48
ML62Q1540 / ML62Q1541 / ML62Q1542 / ML62Q1543 / ML62Q1544	: TQFP52
ML62Q1550 / ML62Q1551 / ML62Q1552 / ML62Q1553 / ML62Q1554	
/ ML62Q1555 / ML62Q1556 / ML62Q1557 / ML62Q1858 / ML62Q1859	: TQFP64 / QFP64
ML62Q1563 / ML62Q1564 / ML62Q1565 / ML62Q1566 / ML62Q1567	
/ ML62Q1868 / ML62Q1869	: QFP80
ML62Q1573 / ML62Q1574 / ML62Q1575 / ML62Q1576 / ML62Q1577	
/ ML62Q1878 / ML62Q1879	: TQFP100 / QFP100
ML62Q1700 / ML62Q1701 / ML62Q1702 / ML62Q1703 / ML62Q1704	: TQFP48
ML62Q1710 / ML62Q1711 / ML62Q1712 / ML62Q1713 / ML62Q1714	: TQFP52
ML62Q1720 / ML62Q1721 / ML62Q1722 / ML62Q1723 / ML62Q1724	
/ ML62Q1725 / ML62Q1726 / ML62Q1727 / ML62Q1728 / ML62Q1729	: QFP64 / TQFP64
ML62Q1733 / ML62Q1734 / ML62Q1735 / ML62Q1736 / ML62Q1737	
/ ML62Q1738 / ML62Q1739	: QFP80
ML62Q1743 / ML62Q1744 / ML62Q1745 / ML62Q1746 / ML62Q1747	
/ ML62Q1748 / ML62Q1749	: QFP100 / TQFP100

2.6.1 制限事項

誤発生しない条件で FTnEMGEN ビットを変更する, もしくは誤発生後にタイマを動作させる場合は緊急停止を解除する必要があります。

2.6.2 改修計画

ML62Q1300 グループ, ML62Q1500/ML62Q1800 グループ, ML62Q1700 グループのハードウェアを改修する計画はありません。使用上の制限事項とさせていただきます。

2.7 拡張外部割込み(EXI8INT-EXI11INT)

拡張外部割込みが発生するタイミングで、CPU から割込み要求レジスタ (IRQ01,IRQ23,IRQ45,IRQ67) に書き込んだ場合に、拡張外部割込みステータスレジスタ (EEISTAT) はセットされるが、拡張外部割込みの割込み要求ビット (QEXTX=IRQ23 レジスタのビット 8) はセットされず CPU に割込みが通知されない場合があります。

EEISTAT がセットされていると、当該レジスタをクリアするか拡張外部割込みクリアレジスタ (EEINTC) の要求ビット (EEIR) を 1 にして割込みの再要求をしない限りその後の拡張外部割込みは CPU に通知されなくなります。

対象ドキュメント:

ドキュメント名	文書番号	項目	ページ
ML62Q1000 シリーズユーザーズ マニュアル (正式 5 版)	FJUL62Q1000-05	第 5 章 割込み 第 18 章 外部割込み機能	P5-13~20 P18-9~13

対象商品:

ML62Q1530 / ML62Q1531 / ML62Q1532 / ML62Q1533 / ML62Q1534	: TQFP48
ML62Q1540 / ML62Q1541 / ML62Q1542 / ML62Q1543 / ML62Q1544	: TQFP52
ML62Q1550 / ML62Q1551 / ML62Q1552 / ML62Q1553 / ML62Q1554 / ML62Q1555 / ML62Q1556 / ML62Q1557 / ML62Q1858 / ML62Q1859	: TQFP64 / QFP64
ML62Q1563 / ML62Q1564 / ML62Q1565 / ML62Q1566 / ML62Q1567 / ML62Q1868 / ML62Q1869	: QFP80
ML62Q1573 / ML62Q1574 / ML62Q1575 / ML62Q1576 / ML62Q1577 / ML62Q1878 / ML62Q1879	: TQFP100 / QFP100
ML62Q1700 / ML62Q1701 / ML62Q1702 / ML62Q1703 / ML62Q1704	: TQFP48
ML62Q1710 / ML62Q1711 / ML62Q1712 / ML62Q1713 / ML62Q1714	: TQFP52
ML62Q1720 / ML62Q1721 / ML62Q1722 / ML62Q1723 / ML62Q1724 / ML62Q1725 / ML62Q1726 / ML62Q1727 / ML62Q1728 / ML62Q1729	: QFP64 / TQFP64
ML62Q1733 / ML62Q1734 / ML62Q1735 / ML62Q1736 / ML62Q1737 / ML62Q1738 / ML62Q1739	: QFP80
ML62Q1743 / ML62Q1744 / ML62Q1745 / ML62Q1746 / ML62Q1747 / ML62Q1748 / ML62Q1749	: QFP100 / TQFP100

2.7.1 制限事項

拡張外部割込みを有効中 (拡張外部割込みコントロールレジスタ 0 (EEICON0) にて“割込み禁止”以外に設定している時) に IRQ01,IRQ23,IRQ45,IRQ67 に書き込んだ場合は、書き込み後に EEINTC の EEIR を 1 にして割込みを再要求してください。

2.7.2 改修計画

ML62Q1500/ML62Q1800 グループ, ML62Q1700 グループのハードウェアを改修する計画はありません。使用上の制限事項とさせていただきます。

3. 改版履歴

ドキュメント No.	発行日	ページ		変更内容
		改版前	改版後	
19LD-0097-ML62Q1300_ML62Q1500_ML62Q1700_Errata_01J	2019.2.6	—	—	初版発行
19LD-0806-ML62Q1300_ML62Q1500_ML62Q1700_Errata_02J	2019.7.30	2	2	1.1 一覧に 2.2 項を追加
		—	3,4	2.2 ファンクショナルタイマを追加
19LD-1268-ML62Q1300_ML62Q1500_ML62Q1700_Errata_03J	2019.12.2	2	2	1.1 一覧に 2.3/2.4 項を追加
		4	4	2.2.2 改修計画の対応予定を対応済みに変更
		—	4,5	2.3 外部割込みのサンプリングを追加
		—	5,6,7	2.4 STOP モード解除時の割込み処理を追加
19LD-1385-ML62Q1300_ML62Q1500_ML62Q1700_Errata_04J	2019.12.20	2	2	1.1 一覧に 2.5/2.6 項の追加と 2.4 項の更新
		7	7	2.4 項の対策例 2)の訂正
		—	8,9	2.5 ファンクショナルタイマのフィルタ機能を追加
		—	10	2.6 ファンクショナルタイマの緊急停止を追加
20LD-0212 -ML62Q1000-Errata-05J	2020.3.19	*	*	誤記訂正
20LD-0899-ML62Q1000-Errata-06J	2020.9.16	2	2	1.1 一覧に 2.7 項を追加
		—	11	2.7 拡張外部割込みについて (EXI8INT-EXI11INT)を追加