

お客様各位

資料中の「ラピスセミコンダクタ」等名称の ラピステクノロジー株式会社への変更

2020 年 10 月 1 日をもって、ラピスセミコンダクタ株式会社の LSI 事業部門は、ラピステクノロジー株式会社へ分割承継されました。従いまして、本資料中にあります「ラピスセミコンダクタ株式会社」、「ラピスセミ」、「ラピス」といった表記に関しましては、全て「ラピステクノロジー株式会社」に読み替えて適用するものとさせていただきます。なお、会社名、会社商標、ロゴ等以外の製品に関する内容については、変更はありません。以上、ご理解の程よろしくお願いいたします。

2020年10月1日
ラピステクノロジー株式会社

Dear customer

LAPIS Semiconductor Co., Ltd. ("LAPIS Semiconductor"), on the 1st day of October, 2020, implemented the incorporation-type company split (shinsetsu-bunkatsu) in which LAPIS established a new company, LAPIS Technology Co., Ltd. ("LAPIS Technology") and LAPIS Technology succeeded LAPIS Semiconductor's LSI business.

Therefore, all references to "LAPIS Semiconductor Co., Ltd.", "LAPIS Semiconductor" and/or "LAPIS" in this document shall be replaced with "LAPIS Technology Co., Ltd."

Furthermore, there are no changes to the documents relating to our products other than the company name, the company trademark, logo, etc.

Thank you for your understanding.

LAPIS Technology Co., Ltd.

October 1, 2020

ML7406 ファミリ LSI デザインガイド

発行日 2018 年 12 月 25 日

ご注意

- 1) 本資料の記載内容は改良などのため予告なく変更することがあります。
- 2) ラピスセミコンダクタは常に品質・信頼性の向上に取り組んでおりますが、半導体製品は種々の要因で故障・誤作動する可能性があります。
万が一、本製品が故障・誤作動した場合であっても、その影響により人身事故、火災損害等が起こらないようご使用機器でのディレーティング、冗長設計、延焼防止、バックアップ、フェイルセーフ等の安全確保をお願いします。定格を超えたご使用や使用上の注意書が守られていない場合、いかなる責任もラピスセミコンダクタは負うものではありません。
- 3) 本資料に記載されております応用回路例やその定数などの情報につきましては、本製品の標準的な動作や使い方を説明するものです。したがって、量産設計をされる場合には、外部諸条件を考慮していただきますようお願いいたします。
- 4) 本資料に記載されております技術情報は、本製品の代表的動作および応用回路例などを示したものであり、それをもって、当該技術情報に関するラピスセミコンダクタまたは第三者の知的財産権その他の権利を許諾するものではありません。したがって、上記技術情報の使用に起因して第三者の権利にかかわる紛争が発生した場合、ラピスセミコンダクタはその責任を負うものではありません。
- 5) 本製品は、一般的な電子機器 (AV機器、OA機器、通信機器、家電製品、アミューズメント機器など) および本資料に明示した用途への使用を意図しています。
- 6) 本資料に掲載されております製品は、耐放射線設計はなされていません。
- 7) 本製品を下記のような特に高い信頼性が要求される機器等に使用される際には、ラピスセミコンダクタへ必ずご連絡の上、承諾を得てください。
・輸送機器 (車載、船舶、鉄道など)、幹線用通信機器、交通信号機器、防災・防犯装置、安全確保のための装置、医療機器、サーバー、太陽電池、送電システム
- 8) 本製品を極めて高い信頼性を要求される下記のような機器等には、使用しないでください。
・航空宇宙機器、原子力制御機器、海底中継機器
- 9) 本資料の記載に従わないために生じたいかなる事故、損害もラピスセミコンダクタはその責任を負うものではありません。
- 10) 本資料に記載されております情報は、正確を期すため慎重に作成したものです。万が一、当該情報の誤り・誤植に起因する損害がお客様に生じた場合においても、ラピスセミコンダクタはその責任を負うものではありません。
- 11) 本製品のご使用に際しては、RoHS 指令など適用される環境関連法令を遵守の上ご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、ラピスセミコンダクタは一切の責任を負いません。本製品の RoHS 適合性などの詳細につきましては、セールス・オフィスまでお問合せください。
- 12) 本製品および本資料に記載の技術を輸出又は国外へ提供する際には、「外国為替及び外国貿易法」、「米国輸出管理規則」など適用される輸出関連法令を遵守し、それらの定めにしたがって必要な手続を行ってください。
- 13) 本資料の一部または全部をラピスセミコンダクタの許可なく、転載・複写することを堅くお断りします。

Copyright 2018 LAPIS Semiconductor Co., Ltd.

ラピスセミコンダクタ株式会社

〒222-8575 神奈川県横浜市港北区新横浜 2-4-8

<http://www.lapis-semi.com>

はじめに

本デザインガイドでは ML7406 ファミリ (以降 ML7406 と表記) を使って回路設計をする上での注意点、および無線特性の評価条件と測定結果例について記述されています。

本書のほかに対象商品のマニュアルを必要に応じてお読みください。

対象商品

ML7406y

y=C:Crystal Input

S:SPXO Input

T:TCXO Input

・本書に記載された名称については、各開発メーカーの商標又は登録商標です。

表記法

分 類	表記法	説 明
● 数値	0xnn 0bnnnn	16 進数を表します。 2 進数を表します。
● アドレス	0xnnnn_nnnn	16 進数を表します。(0xxxxxxxxx を示します)
● 単位	ワード, WORD バイト, BYTE メガ, M キロ, K キロ, k ミリ, m マイクロ, u ナノ, n セカンド, s (小文字)	1 ワード = 32 ビット 1 バイト = 8 ビット 10^6 $2^{10}=1024$ $10^3=1000$ 10^{-3} 10^{-6} 10^{-9} 秒
● 用語	“H”レベル “L”レベル	電圧の高い側の信号レベルで、電気的特性で規定された V_{IH} 、 V_{OH} の電圧レベルを示します。 電圧の低い側の信号レベルで、電気的特性で規定された V_{IL} 、 V_{OL} の電圧レベルを示します。
● レジスタ説明図	読み書き属性: R は読み出し可能、W は書き込み可能なことを表します。 MSB: 8 ビットのレジスタ(メモリ)の最上位ビット LSB: 8 ビットのレジスタ(メモリ)の最下位ビット	

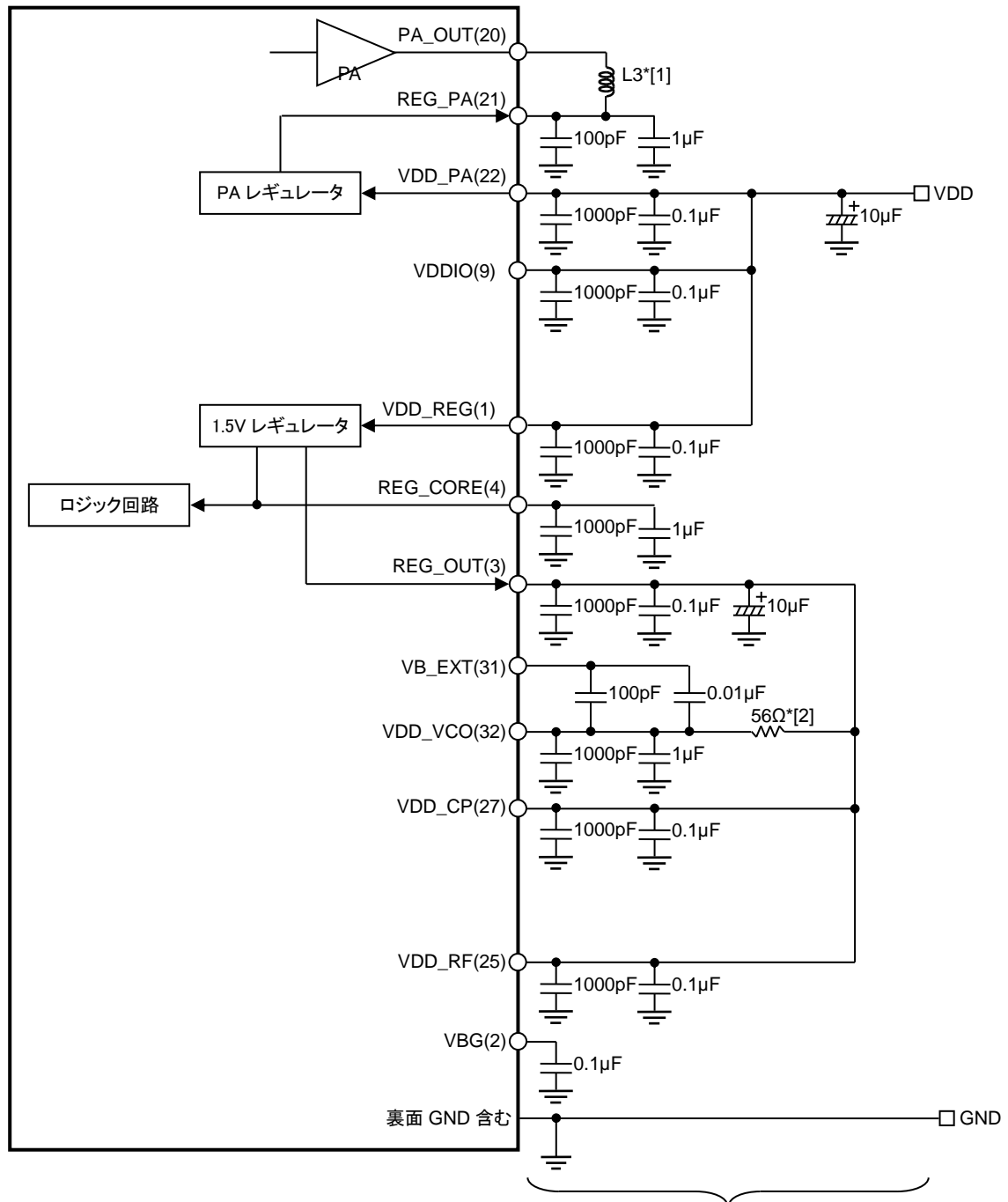
目次

はじめに.....	ii
表記法	iii
目次	iv
1. バイパスコンデンサの配置	1
2. クロック入力.....	3
2.1. 水晶発振回路 [ML7406C]	3
2.1.1. 基板上の回路定数（参考値）	3
2.1.2. 水晶発振回路を構成する際の諸注意	4
2.2. TCXO 回路 [ML7406T]	5
2.3. SPXO 回路 [ML7406S]	5
3. PLL のループフィルタ定数	6
4. VCO のタンク定数.....	7
4.1. VCO タンク定数の決定	8
4.2. VCO タンク回路の諸注意	9
5. RF マッチング回路定数.....	11
5.1. 送信側マッチング回路.....	11
5.2. 受信側マッチング回路.....	12
6. アンテナスイッチ	13
7. 温度計の使用法	13
8. 部品の選定	14
9. 基板のパターン	14
9.1. GND	14
10. 推奨回路図	15
11. 部品表.....	16
改版履歴.....	18

1. バイパスコンデンサの配置

電源系統図を図 1.1 に示します。

・ 電源系統図



バイパスコンデンサは LSI ピンに隣接して配置して下さい。

図 1.1 電源系統図

*[1] LSI 内パワーアンプの給電のため、RF チョーク(インダクタ)を介して PA_OUT(20)端子に DC 印加が必要です。

*[2] VDD_VCO(32)端子から入り込む電源ノイズは、位相雑音レベルを増加させます。ACPR 特性又はスプリアス特性が不十分な場合には、抵抗(56Ω)を調整することで改善することがあります。

バイパスコンデンサを挿入するにあたり、次の事項の配慮をお願いします。

VDD 及び GND 配線は他の信号線よりも幅の広い配線を使用し、配線抵抗を小さくしてください。

1. バイパスコンデンサは LSI ピン直近に配置して下さい。
2. バイパスコンデンサは、容量値の小さいもののほど LSI ピン近くに配置して下さい。
3. VDD を印加する端子 (VDDIO(9)端子/VDD_PA(22)端子/VDD_REG(1)端子)は共通配線とし、いずれの端子にも直接つながるように 10μF 程度のバイパスコンデンサを接続して下さい。コンデンサの種類はリーク電流の少ないタンタルコンデンサを推奨しますが、リーク電流が大きいても良い場合は別の種類でも問題ありません。
4. 1.5V レギュレータの安定性確保のため、出力端子 (REG_OUT(3)端子)に 10uF 程度の容量が必要となります。
5. REG_OUT(3)端子には、10μF のタンタルコンデンサと並列で 1000pF の積層セラミックコンデンサを接続することを推奨いたします。
6. VBG(2)端子は、バンドギャップリファレンス回路の基準電圧出力端子です。バンドギャップリファレンス回路が発生するノイズによるキャリア純度悪化を抑制するため、0.1μF の積層セラミックコンデンサを接続して下さい。
7. 一般的にセラミックコンデンサは、温度特性、電圧特性があります。使用電圧、使用温度を考慮し部品の選定をお願いします。バイパスコンデンサとしては CH 特性或いは B 特性を推奨いたします。
8. 本 LSI は、低消費電力モード(スリープモード)が搭載されております。このモードでは LSI の消費電流が 0.9μA 程度となり、バイパスコンデンサのリーク電流が低消費電力化設計に大きな影響を与えます。極力リーク電流の低い部品選定をすることを推奨致します。

2. クロック入力

2.1. 水晶発振回路 [ML7406C]

図 2.1 に標準的な水晶発振回路の構成例を示します。

26MHz にて水晶発振回路が安定に発振するために、XIN(5), XOUT(6)端子にコンデンサが必要です。最終的な定数の決定にあたっては、お客様のボードの浮遊容量も含めて評価を行い決定されることを推奨します。検討する項目としては、励振レベル、発振余裕度、周波数偏差、発振回路起動時間となります。

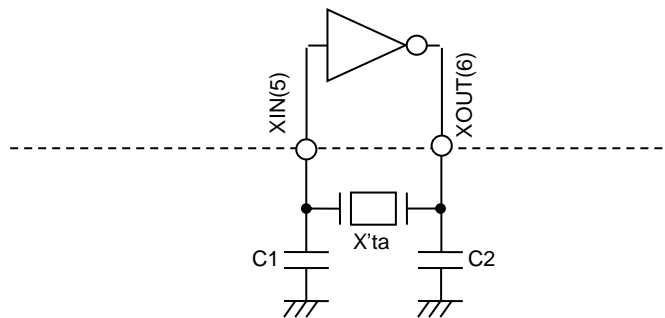


図 2.1 水晶発振回路構成例

2.1.1. 基板上の回路定数(参考値)

実基板にて、水晶振動子メーカーにマッチング特性取得依頼を行うことを推奨致します。

参考のため、弊社評価ボードにおけるマッチング定数を以下に示します。

表 2.1.1 水晶振動子別のマッチング定数

振動子型名	周波数 (MHz)	等価直列抵抗 max[Ω]	負荷容量 (pF)	定数(参考値)		動作条件	
				C1(pF)	C2(pF)	電源電圧範囲 VDDIO(V)	温度範囲 (°C)
FCX-05	26	100	7	2.7	2.7	1.8 to 3.6	-40 to +85
NX2520SA	26	60	8	1	1	1.8 to 3.6	-40 to +85

【注意】

上記の回路定数は、特定サンプル、ボードにおいて評価した参考値であり、その内容を保証するものではありません。

2.1.2. 水晶発振回路を構成する際の諸注意

水晶発振回路を構成するにあたり、次の事項の御配慮をお願いします。

1. C1, C2 の外付部品値は、使用する水晶振動子の規格により設定する必要があります。
2. 基板の寄生 LCR 成分を減らして安定発振動作を得るため、C1,C2 の外付部品は XIN(5),XOUT(6)端子のできるだけ近くに配置してください。
3. リファレンスクロック 26MHz は、温度変動、電源電圧変動、経年変化を含め $\pm 20\text{ppm}$ の精度を確保して下さい。
4. 他の信号線と交差させないで下さい。
5. 大電流が流れる信号線を近くに配線しないで下さい。
6. 発振回路のコンデンサの接地点は常に GND と同電位となるようにし、大電流が流れる GND には接続しないで下さい。
7. 発振回路から信号をとりださないで下さい。
8. 水晶振動子の等価直列抵抗(ESR)値により周波数が変動します。周波数変動が大きい場合には【OSC_ADJ2】レジスタ(B1 0x63)により個別調整を行なってください。

2.2. TCXO 回路 [ML7406T]

使用する TCXO の特性は以下を満足するものをご使用下さい。

- 出力負荷 : 10k Ω /10pF
- 出力レベル: 0.8V_{pp}~1.5V_{pp}
- 周波数精度: ± 20 ppm 以下

内蔵のバイアス回路により TCXO(6)端子に DC バイアスが印加されております。外付け TCXO と TCXO(6)端子間には、図 2.2.1 のように 1000pF のコンデンサで DC カットをしてください。

ML7406T は N.C.(5)端子をオープンでご使用ください。

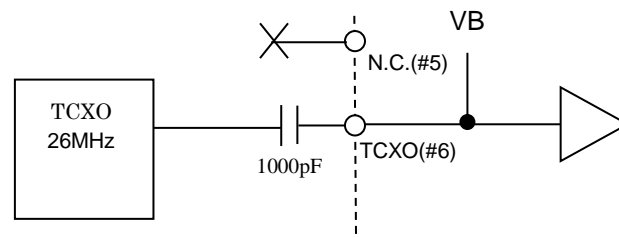


図 2.2.1 外部発振回路(TCXO)構成例

2.3. SPXO 回路 [ML7406S]

使用する SPXO の特性は以下を満足するものをご使用下さい。

- 出力負荷 : 15pF
- 出力レベル: CMOS レベル(デジタル I/O 入力)
- 周波数精度: アプリケーションの要求仕様に従い選択

回路の構成例は図 2.3.1 の通りです。SPXO 出力と SPXO(6)端子の間に DC カット容量は必要ありません。

ML7406S は N.C.(5)端子をオープンでご使用ください。

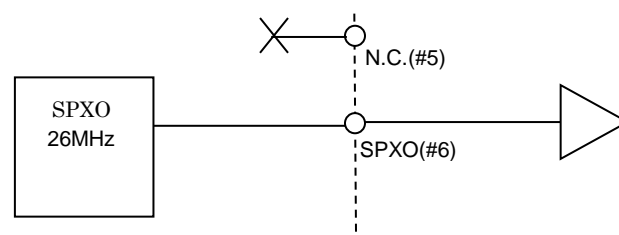


図 2.3.1 外部発振回路(SPXO)構成例

3. PLL のループフィルタ 定数

図 3.1 に PLL ループフィルタの回路図を示します。良好な位相雑音特性を得るため図 3.1 で示された部品定数をお使い下さい。

部品については温度特性がフラットで温度係数が管理されたものを選択してください。コンデンサについては、高誘電率型や半導体型は誤差が大きく温度特性も非線型のものがありますので使用しないで下さい。

ノイズの混入を防ぐため、ループフィルタ部品(C2,R3,C3)は極力 LP(#26)端子に近づけて配置(5mm以内を推奨)してください。またこの端子にはリファレンスクロック配線などノイズ源となる配線を近づけないで下さい。

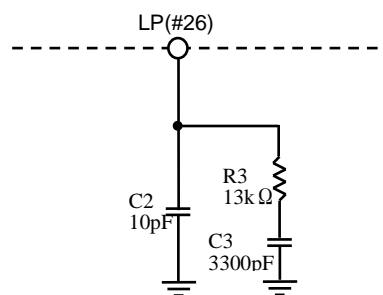


図 3.1 ループフィルタ構成例

4. VCO のタンク定数

図 4.1 に VCO のタンク回路図を示します。VCO の発振周波数は次式で決定されます。

$$F = \frac{1}{2\pi\sqrt{LC}}$$

ここで、L はインダクタ L1、PCB の配線インダクタタンスや LSI 内部インダクタンスの総和となります。
また C は容量 C1、PCB の配線容量、LSI 内部容量(キャリブレーション容量を含む)の総和となります。

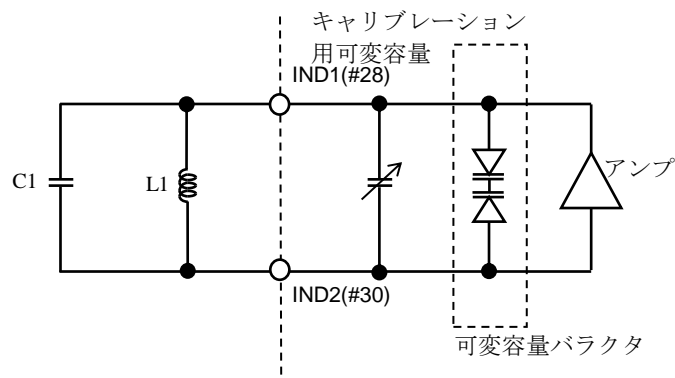


図 4.1 VCO タンク構成例

4.1. VCO タンク定数の決定

VCO タンク回路 L1,C1 の定数調整手順を以下に示します。

1. 使用周波数範囲の中心周波数に設定し、常温でのアイドル状態で VCO キャリブレーションを実行します。
2. 【VCO_CAL】レジスタ(B0 0x6E)で取得した VCOCAL 値が、10 進数で 64 付近になるように L1 及び C1 を調整します。
 - VCO_CAL 値を下げる場合には L1 又は C1 のいずれかまたは両方を小さくします。
 - VCO_CAL 値を上げる場合には L1 又は C1 のいずれかまたは両方を大きくします。

L1,C1 の値によって、PLL のロックできる周波数範囲や VCO の位相ノイズ・温度特性等も影響を受けます。定数決定に当たっては、それらを含めた特性に対して十分な評価を実施頂く事をお勧めいたします。

【注意】

PLL が正常にロックするためには、使用環境の全ての条件下で、VCO_CAL 値が1～126(10 進)の範囲を取る必要があります。

表 4.1.1 に L1,C1 の代表値を示します。

表 4.1.1 VCO タンク定数の周波数帯域別の代表値

	868MHz 帯
L1	4.7nH
C1	4.3pF

【注意】

上記の回路定数は、特定サンプル、ボードにおいて評価した参考値であり、その内容を保証するものではありません。

4.2. VCO タンク回路の諸注意

VCO タンク回路を構成するにあたり、次の事項の御配慮をお願いします。

1. PCB の配線容量、配線インダクタンスにより発振周波数変動するため、VCO タンクを構成する部品 L1,C1 から IND1(#28)端子、IND2(#30)端子までは極力短くなるよう配置 (2mm以内を推奨) 下さい。
2. 図 4.2.1 に示すように PA_OUT(#20)端子より 20mW を超える RF 信号が出力されます。この信号が L1,C1 に混入すると PLL のロック外れが起こることがあります。また、受信時には VCO タンクから放出された信号が LNA_P(24)端子へ混入することがあり、受信特性に影響を及ぼすことがあります。これらの影響を回避するために次のような対策をしてください。
 - 2.1. 図 4.2.2 のように VCO タンクのインダクタ L1 と PA のチョークインダクタ L3 および LNA マッチングインダクタ L2 が磁氣的に結合しないよう、90 度に配置してください。
 - 2.2. L1 と L3 および L2 はそれぞれの接続端子近くに配置して、互いに近づく方向には配置しないで下さい。
 - 2.3. RF ラインに搭載するマッチング回路のレイアウトを L1 に近くなる方向にしないで下さい。

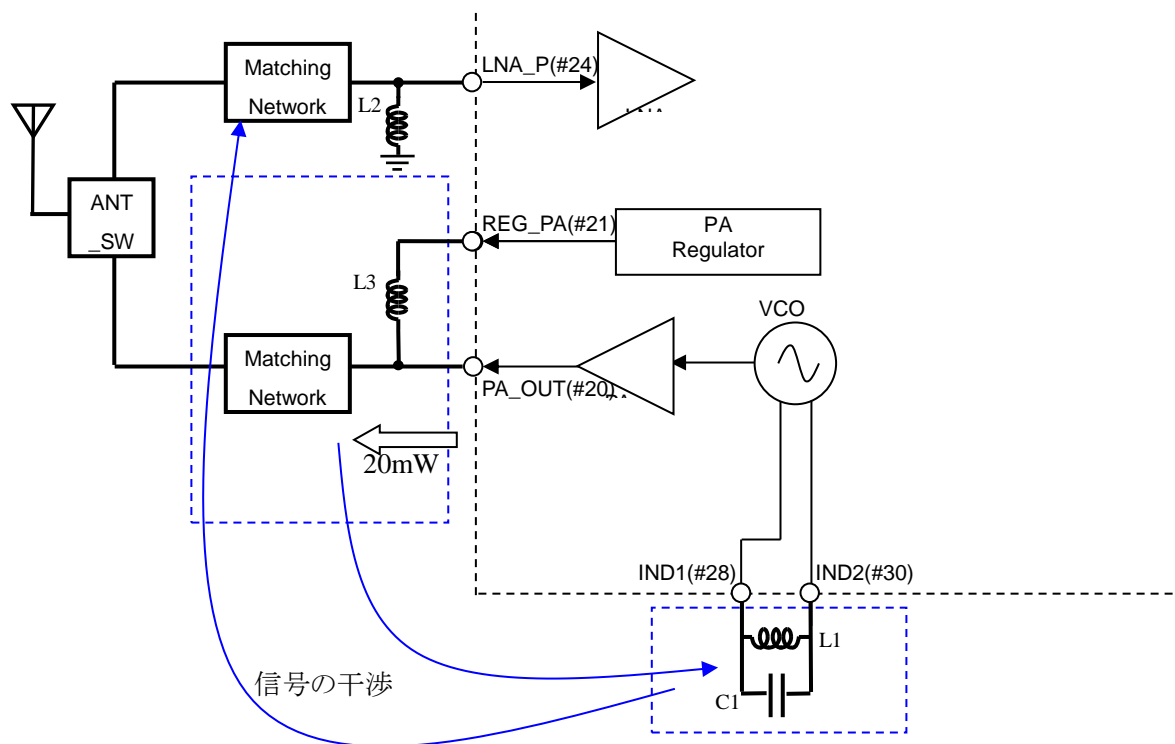


図 4.2.1 VCO タンク回路構成時の注意

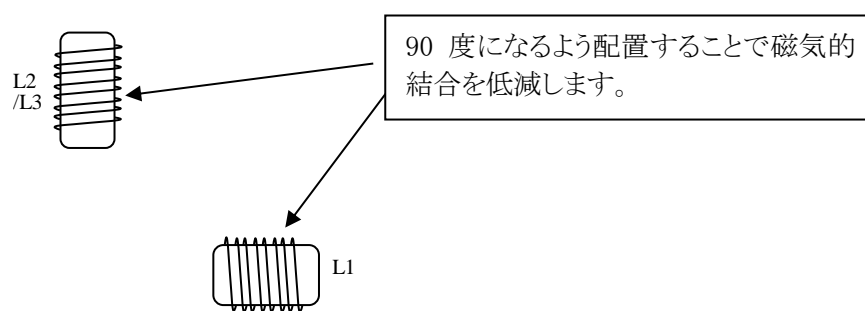


図 4.2.2 VCO インダクタとPAのチョークコイルまたは LNA のマッチングインダクタの配置例

5. RF マッチング回路定数

表 5.1 に参考のため、PA_OUT(20)端子及び LNA_P(24)端子のインピーダンス特性を示します(868MHz の場合)。これはマッチング回路を付けていない状態での LSI 端子のインピーダンスになります。マッチング回路によりアンテナ端で 50Ω になるように調整してください。

表 5.1 RF インピーダンスの測定値 (868MHz 動作時)

		$R+jX [\Omega]$
PA (PA_OUT 端子)	13dBm 設定時	$19.23 - j43.57$
	10dBm 設定時	T.B.D.
	0dBm 設定時	$14.82 - j53.80$
LNA (LNA_P 端子)		$34.35 - j112.6$

【注意】

上記の測定結果は、特定サンプルにおける参考値であり、その内容を保証するものではありません。

5.1. 送信側マッチング回路

図 5.1.1 に送信のマッチング回路構成を示します。送信側は、REG_PA(21)端子より PA 用電位が出力され、この電位は PA 給電のためチョークコイル L3 を介して PA_OUT(20)端子にバイアスされます。また、L8,C47 で構成される並列共振回路及び L6,C48 で構成される直列共振回路は、高調波を抑制するためのトラップフィルタです。

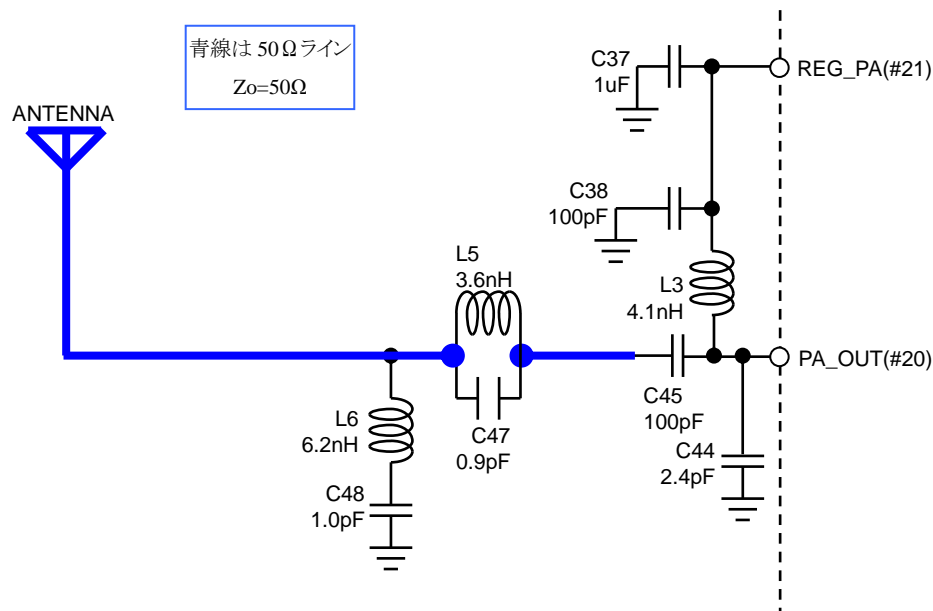


図 5.1.1 送信マッチング回路の構成例

【注意】

上記の回路定数は、特定サンプル、ボードにおいて評価した参考値であり、その内容を保証するものではありません。

5.2. 受信側マッチング回路

受信側は、C41,C42,L4 にて、以下のように T 形マッチング回路を構成しております。

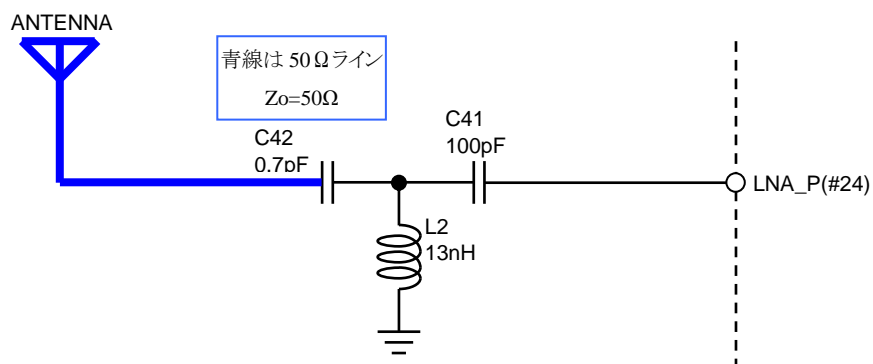


図 5.2.1 送信マッチング回路の構成例

【注意】

上記の回路定数は、特定サンプル、ボードにおいて評価した参考値であり、その内容を保証するものではありません。

6. アンテナスイッチ

図 6.1 にダイバーシティ機能を使う場合のアンテナスイッチの接続を示します。ダイバーシティ機能を使用しない場合には SPDT スイッチをご使用下さい。アンテナスイッチの制御は GPIO のいずれかの端子により行なうことができます。初期値では DPDT スイッチの端子#2 に GPIO2(#18)、#5 に GPIO3(#19)を接続してください。

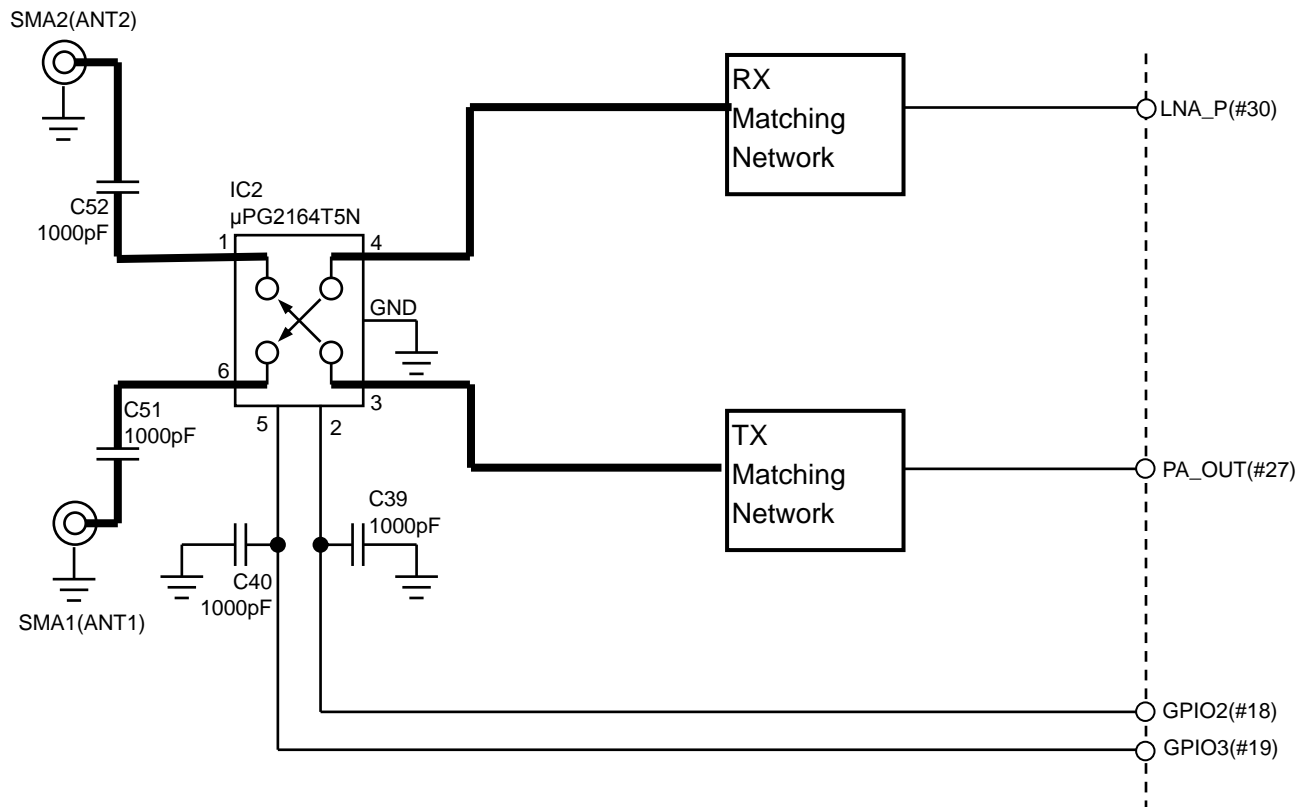


図 6.1 アンテナスイッチの接続回路例

7. 温度計の使用方法

本 LSI 搭載の温度計機能を使用する場合には、図 7.1 に示すように A_MON(23)端子と GND 間に 75kΩ の抵抗を接続してください。使用する抵抗は、温度偏差が少なく、精度の高い抵抗をご利用下さい。

なお、温度計機能が不要な場合には、A_MON(23)端子はオープンにして下さい。

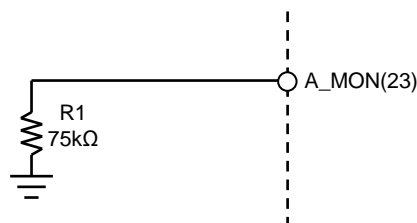


図 7.1 温度計使用時の A_MON 端子処理例

8. 部品の選定

- アンテナ

表 8.1 に示すスペックのアンテナを推奨します。

使用条件・環境条件・実装条件により、指向性特性の最適なものを選択して下さい。アンテナは、GND 等の実装条件により影響を受けますので、外部要因も考慮に入れた設計が必要です。

アンテナ搭載にあたっての詳細は、別途お客様のボードの形状・浮遊容量も含めてご使用のアンテナメーカーに問い合わせることを推奨します。

表 8.1 推奨アンテナ特性

周波数帯	868MHz帯
帯域内 VSWR	2.0MAX
公称インピーダンス	50 Ω

- インダクタ

高 Q インダクタを使用してください。村田製作所製 LQW15AN シリーズを推奨します。

- コンデンサ

CH 特性或いは B 特性の利用を推奨いたします。

特に無線特性に影響を与える部分には、温度係数が $0 \pm 60 \text{ppm}/^\circ\text{C}$ 以下の CH 特性の利用を推奨致します。

- 抵抗

温度による抵抗値の変化が小さいものを使用してください。

9. 基板のパターン

9.1. GND

LSI の裏面 GND については 12 個以上のスルーホールを使用して基板の GND プレーンに接続してください。
2 層基板を使用する場合は L2 層の全面を可能な限り GND プレーンとしてください。

11. 部品表

部品番号	型番・定数値	メーカー	備考
L1	4.7nH	村田製作所	LQW15AN相当品(1005タイプ)
L2	13nH	村田製作所	LQW15AN相当品(1005タイプ)
L3	4.1nH	村田製作所	LQW15AN相当品(1005タイプ)
L5	3.6nH	村田製作所	LQW15AN相当品(1005タイプ)
L6	6.2nH	村田製作所	LQW15AN相当品(1005タイプ)
C1	4.3pF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C2	10pF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C3	3300pF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C4	2.7pF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
	1.0pF	村田製作所	※使用する水晶振動子によって定数が変わります*1
C5	2.7pF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
	1.0pF	村田製作所	※使用する水晶振動子によって定数が変わります*1
C6	1000pF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C7	1000pF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C8	0.01uF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C9	1uF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C10	1uF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C11	0.01uF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C13	10uF	NEC	E/SVシリーズ相当品 タンタル 10V以上
C14	1000pF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C15	0.1uF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C16	1000pF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C17	0.1uF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C18	1000pF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C19	1uF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C21	0.1uF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C22	1000pF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C23	0.1uF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C24	1000pF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C25	0.1uF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C26	10uF	NEC	E/SVシリーズ相当品 タンタル 10V以上
C27	1000pF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C28	1uF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C29	100pF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C30	0.01uF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C33	1000pF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C34	0.1uF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C35	1000pF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C36	0.1uF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C37	1uF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C38	100pF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C39	1000pF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C40	1000pF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C41	100p	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C42	0.7pF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C44	2.4pF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C45	100pF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C47	0.9pF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C48	1.0pF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C51	1000pF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可
C52	1000pF	村田製作所	GRM155相当品(1005タイプ) 高誘電率系不可

部品表(つづき)

部品番号	型番・定数値	メーカー	備考
R1	75k Ω	KOA	RK73B 1E相当品(1005タイプ)
R3	13k Ω	KOA	RK73B 1E相当品(1005タイプ)
R4	56 Ω	KOA	RK73B 1E相当品(1005タイプ)
IC1	ML7406	ラピスセミコンダクタ	RF LSI
IC2	NT2016SB	NDK	26MHz TCXO
	SG-150SCE	エプソントヨコム	26MHz SPXO
IC3	TCR5SB18A	東芝	1.8V電源レギュレータ(TCXO用)
IC5	μ PG2164T5N	レネサスエレクトロニクス	高周波スイッチ(DPDT)
	HWS503	Hexawave	
X1	FCX-05	RIVER	26MHz水晶振動子
	NX2520SA	NDK	26MHz水晶振動子

*1: 2. 1 章の表 2. 1. 1 を参照してください。

【注意】

上記の回路定数は、特定サンプルにおいて評価した参考値であり、その内容を保証するものではありません

改版履歴

ドキュメント No.	発行日	ページ		変更内容
		改版前	改版後	
FJXL7406DG-01	2018.12.25	－	－	初版発行